

Câu 1: (2,5đ)

Thiết kế mạch giải mã địa chỉ và kết nối dữ liệu cho hệ thống (8-bit địa chỉ A7-A0; 8-bit dữ liệu D7-D0; RD, WR trên 2 chân riêng biệt) kết nối với các module bên dưới. Ghi rõ kết nối chân CS, WR, RD tới các module và địa chỉ bắt đầu, địa chỉ kết thúc của các module (không giải mã địa chỉ các kênh):

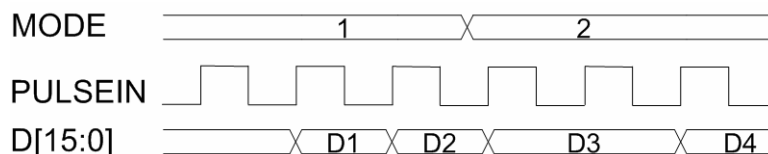
1/ Module 1: 6 kênh ADC 16-bit
2/ Module 2: 4 kênh DAC 12-bit
3/ Module 3: 8 kênh PWM 10-bit

4/ Module 4: 8 kênh Encoder 16-bit
5/ Module 5: 4 kênh Digital Input 8-bit
6/ Module 6: 2 kênh Digital Output 8-bit

Câu 2: (2,5đ)

Viết chương trình Verilog tên **doxung(clk, PULSEIN, MODE, D)** thực hiện việc đo chu kỳ của xung PULSEIN như sau:

- Đầu vào tín hiệu xung clock clk có tần số 1 MHz.
- Đầu vào tín hiệu PULSEIN, xung vuông với tần số thay đổi
- Đầu vào MODE[1:0], nếu MODE = 1: đo thời gian 1 chu kỳ xung, nếu MODE = 2: đo thời gian 2 chu kỳ xung như mô tả ở Hình 1. (MODE được cài đặt giá trị lúc ban đầu, không thay đổi trong quá trình chạy)
- Đầu ra dữ liệu 16 bit: D[15:0] (đơn vị us). Dữ liệu ngõ ra được cập nhật sau mỗi 1 chu kỳ hoặc 2 chu kỳ của PULSEIN tùy theo giá trị của MODE.



Hình 1. *Giải đồ xung*

Câu 3: (2,5đ)

Trong yêu cầu thiết kế hệ thống dùng STM32F4 ta cần sử dụng Port PB[15:8] cho chức năng UART và SPI, Port PC[3:0] cho chức năng ADC 4 kênh. Hãy cấu hình các thanh ghi hệ thống để sử dụng 3 chức năng này trên các chân từ PB8-PB15 và PC0-PC3 (chú ý không được dùng các chân khác) với các yêu cầu sau:

- Chỉ rõ chân nào sử dụng UART, chân nào sử dụng SPI, chân nào sử dụng kênh ADC
- Cấu hình thanh ghi cho phép xung clock để hoạt động 3 chức năng trên
- Cấu hình thanh ghi chân IO để lựa chọn chức năng phù hợp

Câu 4: (2,5đ)

Trong cấu hình kết nối ở Câu 3, các hàm đọc giá trị ADC và gửi dữ liệu ra UART được cung cấp như sau:

- Hàm đọc các kênh ADC: unsigned int **read_adc** (int channel). Trong đó *channel* có giá trị từ 1 đến 4 tương ứng với 4 kênh.
- Hàm gửi N byte từ bộ đệm *txbuff* ra UART: void **send_data** (char *txbuff, int N)

Viết chương trình đọc tất cả 4 kênh ADC, sau đó chuyển đổi giá trị các kênh sang ASCII và gửi ra UART theo format chuỗi dữ liệu như sau:

ADC 1 (5byte)	<space> (1byte)	ADC 2 (5byte)	<space> (1byte)	ADC 3 (5byte)	<space> (1byte)	ADC 4 (5byte)	0x0D (1byte)	0x0A (1byte)
------------------	--------------------	------------------	--------------------	------------------	--------------------	------------------	-----------------	-----------------