

Câu 1: (2,5 đ)

Thiết kế mạch giải mã địa chỉ và kết nối dữ liệu cho hệ thống (8-bit địa chỉ A7-A0; 8-bit dữ liệu D7-D0; RD, WR trên 2 chân riêng biệt) kết nối với các module bên dưới. Ghi rõ kết nối chân CS, WR, RD tới các module và địa chỉ bắt đầu, địa chỉ kết thúc của các module (không ghi chi tiết địa chỉ các kênh):

- 1/ Module 1: 12 kênh ADC 16-bit
- 2/ Module 2: 2 kênh DAC 12-bit
- 3/ Module 3: 6 kênh PWM 10-bit
- 4/ Module 4: 6 kênh Encoder 32-bit
- 5/ Module 5: 2 kênh Digital Input 8-bit

Câu 2: (2,5 đ)

Để đo tốc độ động cơ ta thường thực hiện đếm số xung tín hiệu encoder ENCA trong 1 khoảng thời gian cố định. Viết chương trình Verilog thực hiện đếm số xung ENCA trong 10ms với các yêu cầu sau:

- Đầu vào tín hiệu xung cần đo: ENCA
- Đầu vào tín hiệu xung clock 1us: clk
- Đầu ra dữ liệu 16 bit: D[15:0] (đơn vị: số xung / 10ms)
- Dữ liệu ngõ ra được cập nhật sau mỗi 10ms

Gợi ý: Tạo 1 bộ chia tần số từ xung clk (1us) để có tín hiệu xung 10ms, sau đó đầu ra D[15:0] sẽ được cập nhật theo tín hiệu xung 10ms này.

Câu 3: (2,5 đ)

Trong yêu cầu thiết kế hệ thống dùng STM32F4 ta cần sử dụng Port PD[7:0] cho 2 chức năng UART và CAN. Hãy cấu hình các thanh ghi hệ thống để sử dụng 2 chức năng này trên các chân từ PD0 đến PD7 (chú ý không được dùng các chân khác) với các yêu cầu sau:

- Chỉ rõ chân nào sử dụng UART, chân nào sử dụng CAN.
- Cấu hình thanh ghi cho phép xung clock để hoạt động 2 chức năng trên.
- Cấu hình thanh ghi chân IO để lựa chọn chức năng phù hợp.

Câu 4: (2,5 đ)

Trình bày ý tưởng và nội dung một đề tài có sử dụng Hệ thống điều khiển nhúng với các yêu cầu sau:

1. Mục tiêu của đề tài.
2. Nêu nội dung và giải pháp để thực hiện ý tưởng đề tài đặt ra.
3. Sơ đồ chân kết nối tín hiệu từ Vi điều khiển tới các khối chức năng.