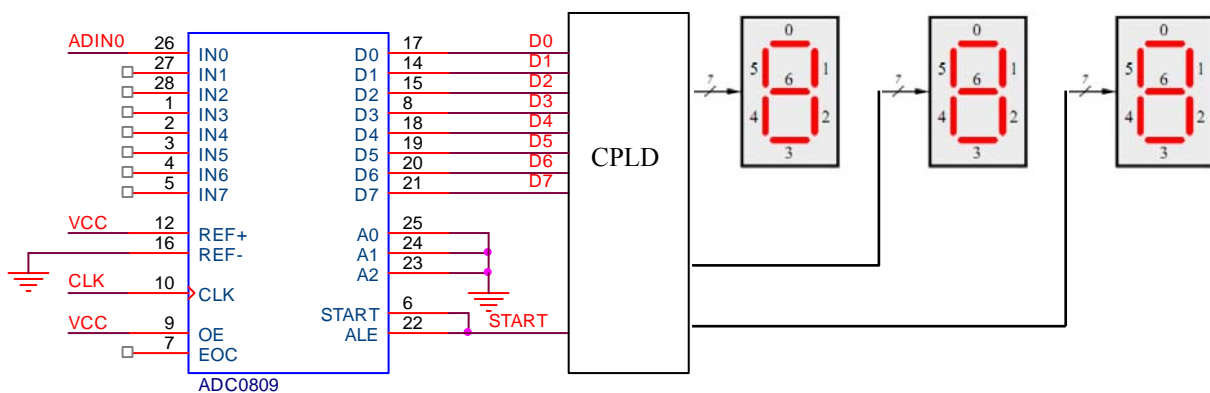


Câu 1: (3 đ)

Thiết kế mạch giải mã địa chỉ và kết nối dữ liệu cho hệ thống (**8-bit địa chỉ A7-A0; 16-bit dữ liệu D15-D0; RD, WR trên 2 chân riêng biệt**) kết nối với các module bên dưới. Ghi rõ kết nối chân CS, WR, RD tới các module và địa chỉ bắt đầu, địa chỉ kết thúc của các module (không giải mã địa chỉ các kênh):

- 1/ Module 1: 8 kênh ADC 16-bit
- 2/ Module 2: 2 kênh DAC 12-bit
- 3/ Module 3: 12 kênh PWM 12-bit
- 4/ Module 4: 12 kênh Encoder 32-bit
- 5/ Module 5: 4 kênh Digital Input 8-bit

Câu 2: (3 đ)



Cho sơ đồ kết nối CPLD với ADC0809 để đọc kênh ADIN0 như hình trên. Để đọc giá trị ADC đầu tiên ta kích xung START với độ rộng xung 10us, sau thời gian 100us dữ liệu ADC sẽ có ở D7-D0. Viết chương trình verilog đọc giá trị ADC và hiển thị giá trị ra 3 LED bảy đoạn (cathode chung) với các yêu cầu sau:

- Module **adc_read**(clk, D, Start, LED_TR, LED_CH, LED_DV)
- Đầu vào tín hiệu xung clock 1us: clk
- Đầu vào dữ liệu 8bit từ bộ biến đổi ADC: D[7:0]
- Đầu ra tín hiệu kích biến đổi ADC: START.
- Đầu ra dữ liệu của 3 LED bảy đoạn: LED_TR[6:0], LED_CH[6:0], LED_DV[6:0].
- Chu kỳ kích xung START và hiển thị ra LED là 50ms.

Câu 3: (2 đ)

Một hệ thống định vị tích hợp GPS/INS sử dụng 2 cảm biến ADIS16407 (giao tiếp SPI ở PB12-PB15) và GPS (giao tiếp UART ở PC10-PC11). Vi điều khiển STM32F405 thực hiện thuật toán ước lượng và xuất dữ liệu ra cổng UART2 ở PA2-PA3. Ngoài ra, dữ liệu được lưu trữ trong thẻ nhớ thông qua giao tiếp SPI ở PB3-PB5, PA15.

Hãy cấu hình các thanh ghi của vi điều khiển để 4 khối trên (2 SPI và 2 UART) hoạt động.

Câu 4: (2 đ)

Trong ứng dụng hệ thống kết hợp STM32F4 và CPLD ta cần kết nối 2 thiết bị theo kiểu giải mã địa chỉ (chức năng FSMC trên STM32F4) với các chân: Data[15:0], Addr[7:0], CS(NE1), RD, WR.

- a. Vẽ sơ đồ kết nối trên STM32F4 tới CPLD trong đó ghi rõ chân nào trên STM32F4 kết nối với Data[15:0], Addr[7:0], CS(NE1), RD, WR của CPLD.
- b. Hãy cấu hình thanh ghi trên STM32F4 để cho phép xung clock hoạt động và cấu hình thanh ghi chân IO để lựa chọn chức năng FSMC.