

姓名

学号

专业班级

院(系)

线

订

装

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

得分		一、填空题（每空 2 分，共 40 分）
----	--	----------------------

请将每题的正确答案填入下表：

题号	空【1】答案	空【2】答案
1		/
2		
3		
4		/
5		/
6		
7		/
8		/
9		
10		/
11		
12		/
13		/
14		

1. CPU 响应中断请求后，【1】运行主程序，自动转移到该设备的中断服务子程序，为该设备进行服务，结束时返回主程序。
2. 按 IEEE754 标准，一个浮点数由符号位 S、【1】、【2】三个域组成。
3. 在计算机系统中，CPU 对外围设备的管理方式有：程序查询方式，【1】方式，DMA 方式，【2】方式。
4. 对存储器的要求是容量大、速度快、成本低。为了解决这三方面的矛盾，计算机采用【1】存储体系结构，即 cache、主存和外存。

5. 双端口存储器采用【2】并行技术。
6. CPU 是计算机的中央处理部件，具有指令控制、【1】、时间控制、【2】等基本功能。
7. 一个计算机系统的性能，不仅取决于 CPU，还取决于【1】速度。
8. 衡量总线性能的重要指标是总线带宽，即总线本身所能达到的最高【1】。
9. 存储器的技术指标有存储容量、【1】、存储周期、【2】。
10. 形成指令地址的方式，称为指令寻址方式。有顺序寻址和【1】寻址两种，由指令计数器来跟踪。
11. PCI 总线上有三种桥，它们分别是【1】、PCI/LAGACY 总线桥、【2】。
12. 流水 CPU 中，多条指令进入流水线后在同一机器时钟周期内争用同一个功能部件所发生的冲突称为【1】。
13. 在异步定时协议中，后一事件出现在总线上的时刻取决于前一事件的出现，即建立在应答式或【1】机制基础上，不需要统一的公共时钟信号。
14. 计算机系统是一个由硬件、软件组成的多级层次结构，它通常由【1】、一般机器级、【2】、汇编语言级、高级语言级组成，每一级上都能进行程序设计，且得到下面各级的支持。

得分		二、选择题（每题 2 分，共 20 分）
----	--	----------------------

请将每题的正确答案填入下表：

题号	答案	题号	答案	题号	答案	题号	答案	题号	答案
1		2		3		4		5	
6		7		8		9		10	

1. 操作控制器的功能是（ ）。
 - A. 产生时序信号
 - B. 从主存取出一条指令
 - C. 完成指令操作的译码
 - D. 从主存取出指令，完成指令操作码译码，并产生有关的操作控制信号，以解释执行该指令

2. 下面关于浮点运算器的描述中 () 是正确的。

① 浮点运算器可用两个松散连接的定点运算部件——阶码部件和尾数部件。② 阶码部件可实现加、减、乘、除四种运算。③ 阶码部件只进行阶码相加、相减和比较操作。④ 尾数部件只进行乘法和除法运算。

A. ①② B. ①③ C. ①④ D. ③④

3. 指令系统采用不同寻址方式的目的是 ()。

A. 实现存贮程序和程序控制
B. 缩短指令长度, 扩大寻址空间, 提高编程灵活性
C. 可直接访问外存
D. 提供扩展操作码的可能并降低指令译码的难度

4. 在定点二进制运算器中, 减法运算一般通过 () 来实现。

A. 原码运算的二进制减法器 B. 补码运算的二进制减法器
C. 原码运算的十进制加法器 D. 补码运算的二进制加法器

5. 已知 cache 命中率 $h=0.98$, 主存比 cache 慢 4 倍, 主存存取周期为 200ns, cache/主存系统的效率是 ()。

A. 0.94 B. 0.75 C. 0.8 D. 0.98

6. 异步控制常用于 () 作为其主要控制方式。

A. 硬布线控制器中
B. 微型机的 CPU 中
C. 在单总线结构计算机中访问主存与外围设备时作为其主要控制方式
D. 微程序控制器中

7. 周期挪用方式常用于 () 方式的输入/输出中。

A. DMA B. 中断 C. 程序传送 D. 通道

8. 在微型机系统中, 外围设备通过 () 与主板的系统总线相连接。

A. 适配器 B. 设备控制器 C. 计数器 D. 寄存器

9. 在多级存储体系中, “cache—主存”结构的作用是解决 () 的问题。

A. 主存容量不足 B. 主存与辅存速度不匹配

C. 辅存与 CPU 速度不匹配 D. 主存与 CPU 速度不匹配

10. 某总线在一个总线周期中并行传送 8 字节的数据, 假设一个总线周期等于一个总线时钟周期, 总线时钟频率为 70MHz, 总线带宽是 ()。

A. 132MB/s B. 560MB/s C. 70MB/s D. 264MB/s

得分	
----	--

三、综合题 (共 40 分)

1. (10 分) 某 32 位机共有微操作控制信号 52 个, 构成 5 个相斥类的微命令组, 各组分别包含 4 个、5 个、8 个、15 个、和 20 个微命令。已知可判定的外部条件有 CY 和 ZF 两个, 微指令字长 29 位。

(1) 给出采用断定方式的水平型微指令格式

(2) 控制存储器的容量应为多少?

(3) 画出对应这种微指令格式的微程序控制器逻辑框图

姓名

学号

专业班级

院(系)

线

订

装

2. (8 分) 设阶码 3 位、尾数 6 位, $x=2^{-011} \times 0.100101$, $y=2^{-010} \times (-0.011110)$,
按浮点运算方法, 计算 $x+y$ 。

3. (6 分) 某磁盘存储器转速为 9600 转/分, 共有 10 个记录面, 每道记录信息为 12288B, 道密度为 4 道/mm, 最小磁道直径为 230mm, 共有 280 道。问:

- (1) 磁盘存储器的存储容量是多少?
- (2) 最低位密度是多少?
- (3) 磁盘数据传输率是多少?

姓名

学号

专业班级

院(系)

装订线

4. (6 分) 某计算机字长为 32 位, 主存容量为 64MB, 采用单字长单地址指令, 共有 48 条指令。试采用直接、立即、变址三种寻址方式设计指令格式。

5. (10 分) 已知某 32 位机的主存采用半导体存储器, 地址码为 19 位, 若使用 $16\text{K} \times 16$ 位 SRAM 芯片组成该机所允许的最大主存空间, 并选用模块板结构形式。问:

- (1) 若每个模块板为 $64\text{K} \times 32$ 位, 共需几个模块板?
- (2) 每个模块内共有多少 SRAM 芯片?
- (3) 主存共需多少 SRAM 芯片?
- (4) CPU 如何选择模块板? 模块板内如何选择芯片?