



释执行该指令

7. 程序控制类指令的功能是（        ）。
- A. 进行算术运算和逻辑运算            B. 进行主存与 CPU 之间的数据传送
- C. 进行 CPU 和 I/O 设备之间的数据传送    D. 改变程序执行的顺序
8. 在定点运算器中，无论采用双符号位还是单符号位，必须有\_\_\_\_\_，它一般用\_\_\_\_\_来实现。（        ）
- A. 译码电路    与非门                    B. 编码电路    或非门
- C. 溢出判断电路    异或门        D. 移位电路    与或非门
9. 相联存贮器是按（        ）进行寻址的存贮器。
- A. 地址方式                                B. 堆栈方式
- C. 内容指定方式                        D. 地址方式与堆栈方式
10. 堆栈寻址方式中，设 A 为通用寄存器，SP 为堆栈指示器，M<sub>SP</sub> 为 SP 指示器的栈顶单元，如果操作的动作是：(A) → M<sub>SP</sub>，(SP) - 1 → SP，那么出栈的动作应是（        ）。
- A. (M<sub>SP</sub>) → A, (SP) + 1 → SP            B. (SP) + 1 → SP, (M<sub>SP</sub>) → A
- C. (SP) - 1 → SP, (M<sub>SP</sub>) → A            D. (M<sub>SP</sub>) → A, (SP) - 1 → SP

得分

二、（每空 1 分，共 20 分）填空题

请将每题的正确答案填入下表：

题号	空 ① 答案	空 ② 答案	空 ③ 答案
1			/
2			
3			
4			
5			/
6			/
7			/
8			

1. 多个用户共享主存时，系统应提供存储保护。通常采用的方法是①保护和②保护，并用硬件来实现。
2. 主存与 cache 的地址映射有①、②、③三种方式。
3. 移码表示法主要用于表示①数的阶码 E，以利于比较两个②数的大小和③操作。
4. 存储器的技术指标有①、②、③和存储器带宽。
5. 半导体 SRAM 靠①存贮信息，半导体 DRAM 则是靠②存贮信息。
6. 在集中式总线仲裁中，①方式响应时间最快，②方式对电路故障最敏感。
7. 按照总线仲裁电路的位置不同，总线仲裁有①仲裁和②仲裁两种方式。
8. DMA 和 CPU 分时使用内存的三种方式是：①、②、③。

得分	
----	--

### 三、（共 20 分）计算题

1. （8 分）已知  $x = -0.01111$ ， $y = +0.11001$ ，求  $[x]_{\text{补}}$ ， $[-x]_{\text{补}}$ ， $[y]_{\text{补}}$ ， $[-y]_{\text{补}}$ ， $x+y=?$ ， $x-y=?$  并判断是否发生溢出。

2. （6 分）已知 cache 存储周期为 40ns，主存存取周期为 200ns。cache/主存系统平均访问时间为 50ns，求 cache 的命中率和 cache/主存系统的效率。

**3. (6 分)** 盘组有 6 片磁盘，每片有两个记录面，最上最下两个面不用。存储区域内径 20cm，外径 34cm，道密度为 40 道 / cm，内层位密度 400 位 / cm，转速 2400 转 / 分。问：

- ① 共有多少柱面？
- ② 组总存储容量是多少？
- ③ 数据传输率是多少？

得分	
----	--

四、（共 40 分）分析、设计题

1.（9 分）已知某机采用微程序控制方式，其控制存储器容量为  $512 \times 48$ （位），微程序可在整个控制存储器中实现转移，可控制微程序转移的条件共 4 个，微指令采用水平型格式，后继微指令地址采用断定格式，如图 T\_1 所示。

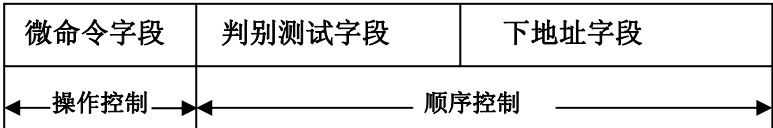


图 T\_1

- ① 微指令中的三个字段分别应是多少位？
- ② 画出对应这种微指令格式的微程序控制器逻辑框图。

2. (6 分) 说明 PCI 总线结构中三种桥的名称及功能。

3. (8 分) 设  $A = a_n a_{n-1} \cdots a_1 a_0$  是已知的  $(n+1=5)$  位的二进制原码，其中最高字位为符号位，画出原码转换为补码的电路图，并分析得出其逻辑表达式。

**4. (10 分)** 假设机器字长 16 位，主存容量为 128K 字节，指令字长度为 16 位或 32 位，共有 128 条指令，设计计算机指令格式，要求有直接、立即数、相对、基值、间接、变址六种寻址方式。

5. (7 分) 某计算机由如下部件：ALU，移位器，主存 M，主存数据寄存器 MDR，主存地址寄存器 MAR，指令寄存器 IR，通用寄存器 R<sub>0</sub>-R<sub>3</sub>，暂存器 C 和 D 组成的数据通路如图 T-2 所示。

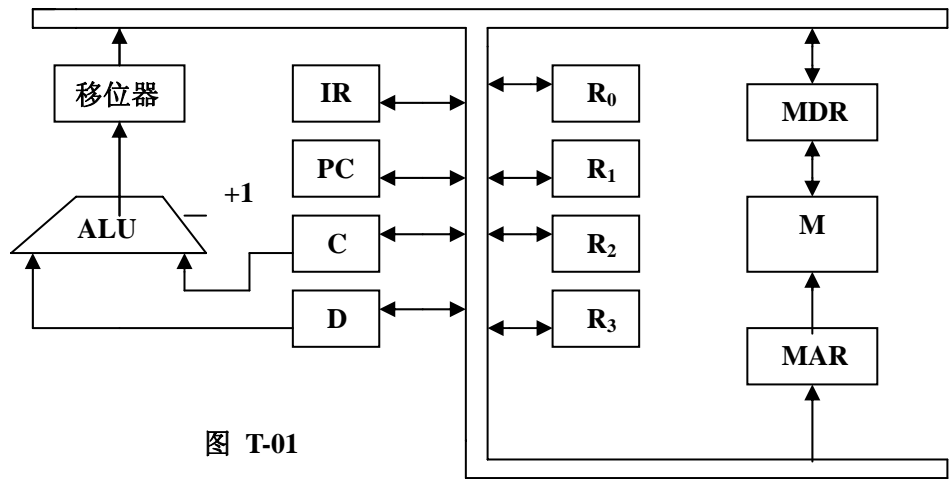


图 T-01

图 T\_2

画出“ADD R<sub>1</sub>, (R<sub>2</sub>)”指令的指令周期流程图，指令功能是 (R<sub>1</sub>) + ((R<sub>2</sub>)) → R<sub>1</sub>。