

计算机组成原理 试题 参考答案

一、填空题（每空 1 分，共 26 分）

题号	空【1】答案	空【2】答案	空【3】答案
1	独立请求	链式查询	/
2	同步定时	异步定时	/
3	微程序级	操作系统级	高级语言级
4	程序中中断方式	DMA 方式	通道方式
5	停止 CPU 访内	周期挪用	DMA 和 CPU 交替访内
6	程序	地址	/
7	符号位 S	尾数 M	对阶
8	存储容量	存取时间	存储周期
9	操作码字段	地址码字段	/
10	指令控制	时间控制	数据加工

二、选择题（每题 2 分，共 24 分）

题号	答案	题号	答案	题号	答案	题号	答案	题号	答案	题号	答案
1	C	2	C	3	B	4	D	5	C	6	B
7	C	8	A	9	D	10	B	11	C	12	C

三、综合题（共 50 分）

1、解：（10 分）

(1) 有效存储区域=20-15=5 (cm) (1 分)

因为道密度=40 道/cm，所以 $50 \times 5 = 250$ 道，即 250 个圆柱面 (1 分)

内层磁道周长为 $2\pi R = 2 \times 3.14 \times 15 = 94.2(\text{cm})$ (1 分)

每道信息量=500 位/cm $\times 94.2\text{cm} = 47100$ 位=5887.5B (1 分)

每面信息量=5887.5B $\times 250 = 11775000$ 位=1471875B (1 分)

盘组总容量=1471875B $\times 10 = 117750000$ 位=14718750B (2 分)

(2) 磁盘数据传输率 $Dr = rN$ ，N 为每条磁道容量，N=4710B，r 为磁盘转速，

$r = 7200$ 转/60 秒=120 转/秒 (1 分)

$Dr = rN = 120 \times 5887.5\text{B} = 5652000$ 位=706500B/s (2 分)

2、解：（7 分）

$[x]_{\text{补}} = 0.1011$ (1 分)， $[y]_{\text{补}} = 1.1011$ (1 分)

$[-y]_{\text{补}} = 0.0101$ (1 分)

$[x]_{\text{补}} = 00.1011$ $[x]_{\text{补}} = 00.1011$

$+ [-y]_{\text{补}} = 00.0101$ $+ [y]_{\text{补}} = 11.1011$

01.0000 (1 分) 00.0110 (1 分)

符号位相异 x-y 溢出 (1 分) x+y 无溢出 (1 分)

3、解：（9 分）

PCI 总线有三种桥，即 HOST/PCI 桥（简称 HOST 桥），PCI/PCI 桥，PCI/LAGACY 桥。(3 分)

在 PCI 总线体系结构中，桥起着重要作用：

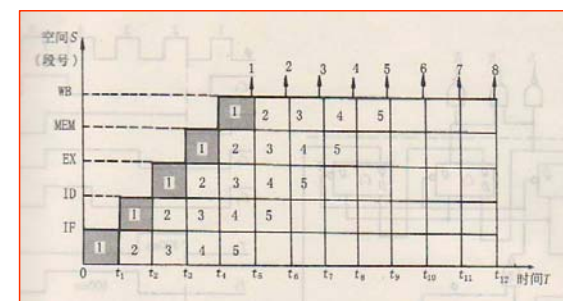
(1) 它连接两条总线，使总线间相互通信。(2 分)

(2) 桥是一个总线转换部件，可以把一条总线的地址空间映射到另一条总线的地址空间上，从而使系统中任意一个总线主设备都能看到同样的一份地址表。(2 分)

(3) 利用桥可以实现总线间的猝发式传送。(2 分)

4、解：（9 分）

(1) 12 条指令连续进入流水线的时空图如下所示：



(5 分)

(2) 流水线在 16 个时钟周期中执行完 12 条指令，故实际吞吐率为：

$$12 / (16 \times 100) = 0.75 \times 10^7 \text{ 条指令/s (2 分)}$$

(3) k 级流水线处理器的加速比为

$$C_k = \frac{T_c}{T_k} = \frac{nk}{k + (n-1)} \quad C_k = \frac{12 \times 5}{5 + (12-1)} = \frac{60}{16} = 3.75 \quad (2 \text{ 分})$$

5、解：（6 分）

(1) 双字长二地址指令，用于访问存储器。(2 分)

(2) 操作码字段 OP 为 6 位，可以指定 $2^6 = 64$ 种操作。(2 分)

(3) 一个操作数在源寄存器（共 16 个），另一个操作数在存储器中（由基值寄存器和位移量决定），所以是 RS 型指令。(2 分)

6、解：（9 分）

信息总量： $q = 64 \text{ 位} \times 4 = 256 \text{ 位 (1 分)}$

顺序存储器和交叉存储器读出 4 个字的时间分别是：

$$t_2 = mT = 4 \times 200\text{ns} = 8 \times 10^{-7} \text{ (s) (2 分)}$$

$$t_1 = T + (m-1)\tau = 200 + 3 \times 50 = 3.5 \times 10^{-7} \text{ (s) (2 分)}$$

顺序存储器带宽是： $W_2 = q / t_2 = 32 \times 10^7 \text{ (位/S) (2 分)}$

交叉存储器带宽是： $W_1 = q / t_1 = 73 \times 10^7 \text{ (位/S) (2 分)}$