

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

得分

一、选择题 (每题 2 分, 共 24 分)

请将每题的正确答案填入下表:

题号	答案	题号	答案	题号	答案	题号	答案	题号	答案	题号	答案
1		2		3		4		5		6	
7		8		9		10		11		12	

- 在多级存储体系中, “cache—主存”结构的作用是解决 () 的问题。
A. 主存容量不足 B. 主存与辅存速度不匹配
C. 辅存与 CPU 速度不匹配 D. 主存与 CPU 速度不匹配
- 下述 I/O 控制方式中, () 主要由程序实现。
A. PPU 方式 B. 中断方式 C. DMA 方式 D. 通道方式
- 为确定下一条微指令的地址, 通常采用多路转移方式, 其基本思想是 ()。
A. 用程序计数器 PC 来产生后继微指令地址
B. 用微程序计数器 μ PC 来产生后继微指令地址
C. 通过微指令顺序控制字段由设计者指定或由设计者指定的判别字段控制产生后继微指令地址
D. 通过指令中指定一个专门字段来控制产生后继微指令地址
- 在定点运算器中, 无论采用双符号位还是单符号位, 必须有哪种电路, 它一般用什么器件来实现? ()
A. 译码电路 与非门 B. 编码电路 或非门
C. 溢出判断电路 异或门 D. 移位电路 与或非门
- 相联存贮器是按 () 进行寻址的存贮器。
A. 地址方式 B. 堆栈方式
C. 内容指定方式 D. 地址方式与堆栈方式
- 堆栈寻址方式中, 设 A 为通用寄存器, SP 为堆栈指示器, M_{SP} 为 SP 指示器的栈顶单元, 如果操作的动作是: $(A) \rightarrow M_{SP}$, $(SP) - 1 \rightarrow SP$, 那么出栈的动作应是 ()。
A. $(M_{SP}) \rightarrow A$, $(SP) + 1 \rightarrow SP$;
B. $(SP) + 1 \rightarrow SP$, $(M_{SP}) \rightarrow A$;
C. $(SP) - 1 \rightarrow SP$, $(M_{SP}) \rightarrow A$;
D. $(M_{SP}) \rightarrow A$, $(SP) - 1 \rightarrow SP$;
- 采用 DMA 方式传送数据时, 每传送一个数据就要用一个 () 时间。
A. 指令周期 B. 机器周期 C. 存储周期 D. 总线周期
- 由于 CPU 内部的操作速度较快, 而 CPU 访问一次主存所花的时间较长, 因此机器周期通常用 () 来规定。
A. 主存中读取一个指令字的最短时间
B. 主存中读取一个数据字的最长时间
C. 主存中写入一个数据字的平均时间
D. 主存中读取一个数据字的平均时间
- 同步控制是 ()。
A. 只适用于 CPU 控制的方式 B. 只适用于外围设备控制的方式
C. 由统一时序信号控制的方式 D. 所有指令执行时间都相同的方式
- 主存储器是计算机系统的记忆设备, 它主要用来 ()。
A. 存放数据 B. 存放程序 C. 存放数据和程序 D. 存放微程序
- 下面关于浮点运算器的描述中 () 是正确的。
① 浮点运算器可用两个松散连接的定点运算部件——阶码部件和尾数部件。
② 阶码部件可实现加、减、乘、除四种运算。
③ 阶码部件只进行阶码相加、相减和比较操作。
④ 尾数部件只进行乘法和除法运算。
A. ①② B. ①③ C. ①④ D. ③④

12. 在定点二进制运算器中，减法运算一般通过（ ）来实现。
- A. 原码运算的二进制减法器 B. 补码运算的二进制减法器
- C. 原码运算的十进制加法器 D. 补码运算的二进制加法器

得分

二、填空题（每空 1 分，共 26 分）

请将每题的正确答案填入下表：

题号	空 ① 答案	空 ② 答案	空 ③ 答案
1			/
2			
3			
4			/
5			
6			/
7			/
8			
9			
10			

1. 存储 ① 并按 ② 顺序执行，这是冯·诺依曼型计算机的工作原理。
2. 按 IEEE754 标准，一个浮点数由 ①、阶码 E、② 三个域组成。其中阶码 E 的值等于指数的真值 e 加上一个固定偏移值。用移码表示法表示浮点数的阶码 E，有利于比较两个指数的大小和 ③ 操作。
3. 存储器的技术指标有 ①、②、③ 和存储器带宽。
4. 指令格式是指令字用二进制代码表示的结构形式，通常由 ① 和 ② 组成。
5. CPU 具有以下四个方面的基本功能：①、操作控制、② 和 ③。
6. 在集中式总线仲裁中，① 方式响应时间最快，② 方式对电路故障最敏感。

7. 为了同步主方、从方的操作，必须制订定时协议。总线定时通常采用 ① 与 ② 两种方式。
8. 计算机系统具有多级层次结构，通常由 ①、一般机器级、②、汇编语言级、③ 组成。
9. 在计算机系统中，CPU 对外围设备的管理有以下五种方式：程序查询方式、①、②、③、外围处理机方式。
10. DMA 控制器与 CPU 分时使用内存通常采用以下三种方法：①、②、③。

得分

三、（6 分）指令格式如图 T-01 所示，OP 为操作码字段，试分析指令格式的特点。

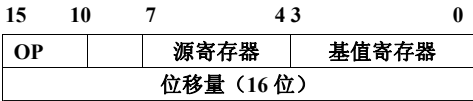


图 T-01

姓名

学号

专业班级

院 (系)

线

订

装

得分

四、(9 分) 设存储器容量为 32 字，字长 64 位，模块数 $m =$

4，分别用顺序方式和交叉方式进行组织。若存储周期 $T =$

200ns，数据总线宽度为 64 位，总线传送周期 $\tau = 50\text{ns}$ ，问：顺序存储器和交

叉存储器带宽各是多少？

得分

五、(9 分) PCI 总线中三种桥的名称是什么？桥的功能是

什么？

得分

六、(10 分) 磁盘组有 6 片磁盘，每片有两个记录面，最上

最下两个面不用。存储区域内径 30cm，外径 40cm，道密度为

50 道/cm，内层位密度 500 位/cm，转速 7200 转/分。请问：

(1) 磁盘组总存储容量是多少？

(2) 数据传输率是多少？

姓名

学号

专业班级

院 (系)

线

订

装

得分

七、(7 分) 已知: $x = 0.1011$, $y = -0.0101$, 求: $[x]_{\text{补}}$, $[y]_{\text{补}}$,

$[-y]_{\text{补}}$, $x + y = ?$, $x - y = ?$ 并判断是否发生溢出。

得分

八、(9 分) 指令流水线有取指 (IF)、译码 (ID)、执行 (EX)、

访存 (MEM)、写回寄存器 (WB) 五个过程段, 共有 12 条指令连续输入此流水线。

- (1) 画出流水处理的时空图, 假设时钟周期 100ns 。
- (2) 求流水线的实际吞吐率 (单位时间里执行完毕的指令数)。
- (3) 求流水处理器的加速比。