

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

得分

一、选择题（每题 2 分，共 30 分）

请将每题的正确答案填入下表：

题号	答案	题号	答案	题号	答案	题号	答案	题号	答案
1		2		3		4		5	
6		7		8		9		10	
11		12		13		14		15	

1. 在单级中断系统中，CPU 一旦响应中断，则立即关闭（ ）标志，以防本次中断服务结束前同级的其他中断源产生另一次中断进行干扰。

A. 中断允许 B. 中断请求
C. 中断屏蔽 D. 中断保护

2. 在定点运算器中，无论采用双符号位还是单符号位，必须有哪种电路，它一般用什么器件来实现？（ ）

A. 译码电路 与非门 B. 溢出判断电路 异或门
C. 编码电路 或非门 D. 移位电路 与或非门

3. 系统总线中控制线的功能是（ ）。

A. 提供主存、I/O 接口设备的控制信号响应信号
B. 提供数据信息
C. 提供时序信号
D. 提供主存、I/O 接口设备的响应信号

4. 主存储器是计算机系统的记忆设备，它主要用来（ ）。

A. 存放数据 B. 存放数据和程序
C. 存放程序 D. 存放微程序

5. 同步控制是（ ）。

A. 只适用于 CPU 控制的方式
B. 只适用于外围设备控制的方式
C. 由统一时序信号控制的方式
D. 所有指令执行时间都相同的方式

6. 双端口存储器在（ ）情况下会发生读/写冲突。

A. 左端口与右端口的地址码不同
B. 左端口与右端口的数据码不同
C. 左端口与右端口的地址码相同
D. 左端口与右端口的数据码相同

7. 当代 CPU 包括（ ）。

A. 控制器 B. 控制器、ALU 和主存
C. 运算器和主存 D. 控制器、运算器、cache

8. 堆栈寻址方式中，设 A 为通用寄存器，SP 为堆栈指示器，MSP 为 SP 指示器的栈顶单元，如果操作的动作是：(A) → MSP，(SP) - 1 → SP，那么出栈的动作应是（ ）。

A. (MSP) → A，(SP) + 1 → SP
B. (SP) + 1 → SP，(MSP) → A
C. (SP) - 1 → SP，(MSP) → A
D. (MSP) → A，(SP) - 1 → SP

9. 已知 cache 存储周期为 40ns，主存存取周期为 200ns。cache/主存系统平均访问时间为 50ns，cache 的命中率是（ ）。

A. 45% B. 80%
C. 75% D. 93.75%

10. 为确定下一条微指令的地址，通常采用多路转移方式，其基本思想是（ ）。

- A. 用程序计数器 PC 来产生后继微指令地址
B. 用微程序计数器 μ PC 来产生后继微指令地址
C. 通过微指令顺序控制字段由设计者指定或由设计者指定的判别字段控制产生后继微指令地址
D. 通过指令中指定一个专门字段来控制产生后继微指令地址

11. 存储单元是指 ()。

- A. 存放一个二进制信息位的存贮元
B. 存放两个字节的存贮元集合
C. 存放一个字节的存贮元集合
D. 存放一个机器字的存贮元集合

12. 由于 CPU 内部的操作速度较快, 而 CPU 访问一次主存所花的时间较长, 因此机器周期通常用 () 来规定。

- A. 主存中读取一个数据字的最长时间
B. 主存中读取一个指令字的最短时间
C. 主存中写入一个数据字的平均时间
D. 主存中读取一个数据字的平均时间

13. 运算器虽有许多部件组成, 但核心部件是 ()。

- A. 数据总线
B. 多路开关
C. 算术逻辑运算单元
D. 累加寄存器

14. 在集中式总线仲裁中, () 方式对电路故障最敏感。

- A. 菊花链查询
B. 独立请求
C. 计数器定时查询
D. 异步

15. 定点计算机用来进行 ()。

- A. 十进制数加法运算
B. 浮点数运算
C. 定点数运算
D. 既进行定点数运算也进行浮点数运算

得分

二、填空题 (每空 2 分, 共 40 分)

请将每题的正确答案填入下表:

题号	空【1】答案	空【2】答案
1		
2		
3		
4		
5		
6		
7		/
8		
9		
10		/
11		

1. DMA 技术的出现, 使得外围设备可以通过 DMA【1】直接访问内存, 与此同时, CPU 可以继续程序。DMA 方式采用以下三种方法: 停止 CPU 访内, 【2】, DMA 与 CPU 交替访内。
2. 为运算器构造的简单性, 运算方法中算术运算通常采用补码加、减法, 原码乘法或【1】乘法。为了运算器的高速性和控制的简单性, 采用了【2】、阵列乘法、流水线等并行技术措施。
3. 通道是一个特殊功能的处理器。它有自己的【1】和程序专门负责数据输入输出的传输控制, 从而使 CPU 将“传输控制”的功能下放给通道, CPU 只负责【2】功能。
4. 主存与 cache 的地址映射有全相联、【1】、【2】三种方式。
5. 总线定时是总线系统的又一核心问题之一。为了同步主方、从方的操作, 必须制定【1】协议, 通常采用【2】定时与异步定时两种方式。
6. CPU 从存储器取出一条指令并【1】这条指令的时间和称为指令周期。CISC 中, 由于各种指令的【2】功能不同, 各种指令的指令周期是不尽相同的。

7. 一台计算机中所有机器指令的集合, 称为这台计算机的【1】。
8. 总线仲裁是总线系统的核心问题之一。为了解决多个主设备【1】竞争总线控制权的问题, 必须具有总线【2】部件。
9. cache 是一种高速缓冲存储器, 是为了解决 CPU 和主存之间速度【1】而采用的一项重要硬件技术, 并且发展为【2】cache 体系, 指令 cache 与数据 cache 分设体系。
10. 流水 CPU 中, 多条指令进入流水线后在同一机器时钟周期内争用同一个功能部件所发生的冲突称为【1】。
11. 计算机系统是一个由硬件、软件组成的多级层次结构, 它通常由微程序级、【1】、操作系统级、【2】、高级语言级组成, 每一级上都能进行程序设计, 且得到下面各级的支持。

得分

三、综合题 (共 30 分)

1. (6 分) 指令格式结构如图 1 所示, 试分析指令格式及寻址方式特点。



图 1 某指令格式

2. (6 分) 磁盘组有 6 片磁盘, 每片有两个记录面, 最上最下两个面不用。存储区域内径 30cm, 外径 40cm, 道密度为 50 道/cm, 内层位密度 500 位/cm, 转速 7200 转/分。问:
- (1) 磁盘组总存储容量是多少?
- (2) 数据传输率是多少?
- (3) 如果某文件长度超过一个磁道的容量, 应将它记录在同一个存储面上, 还是记录在同一个柱面上?

姓名

学号

专业班级

院(系)

线
订
装

3. (6 分) 已知 $x = -0.01111$, $y = +0.11001$, 求 $[x]_{\text{补}}$, $[-y]_{\text{补}}$, $x - y = ?$ 并判断是否发生溢出。

5. (6 分) 设存储器容量为 64M, 字长为 64 位, 模块数 $m=8$, 分别用顺序和交叉方式进行组织。存储周期 $T=100\text{ns}$, 数据总线宽度为 64 位, 总线传送周期 $\tau = 50\text{ns}$ 。求: 顺序存储器和交叉存储器的带宽各是多少?

4. (6 分) 某 32 位机共有微操作控制信号 52 个, 构成 5 个相斥类的微命令组, 各组分别包含 4 个、5 个、8 个、15 个、和 20 个微命令。已知可判定的外部条件有 CY 和 ZF 两个, 微指令字长 29 位。

- (1) 给出采用断定方式的水平型微指令格式
- (2) 控制存储器的容量应为多少?