

一、选择题（每小题 2 分，共 30 分）

1 下列数中最小的数是（ ）。

A $(101001)_2$ B $(52)_8$ C $(101001)_{BCD}$ D $(233)_{16}$

2 某 DRAM 芯片，其存储容量为 $1M \times 8$ 位，该芯片的地址线和数据线的数目分别是（ ）。

A 8, 19 B 8, 20 C 19, 8 D 20, 8

3 在下面描述的汇编语言基本概念中，不正确的表述是（ ）。

- A 对程序员的训练要求来说，需要硬件知识
- B 汇编语言对机器的依赖性高
- C 用汇编语言编写程序的难度比高级语言小
- D 汇编语言编写的程序执行速度比高级语言慢

4 交叉存储器实质上是一种多模块存储器，它用（ ）方式执行多个独立的读写操作。

A 流水 B 资源重复 C 顺序 D 资源共享

5 寄存器间接寻址方式中，操作数在（ ）。

A 通用寄存器 B 主存单元 C 程序计数器 D 堆栈

6 机器指令与微指令之间的关系是（ ）。

- A 用若干条微指令实现一条机器指令
- B 用若干条机器指令实现一条微指令
- C 用一条微指令实现一条机器指令
- D 用一条机器指令实现一条微指令

7 描述多媒体 CPU 基本概念中，不正确的是（ ）。

A 多媒体 CPU 是带有 MMX 技术的处理器

- B MMX 是一种多媒体扩展结构
- C MMX 指令集是一种多指令流多数据流的并行处理指令
- D 多媒体 CPU 是以超标量结构为基础的 CISC 机器
- 8 在集中式总线仲裁中，（ ）方式对电路故障最敏感。
- A 菊花链 B 独立请求 C 计数器定时查询
- 9 流水线中造成控制相关的原因是执行（ ）指令而引起。
- A 条件转移 B 访内 C 算逻 D 无条件转移
- 10 PCI 总线是一个高带宽且与处理器无关的标准总线。下面描述中不正确的是（ ）。
- A 采用同步定时协议 B 采用分布式仲裁策略
- C 具有自动配置能力 D 适合于低成本的小系统
- 11 下面陈述中，不属于外围设备三个基本组成部分的是（ ）。
- A 存储介质 B 驱动装置 C 控制电路 D 计数器
- 12 中断处理过程中，（ ）项是由硬件完成。
- A 关中断 B 开中断 C 保存 CPU 现场 D 恢复 CPU 现场
- 13 IEEE1394 是一种高速串行 I/O 标准接口。以下选项中，（ ）项不属于 IEEE1394 的协议集。
- A 业务层 B 链路层 C 物理层 D 串行总线管理
- 14 下面陈述中，（ ）项属于存储管理部件 MMU 的职能。
- A 分区式存储管理 B 交换技术 C 分页技术
- 15 64 位的安腾处理机设置了四类执行单元。下面陈述中，（ ）项不属于安腾的执行单元。
- A 浮点执行单元 B 存储器执行单元
- C 转移执行单元 D 定点执行单元

二、简答题（10 分）

一台机器的指令系统应当包含哪几类指令？

三、简答题（10 分）

多媒体 CPU 的技术特征是什么？

四、计算题（12 分）

将数 $(20.59375)_{10}$ 转换成 IEEE754 标准 32 位浮点的二进制存储格式。

五、分析题（12 分）

列表比较 RISC 和 CISC 机器的主要特征。

六、计算题（12 分）

某总线在一个总线周期中并行传送 32 位数据，假设一个总线周期等于一个总线时钟周期，总线时钟频率为 33MHz，总线带宽是多少？如果一个总线周期中并行传送 8 个字节的数据，总线时钟频率升至 66MHz，总线带宽是多少？

七、设计题（14 分）

利用 $1\text{M} \times 8$ 位的 SRAM 芯片（如图所示），设计一个 $1\text{M} \times 32$ 位的存储器，画出地址总线、数据总线、控制总线（片选 CS#、访存允许 E#、读写命令 R/W#）的连接图。数据总线、地址总线均用双线表示，标注其宽度。



