得分

一、(每题 2 分, 共 20 分) 选择题

请将每题的正确答案填入下表:

题号	答案								
1		2		3		4		5	
6		7		8		9		10	

	题号	答案	题号	答案	题号	答案	题号	答案	题号	答案	
	1		2		3		4		5		
	6		7		8		9		10		
1.	在多级	存储体系	系中,"(cache—:	主存"纟	吉构的作	用是解	决()的问	问题。	•
	A. 主存	存量不	足		B. 主	存与辅布	字速度不	匹配			
	C. 辅有	序与 CPU	」速度不	匹配	D. 主	存与 CI	'U 速度	不匹配			
2.		5分辨率)。	为 1024	*1024 信	象素,像	京的颜	色数为	256,则	刷新存	储器的容	量
	A. 512H	KB 1	B. 1MB	C. 25	6KB	D. 2M	В				
3.			了完成两			算,除均	也址指明	的一个	操作数	外,另-	一个
	. 10.11		V. HH	۰ .	76- A		٠.				

- A. 堆栈 B. 立即 C. 隐含 D. 间接
- **4.** 下述 I/O 控制方式中, () 主要由程序实现。
- **A. PPU** 方式 **B.** 中断方式 **C. DMA** 方式 **D.** 通道方式
- 5. 为确定下一条微指令的地址,通常采用多路转移方式,其基本思想是()。
 - A. 用程序计数器 PC 来产生后继微指令地址
 - B. 用微程序计数器 µ PC 来产生后继微指令地址
 - C. 通过微指令顺序控制字段由设计者指定或由设计者指定的判别字段控制产生 后继微指令地址
 - D. 通过指令中指定一个专门字段来控制产生后继微指令地址
- **6.** 操作控制器的功能是 ()。
 - A. 产生时序信号 B. 从主存取出一条指令 C. 完成指令操作的译码
 - D. 从主存取出指令,完成指令操作码译码,并产生有关的操作控制信号,以解

	A. 进	ŧ行算术运	算和逻	逻辑运算		B. 进行	宁主	存与 C	PU之	间的	数据值	专送
	C. 进	挂行 CPU	和 I/O	设备之间	J的数据	居传送	D.	改变和	呈序执	行的	顺序	
8.		点运算器 [!] 现。(中,无i)	沦采用双	符号位	还是单	符号	·位,必	·须有_		,它-	一般用
	A. 译	译码电路	与非	门	B. :	编码电	路	或非问	7			
	C. 溢	盆出判断电	1路	异或门	D.	移位电	路	与或	非门			
9.	相联	存贮器是:	按()进	行寻址	的存贮	器。					
	A. 地	地方式			В.	堆栈方	式					
	C. 内	容指定方	式		D. 3	地址方	式与	堆栈方	式			
10.	栈顶.		果操作)。	的动作是	E: (A)) → M _S	SP ,	(SP)	-1 →	·SP ,	那么	・指示器的 公出栈的动
	11.	MISP/	1) \DI		→NP	К					CD /	
Γ	C.(s	SP) -1-	→SP, (-A	D.	(M)	_{SP}) →	A, (S			
		SP) -1-	→SP, ((M _{SP})→ (每空 1	·A 分,	D.	(M ₎ 分)	_{SP})→ 填空	A,(S 题			
			→SP, ((M _{SP})→ 〔 每空 1 请将每	· A 分,; ^{再题的〕}	D. 共 20 :	(M) 分) 案填.	sr ^{)→} 填空 入下表	A,(S 题	SP) -		SP
	得分		→SP, ((M _{SP})→ 〔 每空 1 请将每	· A 分,; ^{再题的〕}	D. 共 20 : 正确答	(M) 分) 案填.	sr ^{)→} 填空 入下表	A,(S 题	SP) -	-1→	SP
	得分 题号		→SP, ((M _{SP})→ 〔 每空 1 请将每	· A 分,; ^{再题的〕}	D. 共 20 : 正确答	(M) 分) 案填.	sr ^{)→} 填空 入下表	A,(S 题	SP) -	-1→	SP
	得分 题号		→SP, ((M _{SP})→ 〔 每空 1 请将每	· A 分,; ^{再题的〕}	D. 共 20 : 正确答	(M) 分) 案填.	sr ^{)→} 填空 入下表	A,(S 题	SP) -	-1→	SP
	题号 1 2		→SP, ((M _{SP})→ 〔 每空 1 请将每	· A 分,; ^{再题的〕}	D. 共 20 : 正确答	(M) 分) 案填.	sr ^{)→} 填空 入下表	A,(S 题	SP) -	-1→	SP
	得分 题号 1 2 3		→SP, ((M _{SP})→ 〔 每空 1 请将每	· A 分,; ^{再题的〕}	D. 共 20 : 正确答	(M) 分) 案填.	sr ^{)→} 填空 入下表	A,(S 题	SP) -	-1→	SP
	得分题号123456		→SP, ((M _{SP})→ 〔 每空 1 请将每	· A 分,; ^{再题的〕}	D. 共 20 : 正确答	(M) 分) 案填.	sr ^{)→} 填空 入下表	A,(S 题	SP) -	3 答 /	SP
	題号 1 2 3 4 5		→SP, ((M _{SP})→ 〔 每空 1 请将每	· A 分,; ^{再题的〕}	D. 共 20 : 正确答	(M) 分) 案填.	sr ^{)→} 填空 入下表	A,(S 题	SP) -	3 答 /	SP

释执行该指令

7. 程序控制类指令的功能是()。

- 1. 多个用户共享主存时,系统应提供存储保护。通常采用的方法是<u>①</u>保护和<u>②</u>保护,并用硬件来实现。
- 2. 主存与 cache 的地址映射有 ① 、 ② 、 ③ 三种方式。
- 3. 移码表示法主要用于表示 ① 数的阶码 E,以利于比较两个 ② 数的大小和 ③ 操作。
- 4. 存储器的技术指标有 ① 、 ② 、 ③ 和存储器带宽。
- 5. 半导体 SRAM 靠 ① 存贮信息,半导体 DRAM 则是靠 ② 存贮信息。
- 6. 在集中式总线仲裁中, ① 方式响应时间最快, ② 方式对电路故障最敏感。
- 7. 按照总线仲裁电路的位置不同, 总线仲裁有 ① 仲裁和 ② 仲裁两种方式。
- 8. DMA 和 CPU 分时使用内存的三种方式是: ① 、② 、③ 。

得分 三、(共 20 分) 计算题

1. (8分)已知 x=-0.01111, y=+0.11001, 求 $[x]_{*}$, $[-x]_{*}$, $[y]_{*}$, $[-y]_{*}$, x+y=?, x-y=? 并判断是否发生溢出。

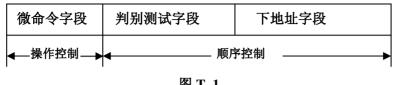
2. (6分)已知 cache 存储周期为 40ns,主存存取周期为 200ns。cache/主存系统 平均访问时间为 50ns,求 cache 的命中率和 cache/主存系统的效率。

3. (6分)盘组有6片磁盘,每片有两个记录面,最上最下两个面不用。存储区域内径20cm,外径34cm,道密度为40道/cm,内层位密度400位/cm,转速2400转/分。问: ① 共有多少柱面? ② 组总存储容量是多少? ③ 数据传输率是多少?

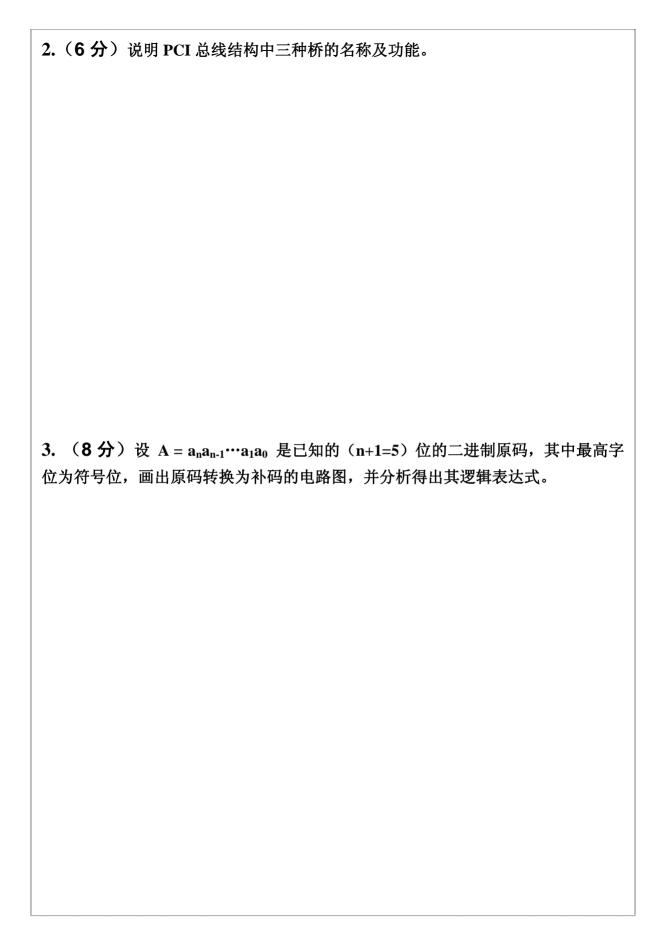
得分

四、(共40分)分析、设计题

1. (9 分)已知某机采用微程序控制方式,其控制存储器容量为 512×48(位), 微程序可在整个控制存储器中实现转移, 可控制微程序转移的条件 共4个,微指令采用水平型格式,后继微指令地址采用断定格式,如图 T 1 所示。

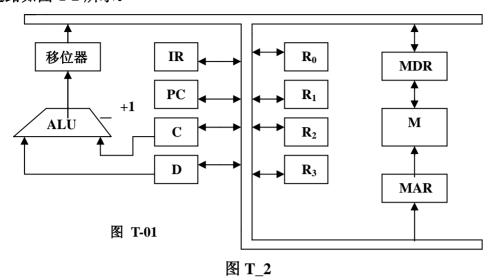


- 图 T 1
- ① 微指令中的三个字段分别应是多少位?
- ② 画出对应这种微指令格式的微程序控制器逻辑框图。



4. (10分)假设机器字长 16位,主存容量为 128K 字节,指令字长度为 16位或 32位,共有 128条指令,设计计算机指令格式,要求有直接、立即数、相对、基值、间接、变址六种寻址方式。

5. (7分) 某计算机由如下部件: ALU, 移位器, 主存 M, 主存数据寄存器 MDR, 主存地址寄存器 MAR, 指令寄存器 IR, 通用寄存器 R_0 - R_3 , 暂存器 C 和 D 组成的数据通路如图 T-2 所示。



画出 "ADD R_1 , (R_2) " 指令的指令周期流程图,指令功能是 (R_1) + $((R_2))$ $\rightarrow R_1$ 。