

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

得分		一、填空题（每空 2 分，共 30 分）
----	--	----------------------

请将每题的正确答案填入下表：

题号	空【1】答案	空【2】答案
1		/
2		
3		
4		
5		
6		
7		
8		

1. 一台计算机中所有机器指令的集合，称为这台计算机的【1】。
2. 按照总线仲裁电路的位置不同，总线仲裁分为【1】仲裁和【2】仲裁。
3. 通道是一个特殊功能的处理器。它有自己的【1】和程序专门负责数据输入输出的传输控制，从而使 CPU 将“传输控制”的功能下放给通道，CPU 只负责【2】功能。
4. 计算机系统是一个由硬件、软件组成的多级层次结构，它通常由【1】、一般机器级、【2】、汇编语言级、高级语言级组成，每一级上都能进行程序设计，且得到下面各级的支持。
5. CPU 是计算机的中央处理部件，具有【1】、操作控制、【2】、数据加工等基本功能。
6. 数的真值变成机器码时有四种表示方法：原码表示法，【1】，补码表示法，移码表示法。其中移码主要用于表示浮点数的阶码 E，以利于比较两个指数的大小和【2】操作。

7. 硬磁盘按盘片结构分为【1】盘片式、固定盘片式两种，磁头也分为【2】磁头和固定磁头两种。
8. 双端口存储器和多模块交叉存储器属于并行存储器结构。前者采用【1】并行技术，后者采用【2】并行技术。

得分		二、选择题（每题 2 分，共 20 分）
----	--	----------------------

请将每题的正确答案填入下表：

题号	答案	题号	答案	题号	答案	题号	答案	题号	答案
1		2		3		4		5	
6		7		8		9		10	

1. 下述 I/O 控制方式中，（ ）主要由程序实现。
A. PPU 方式 B. 中断方式 C. DMA 方式 D. 通道方式
2. 指令的寻址方式有顺序和跳跃两种方式，采用跳跃寻址方式，可以实现（ ）。
A. 堆栈寻址 B. 程序的条件转移
C. 程序的无条件转移 D. 程序的条件转移或无条件转移
3. 异步控制常用于（ ）作为其主要控制方式。
A. 在单总线结构计算机中访问主存与外围设备时
B. 微型机的 CPU 中 C. 硬布线控制器中 D. 微程序控制器中
4. 在机器数（ ）中，零的表示形式是唯一的。
A. 原码 B. 补码 C. 移码 D. 反码
5. 由于 CPU 内部的操作速度较快，而 CPU 访问一次主存所花的时间较长，因此机器周期通常用（ ）来规定。
A. 主存中读取一个指令字的最短时间
B. 主存中读取一个数据字的最长时间
C. 主存中写入一个数据字的平均时间
D. 主存中读取一个数据字的平均时间

6. 在定点运算器中, 无论采用双符号位还是单符号位, 必须有哪种电路, 它一般用什么器件来实现? ()
- A. 译码电路, 与非门 B. 编码电路, 或非门
- C. 溢出判断电路, 异或门 D. 移位电路, 与或非门
7. 单地址指令为了完成两个数的算术运算, 除地址指明的一个操作数外, 另一个操作数常采用 () 寻址方式。
- A. 堆栈 B. 立即 C. 隐含 D. 间接
8. 交叉存储器实质上是一种 _____ 存储器, 它能 _____ 执行 _____ 独立的读写操作。()
- A. 模块式, 并行, 多个 B. 模块式, 串行, 多个
- C. 整体式, 并行, 一个 D. 整体式, 串行, 多个
9. 运算器的主要功能是进行 ()。
- A. 逻辑运算 B. 算术运算
- C. 逻辑运算与算术运算 D. 初等函数的运算
10. 双端口存储器在 () 情况下会发生读/写冲突。
- A. 左端口与右端口的地址码不同 B. 左端口与右端口的地址码相同
- C. 左端口与右端口的数据码不同 D. 左端口与右端口的数据码相同

得分

三、综合题 (共 50 分)

1. (6 分) 一种二地址 RS 型指令的结构如下:

6 位		4 位		1 位	2 位	16 位
OP	—	通用寄存器		I	X	偏移量 D

图 1 某指令格式

其中 I 为间接寻址标志位, X 为寻址模式字段, D 为偏移量字段。通过 I, X, D 的组合, 可构成如下表所示的寻址方式, 请写出下表中 6 种寻址方式的名称。

I	X	有效地址 EA 算法	说明	寻址方式名称
0	00	EA=D		
0	01	EA=(PC)±D	PC 为程序计数器	
0	10	EA=(R2)±D	R2 为变址寄存器	
0	11	EA=(R1)±D	R1 为基址寄存器	
1	00	EA=(D)		
1	11	EA=(R3)		

2. (6 分) 多总线结构中桥的功能是什么?

3. (6 分) 在图 2 所示的多级中断中, 假定 CPU 取指并执行一条指令的时间为 t_1 , 保护现场需 t_2 , 恢复现场需 t_3 , 中断周期需 t_4 , 每个设备的设备服务时间为 t_A, t_B, \dots, t_G 。请绘制只有设备 A、D、G 时的中断处理过程及各段时间示意图。

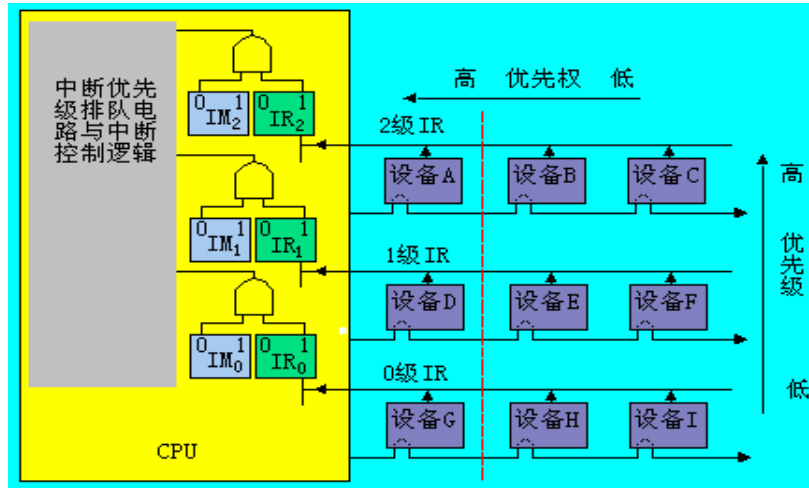


图 2 多级中断结构

4. (12 分) 一个指令流水线的过程段如图 3 所示，请用时空图法证明流水计算机比非流水计算机具有更高的吞吐率。

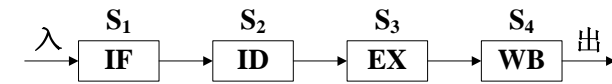


图 3 一个指令流水线过程段

5. (10 分)

(1) 已知某 64 位机的主存采用半导体存储器，地址码为 26 位，若使用 $4M \times 8$ 位 DRAM 芯片组成该机所允许的最大主存空间，并选用模块条的形式，问：若每个模块为 $16M \times 64$ 位，共需几个模块条？每个模块内共有多少片 DRAM 芯片？主存共需多少 DRAM 芯片？(6 分)

(2) CPU 执行一段程序时，cache 完成存取的次数为 3900 次，主存完成存取的次数为 100 次，已知 cache 存储周期为 50ns，主存存储周期为 200ns，求 cache/主存系统的效率和平均访问时间。(4 分)

6. (10 分)

已知 $x=11011$ ， $y=-11111$ ，用原码阵列乘法器、补码阵列乘法器分别计算 $x \times y$ 。

姓名

学号

专业班级

院(系)

线

订

装