
实践教学

兰州理工大学

计算机与通信学院

2021 年春季学期

计算机组成原理课程设计

题 目：_____模型机设计—1_____

专业班级：_____

姓 名：_____

学 号：_____

指导教师：_____包仲贤_____

成 绩：_____

前 言

计算机组成原理课程是计算机系很重要的一门专业基础课，从这门课的内容特点看，它属于工程性、技术性和实践性都很强的一门课，因此，在进行课堂教学的同时，必须对实验教学环节给予足够的重视，要有良好的实验环境，能进行反应主要教学内容的、水平确实比较高的实验项目，在深化计算机各功能部件实验的同时，加强对计算机整机硬件系统组成与运行原理有关内容的实验；在教学实验的整个过程中，坚持以硬件知识为主的同时，加深对计算机整机系统中软硬件的联系与配合的认识。目前，有些单位和院校都研制出一些用于计算机组成原理课程教学实验的系统或装置，也各具特色但基本上都是相对孤立的功能部件的实验，整机硬件方面的实验很难胜任，更不能对计算机系统中软硬件的联系和配合的学习提供足够的帮助。

计算机组成原理实验系统作为较高层次、专用于计算机原理课程教学实验的实验计算机系统具有良好的实验性能和系统的完整性以及可扩展性。

目 录

前 言.....	I
摘 要.....	III
正 文.....	1
第一章 模型机概要设计.....	1
1.1 设计目的.....	1
1.2 设计原理.....	1
第二章 模型机的总体设计.....	3
第三章 模型机的详细设计.....	4
3.1 运算器的物理结构.....	4
3.2 存储器系统的组成.....	6
3.3 输入输出模块设计.....	7
3.4 微程序控制器的逻辑结构及硬件说明.....	8
3.5 指令系统的设计与实现.....	10
第四章 微指令的设计与实现.....	14
4.1 微指令格式.....	14
4.2 微程序流程图.....	15
4.3 二进制代码表.....	17
4.4 监控软件设计.....	19
4.5 十六进制文件格式.....	19
第五章 系统调试报告.....	23
5.1 调试用例.....	23
5.2 调试结果.....	23
5.3 调试时遇到的问题及解决方法.....	23
设计总结.....	24
参考文献.....	25
致 谢.....	26

摘 要

以教学实验用模型机为背景，通过调研、分析现有的模型机，建立带有 8 位运算指令的整机模型。该系统由存储系统、运算器、微程序控制器模块和指令系统组成，能够实现对简单汇编程序的调试和运行。

简单模型机的设计主要涉及运算器、存储器、微控制器、指令系统的设计。其中，运算器采用八位移位运算器，主存储器单元电路主要用于存放实验机的机器指令。本系统能够实现对简单汇编程序的调试和运行。在掌握部件单元电路实验的基础上，进一步将其组成系统构造一台基本模型计算机。

关键词： 指令系统；微指令；简单模型机；运算器；存储器

正文

第一章 模型机概要设计

1.1 设计目的

本次课程设计以教学实验用模型机为背景,设计带有 8 位移位运算指令的整机模型,并且使用模型机的器件组成带有片间串行进位 8 位算术,逻辑运算的运算器。设计模型机指令系统,了解并说明教学模型机的输入输出模块。

融会贯通计算机组成原理课程中的各章内容,通过知识的综合运用,加深对计算机系统各模块的工作原理及联系的相互认识,特别是对硬件连线控制器的认识建立清晰的整机概念。对计算机的基本组成,部件的设计,部件间的连接,微程序控制器的设计、微指令和调试等过程有更深入的了解,加深对理论课程的理解。

1.2 设计原理

(1) 运算器

本实验主要完成 8 位算术运算,逻辑运算并带有移位功能的运算器。运算器由 2 片 74LS181 构成,它是运算器的核心。它可以由两个 8 位二进制数进行多种算术或逻辑运算,具体由 74LS181 的功能控制条件 M、CN、S3、S2、S1、S0 来决定。两个参加运算的数分别来自两片 8 位锁存器 74LS273,运算结果直接输出到缓冲器 74LS245,由输出缓冲器发送到系统的数据总线上,以便进行移位操作或参加下一次运算。移位运算器由 74LS299 和进位控制电路组成,实现移位运算。

(2) 存储器

主存储器主要用于存放机器指令。本次设计采用 6264 存储器作为主存储器,它的地址总线由地址寄存器单元电路中的地址寄存器 74LS273 给出,它的写信号,片选信号由写入方式决定。

(3) 控制器

核心控制器主要完成接受机器指令译码器送来的代码,使系统控制转向相应的机器指令对应的首条代码程序入口,然后执行微代码所规定的操作。也就是说对当

前的机器指令的功能进行解释和执行工作。更具体地讲，就是通过接受 CPU 指令译码器发来的信号，找到本条指令对应的首条微代码程序所在的微地址的入口，再通过系统时钟引入的时序节拍脉冲的控制，逐条读出微代码，微代码值再经过译码器译码，从而产生各部分电路所需的相应的控制信号，将它们加到数据通路中相应的控制位，完成各自功能。即对该指令的功能进行解释和执行。一条指令解释和执行完之后，早继续执行下一条微指令对应的微地址入口，这样周而复始，即可实现机器指令的顺序，分支，循环运行。

第二章 模型机的总体设计

根据设计目的和设计原理，整机模型数据框图如图 2.1 所示，计算机数据通路的控制将由微程序控制器来完成，CPU 从内存中取出一条机器指令到指令结束的一个机器周期全部由微指令组成的序列来完成，即对一条机器指令对应一个微程序。

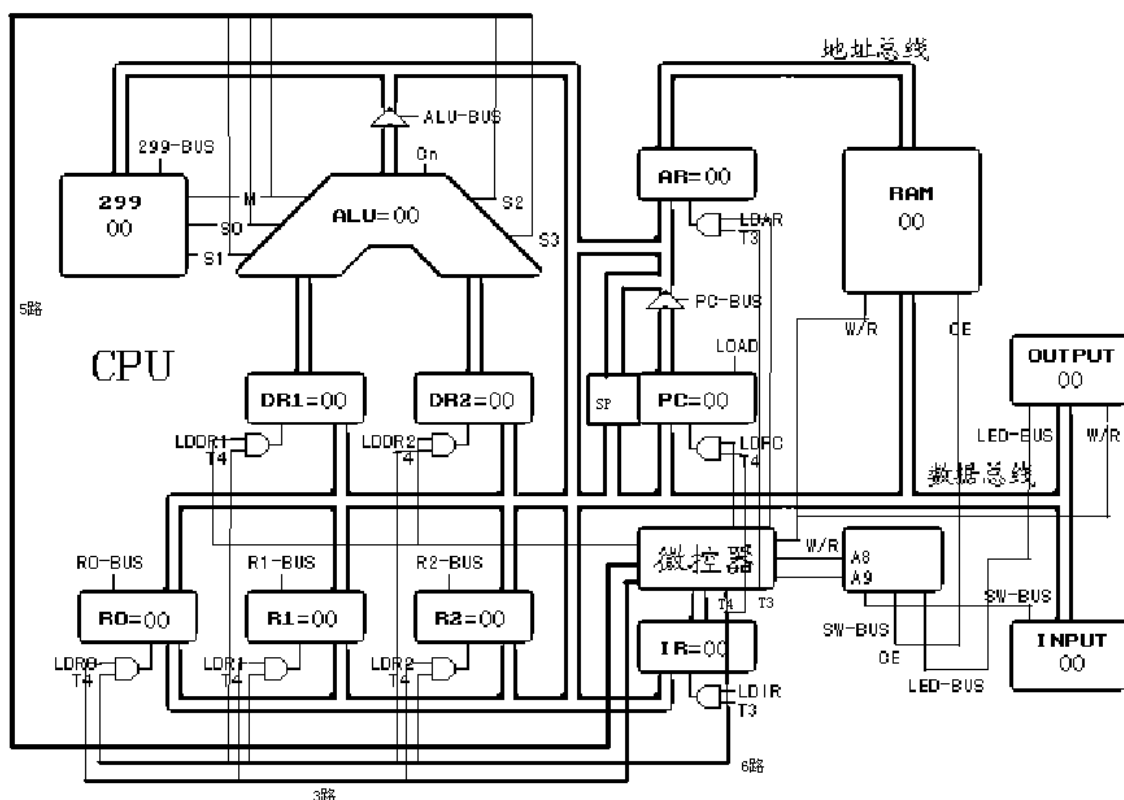


图 2.1 模型机的数据通路框图

图 2.1 中方框内为 CPU 部分，两片 74LS181 组成 8 位 ALU，数据缓冲寄存器、指令寄存器以及地址寄存器均由 74LS273，一片 74LS374 作为数据寄存通用寄存器 R0，74LS161 计数器作为程序计数器 PC。实现移位的关键在于 74LS299，可以对数据总线送来的数据进行移位操作，然后输出到数据总线。移位操作包括：循环左移，循环右移，带进位循环左移，带进位循环右移。CPU 方框右下角的微控制器设计微程序，构建指令系统，所设计的微程序由 PC 机和试验箱的连线烧写到 3 片 28F256 位扩展而成的 24 位控只存储器中。

第三章 模型机的详细设计

3.1 运算器的物理结构

如图 3.1 所示，运算器模块主要有 2 片 74LS181、暂存器两片 74LS273 的构成。

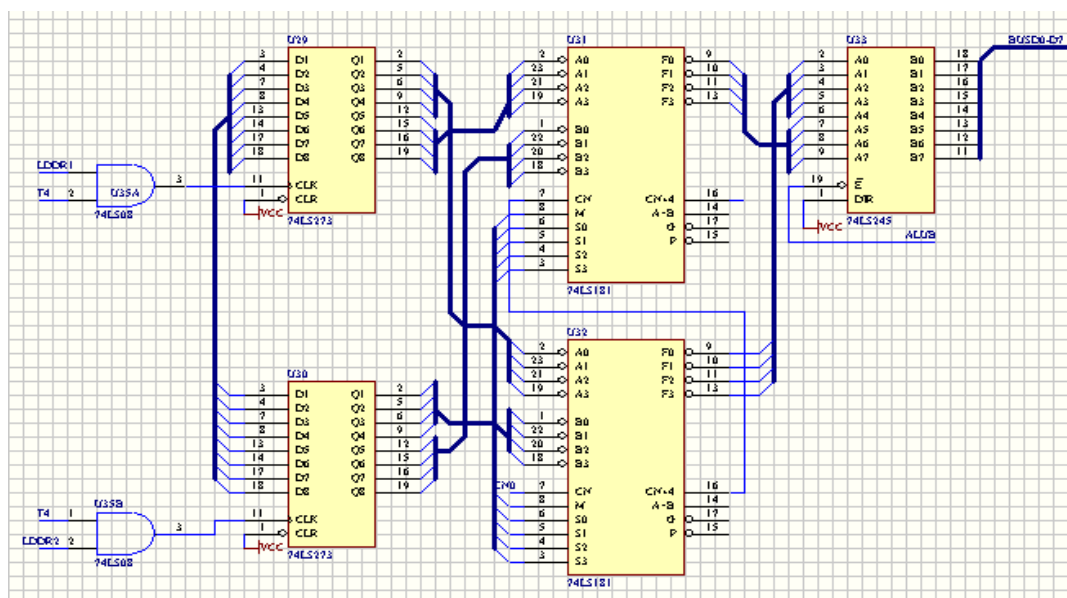


图 3.1 运算器硬件图

其中 74LS181 可通过控制器相应的控制指令来进行某种运算，具体由 S0、S1、S2、S3、M、CN 来决定，T2 是它的工作脉冲，正跳变有效。寄存器模块为实验计算机提供了一个 8 位通用寄存器。它是用来保存操作数及其中间运行结果，它对运算器的运算速度，指令的设计等都有密切关系。74LS181 的功能表如表 3-1 示。

表 3-1 74LS181 功能表

	S3 S2 S1 S0	M=0 (算术运算)		M=1 (逻辑运算)
		Cn=1 无进位	Cn=0 有进位	
4 位 ALU	L L L L	$F=A$	$F=A$ 加 1	$F=/A$
	L L L H	$F=A+B$	$F=(A+B)$ 加 1	$F=/(A+B)$
	L L H L	$F=A+/B$	$F=(A+/B)$ 加 1	$F=/A*B$
	L L H H	$F=2$ 的补	$F=0$	$F=0$
	L H L L	$F=A$ 加 $(A*/B)$	$F=A$ 加 $(A*/B)$ 加 1	$F=/(A*B)$
	L H L H	$F=(A+B)$ 加 $(A*/B)$	$F=(A+B)$ 加 $(A*/B)$ 加 1	$F=/B$
	L H H L	$F=A$ 减 B 减 1	$F=A$ 减 B	$F=(A \ B)$
	L H H H	$F=(A*/B)$ 减 1	$F=(A*/B)$	$F=(A*/B)$
	H L L L	$F=A$ 加 $A*B$	$F=A$ 加 AB 加 1	$F=/A+B$
	H L L H	$F=A$ 加 B	$F=A$ 加 B 加 1	$F=/(A \ B)$
	H L H L	$F=(A+/B)$ 加 $A*B$	$F=(A+/B)$ 加 $A*B$ 加 1	$F=B$
	H L H H	$F=A*B$ 减 1	$F=AB$	$F=AB$
	H H L L	$F=A$ 加 A	$F=A$ 加 A 加 1	$F=1$

输出缓冲器采用三态传输器件 74LS245，由 ALUB 信号来控制，ALUB 为“0”电平时，三态门开，由于其方向控制 DIR 接高电平，因此数据由 A 到 B，此时其输出 B0~B7 等于其输入 A0~A7；当 ALUB 为“1”电平时，输出成高组态。

移位寄存器采用一片 74LS299 作为以为发生器。74LS299 具有并行接数、左移、右移、保持等功能，且具有三态输出。74LS299 信号由开关 299B 提供，控制器使能，T4 为其时钟脉冲。其功能表见表 3-2。

表 3-2 74299 功能表

299B	S1	S0	M	功 能
0	0	0	任 意	保持
0	1	0	0	循环右移
0	1	0	1	带进位循环右移
0	0	1	0	循环左移
0	0	1	1	带进位循环左移
任意	1	1	任 意	装数

在图的左下角为进位控制电路，进位信号来自于两个方面其一为 74LS181 的进位输出的进位输出 CN+4 进位倒相所得 CN4；其二由移位寄存器 74LS299 的选择参数 S0、S1、AQ0、AQ7 决定，移位寄存器 74LS299 的参数主要用于带进位左右移位操作。进位端 CY 的状态存入触发器 74LS74，触发器的输出 QCY 就是 ALU 的结果的进位标志位。

QCY为“0”表示ALU结果没有进位；QCY为“1”表示ALU结果有进位。

3.2 存储器系统的组成

主存储器单元电路主要用于存放机器指令。如图 3.2 所示, 它的数据总线挂在数据总线 EXD0~EXD7 上; 它的地址总线由地址寄存器单元电路中的地址寄存器 74LS273 给出, 地址值由 8 个 LED 灯 LAD0~LAD7 显示, 高电平亮, 低电平灭; 在手动方式下, 输入数据由 8 位数据开关 KD0~KD7 提供, 并经一三态门 74LS245 连至外部数据总线 EXD0~EXD7, 实验时将外部数据总线 EXD0~EXD7 用 8 芯排线连到内部数据总线 BUSD0~BUSD7, 分时给出地址和数据。它的读信号直接接地; 它的写信号和片选信号由写入方式确定。

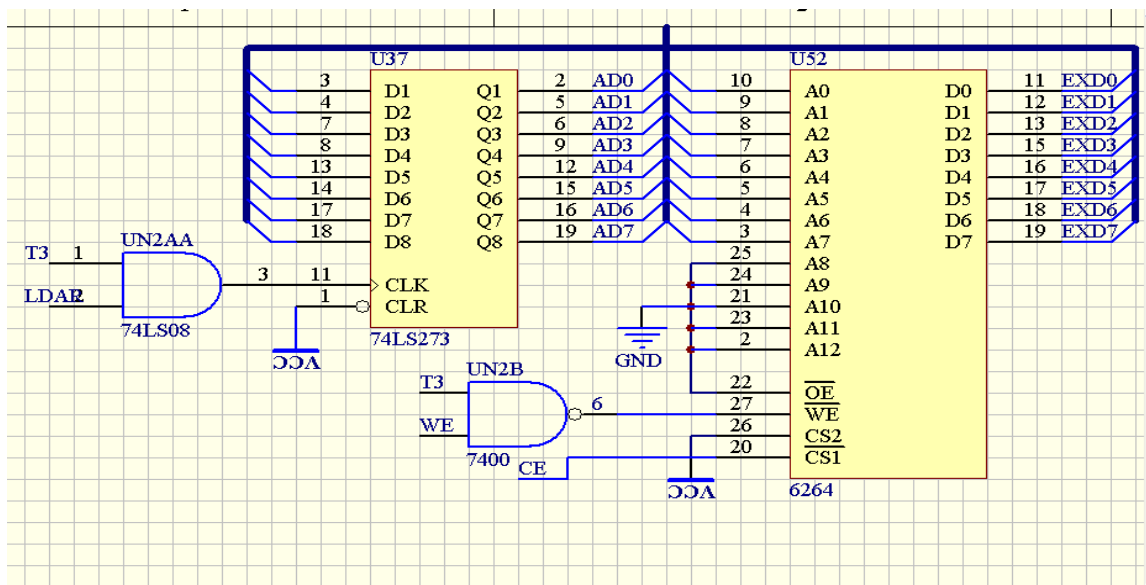


图 3.2 存储器硬件图

存储芯片为 6264，由于地址寄存器为 8 位，接入 6264 的地址线为 A0~A7，而高四位 A8~A12 接地，所以实际使用容量为 256 字节。6264 有四个控制线：CS1、CS2、OE 读线、WE 写线。其功能如表 3-4 所示。CS1 片选线由 CE 控制，OE 由读线直接接地、WE 写线由 W/R 控制，CS2 直接接+5V。

表 3-3 6264 功能表

工作方式	I/O		输入		
	DI	DO	/OE	/WE	/CS
非选择	X	HIGH-Z	X	X	H
读出	HIGH-Z	DO	L	H	L
写入	DI	HIGH-Z	H	L	L
写入	DI	HIGH-Z	L	L	L
选择	X	HIGH-Z	H	H	L

3.3 输入输出模块设计

输入输出原理：本系统有两种外部 I/O 设备，一种是矩阵式键盘，它作为输入设备 INPUT；另一种是字符显示设备，它作为输出设备 OUTPUT。键盘是计算机系统中最基本的输入设备，是一种通过按键直接向计算机输入信息的设备。显示器作为终端设备独立存在，即键盘输入和显示输出是一个整体，通过标准的串行接口与主机相连。输入输出原理框图如图 3.3 所示：

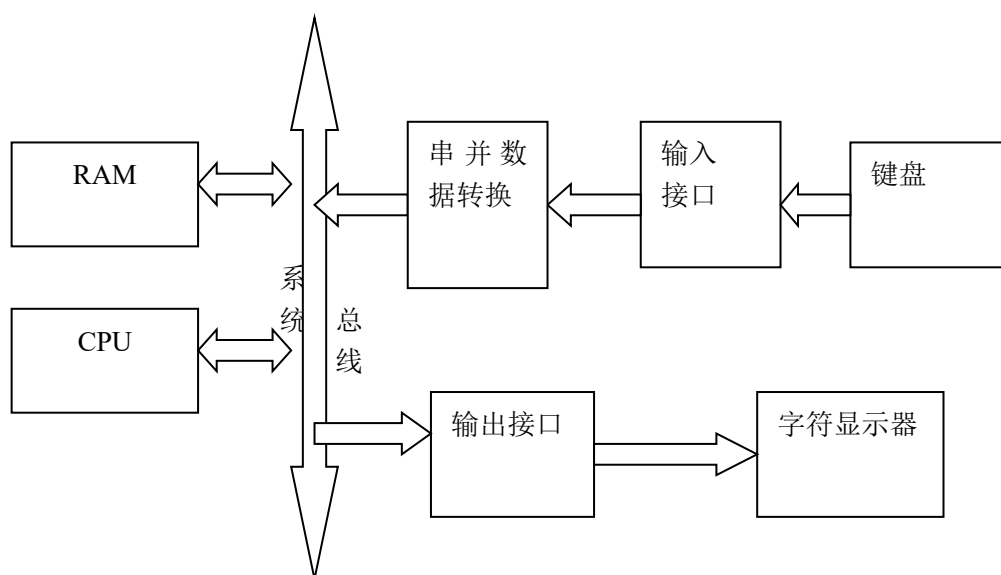


图 3.3 输入输出模块

3.4 微程序控制器的逻辑结构及硬件说明

微程序控制器的结构与微指令的格式密切相关。微程序控制器的结构图如图 3.4 所示。它由控制存储器、微地址寄存器、微命令寄存器和地址转移逻辑及部门组成。微地址寄存器呵微命令两者的总长度即一条微指令的长度，二者和在一起称为微指令寄存器。

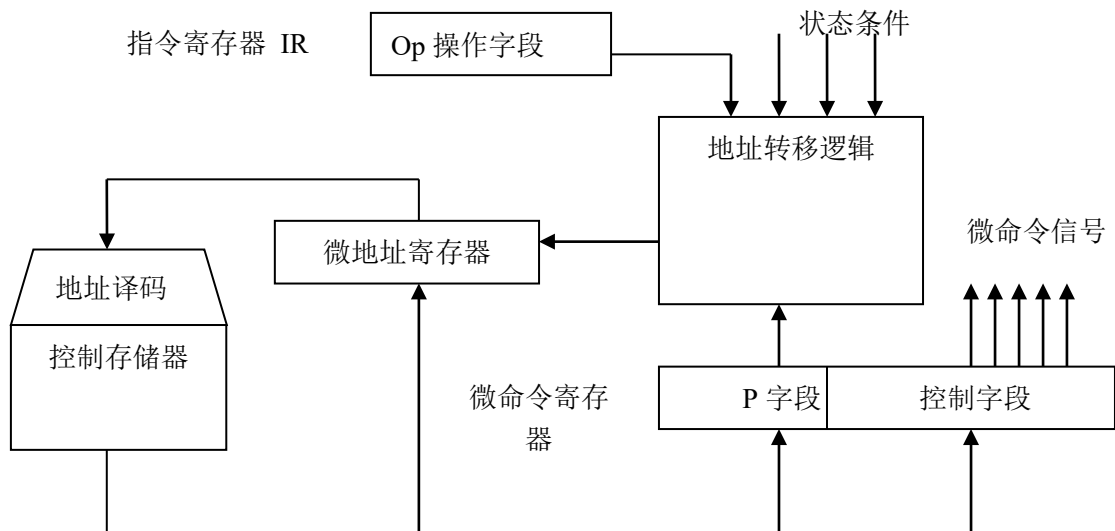


图 3.4 微程序控制器组成原理框图

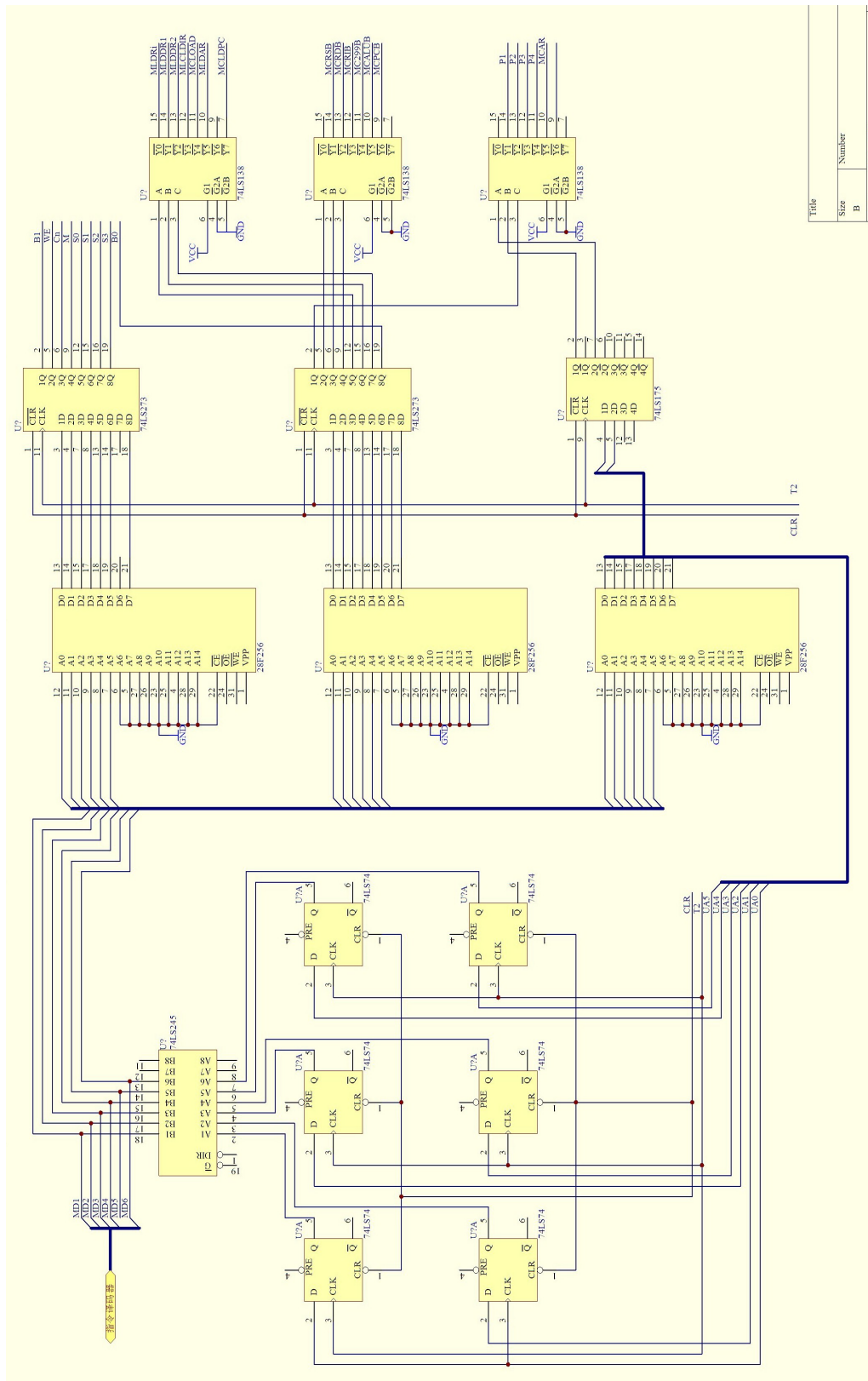


图 3.5 微程序控制器硬件图

(1) 微地址和微代码发生器

此设计未涉及微地址和微代码的手动产生，而是由 PC 机和实验烧写设备将以写

好的程序的二进制代码写入控存中。

(2) 微程序存储器

如图 3-4 所示，本系统中微程序存储器采用 3 片 E²PROM28F256 芯片，由于芯片可以电改写，因此系统具有现场直接编程功能，并且具有掉电保护。E²PROM28F256 读写信号，主要采用手动方式来控制。

(3) 逻辑译码器

逻辑译码器主要是根据机器指令及相应的微指令进行译码使微程序转入相应的微地址入口，从而实现微程序的顺序、分支、循环运行，同时对三个工作寄存器的选通进行译码。译码器器均采用 74LS138 来进行译码。74LS138 功能表如表 3-4 所示。

表 3-4 74LS138 功能表

输 入			输 出									
S_1	$\overline{S_2} + \overline{S_3}$	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$
0	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

(4) 微程序控制电路

微程序控制器中存储器采用 3 片 E²PROM28F256, 具有掉电保护功能，微指令寄存器 18 位，用两片 8D 触发器 74LS273 和一片 4D 触发器 74LS175 组成。微地址寄存器 6 位，用 6 片正沿触发器的双 D 触发器 74LS74 组成，他们具有清零端和预置端。在不判别测试的情况下，T2 时刻打入微地址寄存器的内容即为下一条微指令地址。当 T4 时刻进行判别测试时，转移逻辑满足条件后输出负脉冲通过强制端将某一触发器置为“1”状态，完成地址修改。

3.5 指令系统的设计与实现

3.5.1. 数据格式

模型机规定采用定点补码表示方法表示数据，且字长为 8 位，其指令格式如表 3-5。

表 3-5 数据格式表

7	6 5 4 3 2 1 0
符号	尾 数

其中第七位为符号位，数值表示范围是： $-1 \leq X < 1$ ；

3.5.2. 指令格式

(1) I/O 指令

输入 IN 和输出 OUT 采用单字节指令，其指令格式如表 3-6。

表 3-6 I/O 指令格式表

7 6 5 4	3 2	1 0
OP-CODE	addr	RD

其中 OP-CODE 为操作码，RD 为目的寄存器。addr=01 时，选中“input device”中的开关组 KD0~KD7 作为输入设备，addr=10 时，选中“output device”中的 2 位数码管作为输出设备。

(2) 访问指令及转移指令

模型机设计 2 条访问指令：即存数 STA、取数 LDA；2 条转移指令：即无条件转移 JMP、有进位转移指令 BZC。指令格式为如表 3-7，表 3-8。

表 3-7 访存及跳转指令格式表 1

7 6	5 4	3 2	1 0
0 0	M	OP-CODE	RD
D			

其中 OP-CODE 为操作码，RD 为目的寄存器（LDA、STA 指令使用），D 为位移量（正负均可），M 为寻址方式，其定义如下：

表 3-8 访存及跳转指令格式表 2

寻址模式 M	有效地址 E	说 明
00	$E=D$	直接寻址
01	$E=(D)$	间接寻址
10	$E=(RI)+D$	RI 变址寻址
11	$E=(PC)+D$	相对寻址

本模型机规定变址寄存器 RI 指定为寄存器 R2。

(3) 算术指令

算术指令采用单字节表示，寻址方式采用寄存器直接寻址，其指令格式如表 3-9。

表 3-9 算术指令格式表

7 6 5 4	3 2	1 0
OP-CODE	RS	RD

其中 OP-CODE 为操作码，RD 为目的寄存器，RS 原寄存器，并规定如表 3-10。

表 3-10 寄存器选择格式表

RS 或 RD	选定寄存器
00	R0
10	R1
10	R2

3.5.3. 指令系统

本指令系统共有 16 条指令，其中逻辑算术指令 10 条，访问内存指令和程序控制指令 4 条，输入输出指令 2 条。表 3-11 列出了各条指令的格式，汇编符号，指令功能。

表 3-11 指令系统表

汇编符号	指令格式				功能
ADD rs, rd	0010	rs	rd		rs+rd→rd
ADC rs, rd	0011	rs	rd		rs+rd+(CF)→rd
SUB rs, rd	0100	rs	rd		rs-rd→rd
SBC rs, rd	0101	rs	rd		rs-rd-(CF)→rd
ADT	0110	rs	rd		rs+rd→rd
SBT	0111	rs	rd		rs-rd→rd
DEC	1001		rd		rd-1→rd
INC	1000		rd		rd+1→rd
CLR rd	1010	00	rd		00→rd
MOV	1101	rs	rd		rs→rd
STA M, D, rd	10	M	01	rd	rd→E
	D				
LDA M, D, rd	10	M	10	rd	E→rd
	D				
JMP M, D	10	M	11	rd	E→PC

	D				
BZC M, D	11	M	00	rd	当 CY=1 时 E→PC
	D				
IN addr, rd	0000		01	rd	addr→rd
OUT addr, rd	0001		10	rd	rd→addr

第四章 微指令的设计与实现

4.1 微指令格式

24	23	22	21	20	19	18	17	16	15 14 13	12 11 10	9 8 7	6 5 4 3 2 1
S3	S2	S1	S0	M	CN	WE	B1	B0	A	B	C	UA5~UA0

A 字段

15	14	13	选择
0	0	0	
0	0	1	LDRi
0	1	0	LDDR1
0	1	1	LDDR2
1	0	0	LDIR
1	0	1	LOAD
1	1	0	LDAR

C 字段

9	8	7	选择
0	0	0	
0	0	1	P(1)
0	1	0	P(2)
0	1	1	P(3)
1	0	0	P(4)
1	0	1	AR

B 字段

12	11	10	选择
0	0	0	
0	0	1	RS-B
0	1	0	RD-B
0	1	1	RI-B
1	0	0	299-B
1	0	1	ALU-B
1	1	0	SW-B
1	1	1	PC-B

其中 UA5~UA0 为下一条微指令微地址，A、B、C 为三个译码字段，分别由三个控制位译码出多种不同控制信号。

A 字段中的 LDRi 为打入工作寄存器信号的译码器使能控制位。B 字段中的 RS-B、RD-B、RI-B 分别为源寄存器选通信号、目的寄存器选通信号及变址寄存器选通信号，其功能是根据机器指令来进行三个工作寄存器 R0、R1 及 R2 的选通译码。C 字段中的 P(1)~P(4) 是四个测试字位。其功能是根据机器指令及相应微代码进行译码，使微程序转入相应的微地址入口，从而实现微程序的顺序、分支、循环运行。AR 为算术运算是否影响进位及零标志位控制位。

4.2 微程序流程图

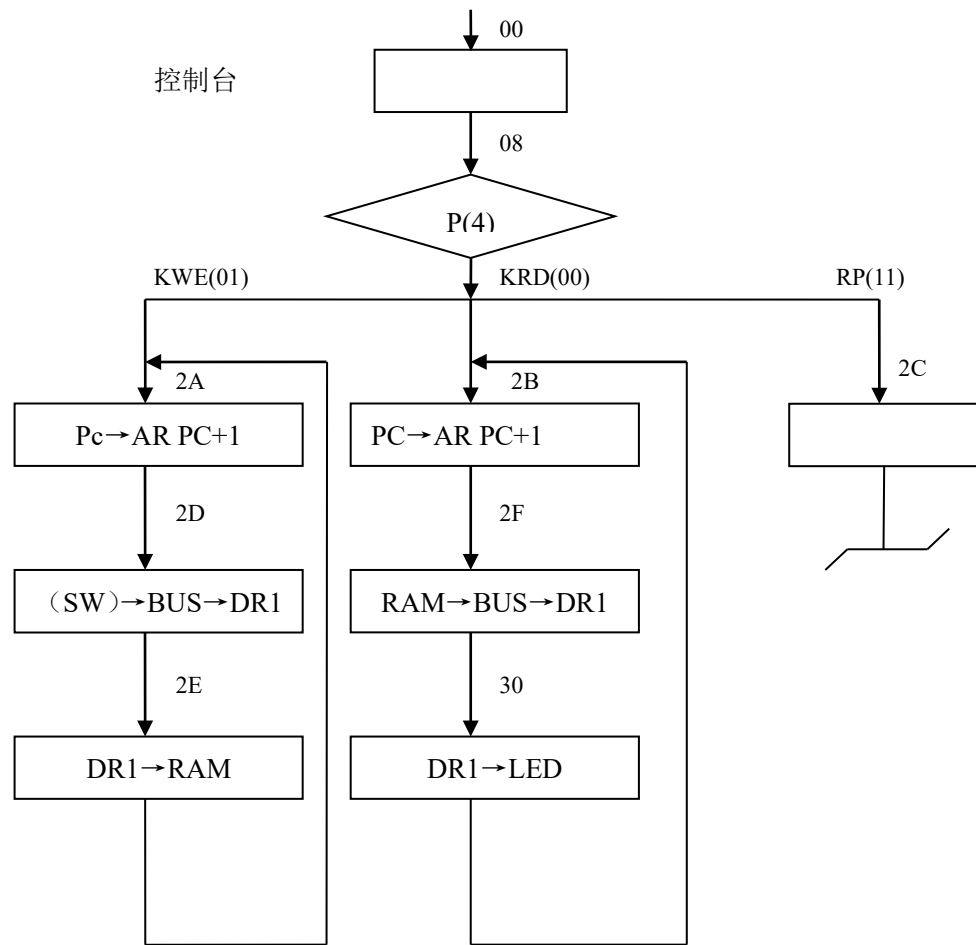


图 4.1 微程序流程图 (1)

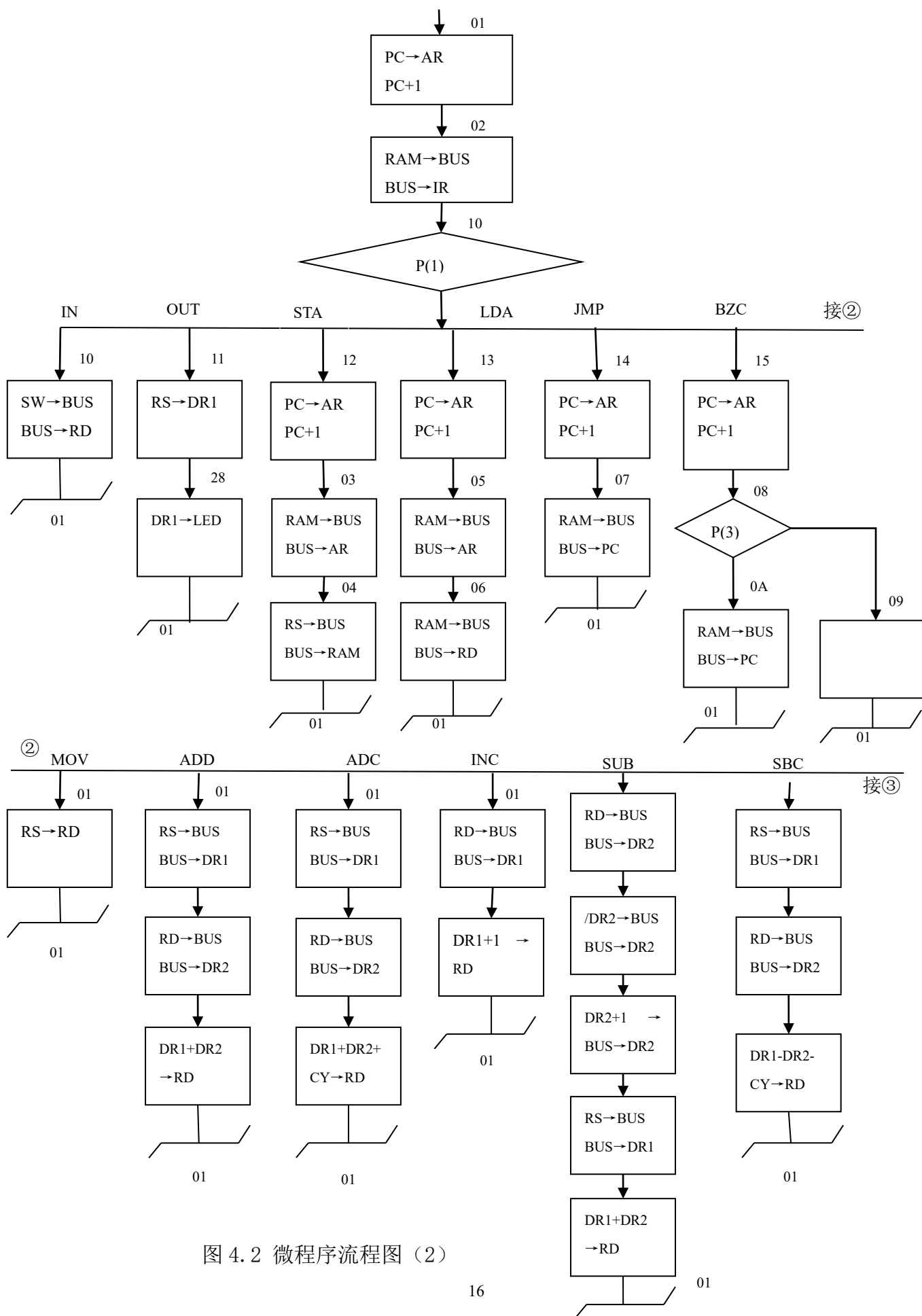


图 4.2 微程序流程图 (2)

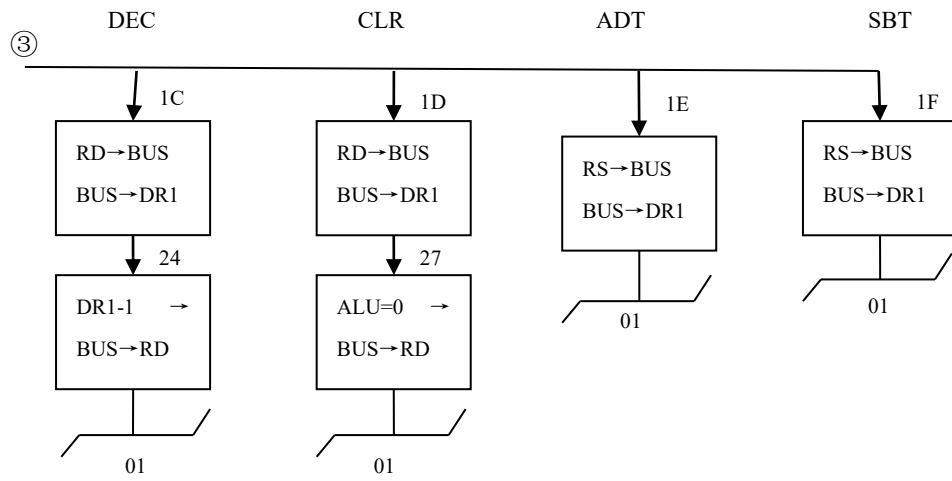


图 4.3 微程序流程图（3）

4.3. 二进制代码表

表 4-1 二进制代码表

微地址	S3 S2 S1 S0 M CN WE B1 B0	A	B	C	UA5…UA0
00	000001011	000	000	100	001000
01	000001011	110	110	110	000010
02	000001001	100	000	001	010000
03	000001001	110	000	000	001001
04	000001101	001	001	000	000001
05	000001001	110	000	000	001010
06	000001001	001	010	000	000001
07	000001001	101	000	110	000001
08	111010001	110	000	011	001001
09	000001011	000	000	000	000001
0A	000001011	101	000	000	000001
0B	000001011	011	010	000	001100
0C	100101011	001	101	000	000001
0D	000001011	011	010	000	001110
0E	100100011	001	101	000	000001
0F	000000011	001	101	000	000001

10	000001000	001	010	000	000001
微地址	S3 S2 S1 S0 M CN WE B1 B0	A	B	C	UA5...UA0
11	000011110	010	001	000	101000
12	000001011	110	110	110	001000
13	000001011	110	110	110	000101
14	000001011	110	110	110	000111
15	000001011	110	110	110	001000
16	000000011	001	001	000	000001
17	000001011	010	001	000	001011
18	000001011	010	001	000	001101
19	000010011	010	010	000	001111
1A	000010011	011	010	000	011110
1B	000001011	010	001	000	100010
1C	111010001	000	000	101	100100
1D	000001011	010	010	000	100111
1E	000011011	011	101	000	011111
1F	000000011	011	101	000	100000
20	000001011	010	001	000	100001
21	100101011	001	100	000	000001
22	000001011	011	010	000	100011
23	011101011	101	001	010	000001
24	001010101	000	001	101	100101
25	011010101	000	000	101	100110
26	101000000	100	001	101	000001
27	001111011	001	101	000	000001
28	000011110	000	101	000	000001
29	000001011	110	110	110	000001
2A	000011011	110	110	110	101101
2B	000001011	110	110	110	101111
2C	000001011	000	000	000	000001
2D	000001000	010	000	000	101110
2E	000001101	000	101	000	101010
2F	000001001	010	000	000	110000

30	000001101	000	0001	000	101011
----	-----------	-----	------	-----	--------

4.4 监控软件设计

本模型机的监控软件主要完成从输入设备读取输入数据，进行简单的算术运算后，将结果存入内存的 21H、22H 单元中，最后通过输出设备输出结果。

监控软件内容如下：

地址	内容	助记符
0000 0000	0000 0000	IN R0
0000 0001	0110 0100	MOV R1, R0
0000 0010	1001 0101	INC R1
0000 0011	0000 0000	IN R0
0000 0100	0111 0001	ADD R0, R1
0000 0101	0010 0000	STA 21H, R0
0000 0110	0010 0001	21H
0000 0111	0010 0001	STA 22H, R1
0000 1000	0010 0010	22H
0000 1001	0011 0001	LDA 21H, R1
0000 1010	0010 0001	21H
0000 1011	0011 0000	LDA 22H, R0
0000 1100	0010 0010	22H
0000 1101	0001 0000	OUT R0
0000 1110	0000 0000	IN R0
0000 1111	0001 0001	OUT R1
0001 0000	0100 0000	JMP 01H
0001 0001	0000 0001	01H

4.5 十六进制文件格式

程序：

\$P00 44

\$P01 81

\$P02 B4

\$P03 44

\$P04 D1

\$P05 00

\$P06 21

\$P07 00

\$P08 22

\$P09 05

\$P0A 21

\$P0B 04

\$P0C 22

\$P0D 58

\$P0E 44

\$P0F 59

\$P10 08

\$P11 01

微程序：

\$M00 04805

\$M01 82ED05

\$M02 60C004

\$M04 8AED05

\$M05 88ED05

\$M06 018005

\$M07 018005

\$M08 092004

\$M09 058A06

\$M0A 0BA004

\$MOB 040A07
\$MOC 0DA004
\$MOD 90E004
\$MOE 0FE004
\$MOF 3FA004
\$M10 019004
\$M11 018406
\$M12 81DB05
\$M13 D68005
\$M16 81DB05
\$M17 18B405
\$M18 419B95
\$M19 1AA405
\$M1A 1BAB05
\$M1B 1CAA0D
\$M1C 1DAA05
\$M1D 5E810D
\$M1E 419B95
\$M20 8CED05
\$M21 8EED05
\$M24 011004
\$M25 010407
\$M27 019A3D
\$M28 019205
\$M29 17A205
\$M2A 19B205
\$M2B 3EA205
\$M2C 37A205
\$M2D 30A205

\$M2E 32B205
\$M30 31B405
\$M31 019A95
\$M32 33A405
\$M33 34AA0D
\$M34 35AA0D
\$M35 76810D
\$M36 419B95
\$M37 38AA0D
\$M38 39AA05
\$M39 7A810D
\$M3A 7BABB95
\$M3B 7CAA0D
\$M3C 019A05
\$M3E 019A95
\$M3F 90E004

第五章 系统调试报告

5.1 调试用例

在模拟机进入自动运行状态时，会要求输入数据，我们按顺序先输入 03H 给 R0，然后输入 06H 给 R0，在运行到下一次要求输入数据时，数据输出应该为 04H，输入一个数给 R0 后，又将会输出 09H。

5.2 调试结果

测试结果为：先按顺序输入 03H、06H；后输出 04H，然后输入 05H，将会输出 09H。这说明监控程序工作正常。

5.3 调试时遇到的问题及解决方法

在调试程序时，由于理论和实践没有很好的结合在一起，因而遇到了很多问题，总结起来有以下几点：

- 1、接线错误。例如：没有检查排线是否正常或者由于粗心，排线的插孔没有对齐，排线接错，导致程序运行错误。
- 2、在写程序时的错误。在推导 RLC 的微地址时，由于只是从理论出发，我们推导通过 P1 测试后 RLC 操作转向的微代码的地址为 1E，经过程序的调试，这个地址是错误的，应该为 0D。
- 3、在硬件设计时，由于对硬件的理解不清，导致在硬件电路连接时出现错误。
- 4、对微控制器不熟悉，对微程序理解有误，导致在写二进制代码是错误，经过修改，得到正确。

设计总结

通过本次课程设计，使我对计算机组成原理的理论有了更深刻的认识，对计算机中各模块功能以及各模块间的联系有了更深刻的了解，包括存储器模块，运算器模块，控制器模块，指令系统，输入输出设备等。

在此过程中我通过老师的指导、同学的帮助战胜了所有的困难。使我得到一次难得的锻炼机会，加深了对理论知识的理解，丰富了实践经验。并通过这次设计让我从整体对计算机的组成有了全面的掌握。但是由于课程设计时间较短，所以该系统还有许多不尽人意的地方，如微控器设计功能不全等，这些都有待进一步改善。二周的课程设计，提高了我的实际操作能力，从以前的理论上升到实践，从感性认识上升到理性认识，真正做到学有所用。

我的同学在设计过程中为我发现许多错误，也帮助我解决了很多问题，在此我衷心的感谢他们。在以后的学习中，我会更加注意各个方面的能力的协调发展，培养自己的动手能力和拓宽自己的知识面，逐渐提高自己的专业技能。在课程设计时遇到了很多的问题，在老师的帮助，和对各种资料的查阅中，将问题一个一个的解决了，培养了我自主动手，独立研究的能力，为今后在学习工作中能更好的发展打下了坚实的基础。

参考文献

- [1] 白中英. 计算机组成原理. 北京: 科学技术出版社. 2006. 8
- [2] 白中英. 计算机组成原理题解、题库、实验. 北京: 科学技术出版社, 2006. 8
- [3] 王爱英. 计算机组成与结构. 北京: 清华大学出版社. 2007. 1
- [4] 王诚. 计算机组成与结构. 北京: 清华大学出版社. 2008. 7
- [5] 唐朔飞. 计算机组成原理. 北京: 高等教育出版社. 2008. 1
- [6] 胡越明. 计算机组成与系统结构. 电子工业出版社, 2006. 2.
- [7] William Stallings. 计算机组织与结构-性能设计(第四版). 高等教育出版社, 2001. 8.

致 谢

首先感谢我的指导老师包仲贤老师，他在我的课程设计过程中提出了指导性的方案和架构，并指引我阅读相关的资料和书籍，详细讲解了计算机组成原理的相关知识，使我在不熟悉的领域中仍能迅速掌握新的技术，完成这一设计。

同时也感谢代实验课的姚斌老师和理论课老师包仲贤老师，感谢他们在实践学习和理论学习中为我打下良好的基础，这是我这次课程设计能够顺利完成的前提。

我的同学在设计过程中，给我提出了许多建设性的意见和建议，并在最后的调试程序的过程中帮我找出了一些潜在的错误，没有他们，我也许发现不了这些错误，在此一并表示感谢。