

Ключевые элементы на биполярных транзисторах

Ключевые элементы. В общем случае, под ключом понимают элемент, который под воздействием управляющих сигналов осуществляет различные коммутации: включение и выключение пассивных и активных элементов, источников питания и т. д. В статическом режиме ключевое устройство находится в одном из двух состояний – замкнутом (включенном) или разомкнутом (выключенном). Пример упрощенной ключевой схемы показан на рис. 10. В состоянии «включено» (ключ SA замкнут) напряжение источника E_n полностью передается в нагрузку R_n , если сопротивление замкнутого ключа $r_{кл.вкл} = 0$. В состоянии «выключено» (ключ SA разомкнут) ток в нагрузке равен нулю, если сопротивление выключенного ключа $r_{кл.выкл} = \infty$. Такими идеальными параметрами обладают металлические контакты (тумблеры, выключатели, реле и т.п.), замыкаемые и размыкаемые путем механического перемещения. У таких механических ключей остаточный ток в разомкнутом состоянии определяется качеством изоляции и обычно не превышает 10 пА. В замкнутом состоянии остаточное напряжение на контакте составляет доли микровольта при токах порядка 1 мА. По этим параметрам механические ключи пока остаются вне конкуренции.

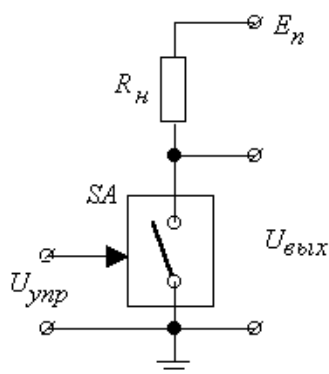


Рис. 10

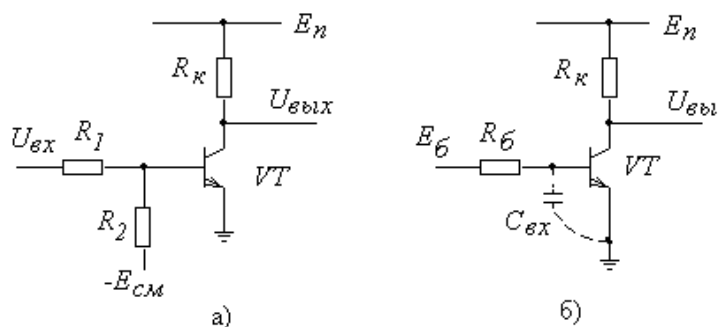


Рис. 11

Однако в динамике, т. е. при переключении из одного режима в другой, механические ключи значительно уступают электронным по максимальной частоте переключения, надежности контакта и сроку службы. Эти показатели оказали решающее влияние на применение электронных ключей в цифровых устройствах.

Ключ на биполярном транзисторе. В основе современных цифровых схем лежат электронные транзисторные ключи. Схема простейшего транзисторного ключа с общим эмиттером приведена на рис. 11,а. Рядом (рис. 11,б) приведена эквивалентная схема, где элементы цепи управления ($U_{вх}$, R_1 , R_2 , $E_{см}$) заменены источником $E_б$ и сопротивлением $R_б$.

На рис. 12 приведены выходные вольтамперные характеристики с нанесенной нагрузочной прямой $U_{кэ} = E_n - I_k \cdot R_k$. В зависимости от величины входного сигнала рабочая точка будет находиться в одной из трех областей работы:

- область отсечки, соответствующая режиму закрытого транзистора, при котором оба перехода смещены в обратном направлении;
- область, соответствующая нормальному активному режиму (эмиттерный переход смещен в прямом направлении, а коллекторный – в обратном);
- область насыщения, соответствующая режиму открытого транзистора, при котором оба перехода смещены в прямом направлении.

Закрытому состоянию ключа соответствует точка **В**. Ток через транзистор минимален и равен обратному току закрытого транзистора $I_{кз} = I_{ко}$.

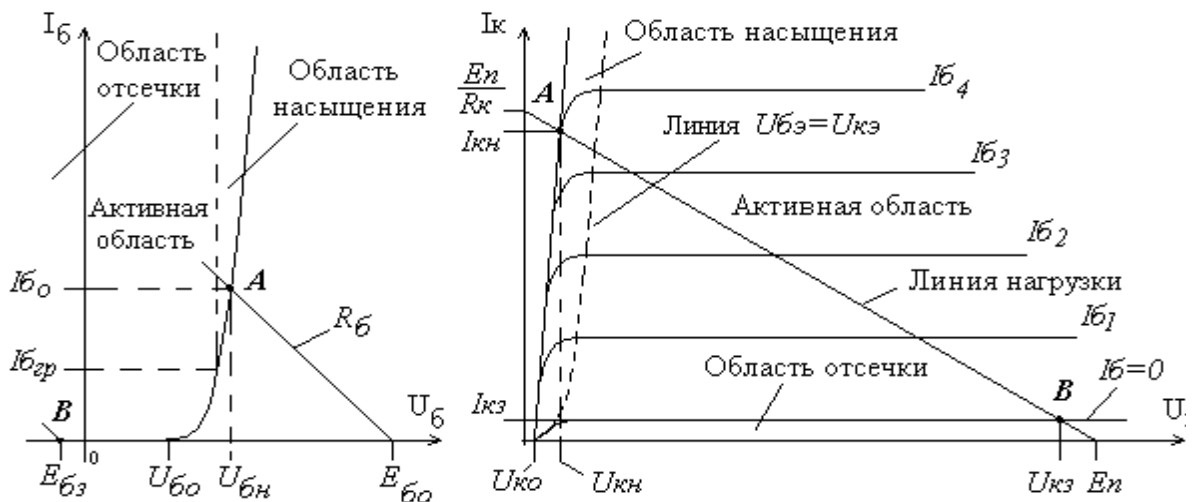


Рис. 12

Открытому состоянию ключа соответствует точка **А**. Напряжение на транзисторе $U_{кэ}$ в этой точке минимально и определяется напряжением насыщения транзистора $U_{кн}$, а ток максимален и равен $I_{кн} \approx E_n / R_k$.

В цифровых устройствах схема ключа (рис. 10) применяется как логический элемент - инвертор, где выходное напряжение снимается с коллектора транзистора. Поэтому в открытом состоянии (точка **А**) $U_{вых} = U_{вых.мин} = U_{кн}$, а в закрытом (точка **В**) - $U_{вых} = U_{вых.макс} \approx E_n$. Максимальное напряжение $U_{вых.макс}$ соответствует напряжению логической единицы $U_{вых}^1$, а минимальное $U_{вых.мин}$ – напряжению логического нуля $U_{вых}^0$.

Из рис. 12 видно, что для получения двух фиксированных уровней $U_{вых}^1$ и $U_{вых}^0$ необходимо подать на вход такой сигнал, который обеспечивал бы переход

транзистора из режима отсечки в режим насыщения и обратно. При этом рабочая точка перемещается из положения **В** (область отсечки) в положение **А** (область насыщения). Этот переход осуществляется через активную область. Таким образом, активная область работы транзистора, являющаяся основной рабочей областью для усилительных схем, служит переходной областью для ключевых элементов (рис. 13).

Режим отсечки. В режиме отсечки оба перехода биполярного транзистора (эмиттерный и коллекторный) смещены в обратном направлении. Токи в транзисторе равны [1]: $I_b \approx -I_{ko}$, $I_k = I_{ko}$, $I_e \approx 0$. В зависимости от типа транзистора, технологии его изготовления обратный ток закрытого транзистора I_{ko} лежит в пределах от 0,1мА до 1нА. Поэтому транзистор в режиме отсечки можно заменить эквивалентной схемой, показанной на рис. 14,а. Для транзисторов интегральных схем обратными токами можно пренебречь ($I_{ko} = 0$). Тогда эквивалентная схема еще более упростится (рис. 14,б).



Рис. 13

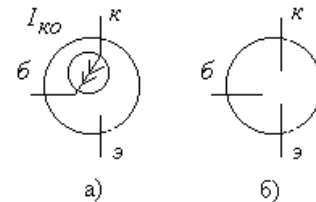


Рис. 14

Для обеспечения режима обратного смещения эмиттерного перехода в схему ключа (рис. 11,а) добавлена цепь $E_{cm} - R_2$. (Полярность источника E_{cm} такова, что в отсутствии входного сигнала он запирает транзистор.) Условие запираения транзистора записывается следующим образом:

$$U_{бэ} = \frac{\frac{U_{вх}}{R_1} - \frac{E_{cm}}{R_2} + I_{ko}}{\frac{1}{R_1} + \frac{1}{R_2}} < 0. \quad (1)$$

При очень малых обратных токах коллектора в практических случаях допускается работа не в режиме отсечки, а в активном режиме. Этот режим обеспечивается при $U_{бэ} < U_{бо}$, где $U_{бо}$ – напряжение отсечки, определяемое по входной характеристике транзистора (рис. 12,а).

$$U_{бэ} = \frac{\frac{U_{вх}}{R_1} - \frac{E_{cm}}{R_2} + I_{ko}}{\frac{1}{R_1} + \frac{1}{R_2}} < U_{бо}. \quad (2)$$

Для кремниевых транзисторов $U_{\bar{o}o} \approx 0,5 \dots 0,6\text{В}$, а для германиевых - $U_{\bar{o}o} \approx 0,2 \dots 0,3\text{В}$. В этом случае необходимость в источнике E_{cm} отпадает. Тогда условие записывания транзистора (1) можно переписать так:

$$U_{\bar{o}z} = \frac{U_{\bar{v}x} \cdot R_2}{R_1 + R_2} < U_{\bar{o}o}. \quad (3)$$

Режим насыщения. В режиме насыщения оба перехода биполярного транзистора (эмиттерный и коллекторный) смещены в прямом направлении. Для прямого смещения эмиттерного перехода надо обеспечить правильную полярность входного сигнала. Смещение же коллекторного перехода в прямом направлении обеспечивается величиной входного сигнала. Можно показать [1], что для обеспечения насыщения отпирающий базовый ток транзистора $I_{\bar{o}o}$ должен удовлетворять токовому критерию насыщения (1)

$$I_{\bar{o}o} \geq I_{\bar{o}zp} = \frac{I_{\kappa n}}{\beta} \approx \frac{E_n}{\beta \cdot R_{\kappa}}, \quad (4)$$

где β – усредненное значение коэффициента передачи тока базы в коллектор, $I_{\bar{o}zp}$ – ток базы на границе насыщения и активного режима.

В режиме насыщения ток коллектора слабо зависит от входного тока и определяется значением $I_{\kappa n} \approx E_n / R_{\kappa}$. При этом в базе транзистора непосредственно у коллекторного перехода происходит накопление избыточного заряда, что и приводит к отпираанию коллекторного перехода.

Глубина насыщения транзистора определяется коэффициентом, называемым степенью насыщения $S_{\bar{o}\kappa}$, равным

$$S_{\bar{o}\kappa} = \frac{I_{\bar{o}} - I_{\bar{o}zp}}{I_{\bar{o}zp}}. \quad (5)$$

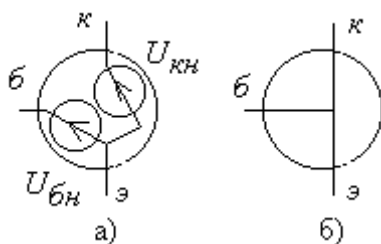


Рис.15

Из вольт-амперных характеристик биполярного транзистора (рис. 12,б) видно, что в режиме насыщения напряжение на коллекторе $U_{\kappa z}$ практически не зависит от входного сигнала. В зависимости от типа транзистора $U_{\kappa n} = 0,01 \dots 0,3\text{В}$. Аналогично (рис. 11,а), напряжение $U_{\bar{o}z}$ мало меняется и равно $U_{\bar{o}n} = 0,5 \dots 0,8\text{В}$.

Для транзисторов интегральных схем можно считать $U_{\kappa n} = 0,1\text{В}$ и $U_{\bar{o}n} = 0,7\text{В}$. Это позволяет заменить транзистор в режиме насыщения эквивалентной схемой, показанной на рис. 15,а. Если амплитуда входного сигнала такова, что $U_{\bar{v}x} \gg U_{\bar{o}n}$, а напряжение источника питания $E_n \gg U_{\kappa n}$, то можно считать $U_{\kappa n} = U_{\bar{o}n} = 0$. Тогда эквивалентная схема существенно упростится (рис. 15,б). Говорят, что транзистор в режиме насыщения «стянут в точку».

Передаточная характеристика. Специфику цифровых схем удобно пояснить с помощью передаточной характеристики, описывающей зависимость выходного напряжения от входного (управляющего). Такие характеристики свойственны и простейшим ключам, и простейшим усилительным каскадам. Однако рабочие участки этих характеристик в том и другом классе схем принципиально разные.

В электронном ключе (рис. 11) два его рабочих состояния (разомкнутое и замкнутое) соответствуют точкам *A* и *B* (рис. 16). В точке *B* ключ разомкнут и ток через него практически равен нулю, а в точке *A* ключ замкнут и падение напряжения на нем близко к нулю. Входные и выходные сигналы в ключе принимают только два значения: либо $U_{вх}^0$ и $U_{вых}^0$, либо $U_{вх}^1$ и $U_{вых}^1$. Форма передаточной характеристики между точками *A* и *B* несущественна. Отсюда следует, что ключи, а значит, и цифровые схемы мало чувствительны к разбросу параметров, к их температурному и временному дрейфу, а также к внешним электромагнитным наводкам и собственным шумам. Последний вывод проиллюстрирован на рис. 16. Небольшие колебания напряжения ΔU_a около точки *A* практически не меняют значения выходного сигнала, а значит и не влияют на работу ключа.

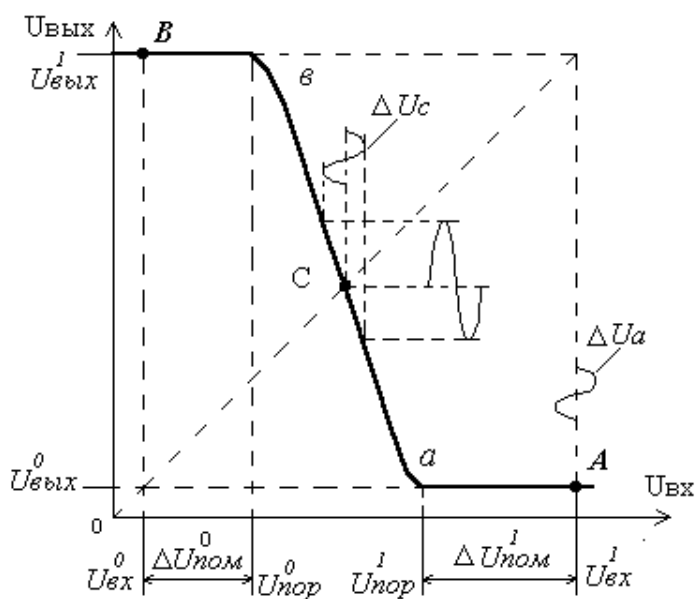


Рис. 16

В усилительном каскаде используется непрерывный рабочий участок передаточной характеристики между точками *a* и *b*. Входные и выходные сигналы могут принимать любые значения в пределах этого участка, и они связаны друг с другом функциональной зависимостью $U_{вых} = f(U_{вх})$. Очевидно, что любая «деформация» характеристики на участке *a–b*, по каким бы причинам она ни произошла, будет непосредственно отражаться на указанной функциональной зависимости и на работе схемы.

Отсюда следует, что усилительный каскад чувствителен к разбросу параметров, к температурному и временному дрейфу, а также к шумам и наводкам. Последний вывод иллюстрируется на рис. 16 тем, что небольшие колебания напряжения ΔU_c около точки *C* вызывают заметные изменения выходного сигнала в соответствии с функцией $U_{вых} = f(U_{вх})$.

Практически передаточная характеристика ключа на биполярном транзисторе представляет три прямолинейных участка (рис. 16), соответствующих разным режимам работы транзистора.

Первый участок ($U_{вх} < U_{пор}^0$) соответствует закрытому состоянию транзистора. В этом случае выходное напряжение равно $U_{вых} = U_{вых макс}^I \approx E_n$. При входном напряжении $U_{вх} = U_{пор}^0$ транзистор из закрытого состояния переходит в активный режим. Поэтому напряжение $U_{пор}^0$ называется порогом отпирания схемы, которое можно определить из уравнения (2)

$$U_{пор}^0 = U_{бo} \cdot \left(1 + \frac{R_1}{R_2}\right) + E_{см} \cdot \frac{R_1}{R_2} - I_{ко} \cdot R_1. \quad (6)$$

Следующий участок передаточной характеристики ($U_{пор}^0 < U_{вх} < U_{пор}^I$) соответствует активному режиму работы транзистора. В этом случае выходное напряжение схемы определяется соотношением

$$U_{вых} = E_n - I_{к} \cdot R_{к} = E_n - \beta \cdot I_{б} \cdot R_{к}. \quad (7)$$

Выразив ток $I_{б}$ через входное напряжение $U_{вх}$ можно получить аналитическое выражение передаточной характеристики для активной области.

Следующий участок передаточной характеристики соответствует входному напряжению $U_{вх} > U_{пор}^I$. На этом участке транзистор работает в режиме насыщения и поэтому $U_{вых} = U_{вых}^0 = U_{кн}$. Напряжение $U_{вх} = U_{пор}^I$ соответствует границе активного режима и режима насыщения и называется порогом запираания схемы, так как при уменьшении входного напряжения ниже $U_{пор}^I$ схема выключается. Пороговое напряжение $U_{пор}^I$ можно определить из токового критерия насыщения (4):

$$U_{пор}^I = U_{бн} \cdot \left(1 + \frac{R_1}{R_2}\right) + E_{см} \cdot \frac{R_1}{R_2} + I_{бзр} \cdot R_1. \quad (8)$$

Нагрузочная способность. Рассмотренная передаточная характеристика инвертора соответствует режиму холостого хода. Однако в практических случаях к выходу логического элемента подключены входы других схем.

Очевидно, что число таких подключений ограничено. Это определяется нагрузочной способностью (или коэффициентом разветвления) n логического элемента – тем максимальным числом аналогичных схем, которые можно подключить к выходу данной схемы без нарушения режимов работы любой из них.

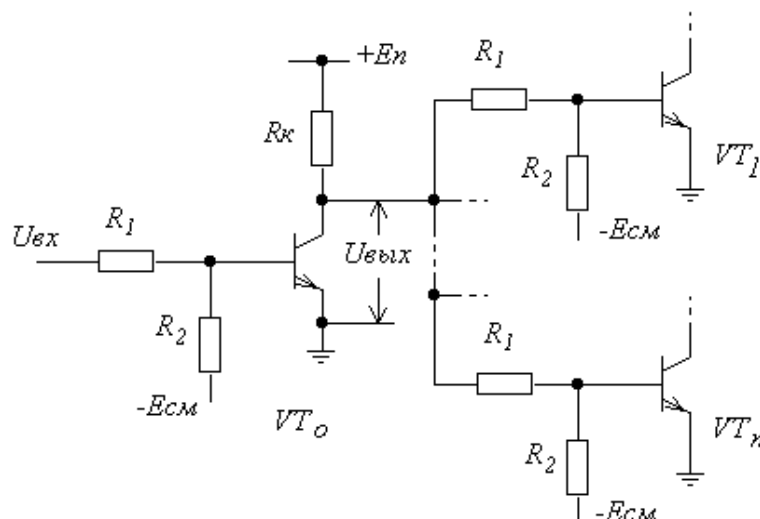


Рис.17

На рис. 17 показана реальная схема соединения ключевых схем. Инвертор на транзисторе VT_0 нагружен на аналогичные схемы, выполненные на транзисторах $VT_1 \dots VT_n$.

Если на входе первого инвертора напряжение $U_{вх} > U_{пор}^l$, то транзистор VT_0 открыт и насыщен и $U_{вых} = U_{вых}^0 = U_{кн} \approx 0В$. Поэтому все транзисторы остальных инверторов будут закрыты.

Если же на вход первого инвертора подать напряжение $U_{вх} < U_{пор}^0$, то транзистор VT_0 закроется. Однако выходное напряжение уже не равно $U_{вых} = U_{вых макс}^l \approx E_n$. Можно показать, что в этом случае выходное напряжение зависит от числа подключенных нагрузок:

$$U_{вых}^1 = \frac{U_{бн} + E_n \cdot \frac{R_1}{n \cdot R_K}}{1 + \frac{R_1}{n \cdot R_K}}. \quad (9)$$

С ростом n напряжение $U_{вых}^l$ уменьшается и может стать меньше $U_{пор}^l$, что приведет к нарушению режима насыщения транзисторов схем нагрузок. Это и определяет нагрузочную способность ключа-инвертора:

$$n_{макс} = \frac{(E_n - U_{бн}) \cdot \beta \cdot R_2}{E_n \cdot R_2 + (E_{см} + U_{бн}) \beta \cdot R_K} - \frac{R_1}{R_K}. \quad (10)$$

Помехоустойчивость. В цифровых схемах обычно обеспечивается совместимость (согласование) входных и выходных сигналов, т. е. совпадение по уровням $U_{вх}^0$ и $U_{вых}^0$, $U_{вх}^l$ и $U_{вых}^l$. Передаточная характеристика (рис. 16) позволяет наглядно оценить помехоустойчивость устройств, т. е. найти максимально допустимое напряжение помехи, действующей на входе ключа

наряду с регулярным сигналом, при которой еще не происходит изменение логических (информационных) состояний схемы.

Так для закрытой схемы (точка **B** на рис. 16) опасной будет положительная помеха, способная открыть схему. Запас помехоустойчивости на отпирание схемы

$$\Delta U_{ном}^0 = U_{пор}^0 - U_{вх}^0 = U_{пор}^0 - U_{вых}^0 . \quad (11)$$

А для открытой схемы (точка **A**) отрицательная помеха может закрыть транзистор. Запас помехоустойчивости на запираание схемы

$$\Delta U_{ном}^l = U_{вх}^l - U_{пор}^l = U_{вых}^l - U_{пор}^l . \quad (12)$$

Переходные процессы. Переключение ключа из закрытого состояния в открытое и обратно не может произойти мгновенно. Связано это с инерционностью биполярного транзистора, обусловленной наличием емкостей переходов, конечным временем переноса заряда от эмиттера к коллектору и накоплением заряда носителей в базе.

Включение ключа. Пусть в исходном состоянии ключ (рис. 11) закрыт, транзистор заперт некоторым обратным напряжением $U_{бз} < 0$. Рассмотрим процесс включения при подаче на вход схемы в момент времени t_l отпирающего напряжения (рис. 18). Весь процесс включения условно можно разбить на три этапа: задержка включения ($t_0...t_1$), формирование фронта ($t_1...t_2$) и накопление заряда ($t_2...t_3$).

Задержка включения. Этот первый этап переходного процесса обусловлен зарядом входной емкости запертого транзистора (рис. 11,б). Заряд емкости начинается после того, как управляющее напряжение скачком меняет свое значение от $E_{б}^0$ до $E_{б}^1$. Процесс заряда описывается уравнением

$$U_{б}(t) = E_{б}^1 - (E_{б}^1 - E_{б}^0) \cdot \exp(-t / \tau_c) , \quad (13)$$

где $\tau_c = C_{вх} R_{б}$ – постоянная времени заряда.

Когда напряжение $U_{б}$, нарастая, становится равным напряжению $U_{бо}$, отпирается эмиттерный переход транзистора и $U_{б}$ практически больше не меняется. Значит, время задержки включения $t_{з.вкл}$ можно найти, полагая $U_{б}(t_{з.вкл}) = U_{бо}$. Оно выражается следующим образом:

$$t_{з.вкл} = \tau_c \cdot \ln \frac{E_{б}^1 - E_{б}^0}{E_{б}^1 - U_{бо}} . \quad (14)$$

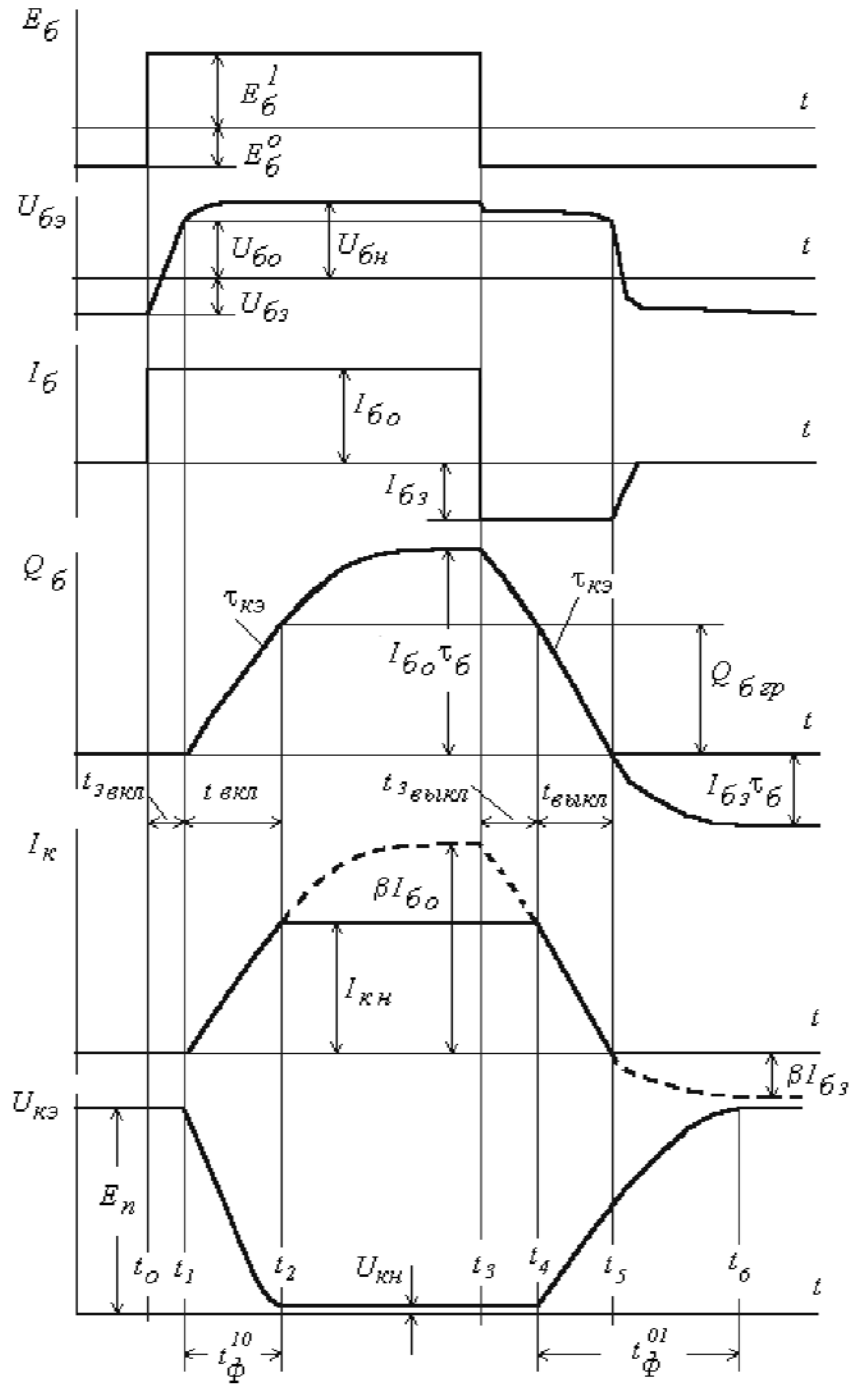


Рис. 18

Обычно $|U_{63}| \ll E_6^1$ и $U_{60} \ll E_6^1$. Поэтому

$$t_{з.вкл} \approx C_{вх} (U_{60} - U_{63}) / I_{вх\ o} , \quad (15)$$

где $I_{вх\ o} = E_6^1 / R_6 \approx \text{const}$ - входной отпирающий ток. Входную емкость принимают равной сумме барьерных емкостей эмиттерного и коллекторного переходов:

$$C_{вх} = C_э + C_к . \quad (16)$$

Формирование фронта. С момента отпирания эмиттерного перехода транзистора, в базовой цепи устанавливается ток

$$i_{\bar{o}}(t) = I_{\text{exo}} = I_{\bar{o}o} \approx \text{const} . \quad (17)$$

Поэтому можно считать, что нарастание коллекторного тока и спад коллекторного напряжения на этом этапе переходного процесса происходят в условиях заданного тока базы. Из зарядовой модели транзистора [1] для активного режима коллекторный ток $i_k(t)$ и базовый заряд неосновных носителей $Q_{\bar{o}}(t)$ (например, заряд электронов для p -базы) связаны между собой соотношением:

$$i_k(t) = \frac{Q_{\bar{o}}(t)}{\tau_k}(t) = \frac{\beta}{\tau_{\bar{o}}} \cdot Q_{\bar{o}}(t), \quad (18)$$

где $\tau_{\bar{o}}$ – постоянная времени накопления неосновных носителей в базе. Закон изменения заряда в базе можно найти из уравнения баланса заряда [1]:

$$\frac{dQ_{\bar{o}}}{dt} = -\frac{Q_{\bar{o}}}{\tau_{\bar{o}}} + i_{\bar{o}} . \quad (19)$$

С учетом вышесказанного можно показать, что коллекторный ток i_k будет меняться экспоненциально:

$$i_k(t) = \beta \cdot I_{\bar{o}}(1 - \exp(-t / \tau_{\bar{o}})) . \quad (20)$$

С учетом перезаряда емкости коллекторного перехода C_k и емкости нагрузки C_n эквивалентная постоянная времени для тока $i_k(t)$ будет определяться суммой

$$\tau_{k\bar{o}} = \tau_{\bar{o}} + R_k(C_k(1 + \beta) + C_n) .$$

Асимптотическое значение тока $I_k(\infty) = I_{\bar{o}o} \cdot \beta$ (см. рис. 18) не может быть достигнуто, так как в момент t_2 ток достигает значения I_{kH} , после чего транзистор переходит из активного режима в режим насыщения и, следовательно, теряет силу соотношение (18). Длительность фронта легко найти из (20), подставляя $i_k(t) = I_{kH}$

$$t_{\phi} = t_{\phi}^{10} = t_{\phi}^{-} = \tau_{k\bar{o}} \cdot \ln \frac{\beta \cdot I_{\bar{o}o}}{\beta \cdot I_{\bar{o}o} - I_{kH}} . \quad (21)$$

Накопление заряда. После того как транзистор начал работать в режиме насыщения, токи транзистора практически не меняются. Однако заряд в базе продолжает нарастать до уровня $I_{\bar{o}o} \cdot \tau_{\bar{o}H}$, где $\tau_{\bar{o}H} \approx (0,7...0,9) \cdot \tau_{\bar{o}}$ – постоянная

времени накопления в режиме насыщения. За время $3\tau_{\bar{\sigma}}$ завершится процесс накопления заряда, и транзистор войдет в стационарный режим.

Выключение ключа. Процесс выключения ключа протекает в два этапа: задержка выключения ($t_4 \dots t_5$) и формирование среза выходного сигнала ($t_5 \dots t_6$).

Задержка выключения. Пусть в момент t_4 на входе насыщенного ключа управляющее напряжение скачком меняется от $E_{\bar{\sigma}}^1$ до $E_{\bar{\sigma}}^0$. Тогда ток базы скачком изменится от положительного уровня $I_{\bar{\sigma}o}$ до отрицательного $I_{\bar{\sigma}z} = (E_{\bar{\sigma}}^0 - U_{\bar{\sigma}z}) / R_{\bar{\sigma}} \approx \text{const}$. Отрицательный ток приводит к уменьшению (рассасыванию) заряда, накопленного в базе. Однако, пока заряд в базе $Q_{\bar{\sigma}} > Q_{\bar{\sigma}zp}$ ($Q_{\bar{\sigma}zp} = I_{\bar{\sigma}zp} \cdot \tau_{\bar{\sigma}}$ - заряд в базе транзистора, работающего на границе активного режима и режима насыщения), коллекторный ток и напряжение не меняются. Длительность этапа рассасывания t_{pac} определяется временем, в течение которого заряд $Q_{\bar{\sigma}}$ уменьшается от исходного уровня $Q_{\bar{\sigma}}(t_5) = I_{\bar{\sigma}o} \cdot \tau_{\bar{\sigma}}$ до граничного $Q_{\bar{\sigma}zp}$:

$$t_{pac} = t_3^{01} = \tau_{\bar{\sigma}} \cdot \ln \frac{Q_{\bar{\sigma}}(\infty) - Q_{\bar{\sigma}}(t_5)}{Q_{\bar{\sigma}}(\infty) - Q_{\bar{\sigma}}(t_6)} = \tau_{\bar{\sigma}} \cdot \ln \frac{|I_{\bar{\sigma}z}| + I_{\bar{\sigma}o}}{|I_{\bar{\sigma}z}| + I_{\bar{\sigma}zp}}. \quad (22)$$

Следовательно, задержка выключения, обусловленная рассасыванием избыточного заряда в базе, тем меньше, чем меньше степень насыщения транзистора и больше запирающий ток.

Фронт выключения. В момент завершения рассасывания избыточного заряда транзистор переходит в активный режим. С этого момента начинается спад коллекторного тока по экспоненциальному закону с постоянной времени $\tau_{\bar{\sigma}}$ от начального значения $I_{\bar{\sigma}кн}$. Длительность спада импульса коллекторного тока определяется соотношением:

$$t_c = t_{\phi}^{01} = \tau_{\bar{\sigma}} \cdot \ln \frac{Q_{\bar{\sigma}}(\infty) - Q_{\bar{\sigma}}(t_6)}{Q_{\bar{\sigma}}(\infty) - Q_{\bar{\sigma}}(t_7)} = \tau_{\bar{\sigma}} \cdot \ln \frac{|I_{\bar{\sigma}z}| + I_{\bar{\sigma}zp}}{|I_{\bar{\sigma}z}|}. \quad (23)$$

Если ключ работает на емкостную нагрузку, то длительность среза тока и напряжения будут существенно различаться. Справедливо это для высокочастотных транзисторов и для транзисторов логических интегральных схем. В этом случае длительность фронта коллекторного напряжения определяется зарядом емкости C_k и паразитной емкости нагрузки C_n , т.е. $t_{\phi}^{01} \approx 2,2 \cdot R_k (C_n + C_k \beta)$.

Быстродействие ключевого элемента зависит от общей длительности переходного процесса, возникающего при воздействии переключающего сигнала и обусловленного инерционностью транзистора и влиянием паразитных параметров. Для оценки разрешающего времени используются временные

параметры: длительности задержки включения $t_{звкл} = t_3^{10}$ и фронта включения t_ϕ^{10} , длительности задержки $t_{звыкл} = t_3^{01}$ и фронта t_ϕ^{01} выключения. Часто для характеристики быстродействия логического элемента используется среднее время задержки сигнала при его передаче через элемент:

$$t_{зср} = 0,5(t_{звкл} + t_{звыкл}). \quad (24)$$

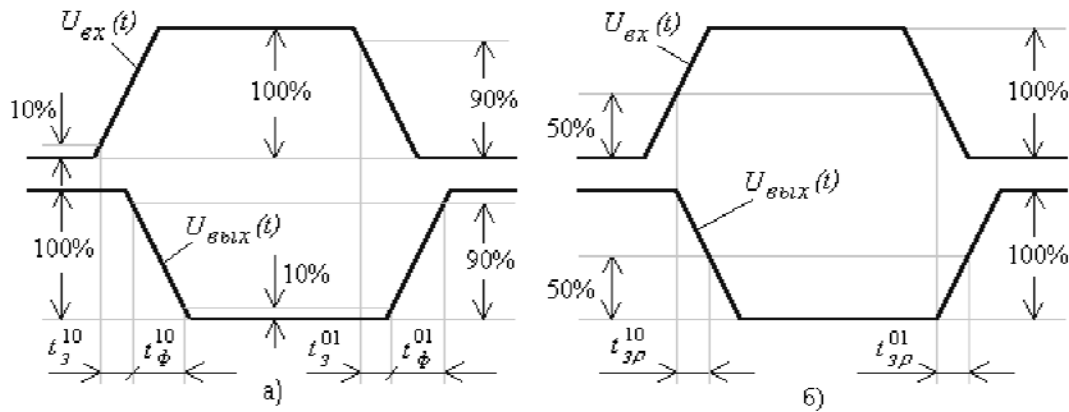


Рис. 19

При конечной длительности фронта входного сигнала, что обычно и имеет место, задержки включения и выключения отсчитываются либо по уровню 10% и 90% (рис. 19,а), либо, чаще, на 50%-ных уровнях входного и выходного сигналов (рис. 19,б).

Сокращение длительности переключения. Длительность переключения можно уменьшить с помощью ускоряющих конденсаторов или применяя отрицательную обратную связь.

Применение ускоряющей емкости. Для повышения быстродействия транзисторных ключей резистор R_1 шунтируют ускоряющей емкостью C (рис. 20). Из-за емкости C при подаче на вход схемы отпирающего сигнала в базовой

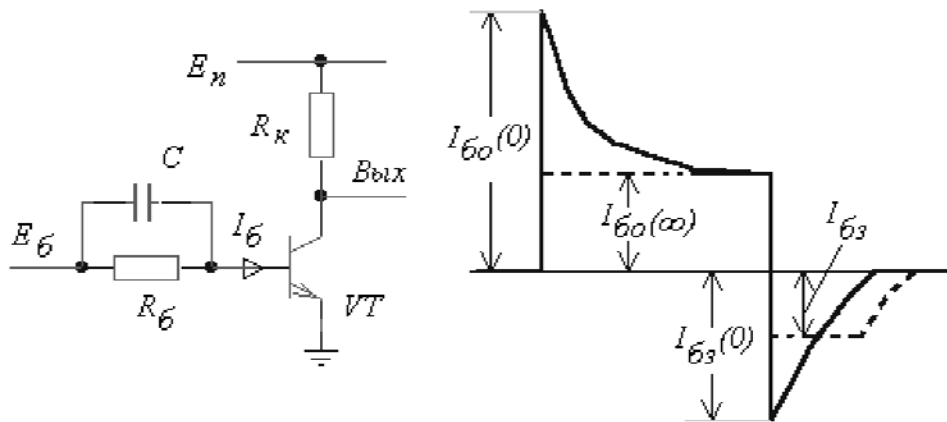


Рис. 12

цепи в первый момент протекает значительный ток. Начальное значение этого тока равно $I_{б0}(0) \approx E_6^1 / r_{ex}$, где r_{ex} - входное сопротивление открывающегося транзистора. По мере заряда конденсатора C ток базы уменьшается и стремится к уровню $I_{б0}(\infty) \approx E_6^1 / (R_1 + r_{ex})$. При подаче запирающего напряжения конденсатор C разряжается и способствует увеличению запирающего тока, что и приводит к ускорению процессов рассасывания заряда в базе и сокращению длительности выключения транзистора. Емкость конденсатора C небольшая и составляет десятки или сотни пикофард, чтобы за время действия входного отпирающего импульса конденсатор полностью зарядился.

Применение нелинейной отрицательной обратной связи. Сокращение длительности переключения может быть достигнуто, если предотвратить сколько-нибудь существенное насыщение открытого транзистора. Эта задача решается введением в схему ключа нелинейной отрицательной обратной связи (НООС). Такая схема показана на рис. 21.

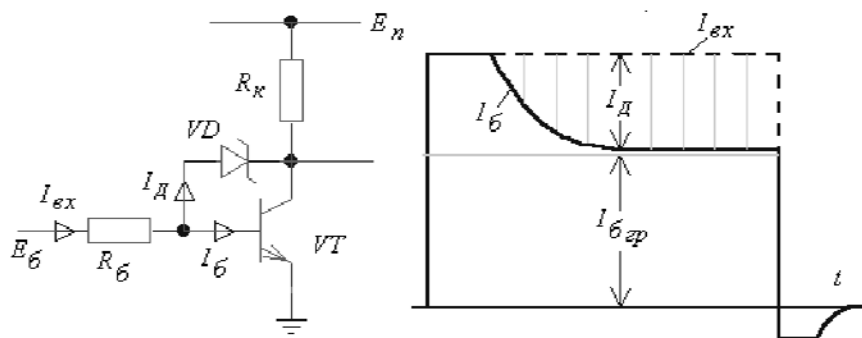


Рис. 21

Для устранения насыщения транзистора параллельно переходу база – коллектор включен диод Шоттки $D_{ш}$. Диод Шоттки представляет собой переход

металл (обычно алюминий) – полупроводник. В интегральных схемах диод Шоттки вместе с транзистором составляет единую структуру – *транзистор Шоттки*. Когда транзистор выключен или работает в активном режиме, напряжение $U_{бк}$ отрицательно. Поэтому $D_{ш}$ закрыт и не влияет на работу транзистора. При включении транзистора большим входным током напряжение $U_{бк}$ становится положительным и диод $D_{ш}$ открывается, так как пороговое напряжение диода Шоттки равно (0,2...0,3)В. В результате, значительная часть входного тока начинает протекать по цепи диод – коллекторная цепь транзистора. Базовый ток уменьшается (рис. 21,б) и ограничивается примерно на уровне $I_{б_{гр}}$. Поэтому практически можно считать, что в транзисторе Шоттки отсутствует избыточный заряд в базе и, следовательно, отсутствует задержка на рассасывание избыточного заряда при выключении транзистора.

Ключевые элементы на МДП-транзисторах

Ключевой элемент на МДП-транзисторе с резистивной нагрузкой. Схема такого ключа показана на рис. 22. На рис. 23 приведены выходные (стоковые) характеристики транзистора с нанесенной на них нагрузочной прямой $U_c = E_n - I_c R_c$. Как и в случае биполярного ключа с общим эмиттером, при действии на входе большого сигнала рабочая точка проходит три области ВАХ, соответствующие трем возможным режимам работы:

- область отсечки, соответствующая режиму закрытого транзистора;
- активная область, соответствующая пологой области ВАХ;
- крутая область ВАХ и максимальная проводимость канала.

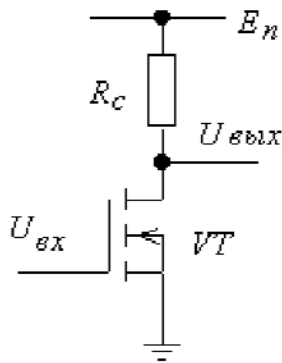


Рис. 22

На вольт-амперной характеристике закрытому состоянию ключа соответствует точка **В** (область отсечки), а открытому состоянию – точка **А** (крутая область ВАХ).

Для запираания транзистора на вход схемы (на затвор транзистора) надо подать напряжение $U_{вх}^0 < U_o$, где U_o – пороговое напряжение транзистора, определяемое по стоко-затворным характеристикам. В закрытом состоянии ток транзистора $I_{сз}$ (остаточный ток) минимален и равен обратному току стокового

p - n -перехода. Следовательно, $I_{сз} = 10^{-9} \dots 10^{-10}$ А, т. е. можно считать, что этот ток практически равен нулю. Выходное же напряжение максимально и равно: $U_{вых} = U_{сиз} \approx E_n = U_{вых}^1$.

Для отпираания транзистора на затвор подается напряжение $U_{вх}^1 > U_o$. Это напряжение должно быть достаточно большим, чтобы рабочая точка **А** (рис. 23)

соответствовала как можно меньшему остаточному напряжению: $U_{вых} = U_{co} = U_{вых}^0$. Тогда рабочий ток открытого ключа (ток насыщения) определяется, как и у биполярного ключа, внешними элементами схемы.

$$I_{сн} = (E_n - U_{co}) / R_c \approx E_n / R_c. \quad (25)$$

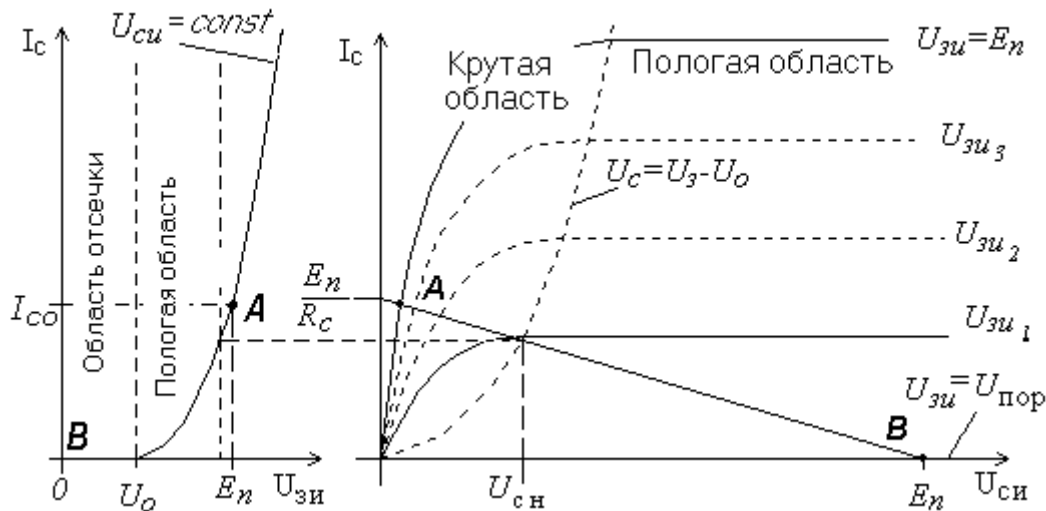


Рис. 23

В открытом состоянии ключа рабочая точка A лежит на начальном, квазилинейном участке характеристики МДП-транзистора. Поэтому остаточное напряжение можно определить, умножая ток насыщения (1) на сопротивление канала r_k :

$$U_{co} = U_{вых}^0 = I_{сн} r_k. \quad (26)$$

При совместной работе ключей в последовательной цепочке отпирающий сигнал U_{ex}^1 поступает от предыдущего (запертого) ключа. Поэтому напряжение на затворе открытого транзистора равно $U_{зи} = E_n$. Следовательно, сопротивление канала открытого транзистора равно [1]:

$$r_k \cong [b(E_n - U_o)]^{-1}, \quad (27)$$

где b - удельная крутизна МДП-транзистора. Для МДП-транзисторов логических интегральных схем $b = 0.2...2 \text{ mA/B}^2$, $E_n = 5...10 \text{ B}$, $U_o = 2...3 \text{ B}$. Поэтому сопротивление канала r_k составляет величину от сотен Ом до нескольких единиц кОм. Значит, для уменьшения выходного напряжения открытой схемы $U_{вых}^0$ необходимо выбирать сопротивление R_c как можно большим (не менее 10 кОм).

Для силовой электроники выпускаются транзисторы с сопротивлением канала открытого транзистора $r_k < 1 \text{ Ом}$, что намного эффективнее биполярного ключа.

На рис. 24 приведена передаточная характеристика ключевого элемента с резистивной нагрузкой и отмечены области работы транзистора по каждому участку кривой.

Пока входное напряжение $U_{вх} < U_o = U_{пор}^0$, транзистор закрыт, и $U_{вых} = U_{вых}^1 \approx E_n$.

При входном сигнале, лежащем в диапазоне $U_{пор}^0 < U_{вх} < U_{пор}^1$, транзистор работает в пологой области характеристик, и схема ведет себя как усилительный каскад с общим истоком, коэффициент усиления которого равен

$$K_u = \Delta U_{вых} / \Delta U_{вх} = -SR_c, \quad (28)$$

где $S = b(U_{зи} - U_o)$ – крутизна транзистора для малого сигнала.

При $U_{вх} = U_{пор}^1$ транзистор переходит в крутую область вольт-амперных характеристик, где крутизна транзистора S уменьшается. Вместе с ней уменьшается и дифференциальный коэффициент передачи K_u . При этом выходное напряжение постепенно стремится к уровню $U_{вых}^0 = U_{co}$.

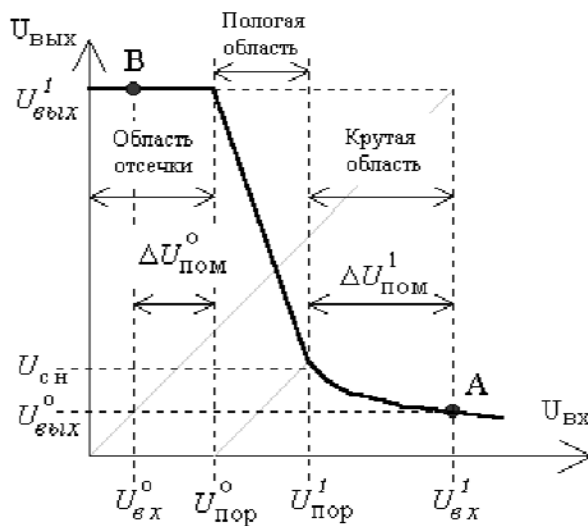


Рис.24

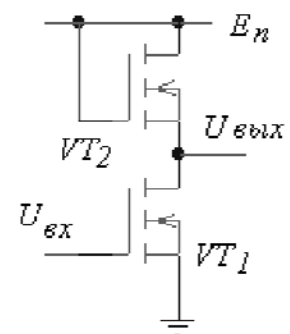


Рис. 25

Ключ с динамической нагрузкой. В интегральных логических схемах для уменьшения площади логического элемента резистор R_c (рис.22) заменяют МДП-транзистором. Схема такого инвертора, выполненного на однотипных транзисторах, показана на рис. 25. Роль динамической нагрузки выполняет транзистор VT_2 , у которого затвор соединен со стоком и который, тем самым, является двухполюсником – резистором. Транзистор VT_2 называют нагрузочным, а VT_1 – активным.

Можно показать, что транзистор VT_2 всегда работает на пологом участке выходных вольтамперных характеристик. Поэтому линия нагрузки (см. рис. 26) определяется током стока нагрузочного транзистора:

$$I_c = b/2(U_{зи2} - U_{o2})^2 = b/2(E_n - U_{cu1} - U_{o2})^2. \quad (29)$$

Как видно, эта ВАХ – параболическая, т.е. нелинейная.

В закрытом состоянии ключа, когда на вход подано напряжение $U_{вх}^0 < U_{o1}$, остаточный ток имеет примерно то же значение, что и в резисторном ключе ($10^{-9}...10^{-10}$ А и менее), а максимальное выходное напряжение определяется точкой пересечения линии нагрузки, определяемой уравнением (29), и ВАХ активного транзистора (рис. 26). Видно, что это напряжение равно

$$U_{вых} \approx E_n - U_{o2} = U_{вых}^1, \quad (30)$$

т.е. выходное напряжение закрытой схемы с динамической нагрузкой меньше, чем $U_{вых}^1$ у схемы с резистивной нагрузкой.

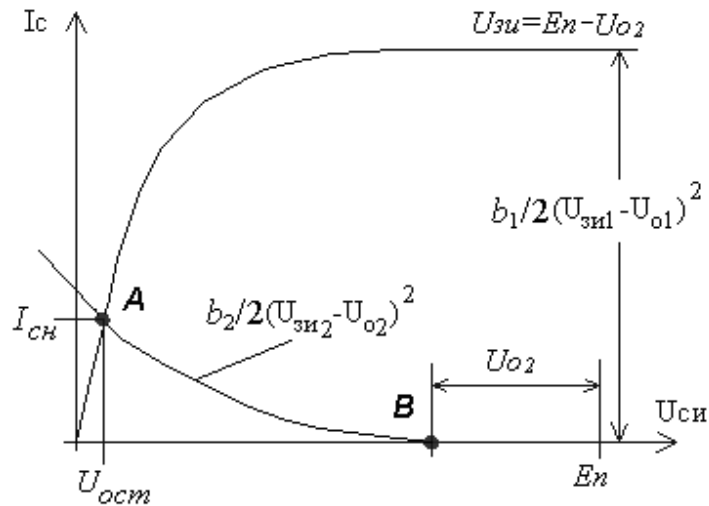


Рис. 26

В открытом состоянии ключа, когда на вход подано напряжение $U_{вх}^1 > U_o$ рабочая точка А лежит на квазилинейном участке характеристики активного транзистора VT_1 . Остаточное напряжение в этой точке определяет выходное напряжение логического нуля и равно

$$U_{ост} = \frac{b_2}{2b_1} \cdot \frac{(U_{зи2} - U_{o2})^2}{U_{зи1} - U_{o1}} = U_{вых}^0. \quad (31)$$

Поскольку на практике всегда выполняется условие $(U_{зи1} - U_{o1}) \leq (U_{зи2} - U_{o2})$, то для того, чтобы остаточное напряжение было мало, в ключе с динамической нагрузкой необходимо выполнить соотношение $\beta_1 \gg \beta_2$, т.е. транзисторы должны существенно различаться.

Для повышения $U_{вых}^1$ до значения E_n в качестве нагрузочного транзистора VT_2 в современной технологии логических интегральных схем (так называемая n -

МОП технология) используют МДП-транзистор со встроенным каналом. В этом случае нагрузочный транзистор работает в крутой области характеристик и ведет себя как обычный резистор. Работа и характеристики такой схемы ничем не отличаются от ранее рассмотренной схемы с резистивной нагрузкой.

Комплементарный ключ. Схема такого ключа показана на рис. 27. Она базируется на двух транзисторах с разным типом проводимости канала.

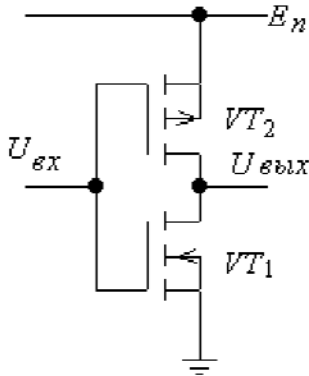


Рис. 7

Транзистор VT_1 с каналом n -типа играет роль активного элемента, а транзистор VT_2 с каналом p -типа выступает в роли динамической нагрузки. Затворы обоих транзисторов объединены и на них подается управляющее напряжение U_{ex} . Подложки транзисторов соединены с их истоками.

Пусть управляющее напряжение $U_{ex}=0$. Тогда $U_{zu1}=0$ и $U_{zu2}=-E_n$. Значит, n -канальный транзистор VT_1 заперт, а p -канальный транзистор VT_2 открыт (считается, что $|U_{o2}| < E_n$). Ток в цепи питания определяется запертым транзистором VT_1 и равен остаточному току $I_{ocm1} \approx 0$. Открытый транзистор VT_2 работает в крутой области ВАХ, и сопротивление его канала определяется соотношением (6). Падение напряжения на этом транзисторе U_{cu2} можно определить, перемножив остаточный ток первого транзистора на сопротивление канала второго. Нетрудно получить, что $U_{cu2} \approx 0$, т.е. выходное напряжение в этом случае максимально и равно

$$U_{вых} = E_n - U_{ou2} = E_n = U_{вых}^1. \quad (32)$$

Пусть теперь управляющее напряжение $U_{ex} = U_{вых}^1 = E_n$. Тогда $U_{zu1} = E_n$ и $U_{zu2} = 0$. Значит, теперь n -канальный транзистор VT_1 открыт, а p -канальный транзистор VT_2 закрыт. При этом ток в общей цепи по-прежнему определяется запертым транзистором VT_2 и равен его остаточному току $I_{ocm2} \approx 0$, хотя транзисторы и «поменялись местами». Как и выше, можно показать, что в этом случае

$$U_{вых} = U_{ou1} \approx 0 = U_{вых}^0. \quad (33)$$

Таким образом, в любом из рассмотренных статических состояний токи стоков транзисторов равны нулю. Следовательно, и ток источника питания, и потребляемая мощность этой схемы в статическом режиме равны нулю.

Основной характеристикой, позволяющей проследить функционирование ключевого элемента является его передаточная характеристика $U_{вых} = f(U_{ex})$. Эта зависимость для случая напряжения питания $E_n \geq U_{o1} + |U_{o2}|$ показана на рис. 28.

Там же представлена зависимость тока потребления от входного напряжения $I_{nut}(U_{вх})$.

Передающую характеристику можно разбить на пять участков, соответствующих различным режимам работы транзисторов.

При малом входном сигнале ($U_{вх} < U_{пор}^0 = U_{о1}$) транзистор VT_1 закрыт, а VT_2 — работает в крутой области характеристик. Напряжение на выходе максимально и равно $U_{вых} = E_n = U_{вых}^1$ (участок 1-2).

При увеличении входного напряжения до значения $U_{вх} = U_{пор}^0$ транзистор VT_1 отпирается, и его рабочая точка попадает в пологую область характеристик, а VT_2 продолжает работать в крутой области. Выходное напряжение начинает уменьшаться (участок 2-3). Ток источника постепенно увеличивается и определяется пропускной способностью транзистора VT_1 .

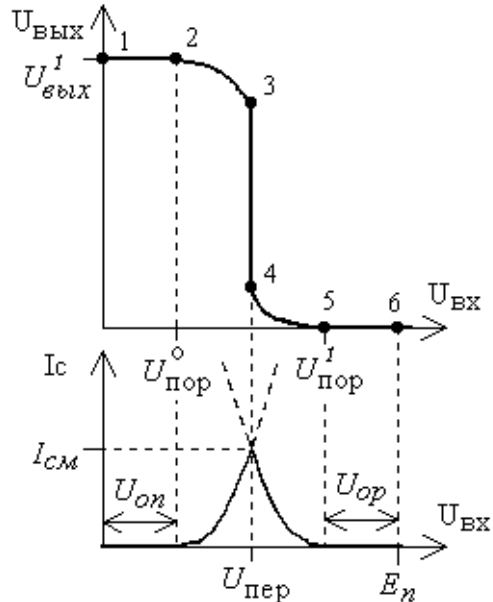


Рис. 28

По мере роста $U_{вх}$ рабочая точка транзистора VT_2 переходит в пологую область. Дифференциальное сопротивление нагрузочного транзистора резко возрастает и, следовательно, резко увеличивается коэффициент усиления схемы K_u . Выходное напряжение быстро уменьшается (участок 3-4), а ток потребления достигает максимального значения $I_{см}$.

В конце концов, изменяется режим работы транзистора VT_1 . Его рабочая точка перемещается на крутой участок характеристик, и спад выходного напряжения уменьшается (участок 4-5), а ток I_{nut} начинает уменьшаться, так как транзистор VT_2 подзакрывается.

И, наконец, при $U_{вх} = U_{пор}^1 = E_n - |U_{оу2}|$ транзистор VT_2 попадает в режим отсечки, и напряжение на выходе фиксируется на уровне $U_{вых}^0 \approx 0$ (участок 5-6).

Как видно (рис. 28), передаточная характеристика комплементарного ключа близка к релейной, так как коэффициент передачи K_u на участке 3-4 очень большой. Входное напряжение, соответствующее этому участку, можно назвать напряжением переключения $U_{пер}$ комплементарного ключа. В практических

случаях транзисторы VT_1 и VT_2 имеют примерно одинаковые параметры. Поэтому $U_{пер} \approx E_n / 2$.

Широкий диапазон выходного напряжения и низкий уровень мощности, потребляемой от источника питания в статическом режиме, являются основными достоинствами комплементарного ключа.

Переходные процессы. Инерционность МДП-транзисторных ключей обусловлена главным образом перезарядом емкости нагрузки [1]. На рис. 29 показана эквивалентная схема ключа с резистивной нагрузкой, работающего в последовательной цепочке на аналогичные схемы. Конденсатор C_n отражает все паразитные емкости реальной схемы: $C_n = C_{cn} + KC_{зс} + C_{нар} + C_{вх}$. Здесь C_{cn} – емкость сток-подложка, $C_{зс}$ – емкость затвор-сток, K – коэффициент, связанный с эффектом Миллера [1], увеличивающий емкость нагрузки в несколько (5...20) раз, $C_{нар}$ – паразитная емкость монтажных соединений, $C_{вх}$ – эквивалентная входная емкость последующей схемы-нагрузки. Суммарная емкость нагрузки в логических интегральных схемах равна $C_n = 1...5$ пФ.

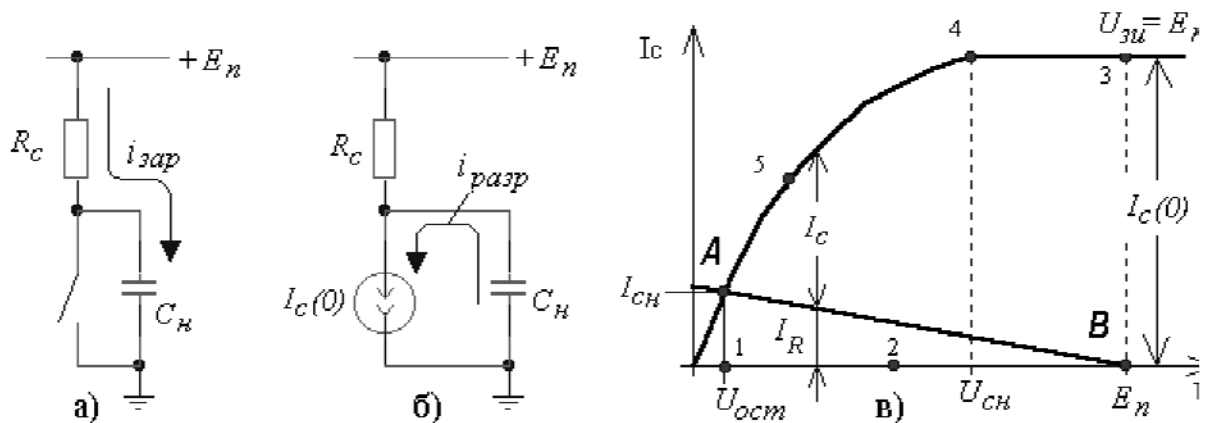


Рис.29

Пусть в исходном состоянии $U_{вх} = E_n$, транзистор открыт и на нем падает небольшое остаточное напряжение. При снятии входного сигнала ($U_{вх} = 0$) ток в транзисторе мгновенно уменьшается до нуля, и емкость C_n заряжается от источника питания E_n через резистор R_c с постоянной времени $\tau_c = R_c C_n$ (рис. 29,а). Рабочая точка транзистора перемещается по пути $A-1-2-B$. Время заряда, т.е. длительность фронта выходного напряжения, определенная по уровням 0,1...0,9, составляет

$$t_{\phi}^{01} = 2,2 R_c C_n = 2,2 (E_n C_n / I_{сн}). \quad (34)$$

Отпирание ключа и формирование среза импульса напряжения протекает несколько сложнее. В этом случае рабочая точка транзистора перемещается по

пути **B-3-4-5-A**. После подачи отпирающего сигнала $U_{ex} = E_n$ ток I_c практически мгновенно достигает значения

$$I_c^* = b/2(E_n - U_o)^2 \quad (35)$$

(см. рис. 29,б). Этим током начинает разряжаться емкость C_n . По мере разряда емкости напряжение на стоке U_c уменьшается. До тех пор, пока оно остается больше напряжения насыщения $U_{сн}$, равного $E_n - U_o$, транзистор работает на пологом участке характеристики и ток сохраняет значение I_c^* (рис. 29,в). Затем ток I_c начинает уменьшаться, стремясь в пределе к значению $I_{сн}$. Это замедляет скорость разряда. Для расчета времени спада можно воспользоваться следующим приближенным значением [1]:

$$t_{\phi}^{10} = 1,5(E_n C_n / I_c^*). \quad (36)$$

Можно показать, что срез положительного импульса t_{ϕ}^{10} значительно короче его фронта t_{ϕ}^{01} . В общем случае такой вывод вытекает из структуры выражений (10) и (12), которые различаются только значениями токов. Из рис. 29 ясно, что $I_c^* \gg I_{сн}$. Отсюда неизбежно следует, что $t_{\phi}^{10} \ll t_{\phi}^{01}$.

Таким образом, быстродействие данного типа ключей определяется длительностью фронта t_{ϕ}^{01} . Для уменьшения времени t_{ϕ}^{01} необходимо уменьшать сопротивление R_c , а это приводит к росту остаточного напряжения на ключе (см. (2)). Следовательно, возможности повышения быстродействия ограничены. Общий вид переходных процессов в рассмотренной схеме показан на рис. 30.

В ключе с динамической нагрузкой (рис. 25) формирование среза происходит так же, как и в ключе с резисторной нагрузкой, а время t_{ϕ}^{10} определяется формулой (12). Ток I_c^* , входящий в выражение (36), является начальным током активного транзистора VT_1 и равен

$$I_c^* = b_{01} / 2(E_n - U_{o1})^2. \quad (37)$$

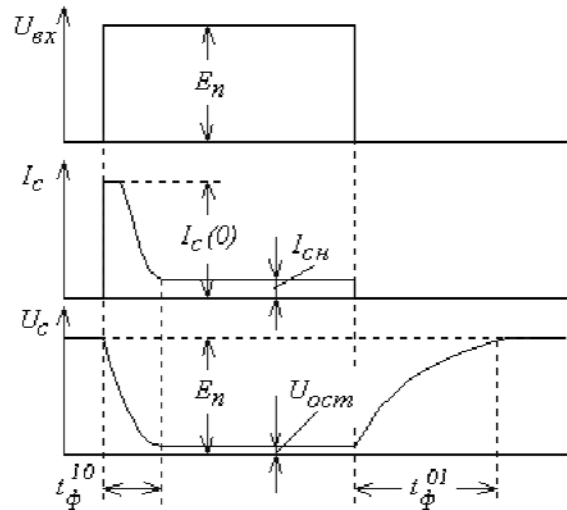


Рис. 30

Формирование фронта происходит в период заряда емкости C_n через нелинейную динамическую нагрузку. Учитывая параболический характер ВАХ (6), можно заранее ожидать, что заряд емкости будет происходить медленнее, чем при резисторной нагрузке, а время t_{ϕ}^{01} будет больше. Поэтому в ключах с динамической нагрузкой, как и в резисторных ключах, быстродействие определяется длительностью t_{ϕ}^{01} .

В комплементарном ключе (рис. 27) переходные процессы характеризуются тем, что заряд и разряд нагрузочной емкости C_n происходят примерно в одинаковых условиях. Это объясняется симметрией схемы по отношению к запирающему и отпирающему сигналу.

Заряд емкости происходит через открытый транзистор VT_2 при запертом VT_1 . Разряд – через открытый транзистор VT_1 при запертом VT_2 . В том и другом случае транзистор, открывшийся после очередного переключения, сначала работает на пологом участке со сравнительно большим током I_c^* . Затем, по мере заряда или разряда емкости, напряжение сток-исток падает ниже значения $U_{сн}$, и ток начинает уменьшаться. Следовательно, механизм обоих процессов (заряда и разряда) тот же, который был рассмотрен при анализе разряда в ключе с резисторной нагрузкой (рис. 29).

Соответственно длительности фронта и среза определяются однотипными выражениями, аналогичными (12):

$$t_{\phi}^{10} = 1,5(E_n C_n / I_{c1}^*) = \frac{1,5 E_n C_n}{b_1 / 2(E_n - U_{o1})^2}. \quad (38,a)$$

$$t_{\phi}^{01} = 1,5(E_n C_n / I_{c2}^*) = \frac{1,5 E_n C_n}{b_2 / 2(E_n - |U_{o2}|)^2}. \quad (38,б)$$

В формулах (38) индексы 1 и 2 подчеркивают различие параметров n - и p -канального транзистора. Однако это различие несущественно. Поэтому длительности фронта и среза оказываются одинаковыми.

1. Контрольные вопросы и задачи для самостоятельной работы

1. Доказать, что в режиме глубокой отсечки ($U_{бэ} \ll 0$, $U_{кэ} \ll 0$) токи через транзистор равны: $I_{б} \approx -I_{ко}$, $I_{к} = I_{ко}$, $I_{э} \approx 0$.
2. Доказать, что для обеспечения режима насыщения должен выполняться токовый критерий (4).
3. Для схемы биполярного транзисторного ключа (рис. 11,б) при определении базового тока покоя $I_{б}$ можно воспользоваться графическим решением (рис. 12). Пояснить, как для схемы рис. 11,а определить эквивалентное напряжение $E_{б}$ и эквивалентное сопротивление $R_{б}$?
4. Получить аналитическое выражение передаточной характеристики схемы биполярного транзисторного ключа для активной области.
5. Доказать, что пороговое напряжение запираения биполярного ключа $U_{пор}^I$ определяется соотношением (8).
6. Доказать, что выходное напряжение $U_{вых}^I$ нагруженного инвертора определяется соотношением (9).
7. Получить выражение (10) для коэффициента разветвления схемы инвертора.
8. Для схемы ключа (рис. 11,а) получить выражение для напряжения на базе закрытого транзистора $U_{бз}$.
9. Доказать, что сопротивление канала открытого МДП-транзистора в последовательной цепочке инверторов (рис. 10) определяется соотношением (27).
10. Определить сопротивление R_c в схеме инвертора с резистивной нагрузкой (рис. 22), если $E_n = 20\text{В}$, $U_0 = 5\text{В}$, $b = 1.4\text{мА/В}^2$, а $U_{вых}^0 < 0,5\text{В}$.
11. В схеме МДП-ключа с резистивной нагрузкой (рис. 22) определить выходное напряжение при а) $U_{вх} = 3\text{В}$; б) $U_{вх} = 10\text{В}$; в) $U_{вх} = 20\text{В}$. Параметры схемы и транзистора: $E_n = 20\text{В}$, $R_c = 1\text{кОм}$, $U_0 = 5\text{В}$, $b = 1.4\text{мА/В}^2$.
12. В схеме МДП-ключа с резистивной нагрузкой (рис. 22) определить выходное напряжение $U_{вых}^0$ и $U_{вых}^I$, если $U_{вх}^0 = 0\text{В}$ и $U_{вх}^I = 9\text{В}$. Параметры схемы: $E_{пит} = 9\text{В}$, $R_c = 20\text{кОм}$. Параметры транзистора: $U_0 = 3\text{В}$, $b = 1300\text{мкА/В}^2$.

13. Покажите, что транзистор VT_2 в схеме с динамической нагрузкой (рис. 25) всегда работает на пологом участке выходных вольт-амперных характеристик.
14. Докажите, что выходное напряжение логического нуля для схемы с динамической нагрузкой (рис. 25) определяется соотношением (31).
15. Докажите, что для комплементарного ключа (рис. 27) напряжение переключения $U_{пер} \approx E_n / 2$. Считать, что транзисторы VT_1 и VT_2 имеют одинаковые параметры ($b_1 = b_2$ и $U_{o1} = |U_{o2}|$). Воспользоваться условием:

$$U_{пер} = U_{вх} = U_{вых}.$$

2. Литература

1. **Опадчий Ю.Ф., Глудкин О.П., Гуров А.И.** Аналоговая и цифровая электроника (Полный курс): Учебник для вузов /Под ред. О.П.Глудкина. – М.: Горячая линия – Телеком, 2000.
2. **Кобяк А.Т., Новикова Н.Р., Паротькин В.И., Титов А.А.** Применение системы Design Lab 8.0 в курсах ТОЭ и электроники: Метод. пособие. –М.: Издательство МЭИ, 2001. –128с. (УДК 621.3 П–764)
3. **Электротехника и электроника.** Учебник для вузов.- В 3-х кн. Кн. 3. Электрические измерения и основы электроники/ Г.П.Гаев, В.Г.Герасимов, О.М.Князьков и др.; Под ред. проф. В.Г.Герасимова. – М.: Энергоатомиздат, 1998. (УДК 621.3; Э45).
4. **Степаненко И.П.** Основы микроэлектроники: Учебное пособие для ВУЗов. / 2-ое изд. -М.: Лаборатория Базовых Знаний. 2001. -488с.