



苏州大学

SOOCHOW UNIVERSITY



第3章 存储映像、中断源与硬件 最小系统

3.1

MSP432系列MCU简介

3.2

MSP432系列MCU存储映像与中断源

3.3

MSP432系列MCU的引脚功能

3.4

MSP432系列MCU硬件最小系统原理图



苏州大学

SOOCHOW UNIVERSITY



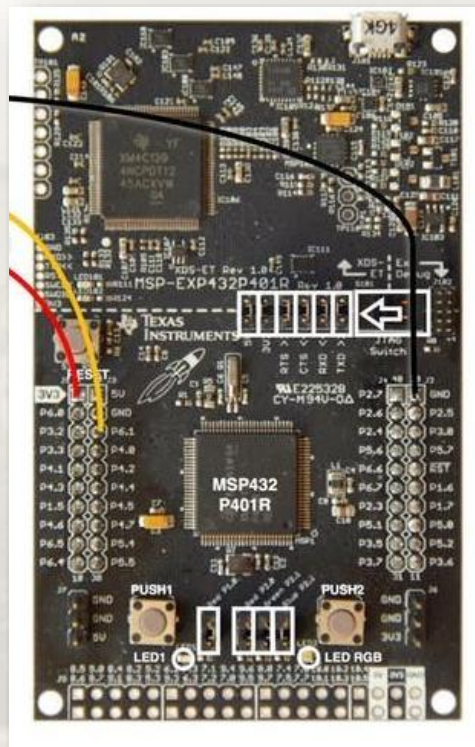
3.1 MSP432系列MCU简介





3.1.1 MSP432系列MCU简介——MSP432特点

MSP432系列使用Cortex -M4F内核具有超低功耗、应用设计方便、扩展性好等特点：



- MSP432系列MCU具有多个低功率操作模式。
- 32位的Cortex -M4F 架构，针对小封装的嵌入式应用进行了优化。
- 具有优秀的处理能力与快速中断处理能力。
- 符合IEEE754的浮点运算单元（FPU）。
- 使用高效的处理器内核、系统和存储器。
- 对时间苛刻的应用提供可确定的、高性能的处理。
- 存储器保护单元为操作系统提供特权操作模式。
- 串行线调试和串行线跟踪减少调试和跟踪过程中需求的引脚数。
- 集成多种休眠模式，使功耗更低。
- 从ARM7处理器系列中移植过来，以获得更好的性能和更高的电源效率。



3.1.1 MSP432系列MCU简介——MSP432系列MCU的型号标识

MSP432系列命名格式为：MSP PPP S FFFF (T) (CC) (D) (A)

字 段	说 明	取 值
MSP	处理器系列	MSP=混合信号处理器
PPP	平台	432= 32 位内核
S	系列	P=高性能低功耗系列
FFFF	功能集	第一位：4=基于 Flash，主频 48MHz；第二位：0=一般用途；第三位：1= ADC14； 第四位：R = 256KB Flash ， 64KB SRAM； M = 128KB Flash， 32KB
T	适用温度（可	S = 0°C~50°C ； I = -40°C ~85°C ； T = -40°C~105°C
CC	封装类型（可 选）	PZ=100LQFP 14mm*14mm； ZXH=80NFBGA 5mm*5mm； RGC=64VQFN 9mm*9mm
D	包装类型（可	T =小卷筒； R =大卷轴； 无标记=管或托盘
A	额外特征（可 选）	-EP =增强型产品（-40°C至 105°C）； -HT =极端温度部件（-55°C至 150°C）； -Q1 =汽车 Q100 合格

本书使用的芯片命名为：MSP432P401RIPZ
随后本书所说MSP432，均是以该具体型号为例



3.1.1 MSP432系列MCU简介——MSP432系列MCU的简明资源与共同特点

本书MSP432系列芯片简明资源说明：

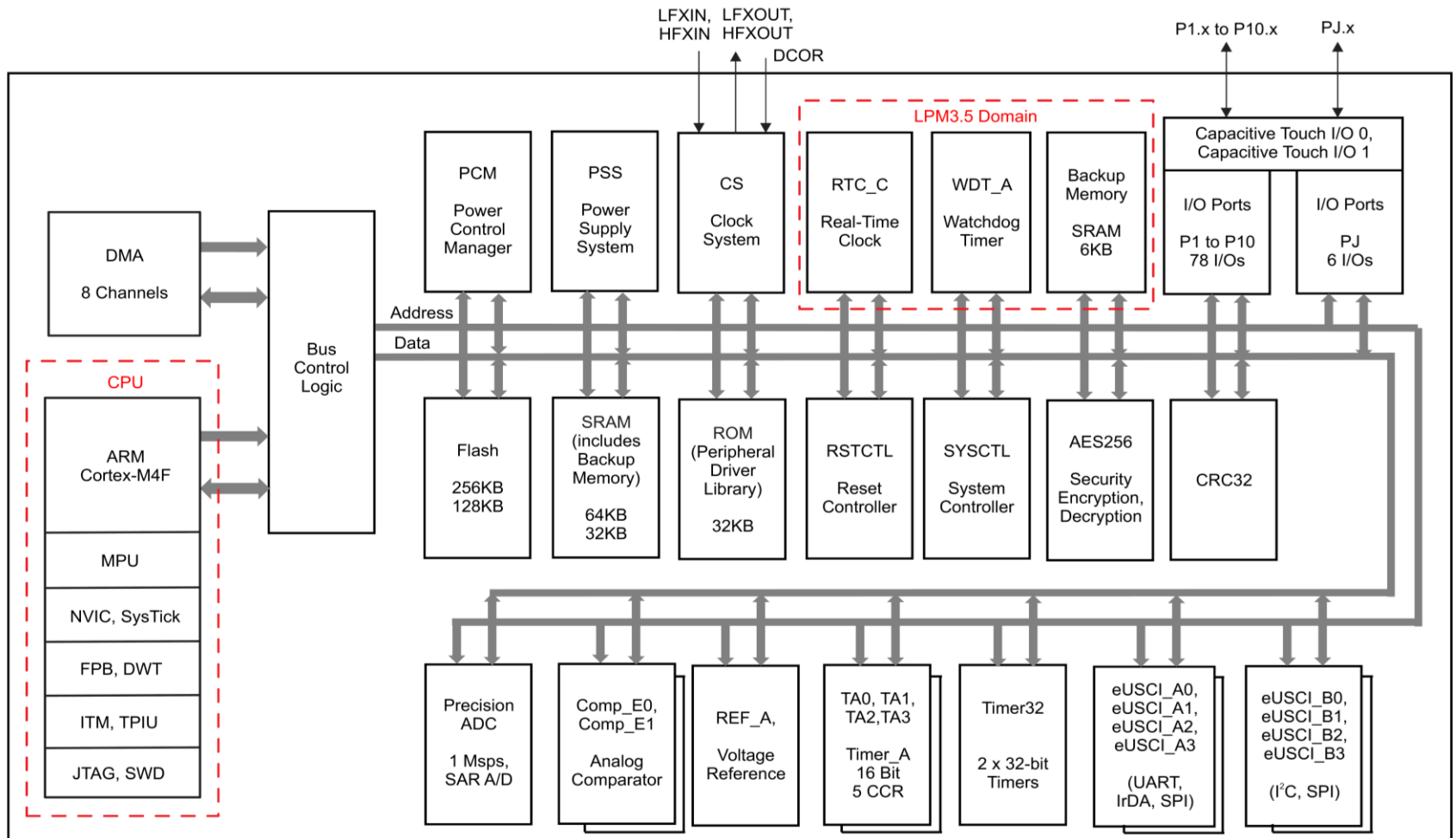
芯片	Flash大小	SRAM大小	温度范围	引脚数	低功耗	备注
MSP432P401IPZ	256KB	64KB	-40℃ ~85℃	100	√	本书选用

所有MSP432系列芯片的共同特点：

- 内核：低功耗内核（可达nA级）
- 工作频率为48MHz
- 工作电压范围：1.62V~ 3.7V；
- 运行温度范围：-40℃~ 85℃；
- 存储器：Flash大小128KB以上；SRAM大小32KB以上；
- ADC：14位ADC；
- 通信接口：具有UART、I2C、SPI的通信接口模块
- 安全特性：具有内部看门狗等安全保护特性；
- 电机控制：具有PWM功能模块；
- 调试接口：具有JTAG 和 SWD程序写入调试接口等。



3.1.2 MSP432系列MCU内部结构框图





苏州大学

SOOCHOW UNIVERSITY



3.2

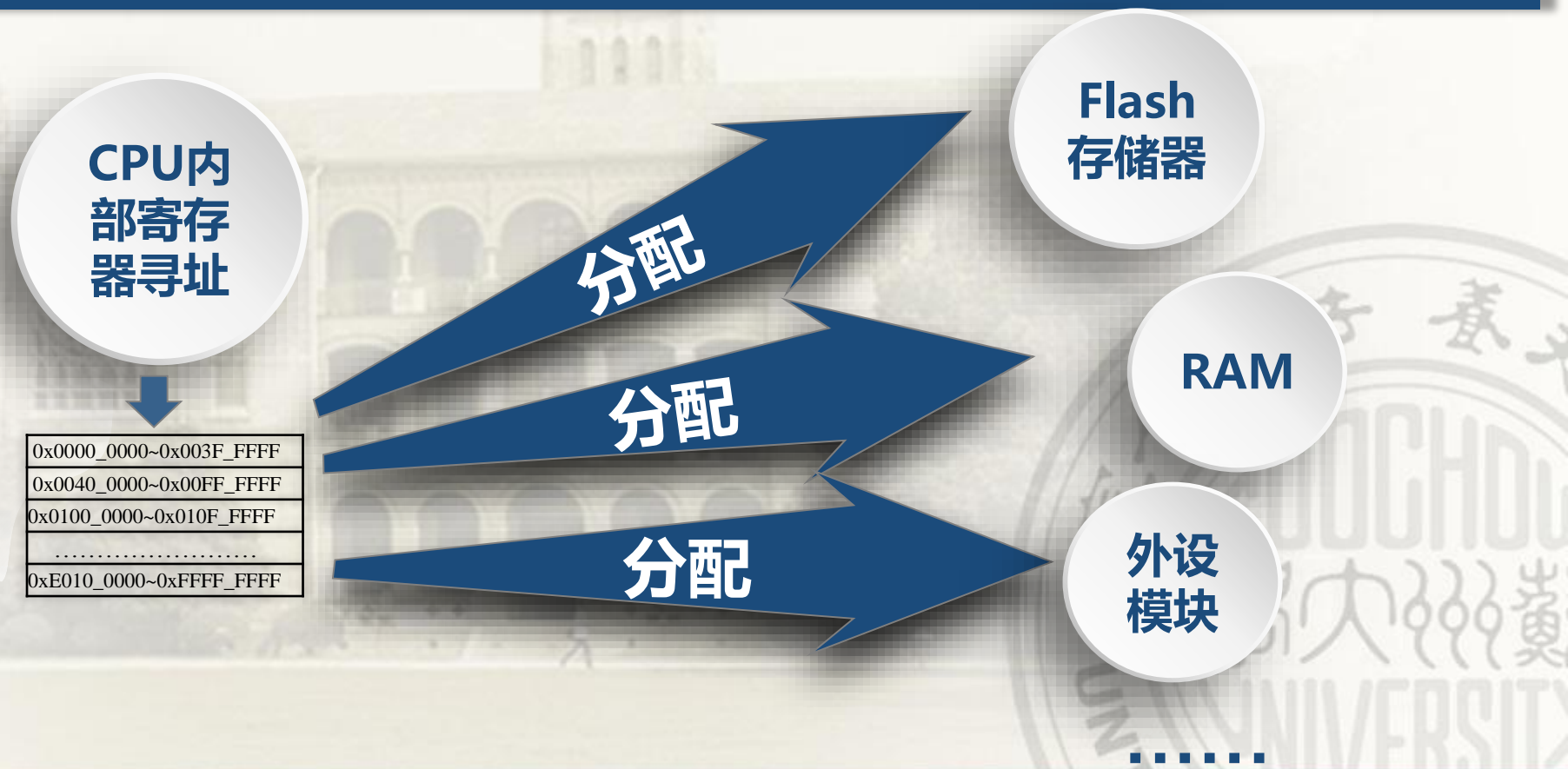
MSP432系列MCU存储映像 与中断源





3.2.1 MSP432系列MCU存储映像与中断源——存储映像

所谓存储映像（Memory Mapping）在这里可以直观地理解为：
Cortex-M4F寻址的4GB地址空间（0x0000_0000~0xFFFF_FFFF）被如何使用的，都对应了些什么实际的物理介质。





3.2.1 MSP432系列MCU存储映像与中断源——存储映像

MSP432存储映像空间分配：

主要记住片内Flash区及片内RAM区存储映像，其他区域作用了解即可。

32位地址范围	目的从机	说明
0x0000_0000~0x003F_FFFF	可编程 Flash	实际使用 256KB
0x0040_0000~0x00FF_FFFF	保留	-
0x0100_0000~0x010F_FFFF	SRAM	实际 SRAM 的“影子”
0x0110_0000~0x01FF_FFFF	保留	-
0x0200_0000~0x020F_FFFF	ROM	实际 ROM 的“影子”
0x0210_0000~0x1FFF_FFFF	保留	-
0x2000_0000~0x200F_FFFF	SRAM	实际使用 64KB (0x2000_0000~0x2000_FFFF)
0x2010_0000~0x21FF_FFFF	保留	-
0x2200_0000~0x23FF_FFFF	SRAM 位带别名区	-
0x2400_0000~0x3FFF_FFFF	保留	-
0x4000_0000~0x400F_FFFF	外围设备	用于器件的系统和应用控制外设
0x4010_0000~0x41FF_FFFF	保留	-
0x4200_0000~0x43FF_FFFF	外设位带别名区	-
0x4400_0000~0x5FFF_FFFF	保留	-
0x6000_0000~0xDFFF_FFFF	保留	在 MSP432P4xx 中保留
0xE000_0000~0xE003_FFFF	内部 PPB	NVIC，系统定时器和系统控制块
0xE004_0000~0xE004_0FFF	TPIU (外部 PPB)	-
0xE004_1000~0xE004_1FFF	保留	-
0xE004_2000~0xE004_23FF	重置控制器	-
0xE004_2400~0xE004_2FFF	保留	-
0xE004_3000~0xE004_33FF	SYSCTL (外部 PPB)	-
0xE004_3400~0xE004_3FFF	保留	-
0xE004_4000~0xE004_43FF	SYSCTL (外部 PPB)	-
0xE004_4400~0xE00F_EFFF	保留	-
0xE00F_F000~0xE00F_FFFF	ROM 表 (外部	存放储存映射信息
0xE010_0000~0xFFFF_FFFF	保留	-



3.2.1 MSP432系列MCU存储映像与中断源——片内Flash区存储映像

32位地址范围	目的从机	说明
0x0000_0000~0x003F_FFFF	可编程 Flash	实际使用 256KB
0x0040_0000~0x00FF_FFFF	保留	-
0x0100_0000~0x010F_FFFF	SRAM	实际 SRAM 的“影子”
0x0110_0000~0x01FF_FFFF	保留	-
0x0200_0000~0x020F_FFFF	ROM	实际 ROM 的“影子”
0x0210_0000~0x1FFF_FFFF	保留	-
0x2000_0000~0x200F_FFFF	SRAM	实际使用 64KB (0x2000_0000~0x2000_FFFF)
0x2010_0000~0x21FF_FFFF	保留	-

- MSP432片内Flash大小为256KB。
- 地址范围是：0x0000_0000 ~ 0x0003_FFFF。
- 一般被用来存放中断向量、程序代码、常数等。
- 中断向量表从0x0000_0000地址开始向大地址方向使用。
- 还有16KB的闪存信息存储器，用于引导加载程序（BSL）、标签长度值（TLV）和闪存邮箱。



3.2.1 MSP432系列MCU存储映像与中断源——片内RAM区存储映像

32位地址范围	目的从机	说明
0x0000_0000~0x003F_FFFF	可编程 Flash	实际使用 256KB
0x0040_0000~0x00FF_FFFF	保留	-
0x0100_0000~0x010F_FFFF	SRAM	实际 SRAM 的“影子”
0x0110_0000~0x01FF_FFFF	保留	-
0x0200_0000~0x020F_FFFF	ROM	实际 ROM 的“影子”
0x0210_0000~0x1FFF_FFFF	保留	-
0x2000_0000~0x200F_FFFF	SRAM	实际使用 64KB (0x2000_0000~0x2000_FFFF)
0x2010_0000~0x21FF_FFFF	保留	-

- MSP432片内RAM为静态随机存储器SRAM，大小为64KB。
- 地址范围是：0x0100_0000~ 0x0100_FFFF。
- 一般被用来存储全局变量、静态变量、临时变量（堆栈空间）等。
- 中断向量表从0x0000_0000地址开始向大地址方向使用。
- MSP432片内全局变量及静态变量从RAM的最小地址向大地址方向开始使用，堆栈从RAM的最高地址向小地址方向使用，可以减少重叠错误。



3.2.2 MSP432系列MCU存储映像与中断源——中断源

所谓中断是指:MCU在正常运行程序时,由于MCU内核异常或者MCU各模块发出请求事件,引起MCU停止正在运行的程序,而转去处理异常或执行处理外部事件的程序(又称中断服务程序)。

引起MCU中断的事件称为中断源,分两类:内核中断,非内核中断。

内核中断

内核中断主要是异常中断,也就是说,当出现错误的时候,这些中断会复位芯片或是做出其他处理。CPU异常模型以固定和可配置的优先级顺序处理各种异常。

非内核中断

非内核中断是指MCU各个模块被中断源引起的中断,MCU执行完中断服务程序后,又回到刚才正在执行的程序,从停止的位置继续执行后续的指令。非内核中断又称可屏蔽中断,这类中断可以通过编程控制,开启或关闭该中断。



3.2.2 MSP432系列MCU存储映像与中断源——中断向量

所谓中断向量序号是每一个中断源的固定编号，由芯片设计生产时决定的，编程时不能更改，它代表了中断服务程序入口地址在中断向量表的位置。

中断类型	中断向量号	IRQ中断号	中断源	引用名
内核中断	1		重启	
	2	-14	NMI	NonMaskableInt IRQn
	3	-13	硬性故障	HardFault_IRQn
	4	-12	内存管理故障	Memory Management Interrupt
	5	-11	总线故障	Bus Fault Interrupt
	6	-10	用法错误	Usage Fault Interrupt
	7~10		保留	
	11	-5	SVCall	SV Call Interrupt
	12		保留为调试	Debug Monitor Interrupt
	13		保留	
	14	-2	PendSV	Pend SV Interrupt
	15	-1	Systick	SysTick IRQn

MSP432内核中断向量表



3.2.2 MSP432系列MCU存储映像与中断源——中断向量

MSP432非内核 中断向量表：

中断类型	中断向量号	IRQ中断号	中断源	引用名
外部中断	16	0	PSS	PSS_IRQn
	17	1	CS	CS Interrupt
	18	2	PCM	PCM Interrupt
	19	3	看门狗	WDT_A Interrupt
	20	4	浮点运算	FPU Interrupt
	21	5	Flash	FLCTL Interrupt
	22~23	6~7	COMP	COMP_En Interrupt (n 为 0~1)
	24	8	TimerA	TA0_0 Interrupt
	25	9	TimerA	TA0_N Interrupt
	26	10	TimerA	TA1_0 Interrupt
	27	11	TimerA	TA1_N Interrupt
	28	12	TimerA	TA2_0 Interrupt
	29	13	TimerA	TA2_N Interrupt
	30	14	TimerA	TA3_0 Interrupt
	31	15	TimerA	TA3_N Interrupt
	32~35	16~19	EUSCIA0~3 中断	EUSCIAn Interrupt (n 为 0~3)
	36~39	20~23	EUSCIB0~3 中断	EUSCIBn Interrupt (n 为 0~3)
	40	24	ADC 中断	ADC14 Interrupt
	41~43	25~27	Timer32	T32_INTn Interrupt (n 为 1、2 或 C)
	44	28	加密中断	AES256 Interrupt
	45	29	RTC C	RTC_C Interrupt
	46	30	DMA 错误中断	DMA_ERR Interrupt
	47~50	31~34	DMA 通道 0~3 中断	DMA_INTn Interrupt (n 为 3~0)
	51~56	35~40	PT1~6 中断	PORTn Interrupt (n 为 1~6)



苏州大学

SOOCHOW UNIVERSITY



3.3

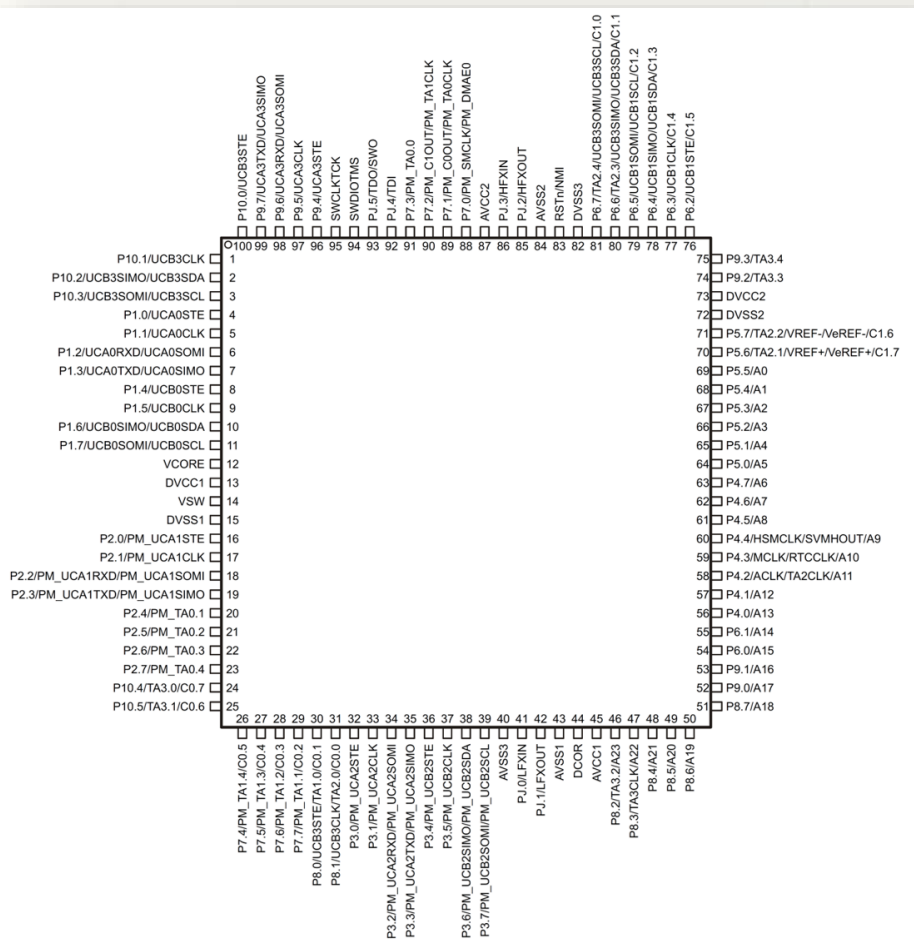
MSP432系列MCU的引脚功能





3.3.1

MSP432系列MCU的引脚功能——引脚简介



- 每个引脚都可能多个复用功能，有的引脚有两个复用功能，有的有四个复用功能。
- 实际嵌入式产品的硬件系统设计时必须注意只能使用其中的一个功能。
- 进行硬件最小系统设计时，一般以引脚的第一功能作为引脚名进行原理图设计，若实际使用的是其另一功能，可以用括号加以标注，这样设计的硬件最小系统就比较通用。

100引脚PZ封装MSP432引脚图



3.3.1

MSP432系列MCU的引脚功能——硬件最小系统引脚

MSP432硬件最小系统引脚是:需要为芯片提供服务的引脚，包括电源类引脚、复位引脚、晶振引脚等。

MSP432硬件最小系统引脚：

分类	引脚名	引脚标号	功能描述
电源输入	DVCC1、DVCC2、AVCC1、AVCC2	13、73、45、87	电源，典型值：3.3V
	DVSS1、DVSS2、DVSS3、AVSS1、AVSS2、AVSS3	15、72、82、43、84、40	地，典型值：0V
复位	RSTN/NMI	83	双向引脚。有内部上拉电阻。作为输入，拉低可使芯片复位①。
LFX晶振模式	PJ.0/LFXIN，PJ.1/LFXOUT	41、42	
HFX晶振模式	PJ.3/HFXIN，PJ.2/HFXOUT	86、85	分别为无源晶振输入、输出引脚
测试	PJ.4/TDI，PJ.5/TDO/SWO	92、93	测试数据输入、测试数据输出
SWD接口	SWCLK/TCK	95	SWD时钟信号线
	SWDIO/TMS	94	SWD数据信号线



3.3.2

MSP432系列MCU的引脚功能——对外提供服务的引脚

芯片的其他引脚为我们提供服务，也可称之为I/O端口资源类引脚。这些引脚一般具有多种复用功能。读者需重点掌握该类引脚的应用方法。

端口名	引脚数（63）	引脚名
P1	8	P1.0~P1.7
P2	8	P2.0~P2.7
P3	8	P3.0~P3.7
P4	8	P4.0~P4.7
P5	8	P5.0~P5.7
P6	8	P6.0~P6.7
P7	8	P7.0~P7.7
P8	8	P8.0~P8.7
P9	8	P9.0~P9.7
P10	6	P10.0~P10.5
PJ	6	PJ.0~PJ.5
其他	4	PJ.4/TDI, PJ.5/TDO/SWO DCOR, VSW, VCORE

I/O端口资源类引脚，附录A给出了MSP432芯片引脚功能复用表



苏州大学

SOOCHOW UNIVERSITY



3.4

MSP432系列MCU硬件最小系统原理图





3.4.1

MSP432系列MCU硬件最小系统原理图——简介

MCU的硬件最小系统是指包括电源、晶振、复位、写入调试器接口等可使内部程序得以运行的、规范的、可复用的核心构件系统。

当MCU工作不正常时，首先就要查找最小系统中可能出错的元件。





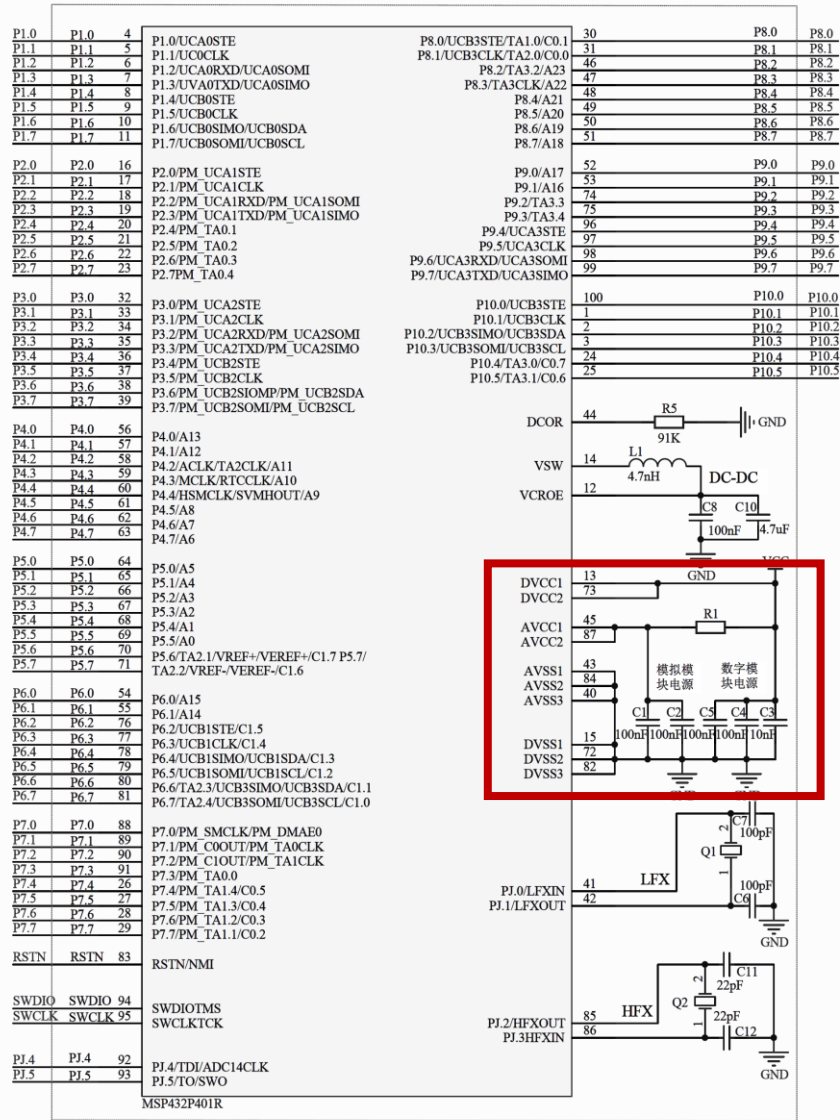
苏州大学

SOOCHOW UNIVERSITY



3.4.1

MSP432系列MCU硬件最小系统原理图——电源及其滤波电路



- 电路中需要大量的电源类引脚用来提供足够的电流容量同时保持芯片电流平衡
- 所有的电源引脚必须外接适当的滤波电容抑制高频噪音。

电源及其
滤波电路

硬件最小系统原理图（附录B）

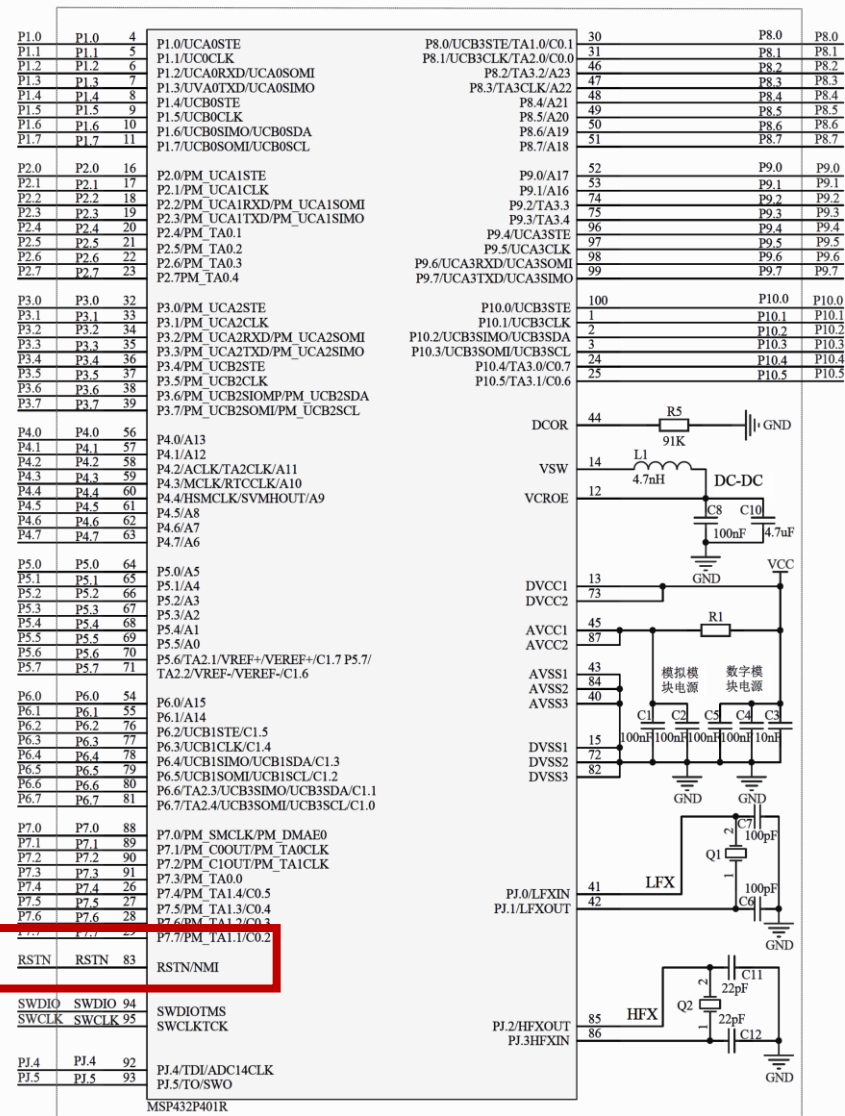


3.4.1

MSP432系列MCU硬件最小系统原理图——复位电路及复位功能

- 若复位引脚有效（低电平），则会引起MCU复位。
- 从引起MCU复位的内部与外部因素来区分，复位可分为**外部复位**和**内部复位**。
- 从复位时芯片是否处于上电状态来区分，复位可分为**冷复位**和**热复位**。
- 从CPU响应快慢来区分，复位还可分为**异步复位**与**同步复位**。

复位电路



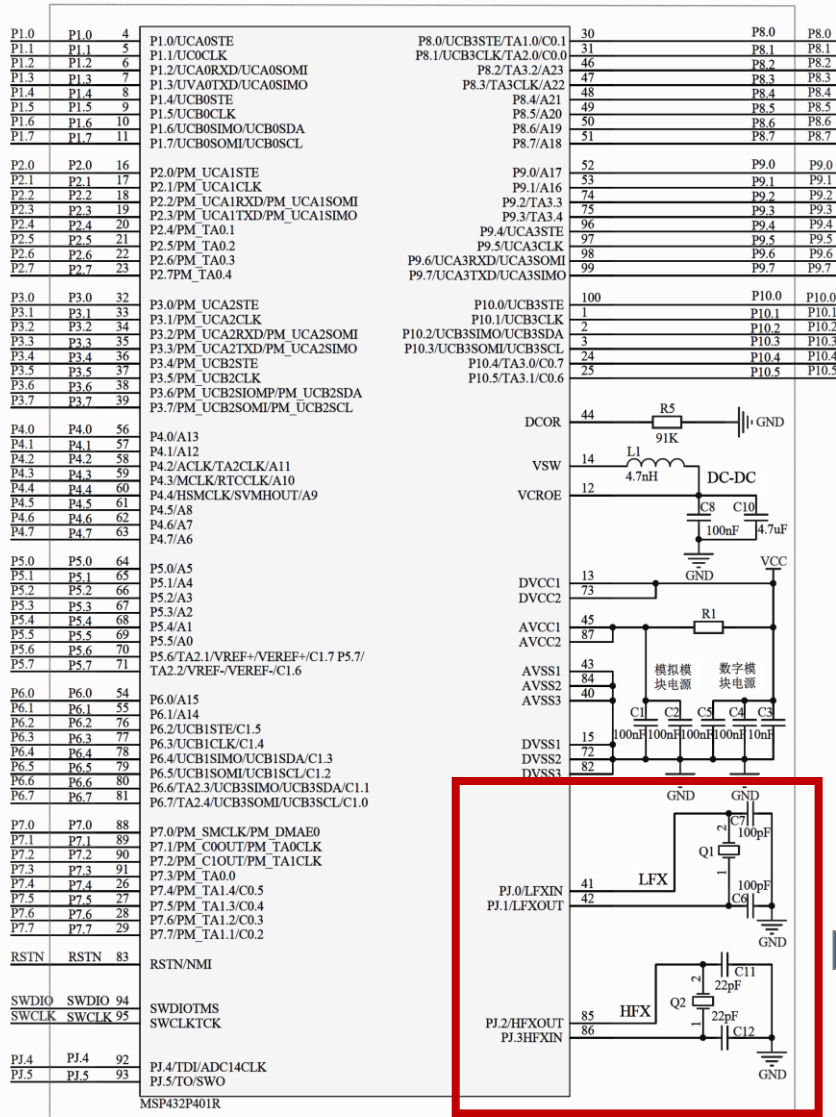


苏州大学

SOOCHOW UNIVERSITY

3.4.1

MSP432系列MCU硬件最小系统原理图——晶振电路



- MSP432芯片可使用**内部晶振**或**外部晶振**两种方式为MCU提供工作时钟。
- 内部时钟源（IRC），频率分慢速32.768kHz和快速4MHz。通过编程，最大可产生48MHz内核时钟及24MHz总线时钟。使用内部时钟源可略去外部晶振电路。
- 若时钟源需要更低的功耗，或需要更快速的响应和快速的突发处理能力，可选用外部晶振。

晶振电路



3.4.1

- MSP432芯片的调试接口SWD是基于CoreSight架构，该架构在限制输出引脚和其他可用资源情况下，提供了最大的灵活性。
- 通过SWD接口可以实现程序下载和调试功能。
- SWD接口只需两根线，数据输入/输出线（DIO）和时钟线（CLK）。

SWD接口电路

P1.0	P1.0	4	P1.0/UCOA0STE	P8.0/UCB3STE/TA1.0/C0.1	30	P8.0	P8.0
P1.1	P1.1	5	P1.1/UCOCLK	P8.1/UCB3CLK/TA2.0/C0.0	31	P8.1	P8.1
P1.2	P1.2	6	P1.2/UCOA0RDX/UCOA0SOMI	P8.2/TA3.2/A23	46	P8.2	P8.2
P1.3	P1.3	7	P1.3/UV/A0TXD/UCOA0SIMO	P8.3/TA3CLK/A22	47	P8.3	P8.3
P1.4	P1.4	8	P1.4/UCB0STE	P8.4/A21	48	P8.4	P8.4
P1.5	P1.5	9	P1.5/UCB0CLK	P8.5/A20	49	P8.5	P8.5
P1.6	P1.6	10	P1.6/UCB0SIMO/UCB0SDA	P8.6/A19	50	P8.6	P8.6
P1.7	P1.7	11	P1.7/UCB0SOMI/UCB0SCL	P8.7/A18	51	P8.7	P8.7
P2.0	P2.0	16	P2.0/PM_UCA1STE	P9.0/A17	53	P9.0	P9.0
P2.1	P2.1	17	P2.1/PM_UCA1CLK	P9.1/A16	74	P9.1	P9.1
P2.2	P2.2	18	P2.2/PM_UCA1RXD/PM_UCA1SOMI	P9.2/TA3.3	75	P9.2	P9.2
P2.3	P2.3	19	P2.3/PM_UCA1TXD/PM_UCA1SIMO	P9.3/TA3.4	96	P9.3	P9.3
P2.4	P2.4	20	P2.4/PM_TA0.1	P9.4/UCAC3STE	97	P9.4	P9.4
P2.5	P2.5	21	P2.5/PM_TA0.2	P9.5/UCAC3CLK	98	P9.5	P9.5
P2.6	P2.6	22	P2.6/PM_TA0.3	P9.6/UCAC3SOMI	99	P9.6	P9.6
P2.7	P2.7	23	P2.7/PM_TA0.4	P9.7/UCAC3TXD/UCAC3SIMO	99	P9.7	P9.7
P3.0	P3.0	32	P3.0/PM_UCA2STE	P10.0/UCB3STE	100	P10.0	P10.0
P3.1	P3.1	33	P3.1/PM_UCA2CLK	P10.1/UCB3CLK	2	P10.1	P10.1
P3.2	P3.2	34	P3.2/PM_UCA2RXD/PM_UCA2SOMI	P10.2/UCB3SIMO/UCB3SDA	3	P10.2	P10.2
P3.3	P3.3	35	P3.3/PM_UCA2TXD/PM_UCA2SIMO	P10.3/UCB3SOMI/UCB3SCL	24	P10.3	P10.3
P3.4	P3.4	36	P3.4/PM_UCB2STE	P10.4/TA3.0/C0.7	25	P10.4	P10.4
P3.5	P3.5	37	P3.5/PM_UCB2CLK	P10.5/TA3.1/C0.6		P10.5	P10.5
P3.6	P3.6	38	P3.6/PM_UCB2SOMI/PM_UCB2SDA				
P3.7	P3.7	39	P3.7/PM_UCB2SOMI/PM_UCB2SCL				
P4.0	P4.0	56	P4.0/A13				
P4.1	P4.1	57	P4.1/A12				
P4.2	P4.2	58	P4.2/ACLK/TA2CLK/A11				
P4.3	P4.3	59	P4.3/MCLK/RTCCLK/A10				
P4.4	P4.4	60	P4.4/HSMCLK/SVMHOUT/A9				
P4.5	P4.5	61	P4.5/A8				
P4.6	P4.6	62	P4.6/A7				
P4.7	P4.7	63	P4.7/A6				
P5.0	P5.0	64	P5.0/A5				
P5.1	P5.1	65	P5.1/A4				
P5.2	P5.2	66	P5.2/A3				
P5.3	P5.3	67	P5.3/A2				
P5.4	P5.4	68	P5.4/A1				
P5.5	P5.5	69	P5.5/A0				
P5.6	P5.6	70	P5.6/TA2.1/VREF+/VREF+/C1.7 P5.7/TA2.2/VREF-/VREF-/C1.6				
P5.7	P5.7	71					
P6.0	P6.0	54	P6.0/A15				
P6.1	P6.1	55	P6.1/A14				
P6.2	P6.2	76	P6.2/UCB1STE/C1.5				
P6.3	P6.3	77	P6.3/UCB1CLK/C1.4				
P6.4	P6.4	78	P6.4/UCB1SIMO/UCB1SDA/C1.3				
P6.5	P6.5	79	P6.5/UCB1SOMI/UCB1SCL/C1.2				
P6.6	P6.6	80	P6.6/TA2.3/UCB3SIMO/UCB3SDA/C1.1				
P6.7	P6.7	81	P6.7/TA2.4/UCB3SOMI/UCB3SCL/C1.0				
P7.0	P7.0	88	P7.0/PM_SMCLK/PM_DMAE0				
P7.1	P7.1	89	P7.1/PM_C0OUT/PM_TA0CLK				
P7.2	P7.2	90	P7.2/PM_C1OUT/PM_TA1CLK				
P7.3	P7.3	91	P7.3/PM_TA0.0				
P7.4	P7.4	26	P7.4/PM_TA1.4/C0.5				
P7.5	P7.5	27	P7.5/PM_TA1.3/C0.4				
P7.6	P7.6	28	P7.6/PM_TA1.2/C0.3				
P7.7	P7.7	29	P7.7/PM_TA1.1/C0.2				
RSTN	RSTN	83	RSTN/NMI				
SWDIO	SWDIO	94	SWDIO/TMS				
SWCLK	SWCLK	95	SWCLK/CK				



苏州大学

SOOCHOW UNIVERSITY



谢谢！

