第15章 STC单片机SPI原理及实现

何宾 2018.03

本章主要内容

- STC SPI模块结构及功能
- SPI模块寄存器组
- SPI模块配置及时序
- SPI模块设计实例

SPI起源

串行外设接口 (serial peripheral interface, SPI) 是由motorola (摩托罗拉)公司在其MC68HCXX系列处理器上定义并实现的。

STC SPI模块结构及功能 ---SPI传输特点

基于SPI的通信方式是典型的高速同步双向数据传输方式。

- 使用SPI进行数据的传输,不但需要有源方(发送数据的一方) 提供的时钟信号。而且,还需要有源方(发送数据的一方)提供 的同步信号。
- 这种通信方式在工业界应用非常广泛。
 - □ SPI接口主要用于在EEPROM、FLASH、实时时钟、ADC、DSPs和数字信号解码器之间的数据传输。

STC SPI模块结构及功能 --STC单片机SPI模块功能

STC公司系列单片机提供了SPI接口。SPI接口为数据传输提供了主模式和从模式。

- 在主模式下,支持高达3MHzbps的数据传输率。如果单片机的 主频在20~36MHz,工作频率为12MHz时,可以提供更高的工作 速度。
- 在从模式下,速度受限,STC推荐数据率在SYSclk/4内的数据 传输率。
- 此外, SPI接口提供了完成标志和写冲突标志保护。

在SPI接口中,提供了4个信号用于进行高速同步数据传输。包括:

MOSI (master output & slave input)

- 主设备输出和从设备输入信号,实现主设备(发出数据)到从设备(接收数据)的数据传输。
 - 当STC的SPI接口作为主设备传输数据时,该信号方向为输出,指向从设备;
 - 口 当STC的SPI接口作为从设备接收数据时,该信号方向为输入,由从设备指向STC单片机的SPI接口。

MISO (master input & slave output)

- 主设备输入和从设备输出信号,实现从设备(发出数据)到主设备(接收数据)的数据传输。
 - U 当STC的SPI接口作为主设备传输数据时,该信号方向为输入,由从设备指向STC单片机的SPI接口;
 - U 当STC的SPI接口作为从设备接收数据时,该信号方向为输出,指向从设备。

注:不管单片机的SPI接口是作为主设备还是从设备,MOSI和MISO传输方向都是相反的。

SCLK (串行时钟信号)

- 它由主设备发出,指向从设备。
 - 口 在串行时钟的控制下,用于同步主设备和从设备之间MISO和MOSI信号线上数据的传输过程。
 - 口 当主设备启动一次数据传输过程时,自动产生8个SCLK信号给从设备。
 - 口 在SCLK信号的上升沿或者下降沿到来的时候,移出一位数据。
 - 口 一次传输可以传输一个字节的数据。
- 注: (1) 在一些应用中,将多个设备SPI接口的SCLK、MOSI、MISO信号连接在一起。通过MOSI信号,将数据从主设备发送到从设备。
- (2) 如果将SPCTL寄存器的SPEN位设置为0 (复位值为0) ,则禁止SPI接口,分配给这些信号的引脚可以当作普通I/O引脚使用。



SS

- 从设备选择信号。通过该信号,主设备用于选择处于从模式的 SPI设备。在主模式和从模式下,SS信号的用法不同。
 - □ 在主模式下, SPI接口只能有一个主设备, 不存在选择主机的问题, 在该模式下, 该位不是必须的。在主模式下, 将主设备的SS引脚通过
 10KΩ电阻上拉到高电平。每一个从设备的SS信号与主设备的SS信号
 连接,由主设备控制电平的高低,以便主设备选择从设备。
 - 口 在从模式下,不管接收还是发送该信号必须有效。因此,在一次数据 开始传输之前必须将SS信号拉低。

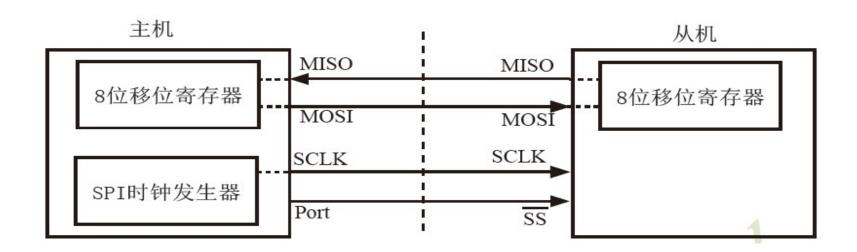
通过SS信号,SPI从设备确认是否被选中。如果满足下面的其中一个条件,则忽略该信号:

- 如果禁止SPI接口。
- 如果配置为SPI主设备,即SPCTL寄存器的MSTR位置为1,并 且P1.2/SS配置为输出。
- 如果SPCTL寄存器的SSIG位置为高,该引脚用作普通I/O功能。

注:即使STC单片机的SPI接口配置为主设备,但是仍然可以通过拉低SS引脚, 将其配置为从设备。通过设置寄存器相应的位使能该特性。



STC15系列单片机的SPI接口提供的三种数据通信方式。 单一主设备和单一从设备方式



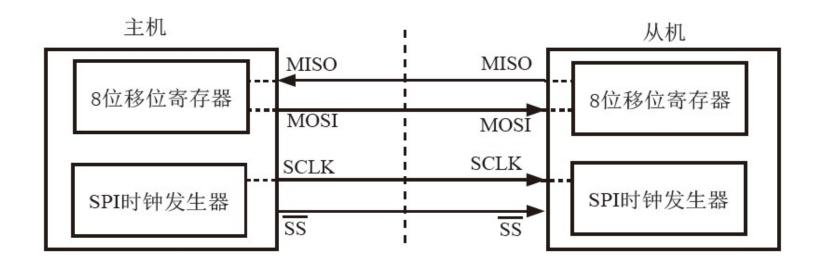
STC SPI模块结构及功能 --SPI接口的数据通信方式

- 在这种通信配置模式中,从设备的SSIG位设置为0, SS用于选择从设备。 (ss ignore)
- SPI主设备可以使用任何引脚,包括P1.2/SS引脚来驱动SS信号。
- 主设备的SPI接口和从设备的SPI的8位移位寄存器构成一个循环的16位移位寄存器。
- 在该模式下,主设备既可以向从设备发送数据,又可以读取从设备发来的数据。



双设备方式

■ 设备可以互为主设备和从设备



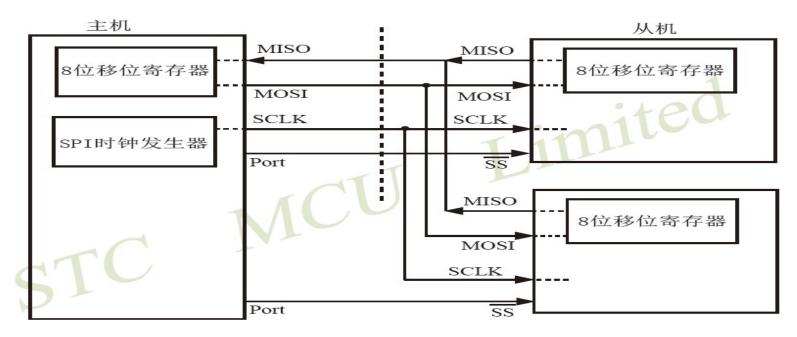
STC SPI模块结构及功能 --SPI接口的数据通信方式

- 在该配置模式中,当没有SPI数据传输时,两个设备均可作为主机,将SSIG清零并将P1.2/SS引脚配置为准双向模式。
 - 当其中一个器件启动传输时,它将P1.2/SS配置为输出并驱动为低电平, 这样就将另一个设备变成从设备。
- 双方初始化时,将自己配置成忽略SS引脚的从模式。
 - 口 当一方要主动发送数据时,先检测SS引脚的电平。如果SS引脚为高, 就将自己设置为忽略SS引脚的主模式。
 - 口 在平时,通信双方将自己配置成没有选中的从模式。在该模式下, MISO、MOSI、SCLK信号均为输入。
 - 口 当多个单片机的SPI接口以该模式并联时不会发生总线冲突。



单一主设备和多个从设备方式

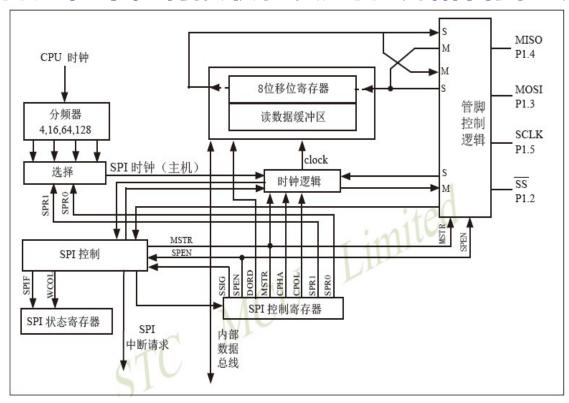
- 在该配置中,从设备的SSIG位置为0,通过SS信号,选择对应的从设备。
- 主设备的SPI接口可以使用任何端口来驱动SS引脚。



STC SPI模块结构及功能 --SPI模块内部结构

SPI模块核心是一个8位的移位寄存器和数据缓冲器,可以同时接收和发送数据。

■ 在数据传输的过程中,将接收和发送的数据保存在数据缓冲器。





- 对于主模式来说,如果要发送一个字节的数据,只需要将该数据写到SPDAT寄存器中。
 - 口 在该模式下,SS信号不是必需的;
- 在从模式下,必须在SS信号变为有效并接收到合适的时钟信号 后,才可以开始进行数据传输。
 - 在从模式下,如果完成一个字节的数据传输,则SS信号变高,这个字节立刻被硬件逻辑标记为接收完成。随后,SPI接口准备接收下一个数据。



SPI控制寄存器SPCTL

- 该寄存器位于STC单片机特殊功能寄存器地址为0xCE的位置。
- 当复位后,该寄存器的值为 "00000100"。

SPI控制寄存器SPCTL各位的含义

比特	В7	В6	В5	B4	В3	B2	B1	ВО
名字	SSIG	SPEN	DORD	MSTR	CPOL	СРНА	SPR1	SPR0

■ SSIG

□ SS引脚忽略控制位。当该位为1时,MSTR位确定单片机是主设备还是从设备;当该位为0时,SS引脚用于确定单片机是主设备还是从设备。SS引脚可作为普通I/O。



SPEN

□ SPI使能控制位。当该位为1时,使能SPI接口;当该位为0时,禁止 SPI接口,此时所有SPI接口的信号引脚都可以作为普通I/O。

DORD

口 设定SPI数据发送和接收的位顺序。当该位为1时,先发送数据字的最低有效位(LSB);当该位为0时,先发送数据字的最高有效位(MSB)。

■ MSTR

口 主从模式选择位。当该位为1时,主模式;当该位为0时,从模式。

SPI模块寄存器组 --SPI控制寄存器

- CPOL: SPI时钟极性选择位。
 - □ 当该位为1时,空闲情况下,SCLK为高电平。SCLK的前一个时钟沿为下降沿,而后一个时钟沿为上升沿。
 - □ 当该位为0时,空闲情况下,SCLK为低电平。SCLK的前一个时钟沿为上升沿,而后一个时钟沿为下降沿。
- CPHA: SPI时钟相位选择位。
 - □ 当该位为1时,在SCLK的前时钟沿驱动数据,并在后时钟沿采样;
 - □ 当该位为0时,在SS为低时驱动数据,在SCLK的后时钟沿改变数据, 并在前时钟沿采样。



■ SPR1和SPR0

口 时钟速率选择位

SPR1和SPR0位的含义

SPR1	SPR0	时钟 (SCLK)
0	0	CPU_CLK/4
0	1	CPU_CLK/8
1	0	CPU_CLK/16
1	1	CPU_CLK/32



SPI状态寄存器SPSTAT

- 该寄存器位于STC单片机特殊功能寄存器地址为0xCD的位置。
- 当复位后,该寄存器的值为 "00xxxxxx"。

SPI状态寄存器SPSTAT各位的含义

比特	В7	В6	В5	B4	В3	B2	B1	ВО
名字	SPIF	WCOL						



SPIF

- □ SPI传输完成标志。当完成一次SPI数据传输后,硬件将该位设置为1。 此时,如果允许SPI中断,则产生中断。
- 口 当SPI处于主模式,且SSIG为0时,如果SS引脚为输入并驱动为低电平时,硬件也将该标志置为1,表示改变模式

■ WCOL

□ SPI写冲突标志。在数据传输的过程中,如果对SPI数据寄存器SPDAT 进行写操作,硬件将该标志置1。



SPI数据寄存器SPDAT

- 该寄存器位于STC单片机特殊功能寄存器地址为0xCF的位置。
- 当复位后, 该寄存器的值为 "00000000"。

SPI数据寄存器SPDAT各位的含义

比特	В7	В6	В5	B4	В3	B2	B1	ВО
名字				8位美	数据			



中断优先级寄存器2

- 该寄存器位于STC单片机特殊功能寄存器地址为0xB5的位置。
- 当复位后,该寄存器的值为 "xxx00000"。

中断优先级控制寄存器IP2各位的含义

比特	В7	В6	В5	B4	В3	B2	B1	ВО
名字				PX4	PPWMFD	PPWM	PSPI	PS2

■ PSPI

□ SPI中断优先级控制位。当该位为0时, SPI中断为最低优先级中断(优先级为0); 当该位为1时, SPI中断为最高优先级中断(优先级1)。



中断允许寄存器IE2

- 该寄存器位于STC单片机特殊功能寄存器地址为0xAF的位置。
- 当复位后,该寄存器的值为 "x000000"。

中断允许寄存器IE2各位的含义

比特	В7	В6	В5	В4	В3	В2	B1	В0
名字		ET4	ET3	ES4	ES3	ET2	ESPI	ES2

■ ESPI

O SPI中断允许位。当该位为1时,允许SPI中断;当该位为0时,禁止SPI中断。

SPI模块寄存器组 --控制SPI引脚位置寄存器

PCA模块引脚切换寄存器AUXR1 (P_SW1)

- 该寄存器位于STC单片机特殊功能寄存器地址为0xA2的位置。
- 当复位后,该寄存器的值为"0000000"。

PCA模块引脚切换寄存器AUXR1(P_SW1)各位的含义

比特	В7	В6	В5	B4	В3	B2	B1	В0
名字	S1_S1	S1_S0	CCP_S1	CCP_S0	SPI_S1	SPI_S0	0	DPS

SPI模块寄存器组 --控制SPI引脚位置寄存器

■ SPI_S1和SPI_S0确定SPI接口在单片机上引脚的位置

SPI_S1和SPI_S0各位的含义

SPI_S1	SPI_S0	功能
0	0	选择SPI接口分别对应于单片机P1.2/SS、P1.3/MOSI、P1.4/MISO、P1.5/SCLK引脚
0	1	选择SPI接口分别对应于单片机P2.4/SS_2、P2.3/MOSI_2、P2.2/MISO_2、P2.1/SCLK_2引脚
1	0	选择SPI接口分别对应于单片机P5.4/SS_3、P4.0/MOSI_3、P4.1/MISO_3、P4.3/SCLK_3引脚
1	1	无效

SPI模块配置及时序 --SPI配置模式

STC 15系列单片机进行SPI通信时,通过SPEN位、SSIG位、SS引脚和MSTR位,控制其工作模式



主从模式的选择

SPEN	SSIG	SS引脚 /P1.2	MSTR	主/从模式	MISO /P1.4	MOSI /P1.3	SCLK /P1.5	功能
0	X	P1. 2/SS	X	禁止SPI	MISOP 1.4	MOSI/ P1.3	SCLK/ P1.5	禁止SPI
1	0	0	0	从模式	输出	输入	输入	选择作为从设备
1	0	1	0	从模式, 未选中	高阻	输入	输入	未被选中。MISO为高阻 状态,以避免总线冲突
1	0	0	1->0	从模式	输出	输入	输入	P1. 2/SS配置为输入或准 双向口,SSIG为0,如果 将SS驱动为低,则选择 作为从设备。当SS变为 低电平时,将MSTR清零



主从模式的选择

SPEN	SSIG	SS引脚 /P1.2	MSTR	主/从模式	MISO /P1.4	MOSI /P1.3	SCLK /P1.5	功能
1	0	1	1	主(空闲)	输入	高阻	高阻	当主机空闲时,MOSI和 SCLK为高阻,以避免总 线冲突。用户必须将 SCLK上拉或者下拉,以 避免SCLK处于悬空状态
				主(活动)	输入	输出	输出	作为主机激活时,MOSI 和SCLK为推挽输出
1	1	P1. 2/SS	0	从模式	输出	输入	输入	
1	1	P1. 2/SS	1	主模式	输入	输出	输出	

主/从模式的注意事项 --作为从设备时的注意事项

■ 当CPHA为0时,SSIG必须为0

- 口 不能忽略SS引脚,SS引脚必须设置为低,并且在每个连续的串行字 节发送完后必须重新设置为高电平。
- 如果在SS低电平有效时,执行对SPDAT寄存器的写操作,将会导致 出现一个写冲突错误。

■ 当CPHA为1时, SSIG可以置1

可以忽略SS引脚。如果SSIG为0,在连续传输之间SS引脚保持低电平有效。这种方式适合具有单个固定主设备和单个固定从设备之间驱动MISO数据线的系统。

主/从模式的注意事项 --作为主设备时的注意事项

- 在SPI中, 总是由主设备发起数据传输过程。
 - □ 如果使能SPI,并将其设置为主设备,主设备对SPI数据寄存器的写操作将启动SPI时钟发生器和数据的传输。在数据写入SPDAT之后的0.5~1个SPI比特位时间后,在MOSI引脚上将出现数据。
- 传输完一个字节后,停止SPI时钟,将SPIF标志置1,并产生一个中断。
- 主设备和从设备CPU的两个移位寄存器可以看作是一个16位的循环移位寄存器。
 - 当数据从主设备移位传输到从设备的同时,数据以反方向从从设备移位传输到主设备。也就是,在一个移位周期过程中,主设备和从设备相互交换数据。

SPI模块配置及时序 --通过SS修改模式

如果SPEN为1, SSIG为0且MSTR为1, 则SPI为主模式。

- 通过P2M1和P2M0寄存器(用于设备P2端口的输入/输出模式), 将SS引脚配置为输入或者准双向模式。
 - 口 在该模式下,另外一个主设备可以将该引脚驱动为低,从而将该器件 选择为SPI从设备,并向该从设备发送数据。
- 为了避免总线冲突,SPI执行下面的行为:
 - 口 清零MSTR, 并且变为从设备。同时, 将MOSI和SCLK强制作为输入模式, 而MISO作为输出模式。
 - □ 将SPSTAT寄存器的SPIF标志置为1。如果已经使能SPI中断,则产生SPI中断。

SPI模块配置及时序 --写冲突

SPI在发送数据时,为单级缓冲方式;而在接收数据时,为双缓冲方式。

- 如果在发送数据的过程中,向移位寄存器写数据,则将WCOL位 置1表示数据冲突。
 - 口 在这种情况下,继续发送完当前的传输的数据,但是新写入的数据丢失。

SPI模块配置及时序 --写冲突

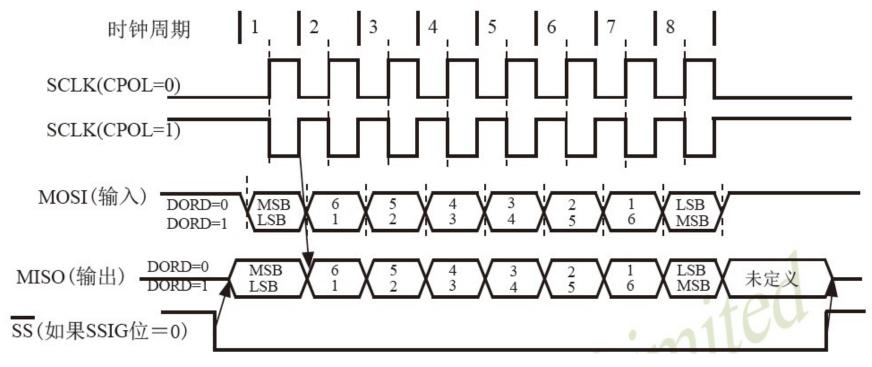
- 由于主设备拥有数据传输的控制能力,因此主设备发生写冲突的情况是比较少见的。
 - 口 但是,从设备有可能发生写冲突。这是因为当主设备启动数据传输时, 从设备无法控制数据的传输过程。
- 当从设备接收到数据时,将接收到的数据发送到一个并行读数据缓冲区。
 - 口 这样,就释放了移位寄存器用于接收下一个数据。
 - 口 必须在下一个字符完全移入之前从数据寄存器中读出接收到的数据。否则,将丢失前一个数据。

SPI模块配置及时序 --数据模式时序

通过时钟相位控制位CPHA,允许用户设置采样和改变数据的时钟边沿。此外,时钟极性比特控制位CPOL,允许用户设置时钟的极性。

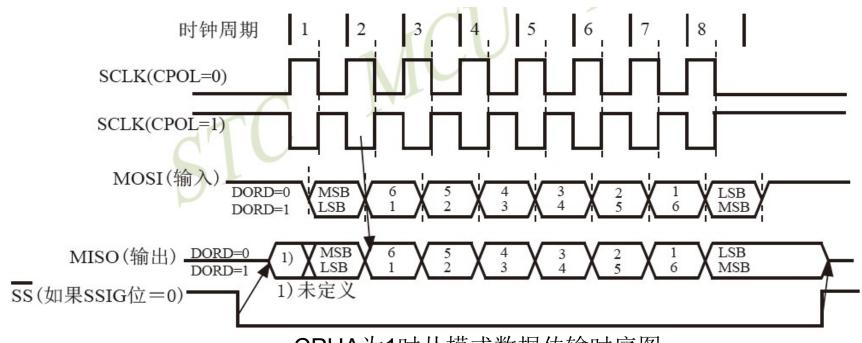
- 从后面图中可以看出:
 - 口 当CPOL为0时,在空闲状态下,SCLK为低电平;
 - 口 当CPOL为1时,在空闲状态下,SCLK为高电平。





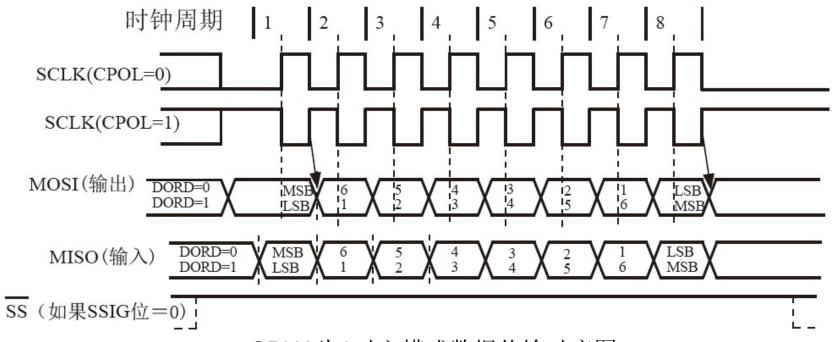
CPHA为0时从模式数据传输时序图

SPI模块配置及时序 --数据模式时序



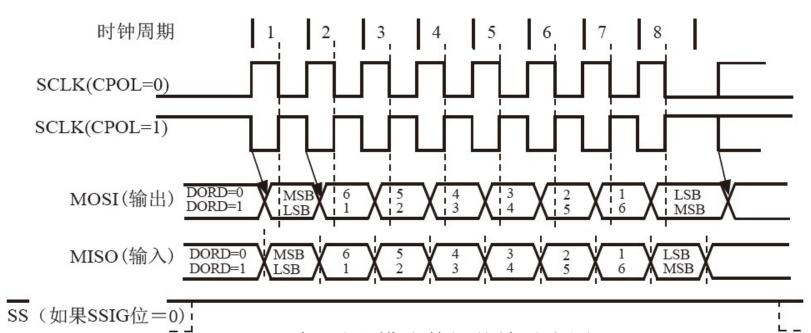
CPHA为1时从模式数据传输时序图

SPI模块配置及时序 --数据模式时序



CPHA为0时主模式数据传输时序图





CPHA为1时主模式数据传输时序图