

Xilinx 公司 FPGA 配置方法分析及实现

Configuration Methods and Implementation for Xilinx FPGA

王莹莹,周鹏,牟军(东软医疗系统股份有限公司,辽宁 沈阳 110167)

Wang Ying-ying,Zhou Peng,Mu Jun(Neusoft Medical System Co.,Ltd,Liaoning Shenyang
110167)

摘要: FPGA 的配置方法多种多样,每种方法都有其优势和劣势。该文介绍了 FPGA 的几种配置模式,结合实际工作,分析不同模式的利弊和应用场景,最后给出一种远程更新应用程序的实现方法,在不同行业的 FPGA 设计中具有借鉴价值。

关键词: FPGA 配置;动态加载;远程更新

中图分类号: TN79*1 **文献标识码:** A **文章编号:** 1003-0107(2020)08-0020-04

Abstract: There are many ways to configure FPGA, and every way has its advantages and disadvantages. This paper introduces several configuration modes, analyzes their suitable application scenarios, and finally gives a method for updating application program online, which has reference value in FPGA design of different industries.

Key words: FPGA Configure; Dynamically reconfigured; Online update

CLC number: TN79*1 **Document code:** A **Article ID:** 1003-0107(2020)08-0020-04

0 引言

FPGA 已经广泛应用于高速实时信号处理系统中,灵活使用不同的配置方法可使系统具备更好的可扩展性。FPGA 通过加载应用的比特流文件到 FPGA 中实现配置,并且能够不限次数的进行重配置。比特流文件的配置既能够通过外部非易失性存储器,也能够通过外部处理器及 JTAG 口进行^[1]。本文以 Xilinx 公司的 Spartan-6 系列 FPGA 为例介绍配置方法及实现。

1 Spartan-6 FPGA 配置方法介绍

(1)主串 /SPI 配置模式(X1,X2,X4),配置图如图 1 所示。

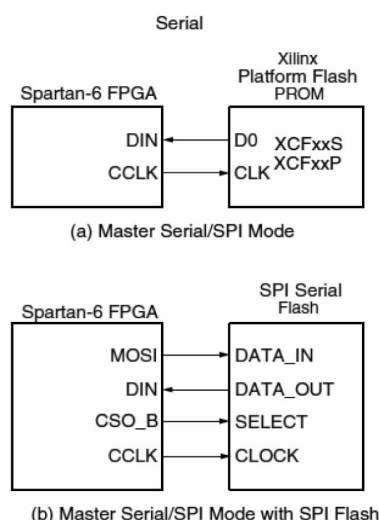


图 1 主串/SPI 配置图

作者简介:王莹莹(1986-),女,中级电子工程师,硕士研究生,从事电子研发工作。

主串 /SPI 同属于主模式, 配置文件都是存储在 FPGA 片外的 Flash 中, 在 Flash 的选择上, 串行模式一般来说, 选择的是 Xilinx 公司的 Platform Flash, SPI 模式的选择范围会多些, 很多公司的 SPI 接口 Flash 都可以考虑, 而且价格上会低很多, 但范围也不是任意的。建议设计者在 ISE 生成 .mcs 文件的窗口中, 选择一个该系列 FPGA 支持的 SPI Flash 芯片, 当然也可以直接去 Xilinx 官网查找该型号支持的 Memory 芯片类型。从接口上来说, 串行模式就两根线, 一根时钟线, 一根数据线, 非常的简单, 在实际设计中, 如果 FPGA 的接口资源或者 PCB 板面积非常的紧张, 可以考虑这种方案。SPI 模式则为四根线, 时钟线, 使能线, 数据输出线, 数据输入线, 协议上与普通的 SPI 协议没有区别。另外, SPI 数据接口支持 X1, X2 和 X4 模式, 数据线的宽度可以为 1, 2, 4, 宽度越宽, 速度自然也是越快。在生成配置文件时, 一定要设置好 SPI 的数据模式, 不同模式下生成的配置文件是不同的, 前后不统一, 会造成文件生成错误, 不可以使用。

(2) 主 SelectMAP/BPI 配置模式(X8, X16), 配置图如图 2 所示。

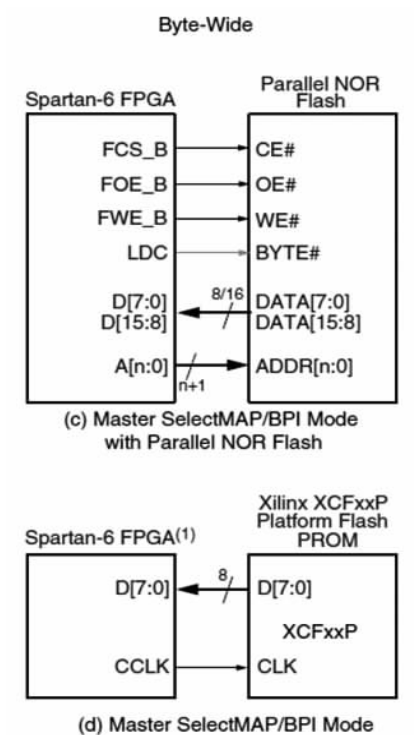


图 2 主 SelectMAP/BPI 配置

这种模式支持的 Flash 包括并行的 NOR Flash, 和 Xilinx 公司提供的 Platform Flash, 在设计之初的方案选择上, 笔者认为 NOR Flash 更为通用, 对于产品的生命周期比较长的行业, 从产品维护角度来分析, Nor Flash 更有利于寻找替代料, 可能这个厂家的芯片停产, 其余厂家可以找到 pin to pin 的物料来替代。

(3) JTAG 配置模式, 配置图如图 3 所示。

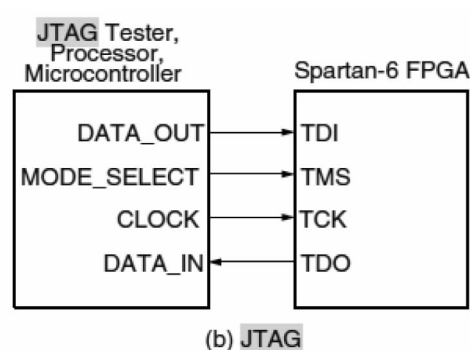


图 3 JTAG 配置

对于 FPGA 的设计者, JTAG 并不陌生, JTAG (Joint Test Action Group, 联合测试工作组) 是一种国际标准测试协议 (IEEE 1149.1 兼容), 主要用于芯片内部测试, 其引脚定义如下:

TCK— 测试时钟输入;

TDI— 测试数据输入, 数据通过 TDI 输入 JTAG 口;

TDO— 测试数据输出, 数据通过 TDO 从 JTAG 口输出;

TMS— 测试模式选择, TMS 用来设置 JTAG 口处于某种特定的测试模式。

利用开发工具软件 ISE 生成的 .bit 文件就是通过这种接口下载到芯片内部, 我们的调试核也是通过这个接口下载到芯片中的, 另外, 生成的 .mcs 文件也可以通过 JTAG 接口下载到外部 Flash 中。除了用于下载调试, 同时, 也可以将这些接口连接到外部的处理器, 让处理器控制 JTAG 端口, 完成芯片配置工作。

(4) 从串配置模式, 配置图如图 4 所示。

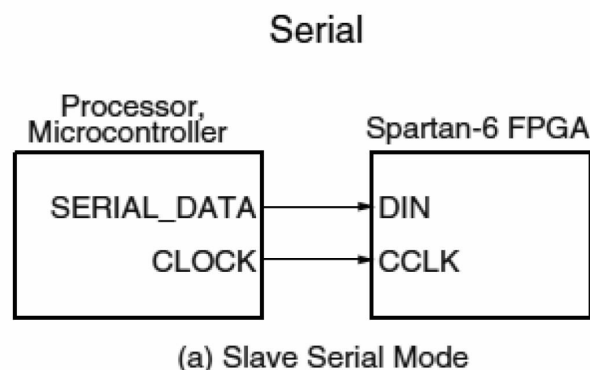


图 4 从串配置

从串配置模式, 首先配置文件是存储在处理器端, 处理器可以是 PC, ARM, DSP, 储存的位置可以是计算机的硬盘, 或者 Flash 等。其次, 接口方式是串行的, 一根时钟线, 一根数据线, 这里强调下, 它和主串模式的接口虽然相同, 但是接口方向却不同, 主串是 FPGA 输出时钟给外部存储芯片, 外部存储芯片将数据传递至 FPGA, 从串是处理器输出时钟, 同时输出数据给 FPGA, 完成配置文件的传递。

(5)从 SelectMAP 配置模式(X8,X16),配置图如图 5 所示。

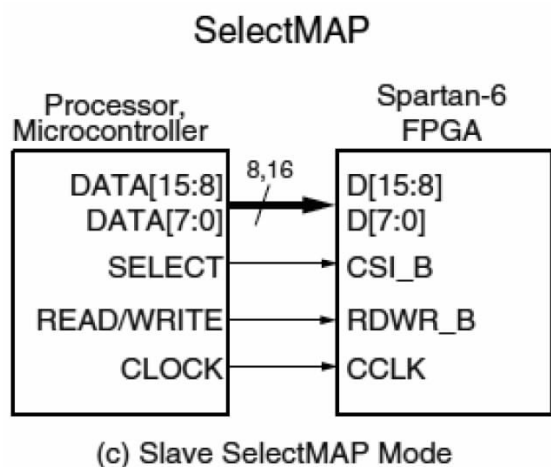


图 5 从 SelectMap 模式

从 SelectMAP 配置模式包括 8 位或 16 位处理器外设接口,另外包含一个片选的输入,一个读写控制和一个时钟线。

上面我们介绍了 Spartan-6 系列 FPGA 的 5 种配置文件加载模式,每种配置模式对应的硬件设计不同,具体体现在 FPGA 引脚 M1,M0 的电平上,配置模式选择如图 6 所示,图 6 说明了每种配置模式下对应的 M1,M0 电平值,JTAG 接口下载 M1,M0 的电平值可以是任意的。

Configuration Mode	M[1:0]	Bus Width	CCLK Direction
Master Serial/SPI	01	1, 2, 4 ⁽¹⁾	Output
Master SelectMAP/BPI ⁽²⁾	00	8, 16	Output
JTAG ⁽³⁾	xx	1	Input (TCK)
Slave SelectMAP ⁽²⁾	10	8, 16	Input
Slave Serial ⁽⁴⁾	11	1	Input

图 6 配置模式选择

2 FPGA 配置方法实际应用分析

结合工作实际,介绍 FPGA 主配置模式的应用。通常,FPGA 程序更新都是通过 JTAG 下载电缆连接计算机进行配置,采用边界扫描方式对 FPGA 外围 Flash 芯片进行编程实现^[2]。当然也可以通过处理器,如 PC,ARM,DSP 等将配置文件写入 Flash。JTAG 下载,每次上电后 FPGA 主动从外部 Flash 中读取配置文件,完成启动。方案设计特别简单,不需要配置代码的编写,但是一旦设计发生变动,我们就需要重新生成配置文件,通过 JTAG 重新下载到 Flash 中。这种方法操作起来费时费力,需要拆开产品的外壳,将下载器连接到电路板,机械器件经常的拆卸会加速老化,工人耗费的工时也比较多。另外,一旦产品已经销售到客户处,就需要工程维护人员到现

场升级,为企业带来了成本上的负担。处理器下载,可以实现动态的,远程的更新应用程序,产品维护便利,从设计的可扩展性方面来说也是很有益处的,但是开发设计变得复杂,每次上电要检测是否有配置更新的需求,如果有就要启动 Boot 程序,没有就会启动应用该程序。

在实际工作中,FPGA 从配置模式,首先第一点 FPGA 外部不需要 Flash 了,我们可以把配置文件存储在计算机的硬盘中,或者可以存储在 ARM 端的 Flash 中,与 ARM 共用,这样就节省了成本,同时节约了 PCB 设计的板面积。另外,整个配置过程的实现是由 ARM 或 PC 来完成的,C 的编码效率要高于 Verilog,VHDL,从这点上来说也会提高设计者的工作效率。

无论是主模式还是从模式,串行接口的速度要低于并行接口,但是串行接口设计简单,引脚资源占用的也比较少,试用与对速度要求不高且资源紧张的应用场景,并行接口则适用于对速度要求高,资源丰富的应用场景。

3 FPGA 远程更新应用程序实现举例

设计中,经常会出现 ARM 和 FPGA 出现在一块电路板中,协同操作完成系统功能的设计,因此我们就以 ARM 给 FPGA 实现配置文件加载的设计为例,展开介绍^[3-4],图 7 所示为 ARM 远程更新 FPGA 应用程序方案框图。

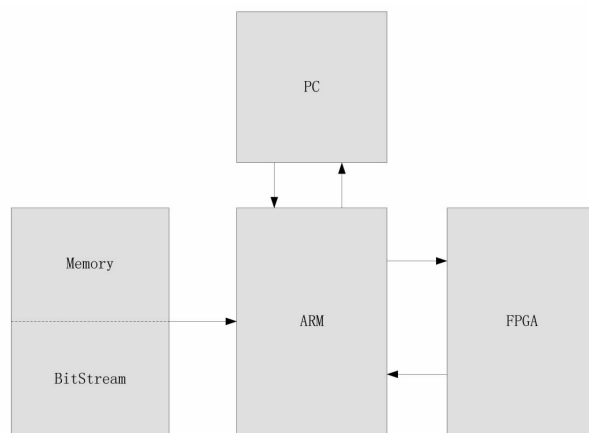


图 7 ARM 远程更新 FPGA 应用程序方案框图

图 7 中 ARM 外部本就需要一片 Flash,我们将 FPGA 的配置文件也放在这片 Flash 中,PC 机与 ARM 可以通过总线方式实现通信,ARM 和 FPGA 之间的通信可以是串行或并行的,我们在上一节中已经详细论述过了,这里不再赘述。配置文件升级的过程为:首先将要升级的比特流文件存储在 PC 硬盘中,PC 将升级指令通过总线传递给 ARM,ARM 接到升级指令后,启动 Boot 程序,将配置文件写入外部 Flash 中,升级完毕后回传指

令给 PC。配置文件的启动过程为:ARM 从外部 Flash 读取 FPGA 的比特流文件,同时将文件传递给 FPGA,为确保传递的可靠性,中间会包括一些 CRC 的校正,传递结束后,检测 FPGA 的 Done 引脚,完成一次配置过程,实现了配置文件的动态加载。如果 PC 机连接了以太网,配置文件可以通过网络传递到计算机本地硬盘中,PC 检测是新的文件及更新指令后,就可以开启更新应用程序的过程,从而实现了远程更新应用程序。

4 结束语

FPGA 配置文件如何加载是每个设计工作者都会遇到的问题,本文以一个系列的 FPGA 为例,介绍了多种配置方法,同时分析远程更新应用程序的优势,其在

工程实践中的价值,并给出一种实现的方法。给开发者提供一种新的思路,在实际工作中具有很好的参考价值。

参考文献:

- [1]郑百衡.基于 UltraScale 架构的 FPGA 配置方法及实现[J].电子设计工程,2020,(2):185-188,193.
- [2]朱道山.基于 RapidIO 的 FPGA 远程更新系统设计与实现[J].雷达科学与技术,2017,15(5):543-547.
- [3]张永乐,王永勇,郑炜.一种基于 FPGA 的在线程序升级方案[J].电子技术应用,2018,(3):48-50,54.
- [4]杭万里,张荣.嵌入式设备远程升级方案设计[J].电子设计工程,2018,26(14):167-171.



上接 19 页



及时提醒工作人员到达现场处理,并记录所有回流焊炉工作参数。

(2)从回流焊炉设备管控系统中下载实时或周期采集的各温区温度数据,并结合 AOI 检测数据,利用人工智能的算法,根据已生产产品的数据优化回流焊温度曲线,不断提升产品的质量。

(3)充分利用已经采集的数据,采用 SPC(统计过程控制)管控,指导维修保养回流焊炉的时机。

(4)定期利用标准测温板校正炉温,确保炉温曲线准确并有记录可查。

(5)对老旧回流焊炉升级改造,加装连接 PLC(可编程逻辑控制器)的转换卡,实现可调采集频率的炉温实时参数记录与追溯。通过增加对回焊炉运行过程中产生的数据采集次数,能更好地确定回焊炉工作状态并保证生产过程中产品的品质,能减少运营成本和降低能耗。

参考文献:

- [1]程赞华,许卫锋,孟凯.通孔回流焊(PIP)在 OSP 表面处

理 PCB 无铅工艺中的应用[J].电子质量,2016,(7):48-54.

- [2]冯志刚,郁鼎文,朱云鹤.回流焊工艺参数对温度曲线的影响[J].电子工艺技术,2004,25(6):243-246,251.
- [3]高金刚.表面贴装工艺生产线上回流焊曲线的优化与控制[D].上海:上海交通大学,2007.
- [4]蔡海涛,李威,王浩.回流焊接温度曲线控制研究[J].微处理机,2008,29(5):24-26.
- [5]吴红.回流焊温度曲线测试技术[C].成都:2009 中国高端 SMT 学术会议论文集,2009:296-300.
- [6]焦进莉.六西格玛方法在提升 SMT 回流焊过程质量中的应用研究[D].上海:上海交通大学,2011.
- [7]Takyi G, Bernasko P K. Optimisation of Reflow Profile of Surface Mount Assembly Using Taguchi Design of Experiments[J]. Science Research, 2015, 3(4): 150-169.
- [8]杨晓生.多温区无铅回流焊炉控制系统的设计与实现[D].长沙:国防科学技术大学,2009.