

基于FPGA的数字电路“口袋实验室”设计

王 嵘, 张元树, 杨富琴, 万永菁

(华东理工大学 信息科学与工程学院, 上海 200237)

摘 要: 研发了基于FPGA的数字电路“口袋实验室”。采用Xilinx公司的XC6SLX9作为核心芯片, 采用模块化设计方法, 具有便携性和扩展性等优点。该“口袋实验室”改变了原有的教学和实验方法, 通过使用“口袋实验室”, 将理论知识的学习和实践环节有机结合, 取得了良好的实践教学效果。

关键词: 数字电路; 口袋实验室; FPGA

中图分类号: TN79; G484 **文献标识码:** A **文章编号:** 1002-4956(2020)03-0107-05

Design of digital circuit pocket laboratory based on FPGA

WANG Rong, ZHANG Yuanshu, YANG Fuqin, WAN Yongjing

(School of Information Science and Engineering, East China University of Science and Technology, Shanghai 200237, China)

Abstract: A digital circuit pocket laboratory based on FPGA is developed. The XC6SLX9 of Xilinx company is used as the core chip and the modular design method is adopted, which has the advantages of portability and expansibility. This pocket laboratory has changed the original teaching and experimental methods. By using the pocket laboratory, the theoretical knowledge learning and practical training are organically combined and good practical teaching results are achieved.

Key words: digital circuit; pocket laboratory; FPGA

创新人才、服务创新型社会是大学人才培养的中心任务^[1]。一般而言, 创新实验只给定实验任务和实验要求, 鼓励学生广泛查阅资料, 充分发挥学生的主观能动性和积极性, 创造性地使用多元化的实验方法完成实验任务^[2-3]。

数字电路作为一门专业基础课, 除了介绍数字电路的理论知识外, 更需要通过配套的实验平台将理论知识和实践环节相结合, 培养学生的动手能力和实践创新能力。为此, 自主开发了基于FPGA的数字电路“口袋实验室”。该“口袋实验室”基于目前流行的

FPGA芯片开发, 已经实际应用于数字电路教学实践中, 得到了学生的好评。此外, 该系统还为本科生创新教育、大学生创新创业计划和各类学科竞赛提供了服务^[4-6]。

1 总体设计

“口袋实验室”的电路包括电源、FPGA、下载电路、数码管、VGA接口、拨码开关、按键、LED灯和双排针扩展接口。其总体框图见图1, 实物图见图2。

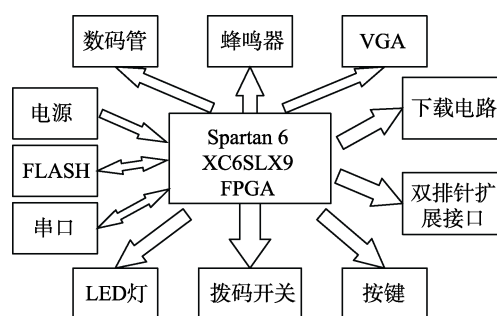


图1 系统总体框图

收稿日期: 2019-09-09

基金项目: 国家自然科学基金项目(61872143); 2019年上海市教改专项(80222301901001); 2018年教育部产学研合作协同育人项目(201801315013); 2018年华东理工大学本科实验实践教学改革与建设项目

作者简介: 王嵘(1977—), 男, 上海, 硕士, 实验师, 主要研究方向为嵌入式和物联网。

E-mail: rongwang@ecust.edu.cn

通信作者: 万永菁(1975—), 女, 江西南昌, 博士, 副教授, 硕士生导师, 主要研究方向为智能信息处理、图像处理与模式识别、音频信号处理等。

E-mail: wanyongjing@ecust.edu.cn



图2 系统实物图

XC6SLX9 是 Xilinx 公司的 Spartan 系列 FPGA, 采用 45 nm 工艺, 共有 9 152 个 Logic Cells、1 430 个 Slices、90 kB 分布式 RAM, 共有 144 个引脚, 其中 102 个是通用 I/O 口, 资源相对丰富。XC6SLX9 内核供电电压为 1.2 V; I/O 口的电平可以设置为 LVTTTL、LVCMOS、LVDS 等多种电压标准; 内置高性能的时钟管理模块, 1 个 CMT 包含 1 个 PLL 和 2 个 DCM, 能进行分频、倍频; XC6SLX9 支持主动模式和被动模式, 以及 SPI、BPI、JTAG 等多种配置方式。

设计中预留了 30 个扩展接口, 由双排针引出, 其中 24 个是 FPGA 的通用 I/O, 3 个 3.3 V 引脚和 3 个地引脚。串行通信采用 CH340G 串口芯片, 用于 FPGA 和 PC 机之间的通信。“口袋实验室”拥有 2 个 4 位共阳极数码管、1 个无源蜂鸣器、1 个八位拨码开关、1 个 VGA 接口以及 10 颗 LED 灯和 6 个按键, 可以满足数字电路基本的实验需要^[7-9]。

2 电路设计

2.1 电源电路

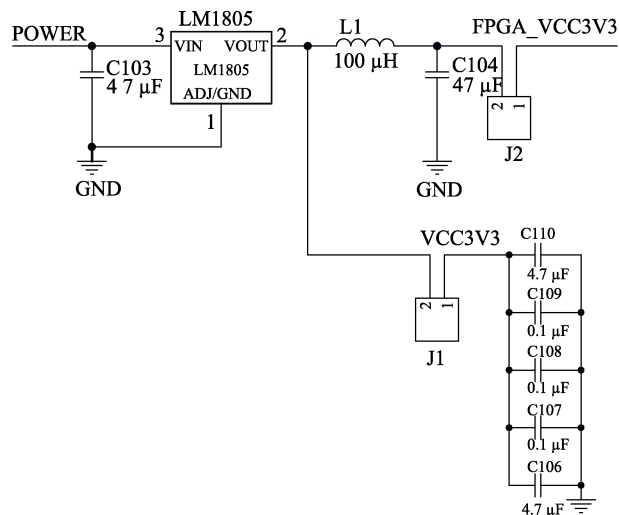
电源系统为整个系统提供能量, 是系统的基础。采用 LM1085 芯片提供 3.3 V 电压, 采用 AMS1117 芯片提供 1.2 V 电压^[10]。

考虑到 XC6SLX9 的 3.3 V 电源和其他外设共用一个电源芯片, 为保证其他外设电流突变时不影响 XC6SLX9 的正常供电, 使用一个功率电感以隔离 FPGA 和外设的电源。具体电路设计见图 3^[11]。

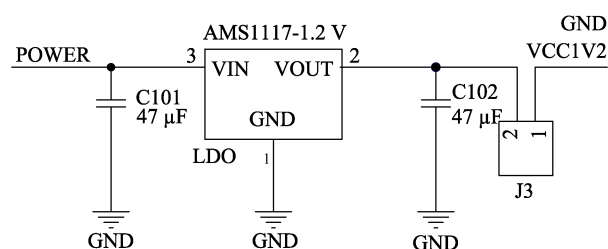
XC6SLX9 对电源的要求较高, 电源引脚附近需要多个去耦电容, 以减小电源瞬变, 保证电源完整性。电源部分还设计有 1 颗 LED 灯用于指示 FPGA 电源是否正常。

2.2 配置电路设计

配置电路一个是使用 JTAG 配置的电路, 另一个是使用 FLASH 的主动 SPI 配置电路^[12]。



(a) LM1085电路



(b) AMS1117电路

图3 LM1085 电路和 AMS1117 电路^[11]

2.2.1 JTAG 配置电路

JTAG 配置电路见图 4。

JTAG 的主要引脚 TMS、TCK、TDI、TDO 经 4.7 kΩ 电阻上拉, 以保护电路。JTAG 引脚在印刷电路板 (PCB) 上通过 14 针 2.0 mm 间距的简易牛角座引出。简易牛角座采用防反插设计, 以保证 JTAG 连接正确。

PROGRAM_B 引脚默认上拉, 通过按键接地, 可以用于 FPGA 的软复位。DONE 引脚上拉, 且有 LED 指示 FPGA 是否配置完成。

2.2.2 FLASH 电路

设计所选用的 FPGA 基于 SRAM 工艺, 掉电后不能保存数据, 因此在重新上电之后必须从外部的配置存储器加载配置。FLASH 电路见图 5(a)。MODE0 和 MODE1 的电平决定了 FPGA 的配置方式, 当 MODE0 拉高以及 MODE1 拉低时, FPGA 使用主动 SPI 配置模式。接口电路见图 5(b)^[13]。

2.3 串口通信设计

选用 CH340G 作为 FPGA 和 PC 机之间通信的转换芯片。CH340G 是常用的 USB 转串口的芯片, 兼容 5 V 系统和 3.3 V 系统, 由于本设计中选用的 XC6SLX9 属于 3.3 V 系统, 因此 CH340G 的供电电压设置为 3.3 V, 如果供电电压调整为 5 V, 则串口通信将发生故障, 数据不能通过串口发送至 PC 机。串口部分电路见图 6。

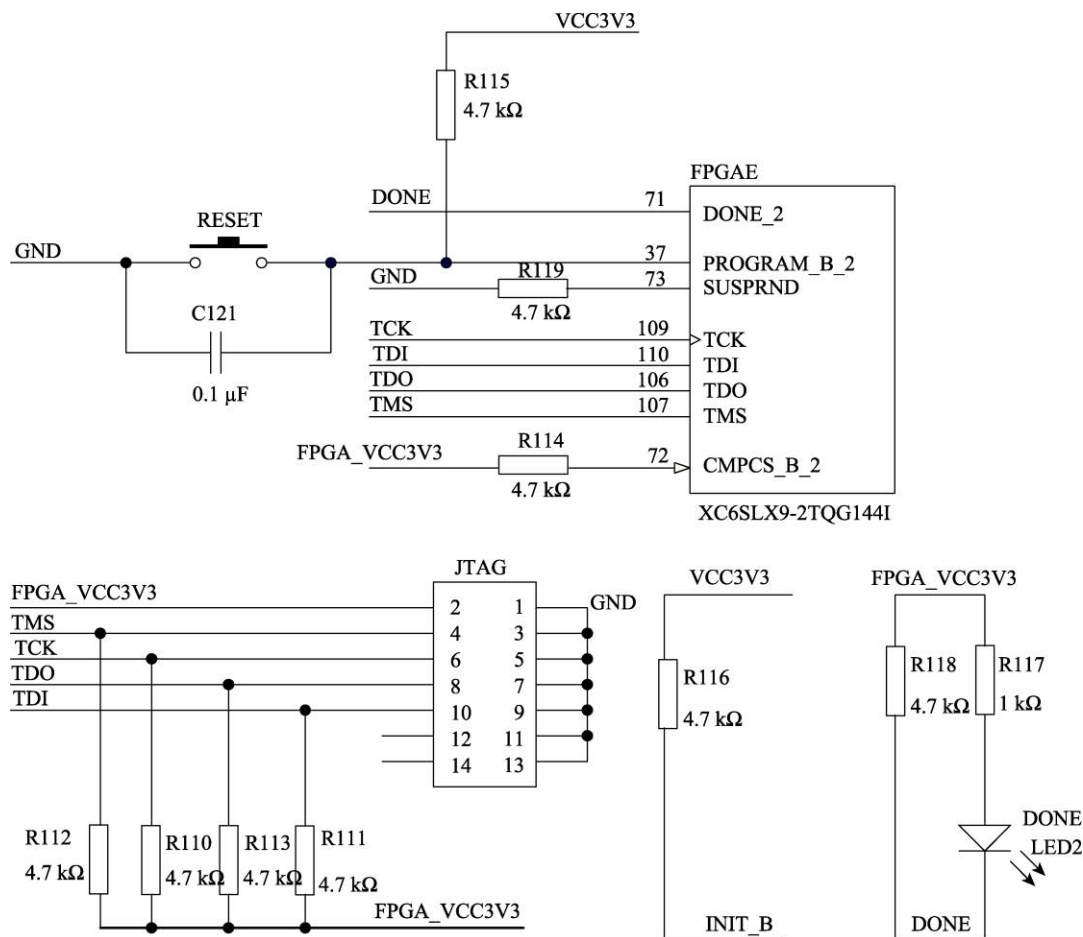


图 4 JTAG 配置电路

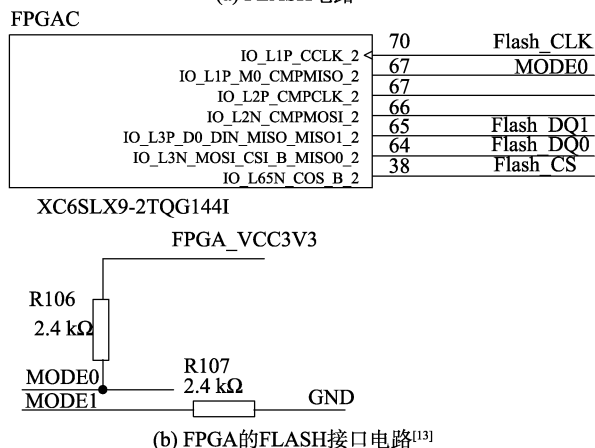
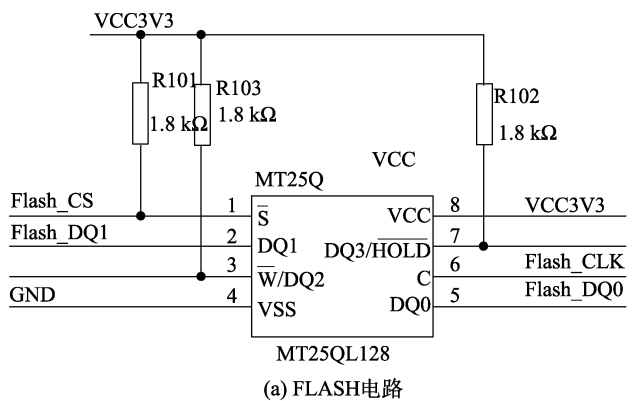


图 5 FLASH 电路和 FPGA 的 FLASH 接口电路

2.4 扩展接口设计

为保证“口袋实验室”的扩展能力,在设计时将 FPGA 的 24 个通用 I/O 口通过双排排针在 PCB 上引出,可供使用者外接电路。

为了防止 FPGA 的 I/O 接口接入过高的电压或者通过过大的电流而损坏 FPGA,设计中使用双向电平转换芯片 TXS0108E 对 FPGA 的 I/O 口和外部接口进行隔离,以保护 FPGA 芯片。

3 实践教学实例

3.1 数码管显示实验

实验要求使用数码管显示时间精度为 100 ms 的秒表,最低位数字每 100 ms 加 1。

3.1.1 实验硬件电路

“口袋实验室”选用的数码管是 4 位共阳极数码管,其中公共端使用三极管驱动,其余 A、B、C、D、E、F、G、DP 8 个引脚分别和 FPGA 的 I/O 口连接。电路如图 7 所示。

3.1.2 FPGA 代码设计

FPGA 代码设计思路如下:将系统的 50 MHz 时钟分频为 50 Hz 的逐位扫描时钟和 10 Hz 的计数时

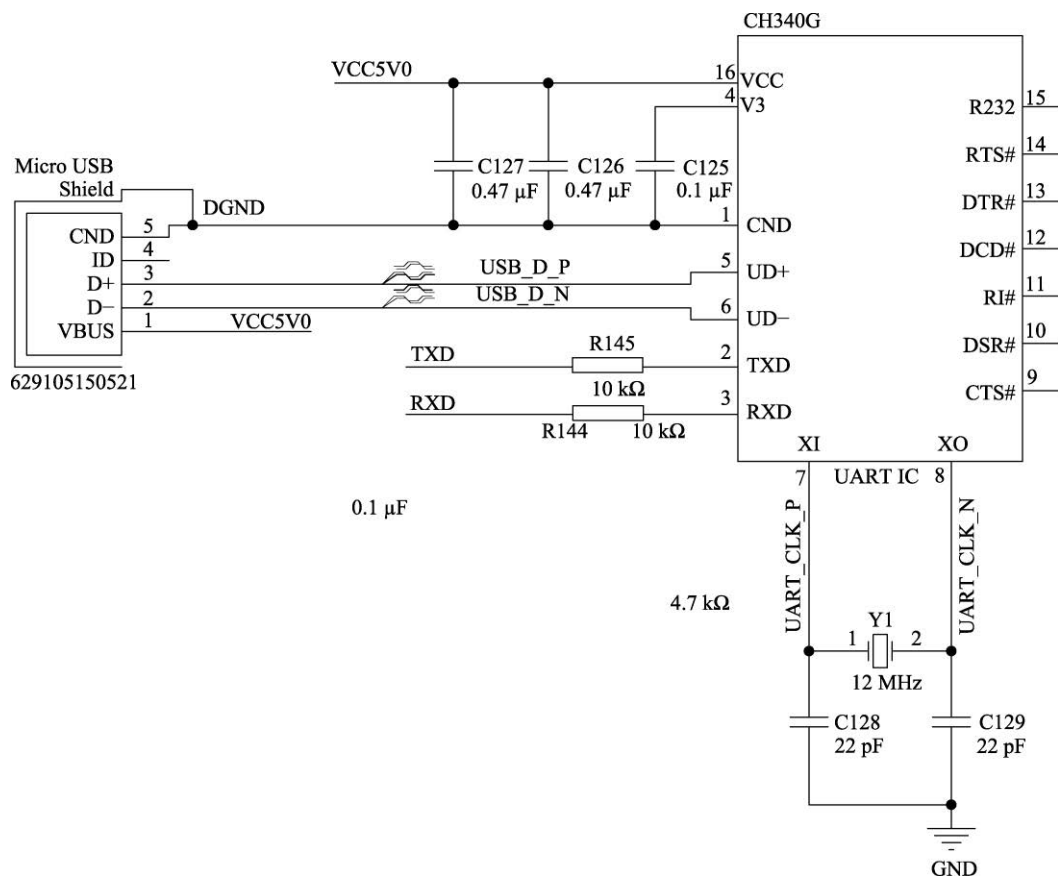


图 6 串口通信部分电路

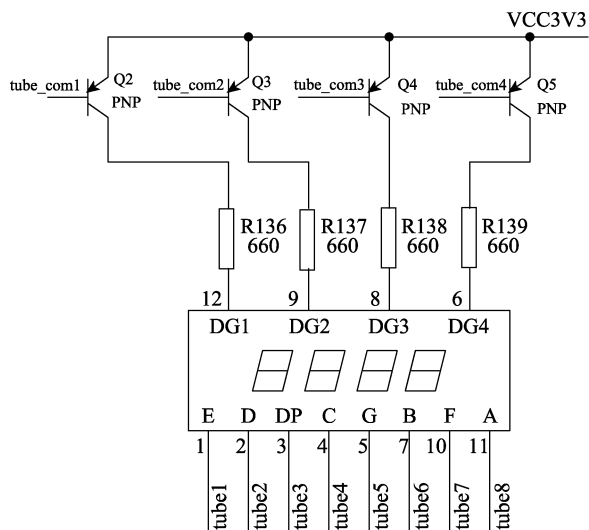
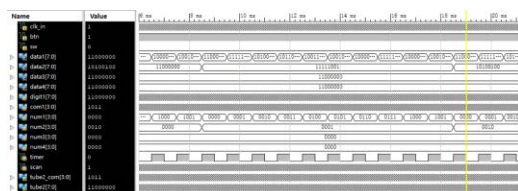


图 7 数码管电路

钟, 最低位通过 10 Hz 的时钟进行计数, 计数使用 8421BCD 码表示, 并转化为数码管显示的 8 位二进制代码输出。由于是共阳极数码管, 当引脚公共端高电平, 其他引脚为低电平时, 对应的 LED 才会亮。数码管二进制码的最高位为小数点位。实验仿真及实际运行效果见图 8。

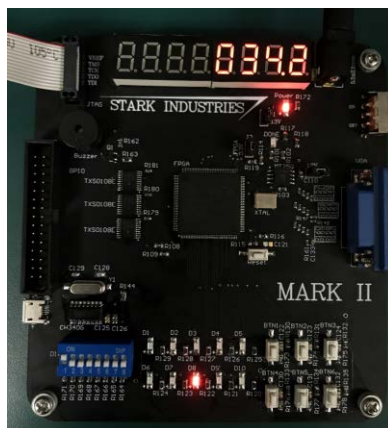
由于实际仿真时间过长,因此在仿真时缩短了计数的时间。表 1 为 BCD 码与数码管二进制码对应表。



(a) 数码管计数仿真时序图



(b) 数码管扫描显示仿真时序图



(c) 数码管实验实际运行图

图 8 数码管仿真时序图与数码管实验实际运行图

表 1 数字的 BCD 码与数码管二进制码对应表

数字	8421BCD	数码管二进制码
0	0000	1100_0000
1	0001	1111_1001
2	0010	1010_0100
3	0011	1011_0000
4	0100	1001_1001
5	0101	1001_0010
6	0110	1000_0010
7	0111	1111_1000
8	1000	1000_0000
9	1001	1001_0000

3.2 蜂鸣器控制实验

实验要求通过编程控制无源蜂鸣器,使之在输入不同频率的 PWM 波情况下,发出不同音调频率的声音。

3.2.1 实验硬件电路

无源蜂鸣器的硬件电路设计见图 9。

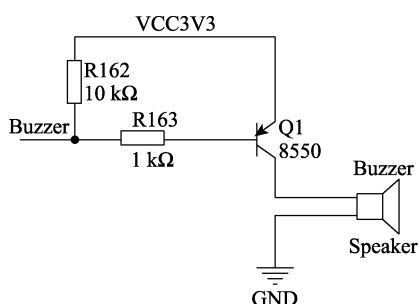


图 9 蜂鸣器电路图

3.2.2 FPGA 代码设计

无源蜂鸣器输入不同频率的 PWM 会发出不同频率的声音,频率和音调对应见表 2。

表 2 频率和音调对应表

低音	频率/Hz	中音	频率/Hz	高音	频率/Hz
1	261.6	1	523.3	1	1 045.5
2	293.7	2	587.3	2	1 174.7
3	329.6	3	659.3	3	1 318.5
4	349.2	4	698.5	4	1 396.9
5	392	5	784	5	1 568
6	440	6	880	6	1 760
7	493.9	7	987.8	7	1 975.5

通过 ISE 的 Clock Wizard 将 50 MHz 的系统时钟频率分频为 12 MHz,然后通过计数输出不同的频率,计数的上限值由拨码开关和按键控制,拨码开关用于选择 3 个音调,按键用于选择各个音调下的 7 个不同频率,以此实现输出不同音调频率的声音。图 10 为蜂鸣器控制仿真图。

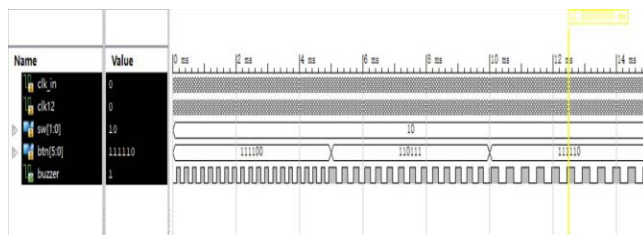


图 10 蜂鸣器控制仿真图

4 结语

结合创新实验人才培养的需求,采用“专业性及综合性强、使用简单灵活、维护便捷、成本低廉”的设计原则,完成了基于 FPGA 的数字电路“口袋实验室”的设计。该平台编程简单、调试方便、可移植性较好,具有较强的创新性和实用性^[14-16]。

目前,该“口袋实验室”已应用于我校数字电路实验课程、学科竞赛及大学生创新创业培育项目中,并取得良好的效果。以我校自动化和信息工程专业为例,学生通过在“口袋实验室”的学习,增强了学习数字电路的兴趣,提高了数字电路设计水平。在 2019 年第十六届“挑战杯”上海市大学生课外学术科技作品竞赛中,我校学生的“基于 FPGA 的导盲辅具”项目获得特等奖。在 2018 年第三届全国大学生智能互联创新大赛中,我校学生的“小型智能化管道检测维护系统”获得华东赛区一等奖。上述奖项的获得,反过来又促进学生对电路设计的兴趣以及实践能力和创新能力的提升。

参考文献 (References)

- [1] 钱玉恒, 杨亚非. 基于双轮自平衡小车的创新实验课教学内容设计[J]. 实验技术与管理, 2018, 35(9): 29-33.
- [2] 贾英辉, 耿涛, 徐光宪, 等. 基于 STM32 的多气体传感器检测光传输创新实验系统设计[J]. 实验技术与管理, 2018, 35(7): 31-33.
- [3] 刘玮, 孟桥, 张添翼. 口袋虚拟实验室的设计[J]. 电气电子教学学报, 2016, 38(6): 105-109, 115.
- [4] 刘艳, 秦昌明. “口袋”实验室在物联网工程实验教学中的应用[J]. 实验技术与管理, 2015, 32(8): 212-215.
- [5] 滕召胜, 唐求, 温和, 等. 单片机口袋实验室在实践教学中的应用[J]. 实验技术与管理, 2017, 34(10): 223-225, 237.
- [6] 王蓉, 王欢, 冯军, 等. 基于 Pocket Lab 口袋实验室的“电子线路”实验改革[J]. 电气电子教学学报, 2018, 40(5): 115-117.
- [7] 漆强, 刘爽. 基于嵌入式系统的“口袋实验室”设计[J]. 实验技术与管理, 2015, 32(12): 97-102.
- [8] 董介春, 于瑞涛, 卫成兵. 口袋实验室建设与实验教学改革[J]. 电气电子教学学报, 2017, 39(3): 133-135, 147.

(下转第 115 页)

个或几个系统实验。实验过程灵活自由,既可开展不同学时数的高频实验实践课,也可支持分层次培养。

学生 2~3 人一组,选定题目后,根据通信系统模块化结构框图的特征,采用项目式模块化教学模式,每次实验利用扩展模块设计一个模块,学生可以分阶段设计完成所需各模块,教师分阶段验收,最后在实验箱平台上级联成系统进行调试。通过这种模式,学生可以经历从需求分析、系统设计、各模块设计、仿真验证、实物制作、各模块测试到系统联调一个完整的高频硬件系统开发的工程化训练过程。

实验室采用开放式管理。将课内课外相结合,课外学生按照设计指标完成电路设计和仿真,课内完成元器件布局、实物焊接、测试和系统连调等。因扩展模块便于携带,在学校允许的条件下,元器件布局和实物焊接也可以在课外完成,在实验室只需进行模块测试和级联测试,实验过程不再受时间和空间的限制。

另外,可采用学生设计的性能完善的模块替换实验箱损坏的模块,反复迭代,自我完善,以大大降低实验平台的维护工作量。在本专业其他课程设计时,教师还可提供一些与该实验平台关联的课题供学生选择,比如射频天线课程设计中增加为收发系统设计满足一定指标要求的收发天线和射频前端处理等题目。扩展模块设计以及设计时留出相连的接口,为多门课程的融合提供了可能。教师还可以将学生设计的扩展功能中的优秀作品用来丰富创新平台,并鼓励学生借助扩展模块在实验箱框架内搭建新的通信系统。

4 结语

本文紧跟实验教学发展趋势,通过对传统的实验箱进行低成本改造,建立了可以工程化训练的高频电路综合创新实验平台,使学生由被动学习变为主动探究。将工程项目开发模式贯穿实验教学过程,开放式

的教学管理模式可以缓解实验室场地紧张和排课困难的问题。实验平台可由学生自我完善、自我发展,教师有了更多精力用于指导和提高自身能力,进而更好地服务学生。这种合作、开放、探索、创新的实验教学模式,有利于培养满足行业发展和市场需求的具备工程实践能力的创新型人才。

参考文献 (References)

- [1] 戴亚虹,李宏,邬杨波,等.新工科背景下“学践研创”四位一体实践教学体系改革[J].实验技术与管理,2017,34(12): 189-195, 225.
- [2] 刘荣科,杨昕欣,洪韬.面向新工科建设的电子电路系列课程教学的思考与实践[J].高教论坛,2018(9): 20-23.
- [3] 周锋.“高频电子线路”理论课内嵌实验的探讨[J].电气电子教学学报,2016,38(3): 1-3.
- [4] 孙科学,郭宇锋,肖建,等.面向新工科的工程实践教学体系建设与探索[J].实验技术与管理,2018,35(5): 233-235.
- [5] 苗澎,田玲,唐路,等.“通信电子线路”综合实验装置的开发[J].电气电子教学学报,2018,40(6): 111-114, 143.
- [6] 程秀英,侯卫周.基于 Multisim 的高频电子线路同步检波器的设计与仿真分析[J].实验技术与管理,2015,32(7): 116-119.
- [7] 陆静霞,李林,邹春富.基于仿真软件的高频电子线路实验优化[J].实验室研究与探索,2011,30(5): 50-54, 59.
- [8] 陈臻,李林,刘复玉,等.有效利用报废实验设备 为学生提供创新实践平台[J].实验技术与管理,2016,33(11): 37-40.
- [9] 姚纛英,樊伟敏,张伟,等.模块化开放式电路综合实验(1): 开发与实践综述[J].实验技术与管理,2011,28(4): 12-15.
- [10] 殷明,朱昌平,朱陈松,等.高频电路实验教学与学生实践创新能力培养[J].实验技术与管理,2010,27(4): 108-110, 114.
- [11] 李瑜庆,田娟,乔爱民,等.一种新型模块化高频电子线路实验系统的研制[J].兰州工业学院学报,2016,23(4): 57-61.
- [12] 曾兴雯,刘乃安,陈健.高频电子线路[M].北京:高等教育出版,2004.

(上接第 111 页)

- [9] 荣海林,姚福安.基于 MyDAQ 的“电子技术基础”口袋实验室开发[J].电气电子教学学报,2017,39(6): 133-136.
- [10] 崔贯勋.基于 FPGA 的在线硬件实践教学平台的设计[J].实验室研究与探索,2017,36(4): 153-156, 195.
- [11] Xilinx 公司. Spartan-6 FPGA 电源管理手册[EB/OL]. [2019-08-07]. <https://www.xilinx.com/>.
- [12] Xilinx 公司. Spartan-6 FPGA 配置使用手册[EB/OL]. [2019-08-07]. <https://www.xilinx.com/>.

- [13] Xilinx 公司. Spartan-6 FPGA 使用手册[EB/OL]. [2019-08-07]. <https://www.xilinx.com/>.
- [14] 侯长波,王晓迪,胡乃志,等.全开放口袋实验室共享平台建设与实践[J].实验室研究与探索,2016,35(12): 277-280.
- [15] 李蓉艳,张志明,翟志清,等.口袋仪器实验室的抽样定理综合创新性实验[J].实验室研究与探索,2018,37(12): 182-187.
- [16] 黄卫华,贾历程.基于 FPGA 的 EDA 实验系统改革与实践[J].实验室研究与探索,2012,31(4): 203-206.