Pauta Auxiliar 8

Profesor: Pablo Guerrero. Auxiliar: Pablo Polanco Viernes 27 de Mayo de 2016



Problema 1

Del enunciado se desprende que el chip de memoria provisto tiene $128K = 2^{17}$ direcciones y que su tamaño de palabra es de 8 bits (lo mismo para el bus de datos, ya que no tiene que sentido que pueda transmitir tamaños mayores o menores a su largo de palabra).

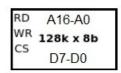


Figura 1: Chip de memoria

Se pide agregar $512kB = 2^{19}B$ de memoria a la CPU, por lo que se ocuparía toda su memoria direccionable (recordar que tiene un bus de direcciones de 19 bits). Para almacenar 512 kB de memoria se necesitan 4 chips de 128 kB, mientras que para direccionar se utilizarán:

- Los bits A16 A0 para seleccionar una dirección dentro de cada chip.
- Los bits A18 A17 del para seleccionar cuál de los 4 chips se activará. Esto se hace mediante un decodificador que recibe A18 – A17 como input y RD or WR como enable (ya que sólo tiene sentido activar los chips si se está realizando una operación de escritura o lectura).

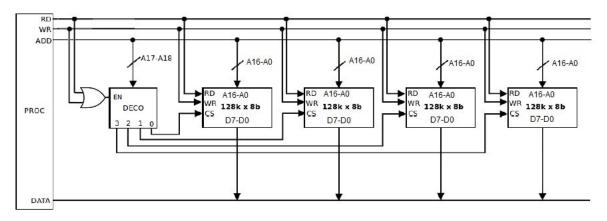


Figura 2: Diagrama de conexión

Problema 2

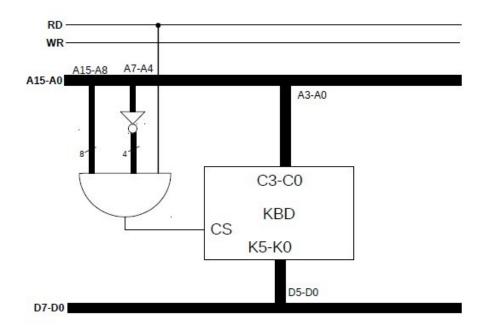


Figura 3: Interfaz circuito KBD

Problema 3

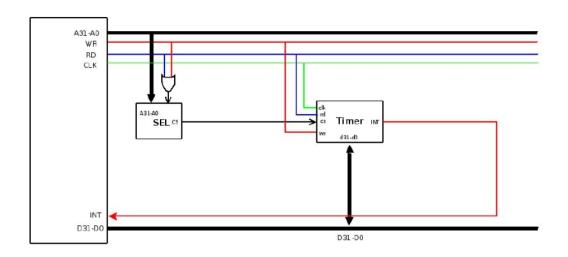


Figura 4: Interfaz TIMER

La salida del circuito SEL, CS, vale 1 si la dirección vale 0xffff0000 y RD o WR vale 1, es decir, si leo o escribo en la dirección 0xffff0000.

Procedimientos: