

Minitarea 3

Autor: Lukas Pavez
RUT: 19.401.577-1
Profesor: Pablo Guerrero P.
Auxiliar: Matías Torrealba A.
Ayudantes: Gabriel Chandía G.
Gaspar Ricci
Fecha de entrega: 16/10/2018

1. P1

El circuito pedido se implemento utilizando un OR, un AND, 2 negadores y un MUX, en el MUX se conectaron de arriba hacia abajo los siguientes cables: 1-AND, 2-OR, 3-AND + negador, 4-OR + negador, el resultado del circuito se puede ver en la siguiente imagen:

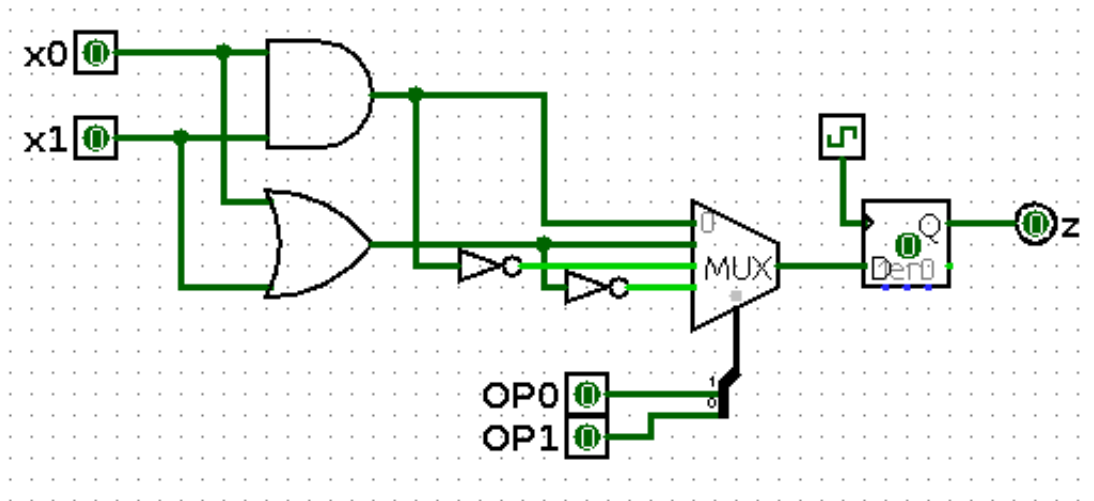


Figura 1: Circuito calculadora lógica

El circuito construido cumple la siguiente tabla de verdad:

Tabla 1: Tabla calculadora lógica

x0	x1	OP0	OP1	z
0	0	0	0	0
0	1	0	0	0
1	0	0	0	0
1	1	0	0	1
0	0	0	1	0
0	1	0	1	1
1	0	0	1	1
1	1	0	1	1

x0	x1	OP0	OP1	z
0	0	1	0	1
0	1	1	0	1
1	0	1	0	1
1	1	1	0	0
0	0	1	1	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	0

2. P2

Al agregar el reloj y hacer la simulación para todos los valores de x0x1 y OP0OP1, se puede ver en la siguiente imagen que los resultados en z calzan con los esperados:

