

## **ANNEXE – Mode d'emploi WM8731**

---

# Table des matières

---

1	Introduction.....	- 2 -
2	Composition interne du codec WM8731 .....	- 3 -
3	Registres de contrôle du codec.....	- 4 -
3.1	Registres « <i>Left Line IN</i> » et « <i>Right Line IN</i> » .....	- 4 -
3.2	Registres « <i>Left Headphone OUT</i> » et « <i>Right Headphone OUT</i> » .....	- 5 -
3.3	Registre « <i>Analog Path</i> » .....	- 7 -
3.4	Registre « <i>Digital Path</i> » .....	- 8 -
3.5	Registre « <i>Power Down Control</i> » .....	- 9 -
3.6	Registre « <i>Digital Interface</i> » .....	- 11 -
3.7	Registre « <i>Sampling Control</i> » .....	- 12 -
3.8	Registre « <i>Active Control</i> » .....	- 13 -
3.9	Registre « <i>Reset Control</i> » .....	- 14 -
4	Modification du mode de fonctionnement du codec.....	- 15 -
4.1	Mode analogique .....	- 15 -
4.2	Mode digital.....	- 17 -

# 1 Introduction

---

Cette annexe a pour but d'expliquer en détails l'utilisation du codec audio WM8731. Il sera décrit au sein de ce document l'utilité de chacun des registres du codec avec une description des différents paramètres configurables.

En outre, certaines fonctions de paramétrage du codec seront également décrites. Ces fonctions permettent de configurer le codec dans un mode ou un autre.

***Note :** les fonctions décrites ne sont pas celles utilisées dans le programme de commande du codec « DSPOB\_COM\_V2 ». Les fonctions décrites dans ce document ont pour but d'expliquer au mieux les différents paramétrages à opérer pour une bonne configuration du codec Wolfson.*

Ce document est donc à voir en tant que mode d'emploi du codec WM8731 et doit être utilisé en parallèle de deux autres documents. Ces documents sont les suivants :

Nom document	Description
<i>Datasheet WM8731.pdf</i>	Datasheet originale du codec WM8731
<i>registerTable.xlsx</i>	Feuille excel synthétique de description des registres

## 2 Composition interne du codec WM8731

La structure interne du codec WM8731 est une aide non négligeable à la compréhension du fonctionnement de ses registres. La structure interne est la suivante :

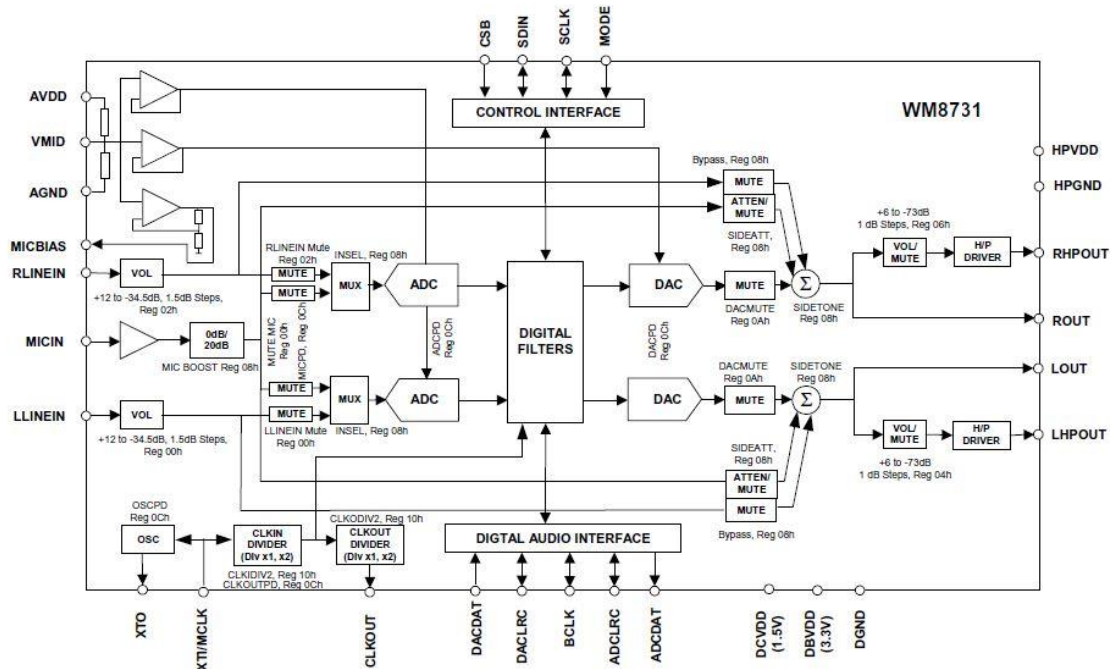


Figure 1: Structure interne du codec WM8731

Cette structure interne permet d'identifier les différents blocs utiles à la configuration du codec. Ce document fera souvent référence à la Figure 1 pour l'explication des différents registres de contrôles.

## 3 Registres de contrôle du codec

Le codec WM8731 contient 11 registres de contrôle permettant d'activer les différents blocs présents sur la Figure 1. Chacun des ces registres sera décrit en détails avec indication de leur nom commun et de leur nom défini au sein du programme « *DSPOB\_COM\_V2* ».

### 3.1 Registres « *Left Line IN* » et « *Right Line IN* »

- « *Left Line IN* »

<b>Name</b>	Left Line IN
<b>Code Name</b>	WM9731_REG_LLINE_IN
<b>Address</b>	0b00000000

<b>Bit</b>	15	14	13	12	11	10	9	8
<b>Name</b>	X	X	X	X	X	X	X	LRINBOTH
<b>Default</b>	x	x	x	x	x	x	x	0

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	LINMUTE	X	X	LINVOL4	LINVOL3	LINVOL2	LINVOL1	LINVOL0
<b>Default</b>	1	x	x	1	0	1	1	1

- « *Right Line IN* »

<b>Name</b>	Right Line IN
<b>Code Name</b>	WM9731_REG_RLINE_IN
<b>Address</b>	0b00000001

<b>Bit</b>	15	14	13	12	11	10	9	8
<b>Name</b>	X	X	X	X	X	X	X	RLINBOTH
<b>Default</b>	x	x	x	x	x	x	x	0

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	RINMUTE	X	X	RINVOL4	RINVOL3	RINVOL2	RINVOL1	RINVOL0
<b>Default</b>	1	x	x	1	0	1	1	1

- Description :

Bit	Valeur	Description
<b>LRINBOTH</b> <b>RINBOTH</b>	-	Permet de synchroniser les 2 registres Left et Right ensemble
	-	
<b>LINMUTE</b> <b>RINMUTE</b>	-	Permet d'activer le bloc MUTE sur les entrées LINE IN
	-	
<b>LINVOL</b> <b>RINVOL</b>	-	Permet de configurer les amplitudes en dB des entrées LINE IN. Voir document « <i>registerTable.xlsx</i> »
	-	

Les deux registres ci-dessus permettent de configurer pleinement les entrées LINE IN du codec WM8731. Ces registres ne sont utiles à configurer que si les entrées LINE IN sont utilisées et activées à l'aide du registre « *Analog Path* ». Ainsi, ces registres devront être paramétrés par défaut si les entrées MIC IN sont utilisées.

L'annexe « *registerTable.xlsx* » permet de mettre en évidence les différentes valeurs à configurer pour les cinq bits INVOL des deux registres décrit ci-dessus.

## 3.2 Registres « Left Headphone OUT » et « Right Headphone OUT »

- « *Left Headphone OUT* »

<b>Name</b>	Left Headphone OUT
<b>Code Name</b>	WM9731_REG_LHPHONE_OUT
<b>Address</b>	0b00000010

<b>Bit</b>	15	14	13	12	11	10	9	8
<b>Name</b>	X	X	X	X	X	X	X	LRHPBOTH
<b>Default</b>	x	x	x	x	x	x	x	0

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	LZCEN	LHPVOL6	LHPVOL5	LHPVOL4	LHPVOL3	LHPVOL2	LHPVOL1	LHPVOL0
<b>Default</b>	0	1	1	1	1	0	0	1

▪ « *Right Headphone OUT* »

<b>Name</b>	Right Headphone OUT
<b>Code Name</b>	WM9731_REG_RHPHONE_OUT
<b>Address</b>	0b00000011

<b>Bit</b>	15	14	13	12	11	10	9	8
<b>Name</b>	X	X	X	X	X	X	X	RLHPBOTH
<b>Default</b>	x	x	x	x	x	x	x	0

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	RZCEN	RHPVOL6	RHPVOL5	RHPVOL4	RHPVOL3	RHPVOL2	RHPVOL1	RHPVOL0
<b>Default</b>	0	1	1	1	1	0	0	1

▪ Description:

Bit	Valeur	Description
<b>LRHPBOTH RLHPBOTH</b>	-	Permet de synchroniser les 2 registres Left et Right ensemble
	-	
<b>LZCEN RZCEN</b>	-	Permet d'activer le « Cross-Detection »
	-	
<b>LHPVOL RHPVOL</b>	-	Permet de gérer le niveau d'amplitudes en dB des sorties HPOUT. Voir document « <i>registerTable.xlsx</i> »
	-	

Les registres décrits ci-dessus permettent de configurer pleinement les sorties HPOUT du codec WM8731. Ces registres seront à configurer indépendamment du mode de fonctionnement du codec.

L'annexe « *registerTable.xlsx* » permet de mettre en évidence les différentes valeurs à configurer pour les six bits HPVOL des deux registres décrit ci-dessus.

### 3.3 Registre « *Analog Path* »

- « *Analog Path* »

<b>Name</b>	Analog Path
<b>Code Name</b>	WM8731_REG_ANALOG_PATH
<b>Address</b>	0b00000100

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	SIDEATT1	SIDEATT0	SIDETONE	DACSEL	BYPASS	INSEL	MUTEMIC	MICBOOST
<b>Default</b>	0	0	0	0	1	0	1	0

- Description :

Bit	Valeur	Description
SIDEATT	-	Permet de configurer l'atténuation en dB en entrée du codec pour l'entrée MIC IN. Voir document « <i>registerTable.xlsx</i> »
	-	
SIDETONE	0	Désactive le bloc SIDETONE.
	1	Active le bloc SIDETONE
DACSEL	0	Désélectionne la sortie du codec vers une sortie digitale
	1	Sélectionne la sortie du codec vers une sortie digitale
BYPASS	0	Désactive le bloc BYPASS
	1	Active le bloc BYPASS
INSEL	0	Pour une sortie digitale. Sélectionne l'entrée LINE IN pour le bloc ADC
	1	Pour une sortie digitale. Sélectionne l'entrée MIC IN pour le bloc ADC
MUTEMIC	0	Désactive le bloc MUTE pour le MIC IN en ADC
	1	Active le bloc MUTE pour le MIC IN en ADC
MICBOOST	0	Désactive le boost audio pour l'entrée MIC IN
	1	Active le boost audio pour l'entrée MIC IN



Le registre « *Analog Path* » permet de configurer le codec WM8731 pour lui permettre de travailler autant en analogique qu'en digital. Les bits importants à sélectionner dans ce registre sont les bits SIDETONE, DACSEL et BYPASS.

Le bit SIDETONE permet au codec de travailler avec les entrées MIC IN. Les bits SIDEATT permettent de diminuer l'amplitude des signaux en provenance des entrées MIC IN. L'annexe « *registerTable.xlsx* » permet de mettre en évidence les différentes valeurs à configurer pour les deux bits HSIDEATT. Une augmentation du niveau sonore peut être faite à l'aide du bit MICBOOST.

Le bit BYPASS permet au codec de travailler avec les entrées LINE IN. En sélectionnant correctement ce bit, les registres « *Left Line IN* » et « *Right Line IN* » peuvent être utilisés pour modifier avec plus de finesse les amplitudes des signaux en entrées.

Le bit DACSEL permet d'utiliser le codec en digital. Le bit INSEL permet de sélectionner l'entrée à utiliser pour le mode digital.

### 3.4 Registre « *Digital Path* »

- « *Digital Path* »

<b>Name</b>	Digital Path
<b>Code Name</b>	WM8731_REG_DIGITAL_PATH
<b>Address</b>	0b00000101

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	X	X	X	HPOR	DACMU	DEEMP1	DEEMP0	ADCHPD
<b>Default</b>	x	x	x	0	1	0	0	0

- Description :

Bit	Valeur	Description
HPOR	0	Quand le filtre passe-haut interne est désactivé. Enlève la valeur DC lors de l'échantillonnage des données
	1	Quand le filtre passe-haut interne est désactivé. Stock la valeur DC lors de l'échantillonnage des données
DACMU	0	Désactive le bloc MUTE pour le bloc DAC du codec
	1	Active le bloc MUTE pour le bloc DAC du codec
DEEMP	-	Paramètre le filtre passe-haut interne. Voir document « <i>registerTable.xlsx</i> »
	-	
ADCHPD	0	Active le filtre passe-haut interne pour l'échantillonnage des données
	1	Désactive le filtre passe-haut interne pour l'échantillonnage des données

Le registre « *Digital Path* » permet d'établir les paramètres de configuration du filtre passe-haut interne. Ce filtre est utile uniquement lors de l'échantillonnage des données, soit en utilisant le codec en mode digital.

### 3.5 Registre « *Power Down Control* »

- « *Power Down Control* »

<b>Name</b>	Power Down Control
<b>Code Name</b>	WM8731_REG_PDOWN_CTRL
<b>Address</b>	0b00000110

Bit	7	6	5	4	3	2	1	0
<b>Name</b>	POWEROFF	CLKOUTPD	OSCPD	OUTPD	DACPD	ADCPD	MICPD	LINEINPD
<b>Default</b>	1	0	0	1	1	1	1	1

Avant toute chose :

Bit du registre Power Down Control	Description
1	DESACTIVATION
0	ACTIVATION

▪ Description :

Bit	Valeur	Description
<b>POWEROFF</b>	<b>0</b>	Désactive l'ensemble du codec
	<b>1</b>	Active l'ensemble du codec
<b>CLKOUTPD</b>	<b>0</b>	Désactive l'horloge en sortie du codec
	<b>1</b>	Active l'horloge en sortie du codec
<b>OSCPD</b>	<b>0</b>	Désactive l'oscillateur externe dédié au codec (s'il y en a un)
	<b>1</b>	Active l'oscillateur externe dédié au codec (s'il y en a un)
<b>OUTPD</b>	<b>0</b>	Désactive les sorties audio du codec
	<b>1</b>	Active les sorties audio du codec
<b>DACPD</b>	<b>0</b>	Désactive le bloc DAC du codec
	<b>1</b>	Active le bloc DAC du codec
<b>ADCPD</b>	<b>0</b>	Désactive le bloc ADC du codec
	<b>1</b>	Active le bloc ADC du codec
<b>MICPD</b>	<b>0</b>	Désactive l'entrée MIC IN du codec
	<b>1</b>	Active l'entrée MIC IN du codec
<b>LINEINPD</b>	<b>0</b>	Désactive l'entrée LINE IN du codec
	<b>1</b>	Active l'entrée LINE IN du codec

Le registre « *Power Down Control* » est l'un des registres les plus importants à configurer puisqu'il permet d'activer le codec et ses différents blocs internes. Le tableau est assez descriptif pour savoir quel bit configurer pour activer quel bloc en fonction du mode de communication.

Le bit OSCPД est à configurer pour permettre l'utilisation de l'oscillateur externe dédié au codec. Ce bit est à configurer uniquement si un oscillateur externe est présent et utilisable.

### 3.6 Registre « *Digital Interface* »

- « *Digital Interface* »

<b>Name</b>	Digital Interface
<b>Code Name</b>	WM8731_REG_DIGITAL_IF
<b>Address</b>	0b00000111

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	BCLKINV	MS	LRSWAP	LRP	IWL1	IWL0	FORMAT1	FORMAT0
<b>Default</b>	0	0	0	0	1	0	1	0

- Description :

Bit	Valeur	Description
BCLKINV	0	N'inverse pas le signal BCLK
	1	Inverse le signal BCLK
MS	0	Configure le codec en mode « Slave »
	1	Configure le codec en mode « Master »
LRSWAP	0	Canal gauche en premier
	1	Canal droit en premier
LRP	-	Bit de formatage en fonction du type de communication adopté. Voir document « <i>registerTable.xlsx</i> »
	-	
IWL	-	Bits de formatage des données à échantillonner. Configure le nombre de bits sur lequel les données vont être codées. Voir document « <i>registerTable.xlsx</i> »
	-	
FORMAT	-	Bits de formatage du type de communication. Configure le format de la communication à utiliser entre le codec et un module externe. Voir document « <i>registerTable.xlsx</i> »
	-	

Le registre « *Digital Interface* » permet de configurer une partie de l'interface de communication entre le codec et un module externe de traitement de données.

Cette partie consiste à la modification du codec en mode « Master » ou « Slave », ce qui lui permettra de générer lui-même ou non les différents signaux de communication.

### 3.7 Registre « *Sampling Control* »

- « *Sampling Control* »

<b>Name</b>	Sampling Control
<b>Code Name</b>	WM8731_REG_SAMPLING_CTRL_IF
<b>Address</b>	0b00001000

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	CLKODIV2	CLKIDIV2	SR3	SR2	SR1	SR0	BOSR	USB_NORM
<b>Default</b>	0	0	0	0	0	0	0	0

- Description :

Bit	Valeur	Description
CLKODIV2	0	L'horloge de sortie vaut l'horloge interne du codec
	1	L'horloge de sortie vaut l'horloge interne du codec/2
CLKIDIV2	0	L'horloge interne du codec vaut la « Master Clock »
	1	L'horloge interne du codec vaut la « Master Clock »/2
SR3	-	Bits de formatage pour les données à échantillonner. Configure le nombre de bits sur lequel les données vont être échantillonnées. Voir document « <i>registerTable.xlsx</i> »
	-	
SR2	-	
	-	
SR1	-	
	-	
SR0	-	
	-	
BOSR	-	
	-	
USB_NORM	0	Active le mode NORMAL
	1	Active le mode USB

Le registre « Sampling Control » travaille de pair avec le registre précédent. Il permet de finaliser la configuration du mode de communication en réglant les paramètres des signaux de l'interface. Les bits « CLKODIV2 » et « CLKIDIV2 » permettent de configurer les blocs internes du codec.

Ces bits permettent ainsi de diviser les horloges de fonctionnement du codec, que cela soit la « Master Clock » dans le cadre d'une configuration en mode « Master » ou bien l'horloge interne du codec.

Les bits « SR » et « BOSR » fonctionnent ensemble pour paramétrer les fréquences des signaux LRC, soit les fréquences d'échantillonnage des blocs ADC et DAC du codec. Les tableaux permettant de déterminer quelle fréquence est à configurer se trouve dans le document « *Datasheet WM8731* ».

Le bit « USB\_NORM » permet quand à lui de passer du mode NORMAL au mode USB. Ce bit aura une incidence sur la fréquence atteinte par la « Master Clock » du codec lorsque ce dernier fonctionne en mode « Master ».

Le mode NORMAL permet au codec de configurer sa « Master Clock » à la fréquence de son oscillateur externe dédié (12.248 ou 18.432 MHz pour les formats audio standards). Le mode USB stabilise la fréquence de la « Master Clock » du codec à une fréquence de 12Mhz, quelque soit la fréquence de l'oscillateur externe dédié.

### 3.8 Registre « *Active Control* »

- « *Active Control* »

<b>Name</b>	Sampling Control
<b>Code Name</b>	WM8731_REG_SAMPLING_CTRL_IF
<b>Address</b>	0b00001000

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	X	X	X	X	X	X	X	ACTIVE
<b>Default</b>	x	x	x	x	x	x	x	0

Ce registre permet d'activer l'interface de communication entre le codec et un module externe.

### 3.9 Registre « *Reset Control* »

- « *Reset Control* »

<b>Name</b>	Sampling Control
<b>Code Name</b>	WM8731_REG_SAMPLING_CTRL_IF
<b>Address</b>	0b00001000

<b>Bit</b>	7	6	5	4	3	2	1	0
<b>Name</b>	X	X	X	X	X	X	X	X
<b>Default</b>	x	x	x	x	x	x	x	x

Pour finir, le dernier registre de commande permet de réinitialiser l'ensemble des valeurs des bits de chaque registre expliqué précédemment à leur valeur par défaut. Une simple mise à 0 de ce registre permet de remettre l'ensemble des bits à leur valeur par défaut.

## 4 Modification du mode de fonctionnement du codec

Comme déjà explicité, le codec peut être configuré dans plusieurs modes de fonctionnement possibles. Cette partie permettra de mettre en évidence un certain nombre de ces modes en analysant chacun des registres à modifier.

### 4.1 Mode analogique

Le mode analogique consiste à utiliser les entrées MIC IN ou LINE IN sans passer par les blocs ADC ou DAC du codec. Le signal audio ne sera ainsi pas échantillonné et sera renvoyé avec quelques traitements en sortie du codec.

Les traitements possibles sont des variations d'amplitude des signaux en entrée et en sortie du codec. Les différents chemins possibles au sein du codec sont les suivants :

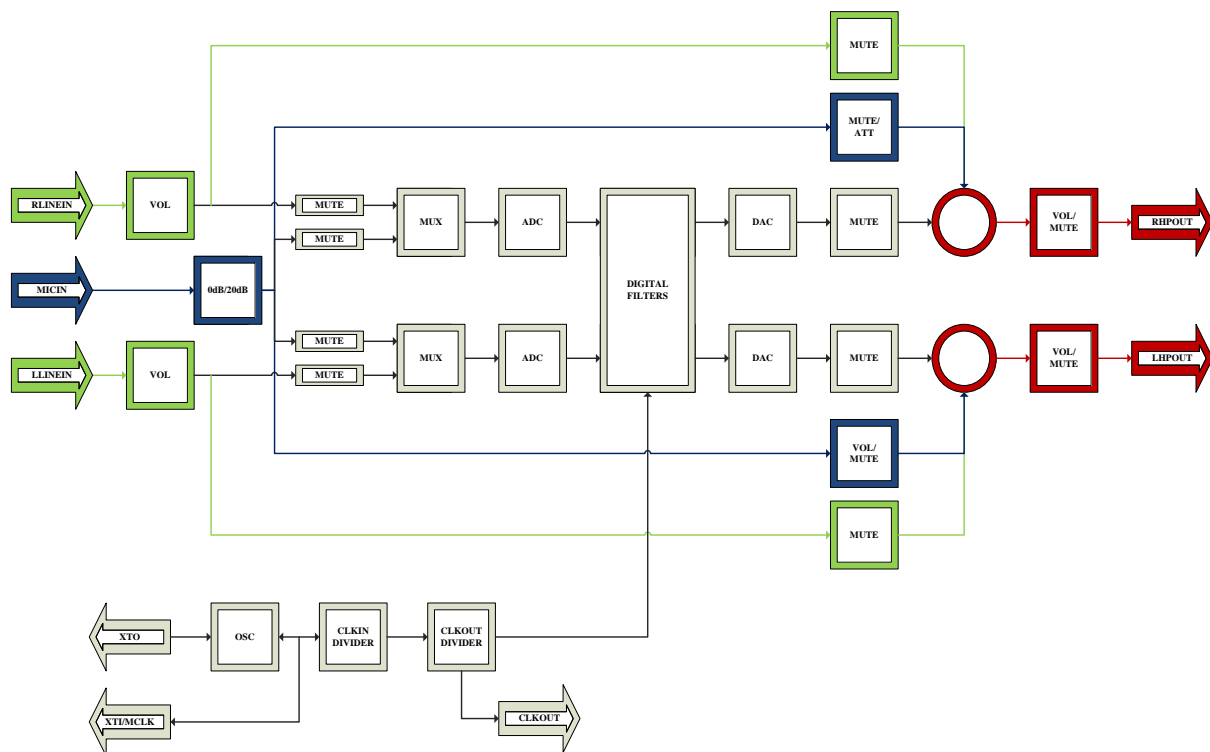


Figure 2: Blocs internes du codec - Chemins analogiques

Couleur	Description
Vert	Utilisation des entrées LINE IN
Bleu	Utilisation de l'entrée MIC IN
Rouge	Sorties communes



Voici la liste des bits à configurer pour utiliser les blocs internes du codec en mode analogique :

▪ Codec :

Registre	Bit	Valeur	Description
Power Down Control	POWEROFF	0	Alimente le codec pour son fonctionnement

▪ Entrée MIC IN :

Registre	Bit	Valeur	Description
Analog Path	SIDETONE	1	Active le bloc ATTEN/MUTE et bloc sommateur
Analog Path	SIDETATT	-	Permet de paramétrer le bloc ATTEN/MUTE permettant d'atténuer l'amplitude de MIC IN
Analog Path	MICBOOST	1	Active le bloc 0dB/20dB permettant de booster l'entrée MIC IN
Power Down Control	MICPD	0	Alimente l'entrée MIC IN

▪ Entrées LINE IN :

Registre	Bit	Valeur	Description
Analog Path	BYPASS	1	Active le bloc MUTE et bloc sommateur
Power Down Control	LINEINPD	0	Alimente l'entrée LINE IN
Left/Right Line IN	-	-	Configuration des blocs VOL pour paramétrer l'amplitude des signaux d'entrées.

▪ Sortie HPOUT :

Registre	Bit	Valeur	Description
Left/Right Headphone OUT	-	-	Configuration des blocs VOL/MUTE pour paramétrer l'amplitude des signaux de sorties.
Power Down Control	OUTPD	0	Alimente les sorties LRHPOUT

## 4.2 Mode digital

Le mode digital consiste à utiliser les entrées et sorties du codec tout en utilisant les différents blocs d'échantillonnages et autre filtres numériques se trouvant au sein du codec.

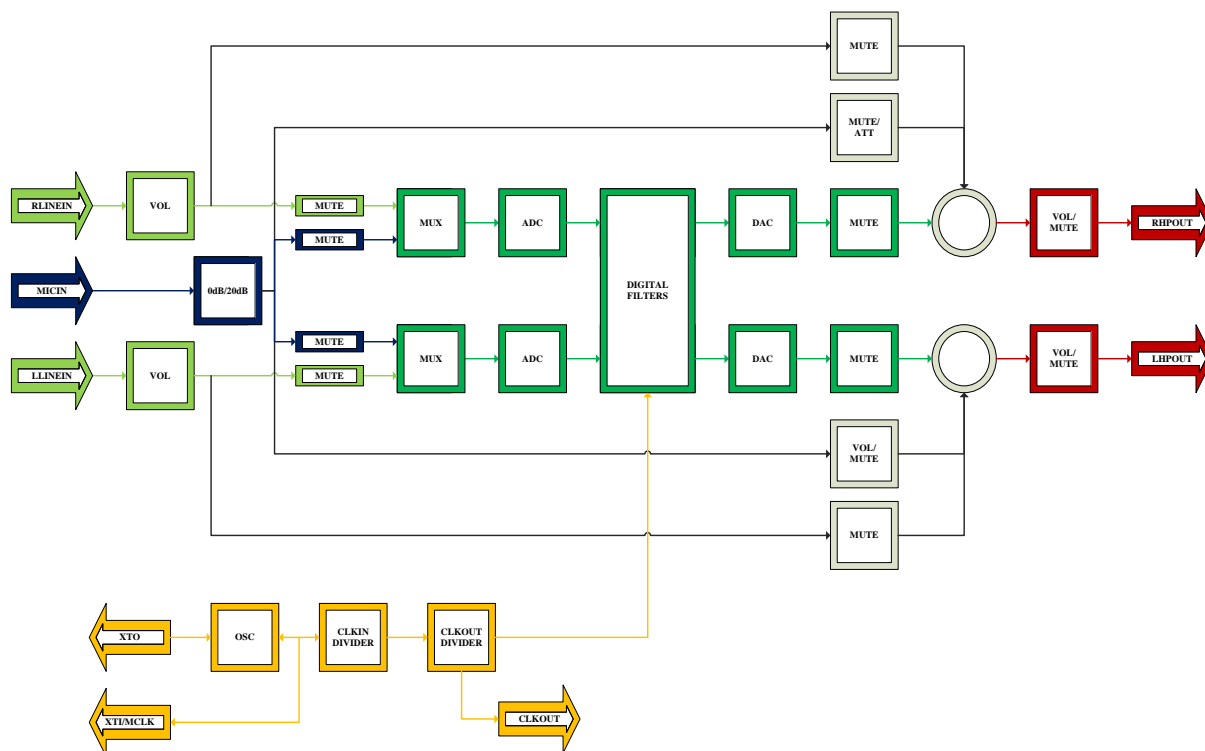


Figure 3: Blocs internes du codec - Chemins numériques

Couleur	Description
Vert	Utilisation des entrées LINE IN
Bleu	Utilisation de l'entrée MIC IN
Rouge	Sorties communes
Mélange	Multiplexage des blocs ADC et DAC permettant de rediriger les entrées vers la partie digitale du codec
Orange	Utilisation des blocs d'horloge interne (« Master » uniquement)

Les tableaux suivants permettront de mettre en avant les différents registres et bits à configurer pour permettre d'utiliser le codec dans son mode digital.

▪ Codec :

Registre	Bit	Valeur	Description
Power Down Control	POWEROFF	0	Alimente le codec pour son fonctionnement

▪ Multiplexage des entrées :

Registre	Bit	Valeur	Description
Audio Path	DACSEL	1	Sélection du bloc DAC pour la sortie du codec
Audio Path	INSEL	-	Multiplexage des entrées LINE IN et MIC IN vers le bloc ADC
Power Down Control	DACPD	0	Alimente le bloc DAC interne
Power Down Control	ADCPD	0	Alimente le bloc ADC interne

▪ Entrée MIC IN :

Registre	Bit	Valeur	Description
Analog Path	SIDETONE	1	Active le bloc ATTEN/MUTE et bloc sommateur
Analog Path	MICBOOST	1	Active le bloc 0dB/20dB permettant de booster l'entrée MIC IN
Power Down Control	MICPD	0	Alimente l'entrée MIC IN

▪ Entrées LINE IN :

Registre	Bit	Valeur	Description
Power Down Control	LINEINPD	0	Alimente l'entrée LINE IN
Left/Right Line IN	-	-	Configuration des blocs VOL pour paramétrer l'amplitude des signaux d'entrées.

**Note :** S'il l'un des bits permettant au codec de fonctionner en mode analogique est activé (bit *SIDETONE* ou bit *BYPASS*), il est possible d'utiliser les deux entrées du codec en mixant les entrées au bloc sommateur.

Dans ce cas, l'une des entrées sera digitalisée tandis que l'autre sera utilisée en mode analogique.

- Paramétrage du codec en mode « Master » ou « Slave » :

Registre	Bit	Valeur	Description
Digital Interface	MS	-	Configuration du codec en mode « Master » ou « Slave »

En fonction du mode « Master » ou du mode « Slave », le codec pourra soit générer ses propres horloges de contrôle pour la communication soit, subir les horloges d'un composant externe qui aura comme objectif de synchroniser la communication.

- *Si codec en mode « Master » :*

Registre	Bit	Valeur	Description
Power Down Control	OSCPD	0	Alimente l'oscillateur externe dédié. Bloc OSC
Power Down Control	CLKOUTPD	0	Alimente le bloc interne permettant de relier le codec à l'horloge de l'oscillateur. Bloc CLKIN

- *Si codec en mode « Slave » :*

Registre	Bit	Valeur	Description
Power Down Control	CLKOUTPD	0	Alimente le bloc interne permettant de relier le codec à l'horloge de la « Master Clock » externe. Bloc CLKIN

- Paramétrage du format de la communication digitale :

Registre	Bit	Valeur	Description
Digital Interface	FORMAT	-	Configuration du mode de communication
Digital Interface	LRP	-	Configuration des options du mode de communication à utiliser

- Paramétrage du format de données :

Registre	Bit	Valeur	Description
Digital Interface	IWL	-	Configuration du format de codage des données à échantillonner. Permet d'instancier le nombre de bit sur lequel les données seront échantillonnées
Sampling	SR	-	Configuration de la fréquence d'échantillonnage
Sampling	BOSR	-	Configure le sur-échantillonnage. A activer en fonction de la fréquence de la « Master Clock » du codec.