带 I²C 串行 2k 位 CMOS EEPROM 和手动复位的监控电路— CAT1024、CAT1025

特性

- 精确监控电源电压
 - -5V, 3.3V 和 3V 系统
 - 一5 个复位门槛电压供选择
- 高、低电平复位
 - 一有效的可靠复位电压 Vcc=1V
- 400KHz 的 I²C 总线
- 工作电压范围: 2.7V~5.5V
- 低功耗的 CMOS 技术
- 16字节的页写缓冲区
- 内置防误擦除写保护
 - —WP 管脚(CAT1025)
- 1,000,000 个编程/擦除周期
- 手动复位输入
- 数据保存时间长达 100 年
- 8 脚 DIP、SOIC、TSSOP、MSOP&TDFN(面积为 3×4.9mm & 3×3mm)
- 工业级及扩展的温度范围

概述

CAT1024 和 CAT1025 是基于微控制器系统的存储器和电源监控的完全解决方案。它们利用低功耗 CMOS 技术将 2K 位的串行 EEPOM 和用于掉电保护的系统电源监控电路集成在一块芯片内。存储器采用 400 KHz 的 1^2C 总线接口。

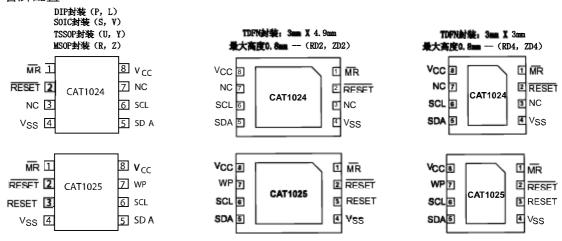
CAT1025 包含 1 个精确的 Vcc 监控测电路和 2 个开漏输出: RESET 和 RESET 。当 Vcc 低于复位门槛电压时,RESET 引脚将变为高电平,RESET 将变为低电平。CAT1025 还包含一个写保护输入(WP)。如果 WP 连接高电平,则写操作被禁止。

CAT1024/25 的电源监控电路和复位电路可在系统上、下电时保护存储器和系统微控制器,防止掉电条件的产生。CAT1024/25 都能够提供 5 种不同的复位门槛电压,可支持 5V,3.3V 和 3V 的系统。如果系统电源超出范围,复位信号有效,禁止系统微控制器、ASIC 或外围器件的操作。在电源电压超出门槛电压后的 200ms 内,复位信号仍保持有效。高电平有效和低电平有效的复位信号使 CAT1024/25 与微控制器和其它 IC 器件的连接变得很简单。另外,RESET 管脚或者独立的复位输入管脚 MR 都可以用作手动按键复位输入。

CAT1024/25 片内 2K 位的串行 EEPROM 构成 16 字节的页。另外,Vcc 电压监控电路提供了硬件数据保护功能,防止在 Vcc 降到低于复位门槛电压或上电时 Vcc 上升到复位门槛电压之前对存储器的写操作。

CAT1024/25 包含以下封装形式: 8 脚 DIP 和 8 脚 SO、TSSOP、TDFN 和 8 脚 MSOP 的表贴封装。其中,TDFN 封装的最大厚度是 0.8mm,其面积为 3 x 3 mm 或 3 x 4.9mm。

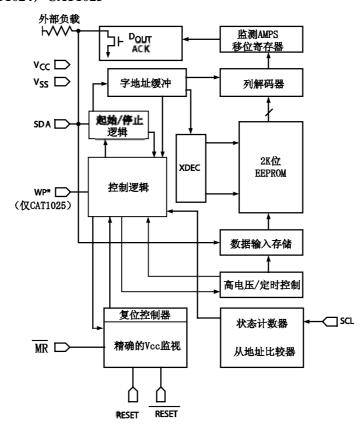
管脚配置



门槛电压选项

器件元件编号	最小门槛电压	最大门槛电压
-45	4.50	4.75
-42	4.25	4.50
-30	3.00	3.15
-28	2.85	3.00
-25	2.55	2.70

功能框图-CAT1024, CAT1025



*仅适用于 CAT1025

管脚功能

管脚名称	功能
NC	没有连接
RESET	复位输入/输出,低电平有效
Vss	地
SDA	串行数据/地址
SCL	时钟输入
RESET	复位输出,高电平有效 (CAT1025)
Vcc	电源
WP	写保护 (CAT1025)
MR	手动复位输入

工作温度范围

"	12.00 2.20
丁环	-40°C∼85°C
扩展	-40°C∼125°C

管脚描述

RESET/ RESET: 复位输出

(只有 CAT1025 有 RESET 管脚)

这是两个开漏输出管脚,RESET 可用作手动复位触发输入。该管脚上的强制复位条件可使器件启动或保持复位。RESET 管脚需接下拉电阻,RESET 管脚需接上拉电阻。

SDA: 串行数据/地址

双向串行数据/地址管脚,用于器件所有数据的发送和接收。它是一个开漏输出管脚,可以与其它开漏输出或集电极开路输出进行"线或"。

SCL: 串行时钟

串行时钟输入。

MR: 手动复位输入

这是一个去抖输入管脚,可连接外部手动复位源。 \overline{MR} 拉低将产生复位条件。当 \overline{MR} 脚为低电平时,复位输出将有效,直至 \overline{MR} 脚为高电平后,复位周期内复位输出仍将保持有效。 \overline{MR} 脚内接有一个上拉电阻。

WP (仅适用于 CAT1025): 写保护输入

当 WP 管脚连接到 Vss 或悬空时,允许对整个存储器执行写操作。当 WP 管脚连接到 Vcc 时,存储器被写保护。这个管脚有一个内部下拉电阻。

CAT10xx 系列器件

器件型号	手动 复位 输入	看门狗	看门狗 监控管脚	写保护管脚	独立的辅助电压监控	复位:高电平或 低电平有效	EEPROM
CAT1021	•	•	SDA	•		•	2K
CAT1022	•	•	SDA				2K
CAT1023	•	•	WDI			•	2K
CAT1024	•						2K
CAT1025	•			•		•	2K
CAT1026					•	•	2K
CAT1027		•	WDI		•		2K

有关含有 16k EEPROM 的监控电路,请参考 CAT1161、CAT1162 和 CAT1163 数据手册。

绝对最大额定值

- 工作温度......-55℃~+125℃
- 贮存温度.....-65℃~+150℃
- 每个管脚的对地电压⁽¹⁾.....-2.0~Vcc+2.0V
- Vcc 对地的电压.....-2.0~+7.0V
- 封装功耗(T_A=25℃)......1.0W
- 焊接温度(10秒)......300℃
- 输出短路电流⁽²⁾......100mA

超出"绝对最大额定值"列出的值的条件下工作会造成器件的永久损坏。以上列出的是器件正常工作的额定值,并未涉及器件在这些条件或超出这些条件下的功能操作。器件不能长时间工作在绝对最大额定值条件下,否则会影响其可靠性。

注:

- (1) 输入管脚的最低 DC 电压为-0.5V。跳变过程中输入可能在一段时间内(小于 20ns)下降到-2.0V。输出管脚的最高 DC 电压为Vcc+0.5V,可能在一段时间内(小于 20ns)上升到Vcc+2.0V。
- (2) 输出短路时间不能超过 1s。一次只允许一个输出短路。

直流工作特性

Vcc=2.7V~5.5V,器件都工作在推荐的温度范围条件下,除非特别说明。

符号	参数	测试条件	最小值	最大值	单位
I_{LI}	输入漏电流	$Vin = 0 \sim Vcc$	-2	10	uA
I_{LO}	输出漏电流	$Vin = 0 \sim Vcc$	-10	10	uA
I_{CC1}	电源电流 (写)	fscl = 400KHz, $Vcc = 5.5V$		3	mA
I_{CC2}	电源电流 (读)	fscl = 400KHz, $Vcc = 5.5V$		1	mA
I_{SB}	待机电流	$Vcc = 5.5V$, $Vin = 0 \sim Vcc$		40	uA
$V_{IL}^{(1)}$	输入低电压		-0.5	0.3×Vcc	V
$V_{IH}^{\ (1)}$	输入高电压		0.7×Vcc	Vcc+0.5	V
V _{OL}	输出低电压(SDA, RESET)	$I_{OL} = 3mA$, $Vcc = 2.7V$		0.4	V
V _{OH}	输出高电压(RESET)	$I_{OH} = 0.4 \text{mA}$, $Vcc = 2.7 \text{V}$	Vcc-0.75		V

续上表

符号	参数	测试条件	最小值	最大值	单位
		CAT102x-45 ($Vcc = 5.0V$)	4.50	4.75	
		CAT102x-42 ($Vcc = 5.0V$)	4.25	4.50	
V_{TH}	复位门槛电压	CAT102x-30 ($Vcc = 3.3V$)	3.00	3.15	V
		CAT102x-28 ($Vcc = 3.3V$)	2.85	3.00	
		CAT102x-25 ($Vcc = 3.0V$)	2.55	2.70	
V _{RVALID}	复位输出有效 Vcc 电压		1.00		V
$V_{RT}^{(2)}$	复位滞后门槛电压		15		mV

注:

- (1) 表中给出的 V_{IL} 最小值和 V_{IH} 最大值仅供参考,并没有经过测试。
- (2) 该参数是最早的测试结果,其值受到设计或操作改变的影响,并未经100%的测试。

电容

 $T_A=25$ °C, f=1.0MHz, Vcc=5V

符号	测试	测试条件	最大值	单位
C _{OUT} ⁽¹⁾	输出电容	$V_{OUT} = 0V$	8	pF
$C_{IN}^{(1)}$	输入电容	$V_{IN} = 0V$	6	pF

交流特性

Vcc=2.7V~5.5V,器件都工作在推荐的温度范围条件下,除非特别说明。

存储器 读/写周期(2)

符号	参数	最小值	最大值	单位
f_{SCL}	时钟频率		400	KHz
t_{SP}	t _{SP} SDA,SCL 输入的噪声抑制时间		100	ns
t_{LOW}	时钟低电平时间	1.3		us
t _{HIGH}	时钟高电平时间	0.6		us
$t_R^{(1)}$	SDA 和 SCL 上升时间		300	ns
$t_F^{(1)}$	SDA 和 SCL 下降时间		300	ns
t _{HD: STA}	起始条件保持时间	0.6		us
t _{SU: STA}	起始条件建立时间(重复起始条件)	0.6		us
t _{HD: DAT}	数据输入保持时间	0		ns
t _{SU: DAT}	数据输入建立时间	100		ns
t _{SU: STO}	停止条件建立时间	0.6		us
t_{AA}	SCL 低到数据输出有效		900	ns
t_{DH}	数据输出保持时间	50		ns
$t_{\mathrm{BUF}}^{(1)}$	新的发送启动前总线的空闲时间	1.3		us
t _{WC} ⁽³⁾	写周期时间(字节写/页写)		5	ms

注:

- (1) 此参数由最初的特性得到,其值受到设计或操作改变的影响,并未经100%的测试。
- (2) 测试条件可参考下面的"交流测试条件"表格。
- (3) 写周期时间是指从写序列的有效停止条件到器件内部编程/擦除周期结束之间的时间。在写操作过

程中,总线接口电路禁止,SDA 仍然保持高电平,器件不响应从地址。

复位电路交流特性

符号	参数	测试条件	最小值	典型值	最大值	单位
t_{PURST}	复位时间	注 2	130	200	270	ms
t _{RPD}	V _{TH} 到 RESET 输出的延 迟时间	注 3			5	us
t _{GLITCH}	Vcc 干扰抑制脉宽	注 4, 5			30	ns
MR 干扰	手动复位干扰脉冲抑制	注 1			100	ns
t _{MRW}	MR 低脉冲宽度	注 1	5			us
_	MR 输入到 RESET 输出	> }- 1			1	
t _{MRD}	的延迟时间	注 1			1	us

上电时序 5,6

符号	参数	测试条件	最小值	典型值	最大值	单位
t_{PUR}	上电到读操作				270	ms
t_{PUW}	上电到写操作				270	ms

交流测试条件

参数	测试条件
输入脉冲电压	0.2Vcc~0.8Vcc
输入的上升和下降时间	10ns
输入参考电压	0.3Vcc, 0.7Vcc
输出参考电压	0.5Vcc
输出负载	电流源: I _{OL} = 3mA; C _L = 100pF

可靠性

符号	参数	参考测试方法	最小值	最大值	单位
N_{END}	耐久性	MIL-STD-883,测试方法 1033	1,000,000		周期/字节
T_{DR}	数据保存时间	MIL-STD-883,测试方法 1008	100		年
V_{ZAP}	ESD 灵敏度	MIL-STD-883,测试方法 3015	2000		V
I _{LTH} (7)	闭锁	JEDEC 标准 17	100		mA

注:

- (1) 测试条件可参考"交流测试条件"表格。
- (2) 上电时输入参考电压 Vcc=V_{TH},复位输出参考电压和负载可参考"交流测试条件"表格。
- (3) 掉电时输入参考电压 Vcc=V_{TH},复位输出参考电压和负载可参考"交流测试条件"表格。
- (4) Vcc 干扰脉冲参考电压是 V_{Thmin}; 根据特性数据得到。
- (5) 此参数由最初的特性得到,其值受到设计或操作改变的影响,并未经100%的测试。
- (6) t_{PUR} 和 t_{PUW} 是从 Vcc 稳定到指定的存储器操作被启动需要的延时时间。
- (7) 为上升到 100mA 的输入电流和-1V~Vcc+1V 的输出管脚提供闭锁保护。

器件操作

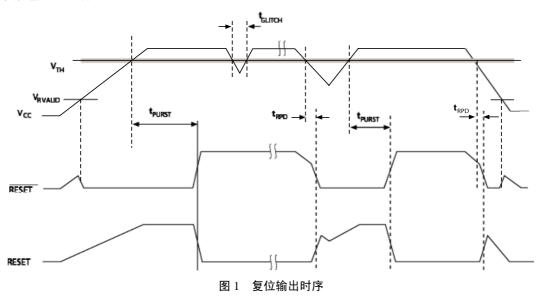
复位控制器描述

CAT1024/25 的精密复位控制器可确保掉电和电源上/下电时系统的正确操作。它们配置有开漏的复位输出。

上电过程中复位输出一直保持有效,直至 V_{CC} 到达门槛电压 V_{TH} ,并在 V_{CC} 到达 V_{TH} 后大约 200ms(t_{PURST})内复位输出仍然保持有效。当 t_{PURST} 时间过后,复位输出无效。这时,复位输出被相应的上拉/下拉电阻拉高或拉低。

下电过程中复位输出在 Vcc 下降到低于 V_{TH} 后有效。只要 Vcc>1.0V (V_{RVALID}) , \overline{RESET} 输出就有效。器件将忽略出现的快速负 Vcc 瞬时脉冲(干扰)。

复位输出的时序见下面图 1。



手动复位操作

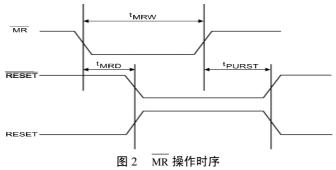
RESET 管脚可以作为复位输出和手动复位输入。输入由边沿触发,也就是说,当检测到 RESET 管脚从高电平到低电平的跳变后,将启动复位。

一旦 RESET 管脚有效,200ms 的定时器将开始计时复位时间。如果外部复位信号的时间小于200ms,复位输出将在至少200ms 内保持有效。

CAT1024/25 还有一个独立的手动复位输入,通过连接在 \overline{MR} 和 GND 两端的按键(通常处于断开状态) 来将 \overline{MR} 输入拉低,从而产生复位条件。 \overline{MR} 输入有一个内部上拉电阻。

当 MR 为低时复位有效,复位输出状态一直保持到 MR 输入变成高电平之后。

 \overline{MR} 输入上的小于 100ns 的短脉冲干扰不会产生复位信号。不需要额外的去抖电路。 \overline{MR} 输入的手动复位时序见图 2。



硬件数据保护

CAT1024/25 系列的硬件数据保护设计解决了长期困扰串行 EEPROM 的有关数据出错的问题。数据出错是指用来保存正确数据的存储单元存放着错误的数据。

一旦出现复位条件,内部的 EEPROM 将不响应对它的所有操作,包括写操作。如果复位输出有效,禁止正在执行的 EEPROM 操作,不允许执行任何新的 EEPROM 操作。在这种情况下,对存储器的内部写周期将不能够被启动,但是,非易失存储器的写操作并不会被禁止。如果在 Vcc 上升到最小值 2V 之前有足够的时间 (5ms),那么在复位条件成功结束之前,可以启动内部写周期。

此外, CAT1025 还有一个写保护输入管脚 WP, 当 WP 连接到 Vcc, 任何对器件的写操作无效。

内部 EEPROM 的操作

CAT1024/25 都内嵌有一个 2K 位的串行 EEPROM,支持 I²C 总线数据传输协议。I²C 总线协议规定,任何将数据传送到总线的器件作为发送器,任何从总线上接收数据的器件作为接收器。数据传输由主器件控制,由它来产生串行时钟和所有的起始、停止条件。主器件和从器件都可以作为发送器或接收器,但由主器件来控制数据传输的模式。

I2C 总线协议

I2C 总线协议的定义如下:

- (1) 数据传输只在总线处于空闲状态时才启动。
- (2) 数据传输过程中,当时钟线为高时,数据线必须始终保持稳定状态。时钟线为高时数据线上的任何 跳变都被认为是起始或停止条件。

起始条件

起始条件在所有命令发布之前产生。起始条件定义成时钟线为高电平时数据线上高到低的跳变。 CAT1024/25 监控 SDA 和 SCL 的状态变化,一旦起始条件出现,它们将会立即响应。

停止条件

停止条件定义成时钟线为高电平时数据线上低到高的跳变。停止条件出现时,所有操作离开终止。

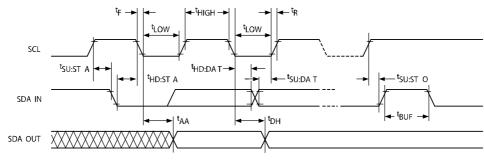


图 3 I²C 总线时序

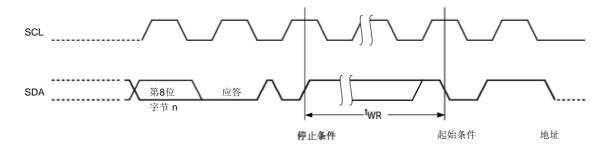


图 4 写周期时序

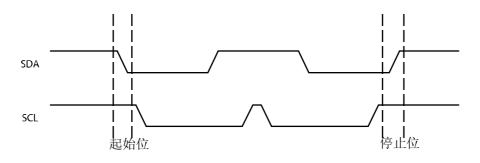


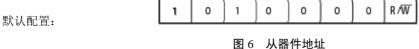
图 5 起始/结束条件时序

器件寻址

主器件通过发送一个起始信号启动发送过程,然后发送它所要寻址的从器件的地址。8 位从器件地址 的高 4 位固定,默认为 1010。

从地址的最低位为读写控制位。"1"表示对从器件进行读操作,"0"表示对从器件进行写操作。

在主器件发送起始信号和从器件地址字节后, CAT1024/25 监控总线, 当其地址与发送的从地址相符时 产生一个应答信号(通过 SDA)。然后,CAT1021/22/23 根据读写控制位(R/W)的状态进行读或写操作。



应答信号

每当成功完成一次数据传输,接收器都必须产生一个应答信号。应答器件在第9个时钟周期时将SDA 线拉低,表示已收到8位数据。

当接收到起始条件和从器件地址之后, CAT1024/25 都会响应一个应答信号。如果 CAT1024/25 被选中 执行写操作,则它每接收一个8位字节之后都会响应一个应答信号。

当 CAT1024/25 开始读操作时,它将发送一个 8 位的数据,释放 SDA 线并监控应答信号,一旦接收到 应答信号, CAT1024/25 继续发送数据。如果主器件未发送应答信号,则 CAT1024/25 停止传输数据并等待 停止条件。

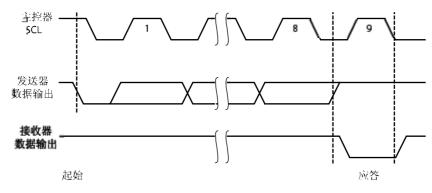
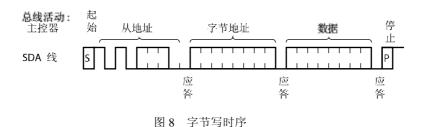


图 7 应答时序

写操作方式

字节写

在字节写模式下,主器件向从器件发送起始条件和从地址信息 (R/W 位清 0),主器件在接收到从器件产生的应答信号后发送一个8位的地址,写入器件的地址指针。当接收到从器件产生的另一个应答信号后,主器件将数据发送到被寻址的存储单元。器件再次应答,主器件产生停止条件。这时,器件开始执行一次非易失性存储器的编程操作,不再响应主器件的任何请求。

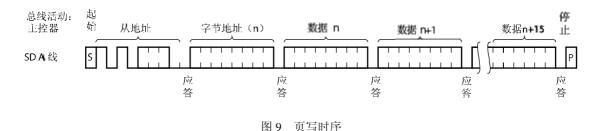


页写

页写模式下,CAT1024/25 在一个写操作周期内可写入多达 16 个字节的数据。页写操作的启动和字节写一样,不同的是发送完一个字节数据后并不会停止发送数据,而是继续发送另外 15 个字节数据。每发送一个字节数据后,CAT1024/25 产生应答,内部地址的低位加 1,高位保持不变。

如果在发送停止条件之前主器件发送的字节数超过 16 个,地址计数器将自动翻转,先前写入的数据被覆盖。

当接收到 16 个字节数据和主器件发送的停止信号后,CAT1024/25 启动内部编程周期。这样,所有接收到的数据仅在一个写周期内就被写入 CAT1024/25。



应答查询

可以利用内部写周期时禁止数据输入这一特性。一旦停止条件被发送,表明主器件写操作结束时,CAT1024/25 就启动内部写周期。应答查询也立即启动。上述操作也包括发送起始条件和执行写操作的从器件地址。如果 CAT1024/25 正在执行写操作,则不会返回应答信号。如果 CAT1024/25 已经完成了写操作,

则返回一个应答信号, 主器件再继续执行下一次的读写操作。

写保护

写保护操作特性(只有 CAT1025 包含此特性)可防止用户对存储器阵列执行误编程操作。如果 WP 管脚与 Vcc 相连时,整个存储器阵列被保护,只能执行读操作。CAT1025 可以接收从器件地址和字节地址,但是由于器件在接收到第一个字节数据后并不发送应答信号,因此被访问的存储单元被保护,不能进行编程。

读操作

CAT1024/25 读操作的启动和写操作一样,惟一不同的是 R/\overline{W} 位被置 1。有 3 种不同的读操作模式: 立即/当前地址读、选择/随机地址读、顺序地址读。

立即/当前地址读

CAT1024/25 的地址计数器的内容是最后访问的存储单元地址加 1。换句话说,如果最后一次读/写的地址为 N,则立即读的地址从地址 N+1 开始。如果 N=E=255,则计数器将翻转到 0 且继续输出有效数据。 CAT1024/25 接收到与其相符的从器件地址信号后(R/\overline{W} 位置 1),它首先发送应答信号,然后发送一个 8 位字节数据。主器件不需发送应答信号,但要产生停止条件。

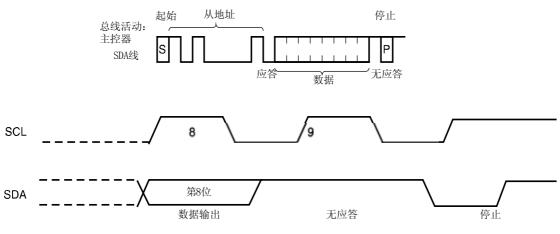


图 10 立即/当前地址读时序

选择/随机地址读

选择/随机读操作允许主器件对存储器的任何地址单元字节进行读操作。主器件首先通过发送起始条件、从器件地址和它想读取的字节数据的地址执行一次虚写操作。当 CAT1024/25 产生应答后,主器件再次发送起始条件和从器件地址,此时 R/\overline{W} 位置 1。然后 CAT1024/25 产生响应,发送所需的 8 位字节数据。这时,主器件不再发送应答信号,而是产生停止条件。

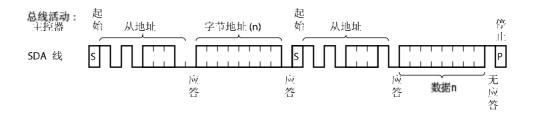


图 11 随机地址读时序

顺序地址读

顺序地址读操作可通过立即读或选择性读操作来启动。当 CAT1024/25 发送完第一个 8 位的字节数据后,主器件产生一个应答信号来响应,告知 CAT1024/25 它需要更多数据。然后,每产生一次应答,CAT1024/25 就发送一个 8 位的字节,直至停止条件产生。

CAT1024/25 按照从地址 N 到地址 N+1 的顺序来发送数据。读操作时,CAT1024/25 的地址计数器的地址位递增,这样整个存储器的内容可在一个读操作周期内全部读出。

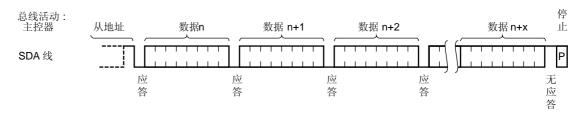
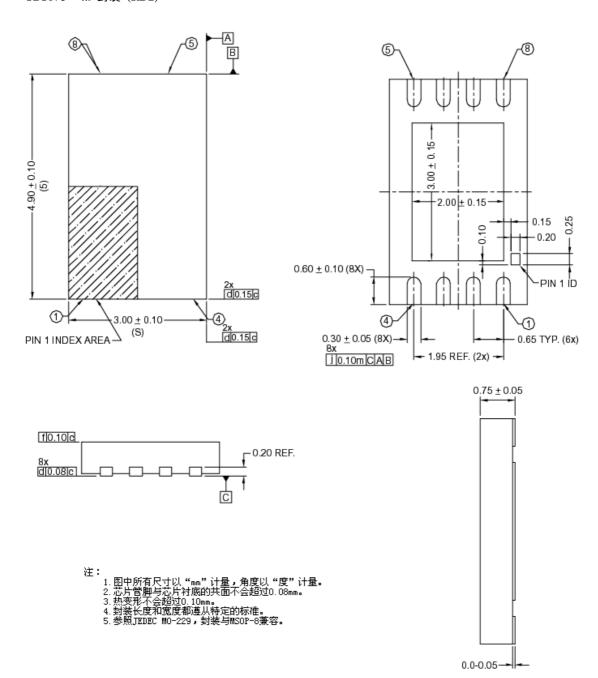


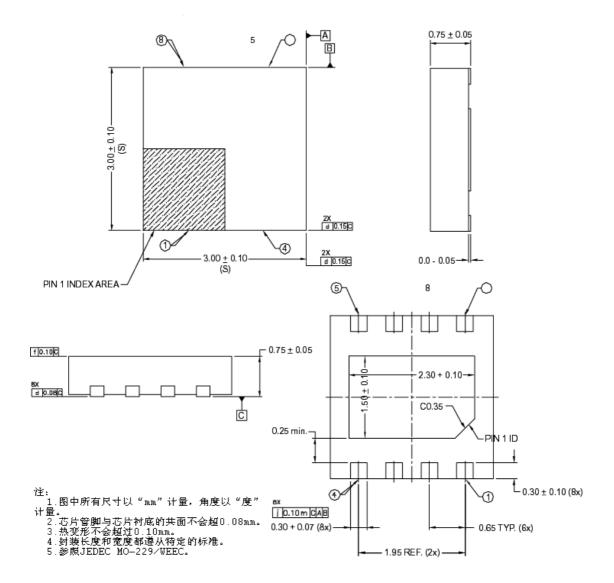
图 14 顺序地址读时序

封装信息

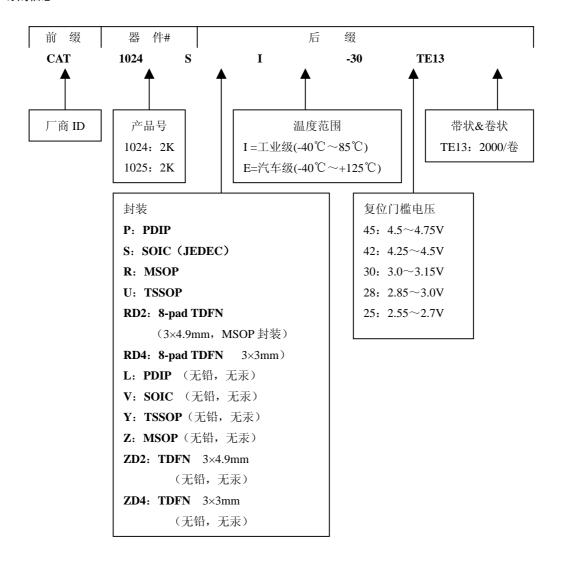
TDFN 3×4.9 封装 (RD2)



TDFN 3×3 封装 (RD4)



订购信息



注:上面以CAT1024SI-30TE13为例来说明(带 I^2 C串行2k CMOS EEPROM的监控电路,SOIC封装,工业级温度,3.0~3.15V的复位门槛电压,带状和卷状)。