	Lucas Seara Manoel
Relatório 1 - Sistema	de Controle Digital com Equações Recursivas

Relatório 1 - Sistema de Controle Digital com Equações Recursivas

Lucas Seara Manoel*

8 de Outubro de 2018

Sumário

1	Introdução					
2	Mon	Montagem da planta e sistema de controle				
	2.1	Montagem da planta em placa de circuito impresso	3			
	2.2	Implementação do sistema de controle com uso do dispositivo PSOC	5			
3	Anál	ise da Planta	Ć			
	3.1	Análise teórica da Planta	Ć			
	3.2	Análise experimental da planta	1			
	3.3	Comparação entre modelo teórico e experimental da planta	14			
	3.4	Discretização do modelo de tempo contínuo da planta	16			
	3.5	Análise de erro de regime permanente	18			
4	Proje	eto do compensador utilizando o lugar das raizes	23			
5	Teste	e e Resultado	29			
	5.1	Teste utilizando Simulink	29			
	5.2	Teste utilizando Equações Recursivas	30			
	5.3	Teste experimental	32			
6	Conc	clusão	36			
Referê	ncias .					
Apê nd	lices		38			
APÊNI	DICE	A Script MATLAB para o cálculo do somatório dos ângulos	39			
APÊNI	DICE	B Script MATLAB para teste das equações recursivas	40			
APÊNI	DICE	C Firmware Completo do Sistema de Controle	41			

 $^{^*}$ Aluno de Graduação de Eng. Eletrônica
(IFSC/DAELN) Mat:. 131004417-1

1 Introdução.

O surgimento de sistemas de processamento digital proporcionaram aos projetistas de sistemas de controle uma alternativa de realizar sistemas de compensação de ordem elevada com baixo custo. Por meio de conversores de sinal analógico para digital e moduladores de sinal por largura de pulso, microprocessadores que estão cada vez mais modernos podem interagir com o mundo analógico de forma a controlar o comportamento de uma planta analógica. Com o uso da teoria de amostragem e a representação de sistemas por meio da transformada Z é possível modelar sistemas analógicos, que terão seus sinais amostrados, como sistemas digitais (OGATA, 1995).

O objetivo da atividade descrita nesse relatório consiste em desenvolver um controlador digital capaz de reduzir o sobressinal e o tempo de acomodação da resposta ao degrau da planta apresentada na Figura 1 pela metade.

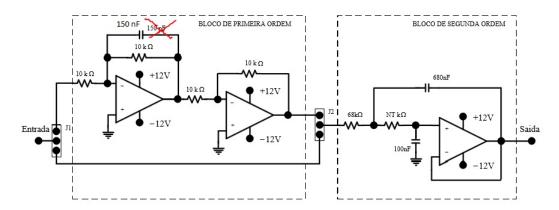


Figura 1 – Esquemático da planta proposta para a atividade.

Fonte: Slide de apresentação do projeto

A Figura 2 ilustra o esquemático da planta apresentada na Figura 1 em conjunto com o sistema de controle formando um sistema em malha fechada. A interface do sistema digital com o sistema analógico, no sentido do fluxo de sinal do sistema digital para o analógico, será feito com modulação de largura de pulso (PWM - Pulse Width Modulation). A interface no sentido do fluxo de sinal do sistema analógico para o sistema digital será feito por meio de conversores analógicos digitais.

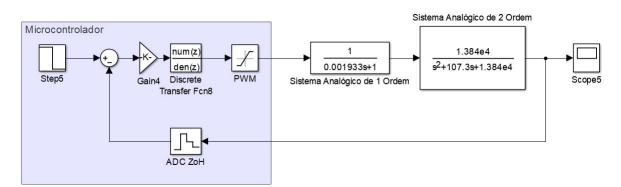


Figura 2 – Esquemático do Sistema - Planta e Controlador.

Software: MATLAB - Simulink

2 Montagem da planta e sistema de controle.

2.1 Montagem da planta em placa de circuito impresso.

O layout da planta foi desenhado por meio do *software* Altium. O amplificador operacional utilizado foi o LM224n. O layout abaixo segue o esquemático da Figura 1 com um diodo zener 1N4734A de 5.6 V para proteção do ADC do microcontrolador contra tensão acima das suportadas pelo pino do microcontrolador (que segundo o *datasheet* é 5.5 V para os microcontroladores da Cypress da linha PSOC 5LP). Essa proteção é pertinente uma vez que os amplificadores operacionais irão operar com tensão simétrica de 12 V.

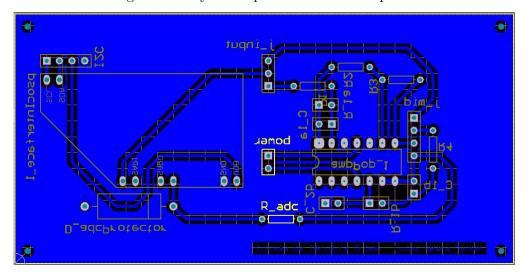


Figura 3 – Layout da placa de circuito impresso.

Software: Altium

A Figura 4 apresenta como ficou a placa de circuito impresso após corrosão. As dimensões da placa são $5\mathrm{x}10~\mathrm{cm}$:

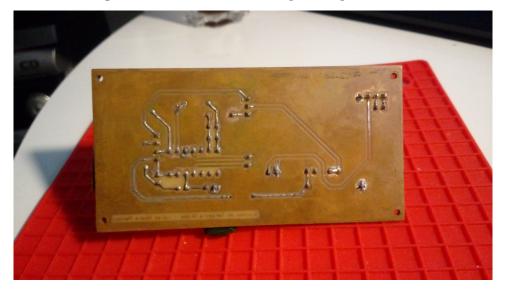


Figura 4 – Placa de circuito impresso após corrosão.

O layout da planta foi desenhado de forma que os elementos chaves que definem as constantes de tempo possam ser facilmente substituídos. Dessa forma é evitado que seja preciso reaquecer as trilhas de cobre da placa de fenolite em um processo de retrabalho de soldagem. Essa abordagem facilitou a troca de um dos capacitores do sistema de primeira ordem que foi substituído durante o decorrer do projeto (essa troca está indicada com uma marcação X em vermelho na Figura 1 - troca do capacitor de 150 pF para 150 nF).

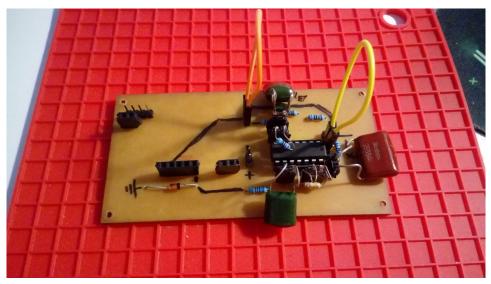


Figura 5 – Placa de circuito - Top Layer.

Para prevenir o mal contato entre os terminais dos componentes removíveis com a planta, foram soldados aos terminais dos componentes pinos que exercem um bom encaixe com os headers da planta.



Figura 6 – Placa de circuito impresso - Componentes Removíveis.

2.2 Implementação do sistema de controle com uso do dispositivo PSOC.

O layout foi desenvolvido com base na placa de desenvolvimento CY8CKIT-059 da Cypress. Essa placa de desenvolvimento carrega um PSOC (*Programable System On Chip*) da família CY8C58LP. O dispositivo presente na placa é o CY8C5888LTI-LP097 que é um dispositivo que carrega um microcontrolador ARM Cortex-M3 em conjunto com periféricos que podem ter suas disposições programadas dentro do componente.



 $Figura\ 7-Planta\ com\ Microcontrolador\ acoplado.$

Esse componente possui vários periféricos disponíveis para uso, incluindo periféricos analógicos como amplificadores operacionais, comparadores, PGAs (amplificadores de ganho programável), TIAs (Amplificadores de Trans-impedância), Mixers e outros. Os principais periféricos utilizados nessa atividade foram o ADC delta sigma de 16 bits e um PWM também de 16 bits. A Figura 8 retirada do datasheet do componente mostra um mapa dos periféricos disponíveis:

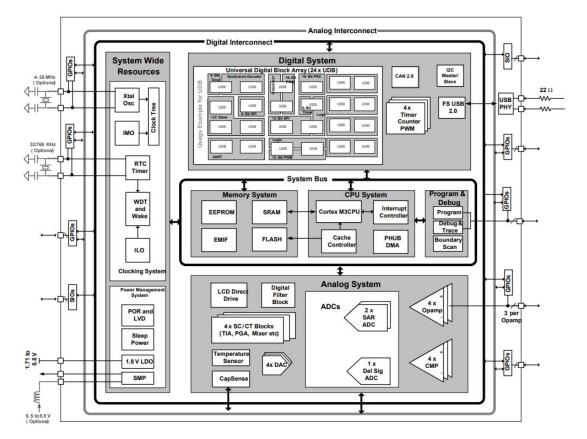


Figura 8 – Mapa dos periféricos do PSOC da família CY8C58LP.

A disposição dos periféricos é estabelecida via diagrama de blocos como o esquemático da Figura 9. A partir de um sinal de *clock* de 66 MHz, sinais de *clock* de menor frequência serão gerados para que o PWM seja sincronizado ao sinal de interrupção. Com uma série de três contadores de 8 bits seguido de um contador que irar contar até 4, o período de amostragem do sistema será de 3.9719 ms (praticamente 4 ms). Periféricos como a interface UART e um TIMER para contagem do tempo de processamento também foram adicionados como pode ser visto na Figura 9:

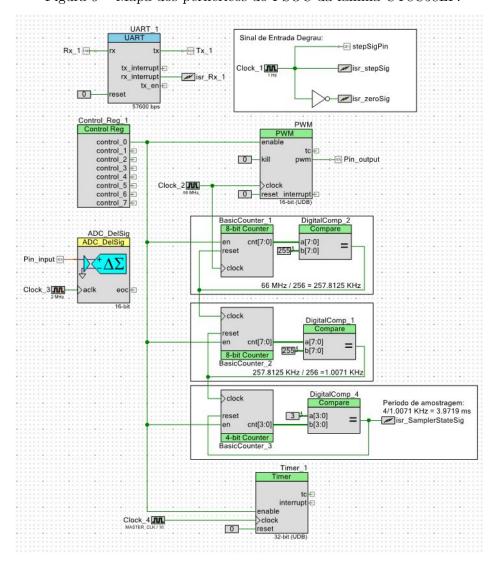


Figura 9 – Mapa dos periféricos do PSOC da família CY8C58LP.

Software: PSoC Creator 4.2

O dispositivo PSOC irá implementar o hardware descrito na Figura 9 e o núcleo do processador ARM Cortex-M3 irá interagir com esse hardware por meio dos pinos de interrupção iniciados pela sigla isr. Logo a cada acionamento do pino de interrupção SamplerStateSig, uma função responsável por processar o sinal lido pelo ADC para atualizar o valor da saída PWM será chamada. O sinal lido pelo ADC junto ao tempo de processamento contado pelo TIMER também é enviado via UART para que possa ser visualizado no computador. O código completo do firmware está disponível no Apêndice C.

O periférico conversor digital do tipo delta sigma foi configurado como é mostrado na Figura 10. Operando com uma frequência de 1.5 MHz, o periférico está efetuando 5358 leituras por segundo - período de amostragem de 187 μ s. Sendo a resolução de 16 bits, o erro de quantização é de $2^{-16}=0.0015\%$ que corresponde a uma relação sinal ruído de 96 dB.

Configure 'ADC_DelSig' ? × ADC_DelSig Name: Config1 4 Þ Common Built-in Comment: Default Config Configuration name: CFG1 ADC_DelSig_CFG1 Modes Conversion mode: 0 - Single Sample Resolution (bits): 16 Conversion rate (SPS): Range: 458 - 10971 SPS 5358 Actual conv. rate (SPS): 5358 1500.000 Clock frequency (kHz): Input options - Single ended mode Input range Input range: Vssa to 7.5V (0.0 to 6*Vref) Vdda Buffer gain: Buffer mode: Rail to Rail ADC Range Reference (Rail to Rail Mode) Reference: Internal Vdda/4 1.250 Vref (V): 100 mV Alignment Right Coherency = LOW O Left 24 bits (OVF Protected) Datasheet OK Apply Cancel

Figura 10 – Medição do sobressinal do sistema de segunda ordem.

Software: PSoC Creator 4.2

Periférico de PWM possui a mesma resolução do ADC utilizado. Funcionando com um clock de 66 MHz, período de um ciclo irá corresponder a 992.97 μ s com um dutycycle podendo representar 65536 valores diferentes. A configuração do periférico de PWM é apresentada na Figura 11.

Configure 'PWM' ? X PWM Name: 4 Þ Configure Advanced **₩**-65535 0-4-65535 period pwm UDB Implementation: O Fixed Function Resolution: O 8-Bit 16-Bit PWM Mode: One Output 65535 -Max Period = 992.97us Period: CMP Value 1: + 10 CMP Type 1: V Less * * Dead Band: Disabled OK Datasheet Apply Cancel

Figura 11 – Configuração do PWM.

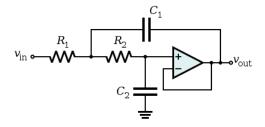
Software: PSoC Creator 4.2

3 Análise da Planta.

3.1 Análise teórica da Planta.

Ao analisar a planta da Figura 1 é possível notar que o bloco de segunda ordem é uma topologia conhecida denominada de Sallen-Key (ALEXANDER; SADIKU, 2013). No caso da planta proposta para a atividade, um filtro Sallen-Key passa baixa.

Figura 12 – Esquemático do filtro de topologia Sallen-Key.



Fonte: Wikipédia

A função transferência do filtro Sallen-Key é conhecida e é apresentada abaixo em concordância com a ordem dos componentes da Figura 12:

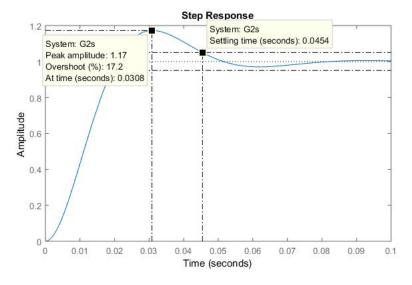
$$G_2(s) = \frac{1}{R_1 R_2 C_1 C_2 s^2 + (R_1 + R_2) C_2 s + 1}$$

Utilizando os valores da Figura 1 (onde NT = 16), a função transferência do sistema de segunda ordem é:

$$G_2(s) = \frac{1}{7.398 * 10^{-5} s^2 + 0.0084s + 1}$$

A Figura 13 mostra graficamente a resposta ao degrau da função transferência do filtro Sallen-Key. Nessa figura está marcado o tempo de acomodação $T_s(5\%)$ e o valor da amplitude onde ocorre o valor de máximo sobressinal M_p :

Figura 13 – Resposta ao degrau do filtro Sallen-Key.



O primeiro bloco da Figura 1 é de simples análise e trata de um sistema de primeira ordem. Como a constante de tempo τ é definida pela multiplicação do valor do resistor com o capacitor do ramo de realimentação:

$$\tau = RC = 150e - 9 * 10e - 3 = 1.5ms.$$

Logo a função transferência do sistema de primeira ordem é:

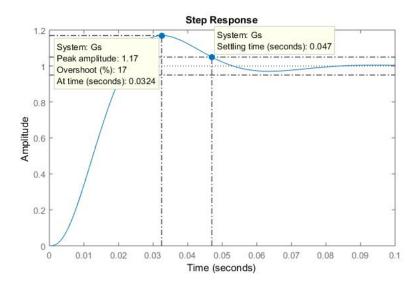
$$G_1(s) = \frac{1}{0.0015s + 1}$$

Ao juntar o sistema de primeira ordem com o sistema de segunda ordem, o sistema resultante assume ordem 3 e a sua função transferência é:

$$G(s) = G_1(s) * G_2(s) = \frac{1}{1.11 * 10^{-7} s^3 + 8.658 * 10^{-5} s^2 + 0.0099s + 1}$$

A Figura 14 apresenta a resposta ao degrau do sistema de terceira ordem:

Figura 14 – Resposta ao degrau do sitema completo da planta - Ordem três.



Software: MATLAB

É possível notar uma semelhança entre o sistema de segunda ordem, G_2 , com o sistema de terceira ordem G(s). Porém vale lembrar que o sistema de terceira ordem, por ter um polo a mais que o sistema de segunda ordem, possui um lugar das raízes diferente e suas características tenderão a serem diferentes com o aumento do ganho de um suposto controlador (em um contexto onde a planta é controlada em malha fechada).

3.2 Análise experimental da planta.

Como ja discutido na análise teórica, o sistema apresentado na Figura 1 é composto de dois blocos. Um primeiro bloco é composto por um sistema de primeira ordem com ganho unitário. O parâmetro relevante para que esse sistema possa ser modelado na forma de função transferência, por meio de análise experimental, é a sua constante de tempo τ . Dessa forma a função transferência do sistema de primeira ordem pode ser modelada como:

$$G_1(s) = \frac{1}{s\tau + 1}$$

Uma forma de medir o τ é aplicando um sinal do tipo degrau na entrada do sistema de primeira ordem. E com um osciloscópio é possível medir o tempo que o sinal de resposta leva para acompanhar a entrada. No caso da Figura 15 foi medido quanto tempo a saída do sistema leva para mudar 95% a sua amplitude. Segundo Ogata (2014), a amplitude de um sistema de primeira ordem leva três vezes a contante de tempo τ para atingir 95% da amplitude do sinal degrau aplicado como entrada.



Figura 15 – Medição de três vezes a constante de tempo τ - 95% do sinal.

Osciloscópio Tektronics Tds1002c

A Figura 15 indica que o sistema levou 5.8 ms para atingir 95% do sinal. Logo a constante de tempo é um terço desse valor: $\tau=1.933$ ms. Dessa forma o sistema de primeira ordem do primeiro bloco pode ser modelado na forma de função transferência como:

$$G_1(s) = \frac{1}{s0.001933 + 1}$$

Para encontrar o modelo matemático de um sistema de segunda ordem com método experimental, duas grandezas são relevantes medir no ensaio de entrada ao degrau: O máximo sobressinal M_p e o tempo de pico T_p . Com essas duas grandezas é possível encontrar o coeficiente de amortecimento ζ e frequência natural do sistema ω_n . Com ζ e ω_n é possível modelar o sistema na forma de função transferência mostrada abaixo(OGATA, 2014):

$$G_2(s) = \frac{{\omega_n}^2}{s^2 + 2\zeta\omega_n s + {\omega_n}^2}$$

A Figura 16 mostra a medição do sobressinal M_p . Da forma que é possível constatar que o máximo sobressinal para um degrau de amplitude de 500mV é 100 mV.



Figura 16 – Medição do sobressinal do sistema de segunda ordem.

Osciloscópio Tektronics Tds1002c

O valor M_p é definido como o porcentual da amplitude do sinal degrau aplicado na entrada. Logo 100 mV representa 20% de 500mV. Assim o valor de sobressinal pode ser definido como $M_p=0.2$. A literatura de Ogata (2014) indica que M_p se relaciona com ζ como:

$$M_p = e^{-\frac{\zeta}{\sqrt{1-\zeta^2}}\pi}$$

A equação acima pode ser resolvida numericamente com auxílio do computador. Dessa forma, utilizando os valores medidos, o valor de ζ (zeta) calculado numericamente apresenta o resultado:

$$\zeta = 0.4559$$

A segunda grandeza para que o sistema de segunda ordem possa ser modelado em forma de função transferência é o tempo de pico T_p da sua resposta ao degrau. A Figura 17 mostra a medição do tempo de pico como sendo $T_p=30$ ms.

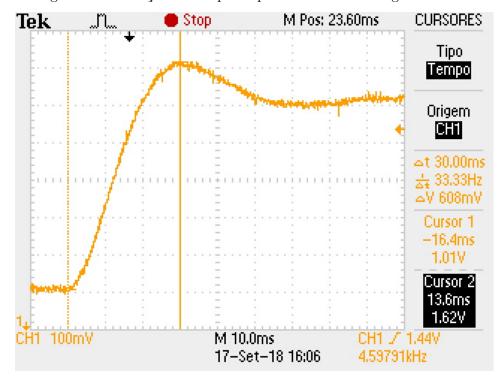


Figura 17 – Medição do tempo de pico do sistema de segunda ordem.

Osciloscópio Tektronics Tds1002c

Conhecendo o ζ anteriormente calculado e o tempo de pico T_p , a frequência natural do sistema ω_n se relaciona com essas grandezas por meio da equação (OGATA, 2014):

$$\omega_n = -\frac{\pi}{T_p \sqrt{1 - \zeta^2}} = -\frac{\pi}{0.03\sqrt{1 - 0.4559^2}} = 117.66$$

Com os valores de $\zeta = 0.4559$ r $\omega_n = 117.66$ definidos, a os coeficientes da equação de transferência do sistema de segunda ordem são definidos como:

$$G_2(s) = \frac{{\omega_n}^2}{s^2 + 2\zeta\omega_n s + {\omega_n}^2} = \frac{13840}{s^2 + 107.3s + 13840}$$

E o sistema resultante é:

$$G(s) = G_1(s) * G_2(s) = \frac{1}{1.4 * 10^{-7} s^3 + 8.721 * 10^{-5} s^2 + 0.0097s + 1}$$

3.3 Comparação entre modelo teórico e experimental da planta.

As funções transferências modeladas de forma teórico e experimental se apresentaram muito parecidas.

Teórico:

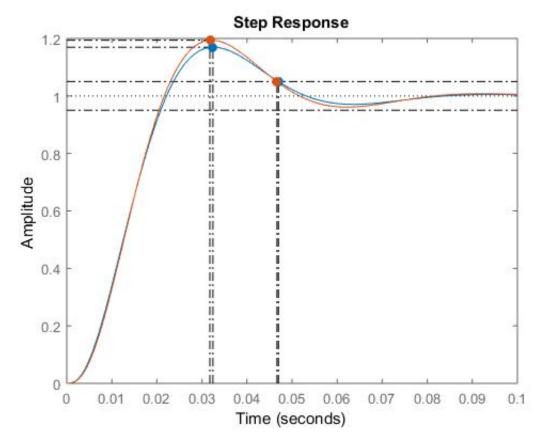
$$G(s) = \frac{1}{1.11 * 10^{-7}s^3 + 8.658 * 10^{-5}s^2 + 0.0099s + 1}$$

Experimental:

$$G(s) = \frac{1}{1.4 * 10^{-7} s^3 + 8.721 * 10^{-5} s^2 + 0.0097s + 1}$$

Isso é comprovado plotando a resposta ao degrau de ambas as funções transferências como apresentado na Figura 18. A curva vermelha, com maior valor de M_p , representa a resposta ao degrau da função transferência obtida de forma experimental e a curva azul representa a função transferência obtida de forma teórica. Uma pequena diferença surge pois a curva obtida de forma teórica não leva em conta as não idealidades dos componentes, principalmente dos amplificadores operacionais.

Figura 18 – Medição do tempo de pico do sistema de terceira ordem.



Fazendo a medição experimental da resposta ao degrau da planta é possível ver que as funções transferências obtidas se assemelham com a realidade (comparando a Figura 18 com a Figura 19). É possível constatar que ambas as respostas ao degrau possuem um tempo de máximo sobressinal de $T_p = 33$ ms e um valor de sobressinal próximo a $M_p = 0.2$.

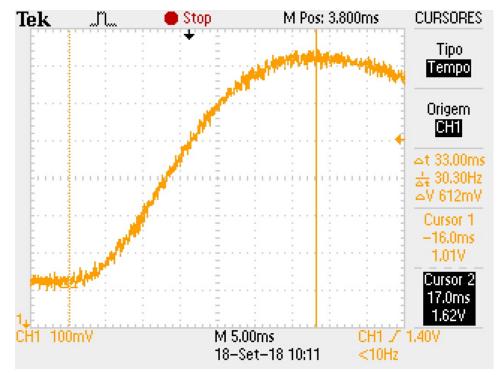


Figura 19 – Medição do tempo de pico do sistema de ordem 3.

Osciloscópio Tektronics Tds1002c

O modelo escolhido como representação da planta foi o modelo experimental pois esse retrata de forma mais realista a planta a ser controlada. Pois leva em conta as reatâncias intrínsecas dos componentes que não são consideradas numa análise teórica que considera componentes ideias.

$$G(s) = \frac{1}{1.4*10^{-7}s^3 + 8.721*10^{-5}s^2 + 0.0097s + 1}$$

3.4 Discretização do modelo de tempo contínuo da planta.

Como o microcontrolador não é capaz de processar sinais de tempo contínuo, um modelo de tempo discreto da planta precisa ser estabelecido. Como o sistema apresenta resposta subamortecida e considerando a frequência natural do sistema de terceira ordem com valor aproximado a frequência natural do bloco de segunda ordem de valor $\omega_n = 117.66$, a literatura recomenta a utilização de uma taxa de amostragem de oito a dez vezes maior que ω_n da resposta do sinal após a compensação(OGATA, 1995). Como o requisito do projeto é diminuir o tempo de acomodação T_s e sobressinal M_p pela metade, a frequência natural deve ser dobrada assumindo o valor $\omega_n = 2*117.66 = 235.32$ e o o fator de amortecimento ζ deve corresponder a um sobressinal de 0.1, logo $\zeta = 0.6$. Assim a frequência de amostragem pode ser definida como (considerando $\zeta = 0.6$ e $\omega_n = 235.32$):

$$f_s = 10 * \frac{\omega_n \sqrt{1 - \zeta^2}}{2\pi} \simeq 250 Hz$$

Com o valor de f_s estabelecido, consequentemente o período de amostragem:

$$T = \frac{1}{f_s} = 4ms \simeq 4 * 0.99297ms$$

O sistema Sample-Hold de ordem zero é definido como:

$$Zoh(s) = \frac{1 - e^{-Ts}}{s} = \frac{1 - e^{-0.004s}}{s}$$

Logo a função transferência da planta discretizada pode ser definida como

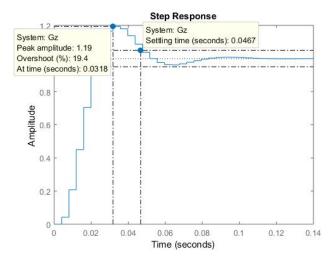
$$G(z) = Z\{Zoh(s) * G(s)\} = (1 - z^{-1})Z\{\frac{G(s)}{s}\}$$

Assumindo T = 4 * 0.99297ms devido a base de tempo de 66 MHz utilizada no microcontrolador (subseção 2.2):

$$G(z) = \frac{0.04241z^2 + 0.09738z + 0.01247}{z^3 - 1.607z^2 + 0.8424z - 0.08366} = \frac{0.042406(z + 2.16)(z + 0.1361)}{(z - 0.1281)(z^2 - 1.478z + 0.653)}$$

A resposta ao degrau da planta discretizada está apresentada na Figura 20.

Figura 20 – Resposta ao degrau do planta discretizada.



Por meia da interface UART é possível verificar a leitura do ADC para comparação da resposta á entrada degrau unitário apresentada na Figura 20 com a leitura discretizada que o ADC faz da planta. Na Figura 21 é possível verificar uma semelhança bem grande entre a simulação e a realidade. É possível notar o mesmo número de amostras entre o inicio da resposta e o tempo de pico: $T_p/T=8$ amostras. Também é possível verificar o sobre sinal considerando que:

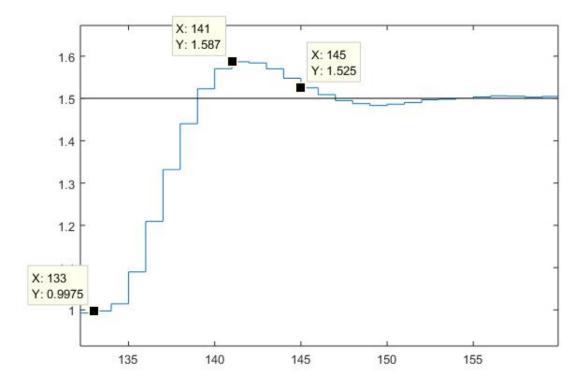
$$100\% => 0.500$$

$$M_p\% + 100\% => 1.587 - 0.998 = 0.589 => 117.8\%$$

$$M_p\% = 17.8\%$$

Tempo de acomodação de acomodação $T_s(5\%)$ medido foi (145-133)*T=12*T=12*(4*0.9929ms)=47.7ms, que é bem próximo ao valor da simulação apresentado na Figura 20, que é 46.7ms.

Figura 21 – Resposta ao degrau do planta discretizada.

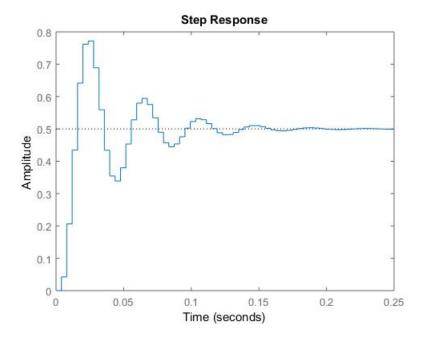


3.5 Análise de erro de regime permanente

Fazendo um teste por meio do teorema do valor final, uma propriedade da transformada Z que pode ser verificada na literatura de B.P.Lathi. (2014), considerando que Gz será a função transferência de malha aberta (FTMA), foi verificado um erro á entrada degrau unitário.

$$K_p = \lim_{z \to 1} FTMA(z) = \lim_{z \to 1} G(z) = 1$$
$$e(\infty) = \frac{1}{1 + K_p} = 0.5$$

Figura 22 – Verificação do erro ao degrau da FTMF(z) de G(z).



Software: MATLAB

O acréscimo de um integrador na FTMA(z) faz com que um sistema que é do tipo 0, que apresenta erro á degrau unitário, se torne do tipo 1 não apresentando erro á entrada degrau unitário (OGATA, 1995) (ou fazendo com que o erro tenda a zero como demostrado abaixo).

$$K_p = \lim_{z \to 1} \frac{1}{z - 1} Gz(z) = \frac{G(z)}{0} = \infty$$

$$e(\infty) = \frac{1}{1 + K_p} = \frac{1}{1 + \infty} = 0$$

Porém após a aplicação do integrador na FTMA(z) foi verificado que o sistema se tornou instável quando a malha de realimentação foi fechada. Isso pode ser verificado no mapa dos polos da FTMF(z) na Figura 23 onde é possível ver que há polos fora do círculo unitário. Para sistemas de tempo discreto isso indica instabilidade (B.P.LATHI., 2014).

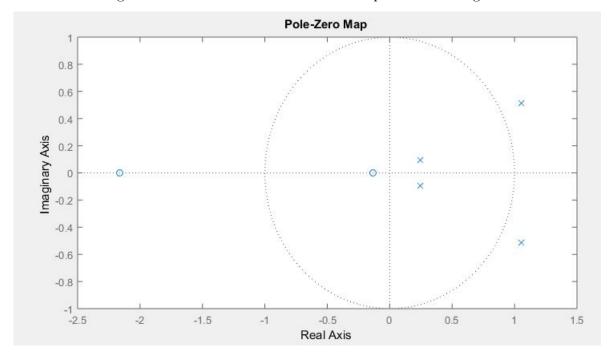


Figura 23 – Plano Z da malha fechada da planta com integrador.

Fazendo uma análise do lugar das raízes por meio da FTMA(z), é possível verificar na Figura 24 que um valor muito baixo de ganho é necessário para deslocar os polos da função transferência de malha fechada (FTMF(z)) para fora do círculo unitário.

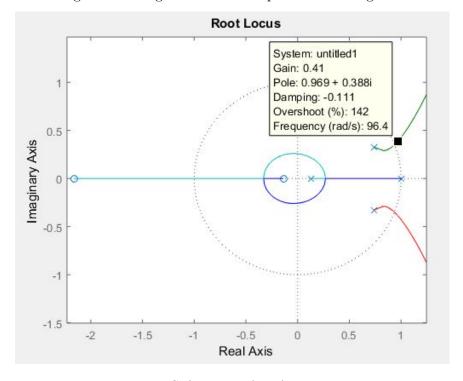


Figura 24 – Lugar das raizes da planta com integrador.

Software: MATLAB

Uma possibilidade para evitar o deslocamento dos polos complexos para fora do circulo unitário, como mostrado na Figura 25 é a anulação desses com um par complexo conjugado de zeros com o mesmo valor dos polos complexos conjugados presentes na planta.

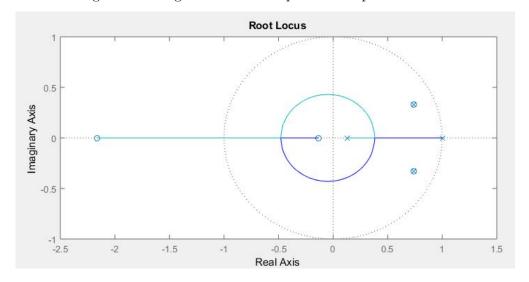


Figura 25 – Lugar das raizes da planta com polos anulados.

O integrador e o par de zeros complexos conjugados precisam ser implementados dentro do microcontrolador para que possam ser estabelecer em série com a planta. Porém como foram adicionados mais zeros do que polos, uma função transferência com esses elementos acaba tendo a ordem do numerador maior que a do denominador. Um sistema assim se tonar não realizável pois é um sistema não causal (B.P.LATHI., 2014).

$$P1(z) = \frac{1}{z - 1}$$

$$Z(z) = z^2 - 1.478z + 0.6531$$

$$P1(z) * Z(z) = \frac{Y(z)}{X(z)} = \frac{z^2 - 1.478z + 0.6531}{z - 1}$$

$$Y(z)(z - 1) = X(z)(z^2 - 1.478z + 0.6531)$$

$$y[n + 1] - y[n] = x[n + 2] - 1.478x[n + 1] + 0.6531x[n]$$

$$y[n] = x[n + 1] - 1.478x[n] + 0.6531x[n - 1] + y[n - 1]$$

O acréscimo de um polo na origem é suficiente para tonar o sistema causal:

$$P2(z) = \frac{1}{z}$$

$$P1(z) * P2(z) * Z(z) = \frac{Y(z)}{X(z)} = \frac{z^2 - 1.478z + 0.6531}{z^2 - z}$$

$$Y(z)(z^2 - z) = X(z)(z^2 - 1.478z + 0.6531)$$

$$y[n+2] - y[n+1] = x[n+2] - 1.478x[n+1] + 0.6531x[n]$$

$$y[n] = x[n] - 1.478x[n-1] + 0.6531x[n-2] + y[n-1]$$

Porém agora com um polo adicionado na origem o sistema em malha fechada pode se tornar instável com um ganho no ramo direto de aproximadamente igual ou superior a 8.5 (Figura 26).

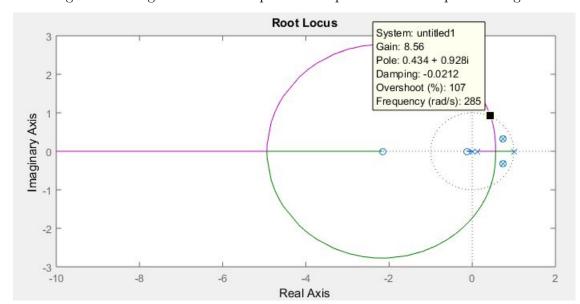
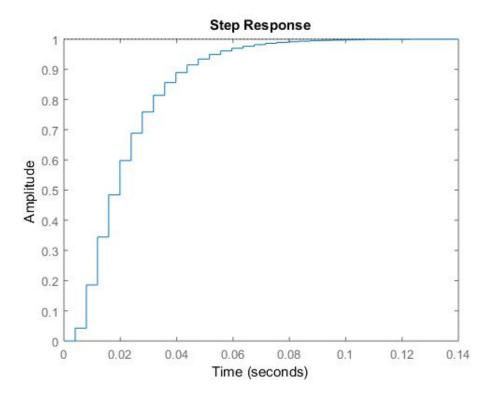


Figura 26 – Lugar das raizes da planta com polos anulados e polo na origem.

Após a aplicação dos zeros complexos conjugados com o integrador e polo na origem, o sistema se tornou estável e sem erro ao degrau unitário. A Figura 27 mostra a resposta ao degrau da FTMF(z) de G(z) com zeros complexos, integrador e polo na origem.

$$K_p = \lim_{z \to 1} G(z) * P1(z) * P2(z) * Z(z) = \lim_{z \to 1} \frac{1}{z - 1} G(z) * P2(z) * Z(z) = \frac{G(z) * P2(z) * Z(z)}{0} = \infty$$
$$e(\infty) = \frac{1}{1 + K_p} = \frac{1}{1 + \infty} = 0$$

Figura 27 – Verificação do erro ao degrau da FTMF(z) de G(z)*P1(z)*P2(z)*Z(z).



4 Projeto do compensador utilizando o lugar das raizes.

Para se obter metade do tempo de acomodação de 5% e sobressinal, é necessário os valores de $T_s/T=23.5/4=5.875$ e um $M_p=10\%$ (uma vez que os valores medidos da planta são $T_s=47ms$ e um $M_p=20\%$). Para atender os requisitos de projeto é verificado que o polo dominante estará dentro da área verde apontada na Figura 28.

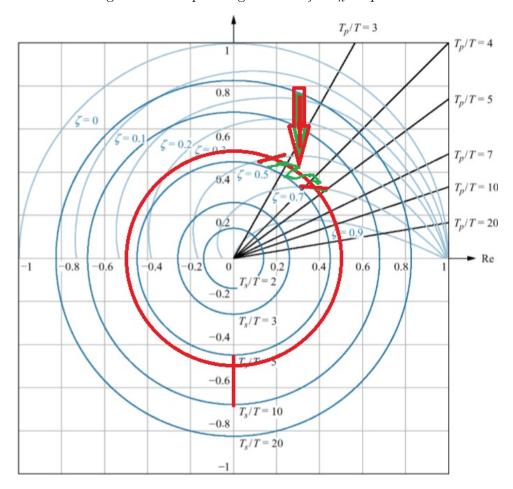


Figura 28 – Mapa das grandezas ζ e ω_n no plano Z.

Fonte: Nise, N. - Engenharia de Sistemas de Controle

Com base na literatura de Ogata (1995), abaixo é definido a posição do polo dominante que corresponda a um $T_s/T=5.875$ e $\zeta=0.6$:

$$\omega_n = \frac{3}{\zeta t_{s5\%}} = \frac{3}{0.6 * 5.875 * T} = 214.2723$$

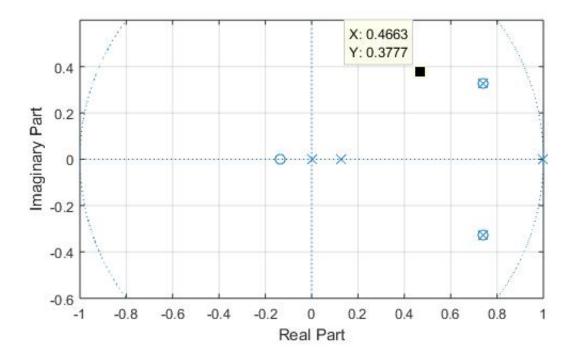
$$\omega_d = \omega_n \sqrt{1 - \zeta^2} = 171.4178$$

$$|z1| = e^{-T\zeta w_n} = 0.6001$$

$$\theta_{z1} = T\omega_n \sqrt{1 - \zeta^2} = 0.6809$$

$$z1 = |z1|e^{i\theta_{z1}} = 0.6001e^{i0.6809} = 0.4663 + i0.3777$$

Figura 29 – Localização do polo referente as grandezas ζ e ω_n no plano Z.



Com a posição do polo dominante definida, o script MATLAB apresentado no Apêndice A calcula a soma de todos os ângulos dos zeros e polos em relação ao polo dominante. Para que esse polo seja lugar das raízes, o ângulo resultante desse somatório deve ser 180° (OGATA, 1995). O somatório de todos os ângulos em relação ao polo dominante resulta em -191.5417° . Logo faltam:

$$180^{\circ} - 191.5417^{\circ} = -11.5417^{\circ}$$

O compensador deve acrescentar 11.5417° . Logo o compensador a ser projetado é um compensador em atraso pois o polo β acontece antes do zero α para que o ângulo fornecido pelo compensador seja positivo (VILLAçA; SILVEIRA, 2014). Como apresentado na Figura 30 o polo e o zero do compensador foram posicionados afim de fornecer 11.5417° :

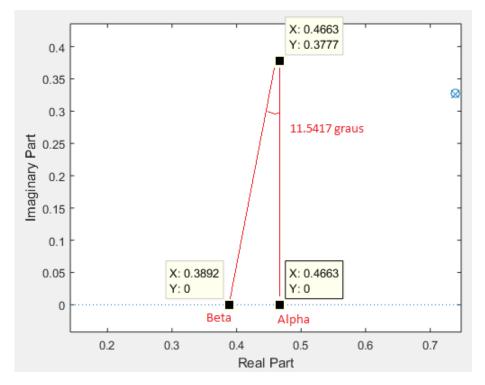


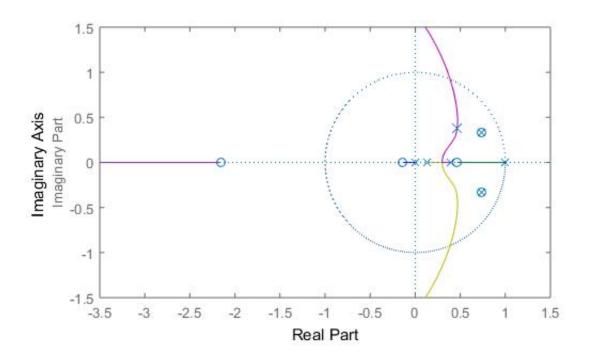
Figura 30 – Definição da localização do zero α e polo β .

$$C(z) = K_c * \frac{z - \alpha}{z - \beta} = K_c * \frac{z - 0.4663}{z - 0.3892}$$

Trançando o lugar das raízes da planta, Figura 31, com o compensador é possível ver que o polo dominante é lugar das raízes:

Figura 31 – Lugar das raízes com o compensador em atraso.

Root Locus



Software: MATLAB

Para encontrar o ganho necessário para que o polo dominante seja um dos polos da FTMF(z) da planta compensada, é necessário avaliar o valor de K_c substituindo o valor de z na FTMA(z) pelo valor do polo dominante. Como o lugar das raízes é baseado na condição de ângulo da FTMA(z) de 180° e módulo igual a 1 (OGATA, 2014):

$$C(z) = K_c * \frac{z - \alpha}{z - \beta} = K_c * \frac{z - 0.4663}{z - 0.3892}$$

$$|K_c * \frac{C(z)}{K_c} * G(z) * P1(z) * P2(z) * Z(z)| = 1$$

$$K_c = \left| \frac{1}{\frac{C(z)}{K_c} * G(z) * P1(z) * P2(z) * Z(z)} \right|_{z = 0.4663 + i0.3777} = 2.5389$$

Assim todos os termos da equação de transferência do compensador foram estabelecidos:

$$C(z) = K_c * \frac{z - 0.4663}{z - 0.3892} = 2.5389 * \frac{z - 0.4663}{z - 0.3892}$$

A função transferência do compensador em conjunto com o par de zeros complexos polos, z=0 e z=-1:

$$C(z) * Sys(z) = C(z) * P_1(z)P_2(z)Z_1(z) = 2.5389 * \frac{z - 0.4663}{z - 0.3892} * \frac{z^2 - 1.478z + 0.6531}{z^2 - z}$$

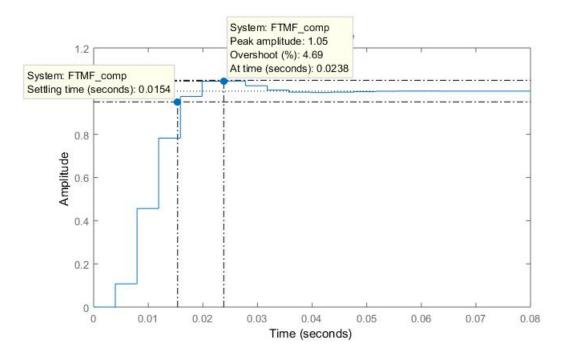
Se colocados em série com a planta, a resposta ao degrau da FTMF(z) é apresentada na Figura 32.

$$G(z) = \frac{0.04241z^2 + 0.09738z + 0.01247}{z^3 - 1.607z^2 + 0.8424z - 0.08366}$$

$$FTMA(z) = G(z) * C(z) * Sys(z) = 2.5389 * \frac{z - 0.4663}{z - 0.3892} * \frac{z^2 - 1.478z + 0.6531}{z^2 - z} * G(z)$$

$$FTMF(z) = \frac{FTMA(z)}{1 + FTMA(z)}$$

Figura 32 – Resposta ao degrau da planta em malha fechada após compensação.

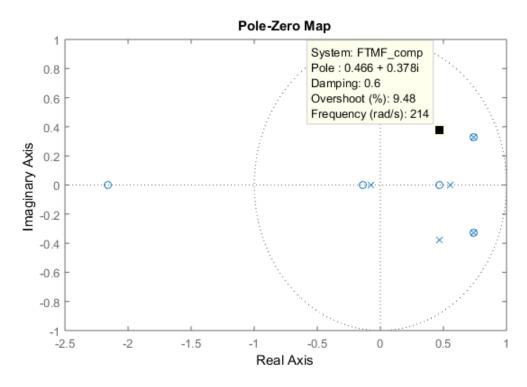


Software: MATLAB

Analisando a Figura 32 é possível medir um $T_s/T=3.85,\ M_p=4.69\%$ e um $T_p/T=6.$ Lembrando que os requisitos de projeto são $T_s/T=5.875$ e $M_p=10\%$. Logo a simulação atendeu os requisitos de projeto.

Na Figura 33 é verificado a posição dos polos da FTMF(z). É possível ver que o polo dominante assumiu a posição desejada após a compensação.

Figura 33 – Resposta ao degrau da planta em malha fechada após compensação.



5 Teste e Resultado.

5.1 Teste utilizando Simulink.

Como a ação de controle do microcontrolador é limitada pelas características do PWM, sendo que esse apenas pode gerar uma ação de controle que vai de zero até a tensão do nível lógico do microcontrolador, é preciso verificar se a ação de controle não vai sofrer uma saturação. Como o sinal de estímulo é um degrau que vai de 1 V até 1.5 V, na rampa de descida a ação de controle não pode ter o módulo da sua amplitude maior que 1.5 V, do contrário irá saturar 0 V. Por meio da ferramenta Simulink embutida no MATLAB, é possível fazer a verificação da amplitude da ação de controle. Na Figura 34 é apresentado o esquemático utilizado para a simulação no Simulink:

Compensador

2.0.4663
2.0.3892
Step2

Step2

Step2

Sys Segunda Ordem

1.384e4
92+107.3s+1.884e4
Scope2

Figura 34 – Esquemático do sistema de controle em malha fechada.

Software: MATLAB

Medindo a saída do controlador é possível verificar que a máxima variação da amplitude da ação de controle é de 1.269 V. Logo para o degrau subindo de 1 V para 1.5 V a máxima ação de controle é 1+1.269=2.269 V e para a descida do degrau a mínima ação de controle é 1.5-1.269=0.231 V. Logo não ocorrerá saturação da ação de controle (Figura 35).

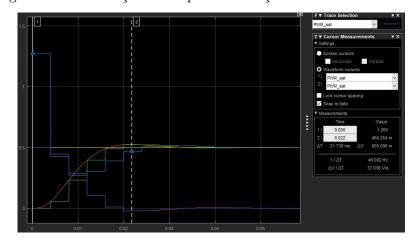


Figura 35 – Verificação da amplitude da ação de controle - Simulink.

5.2 Teste utilizando Equações Recursivas.

Como a compensador será implementado no microcontrolador em forma de equações de diferenças, as funções de transferência desenvolvidas anteriormente devem ser expressas na forma de equações de diferenças para serem resolvidas de forma recursiva. Para testar essas equações de diferenças antes de implementa-las no microcontrolador, o script MATLAB apresentado no Apêndice B é capaz de operar recursivamente as equações diferenças de cada bloco apresentadas abaixo:

$$P1(z) * P2(z) * Z(z) * C(z) * G(z)$$

Equação e diferenças do sistema de polos e zeros acrescentados á planta:

$$P1(z) * P2(z) * Z(z) = \frac{Y_{ZP}(z)}{X_{ZP}(z)} = \frac{z^2 - 1.478z + 0.6531}{z^2 - z}$$

$$Y_{ZP}(z)(z^2 - z) = X_{ZP}(z)(z^2 - 1.478z + 0.6531)$$

$$y_{ZP}[n+2] - y_{ZP}[n+1] = x_{ZP}[n+2] - 1.478x_{ZP}[n+1] + 0.6531x_{ZP}[n]$$

$$y_{ZP}[n] = x_{ZP}[n] - 1.478x_{ZP}[n-1] + 0.6531x_{ZP}[n-2] + y_{ZP}[n-1]$$

Equação de diferenças do compensador:

$$C(z) = \frac{Y_C(z)}{X_C(z)} = 2.5389 * \frac{z - 0.4663}{z - 0.3892}$$

$$Y_C(z)(z - 0.3892) = X_C(z)(2.5389 * (z - 0.4663))$$

$$y_C[n+1] - 0.3892y_C[n] = 2.5389x_C[n+1] - (2.5389 * 0.4663)x_C[n]$$

$$y_C[n] = 2.5389 * x_C[n] - 1.1839 * x_C[n-1] + 0.3892 * y_C[n-1];$$

Equação de diferenças da planta:

$$G(z) = \frac{Y_G(z)}{X_G(z)} = \frac{0.04241z^2 + 0.09738z + 0.01247}{z^3 - 1.607z^2 + 0.8424z - 0.08366}$$

$$Y_G(z)(z^3 - 1.607z^2 + 0.8424z - 0.08366) = X_G(z)(0.04241z^2 + 0.09738z + 0.01247)$$

$$y_G[n+3] - 1.607y_G[n+2] + 0.8424y_G[n+1] - 0.08366y_G[n] =$$

$$= 0.04241x_G[n+2] + 0.09738x_G[n+1] + 0.01247x_G[n]$$

$$y_G[n] = 0.04241x_G[n-1] + 0.09738x_G[n-2] + 0.01247x_G[n-3] +$$

$$+1.607y_G[n-1] - 0.8424y_G[n-2] + 0.08366y_G[n-3]$$

O script MATLAB apresentado no Apêndice B também mostra como essas equações de diferenças foram conectadas para serem resolvidas recursivamente.

Com o uso do script MATLAB contido no Apêndice B, a Figura 36 foi traçada mostrando que as equações recursivas operadas iterativamente apresentaram o mesmo valor da resposta ao degrau do sistema FTMF(z) compensado. Os pontos em forma de "x"vermelho representam o sinal de erro. Os pontos em forma de "*"representam a saída do sistema da equações recursivas e o traçado azul representa resultado do comando step() do MATLAB para o sistema FTMF(z) compensado.

Figura 36 – Verificação da resposta ao degrau da equação recursiva.

5.3 Teste experimental.

Fazendo a leitura via UART é possível verificar que o sinal com o compensador está apresentando a resposta esperada com valores próximos aos resultados da simulação.

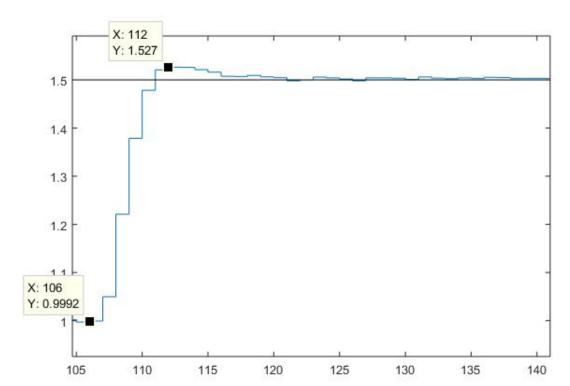


Figura 37 – Verificação da resposta ao degrau da equação recursiva.

Software: MATLAB

Lembrando que o resultado da simulação apresentou $M_p=4.69\%$ e $T_p/T=6$ (Figura 32), o sobressinal e o tempo de pico tomando como base a Figura 37 é:

$$100\% => 0.500$$

$$M_p\% + 100\% => 1.527 - 0.999 = 0.528 => 105.6\%$$

$$M_p\% = 5.6\%$$

$$T_p/T = 112 - 106 = 6$$

Por meio de um osciloscópio digital é possível verificar com uma taxa de amostragem muito maior que a Figura 37 o comportamento da saída. É verificado o sobressinal M_p na Figura 38:

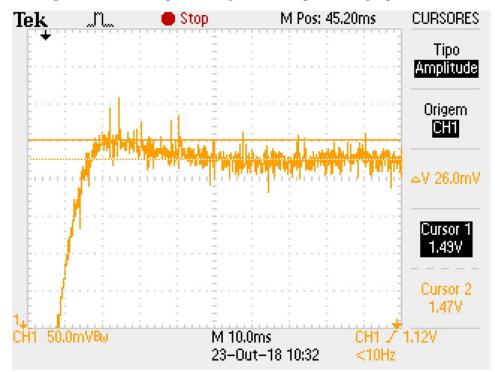


Figura 38 – Verificação da resposta ao degrau da equação recursiva.

Osciloscópio Tektronics Tds1002c

Apesar do ruído presente na Figura 38, por meio dos cursores é possível estimar um valor aproximado de $M_p \simeq 5.2\%$:

$$100\% => 0.500V$$

 $M_p\% => 0.026V\%$
 $M_p\% = 5.2\%$

Levando em consideração a simulação (Figura 32), o sobressinal se mostra menor que 5% e o tempo de acomodação $T_s(5\%)$ acontece antes do tempo de pico T_p . Porém a resultado prático apresentou um valor de sobressinal M_p um pouco maior que 5%: $M_p = 5.6\%$ segundo a Figura 37 e $M_p \simeq 5.2\%$ segundo a Figura 38. Considerando a situação da simulação, onde o tempo de acomodação acontece antes do tempo de sobressinal, o $T_s(5\%)$ acontece aproximadamente aos 15.6ms como pode ser verificado na Figura 39.

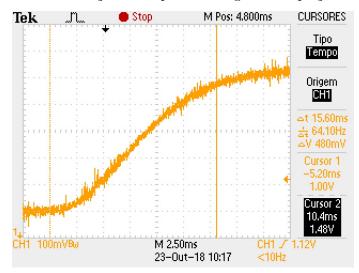


Figura 39 – Verificação da resposta ao degrau da equação recursiva.

Osciloscópio Tektronics Tds1002c

Por outro lado considerando a situação do teste experimental onde o sobressinal é praticamente igual a 5% como verificado na Figura 37 e Figura 38, tempo de sobressinal T_p é praticamente igual ao tempo $T_s(5\%)$. Logo na Figura 40 é verificado $T_s(5\%) \simeq T_p \simeq 21.6ms$.



Figura 40 – Verificação da resposta ao degrau da equação recursiva.

Osciloscópio Tektronics Tds1002c

Porém para ambas as situações o requisito de projeto para o $T_s(5\%)$ foi atingido (metade do $T_s(5\%) = 47ms$ da resposta ao degrau da planta: $T_s(5\%)/2 = 23.5ms$.

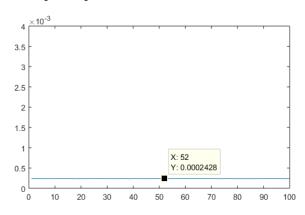
A Tabela 1 apresenta um comparativo dos resultados obtidos. São apresentados os casos experimentais onde se considera o $T_{s5\%}$ acontecendo antes e depois do T_p , onde M_p é menor ou mair que 5%.

Tabela 1 – Tabela comparativa de resultados.

	Simulação	Experimental	Experimental	Requisitos	Planta (FTMA)
M_p (%)	4.69	se $M_p < 5\%$	5.2	10.0	20.0
$T_{s5\%}$ (ms)	15.4	15.6	21.6	23.4	46.7

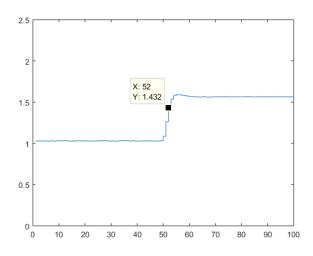
Também foi medido o tempo de processamento, do inicio da requisição do valor no ADC até a atualização do PWM. A Figura 41 mostra o valor do tempo de processamento de cada amostra da Figura 42. É possível notar que o tempo de processamento se manteve constante com valor em torno de $243\mu s$.

Figura 41 – Tempo de processamento de cada amostra da Figura 42.



Software: MATLAB

Figura 42 – Amostras de cada tempo coletado e apresentado na Figura 41.



6 Conclusão

Com a atividade descrita ao longo desse relatório foi possível verificar a possibilidade de uma implementação de um sistema de controle para plantas analógicas com uso de um processador digital. Que apesar da limitação devido ao tempo de processamento, que ocasiona uma taxa de amostragem finita, esses sistemas digitais podem interagir com o mundo do tempo contínuo afim de controlar uma gama de sistemas analógicos que possuem constantes de tempo relativamente grande em comparação ao período de amostragem. Para isso basta que o sistema digital possa ser interfaceado com o mundo analógico, por meio de conversores analógicos digitais (ADCs) e moduladores de largura de pulso (PWMs) em intervalos de tempo espaçados pelo período de amostragem.

Nessa atividade foi constatado como as constantes de tempo e dinâmica de uma planta podem ser extraídas tanto de forma experimental quanto analítica e como essas formas de analise fornecem resultados parecidos mas não idênticos. E tendo o conhecimento das constantes de tempo e dinâmica da planta também foi verificado como é possível fazer a compensação da resposta da planta por meio de um sistema digital modelado no plano Z. Durante a fase de projeto o sistema digital apresentou uma vantagem em relação a projeto de compensadores analógicos: A possibilidade de mudar o software que modela o sistema sem alterar o hardware.

Apesar de não serem idênticos, os resultados práticos se aproximaram satisfatoriamente das simulações e os requisitos de projeto foram atendidos. E dessa forma foi evidenciando a possibilidade que os processadores digitais fornecem aos projetistas de sistema de controle, de modelar sistemas de ordem e complexidade elevada sem a necessidade de um grande volume de hardware.

Referências

ALEXANDER, C.; SADIKU, M. Fundamentos de Circuitos Elétricos. 5ª. ed. [S.l.]: MCGRAW HILL - ARTMED, 2013. ISBN 9788580551730. Citado na página 9.

B.P.LATHI. Sinais e Sistemas Lineares. [S.l.]: Oxford University Press, Incorporated, 2014. ISBN 9788560031139. Citado 3 vezes nas páginas 18, 19 e 21.

OGATA, K. Discrete-Time Control System. [S.l.]: Prentice-Hall International, Inc, 1995. ISBN 0133286428. Citado 5 vezes nas páginas 2, 16, 18, 24 e 25.

OGATA, K. Engenharia de Controle Moderno. [S.l.]: Pearson Education do Brasil, 2014. ISBN 9788576058106. Citado 4 vezes nas páginas 11, 12, 13 e 26.

VILLAÇA, M. V. M.; SILVEIRA, J. L. da. *Apostila de Sistemas de Controle*. [S.l.]: Departamento Acadêmico de Eletrônica do IFSC/SC., 2014. Citado na página 25.



APÊNDICE A - Script MATLAB para o cálculo do somatório dos ângulos

```
1 %% calculador de angulo: polos
2 deltaPolos_img = zeros(1, length(Gz_polos));
3 deltaPolos_real = deltaPolos_img;
  angPolos = deltaPolos_img;
  angPolosGrau = deltaPolos_img;
  for i=1:length(Gz_polos)
       if z_real < real(Gz_polos(i))</pre>
8
           deltaPolos_real(i) = real(Gz_polos(i)) - z_real;
9
10
           if z_imag < imag(Gz_polos(i))
                deltaPolos_img(i) = imag(Gz_polos(i)) - z_imag;
11
                angPolos(i) = pi + atan(deltaPolos_img(i)/deltaPolos_real(i));
12
           else
13
                deltaPolos_{img}(i) = z_{imag} - imag(Gz_{polos}(i));
14
                angPolos(i) = pi - atan(deltaPolos_img(i)/deltaPolos_real(i));
15
16
           end
       else
17
           deltaPolos_real(i) = z_real - real(Gz_polos(i));
18
           if z_imag < imag(Gz_polos(i))</pre>
19
                deltaPolos\_img(i) = \underline{imag}(Gz\_polos(i)) - z\_imag;
20
                angPolos(i) = 2*pi - atan(deltaPolos_img(i)/deltaPolos_real(i));
21
22
23
                deltaPolos_img(i) = z_imag - imag(Gz_polos(i));
24
                angPolos(i) = atan(deltaPolos_img(i)/deltaPolos_real(i));
25
26
       end
       \operatorname{angPolosGrau}(i) = (180*\operatorname{angPolos}(i))/\operatorname{pi};
27
28
  end
1 %% calculador de angulo: zeros
2 deltaZeros_img = zeros(1, length(Gz_zeros));
3 deltaZeros_real = deltaZeros_img;
4 angZeros = deltaZeros_img;
  angZerosGrau = deltaZeros_img;
6
7
  for i=1:length (Gz_zeros)
       if z_real < real(Gz_zeros(i))</pre>
           deltaZeros_real(i) = real(Gz_zeros(i)) - z_real;
9
           if z_imag < imag(Gz_zeros(i))</pre>
10
11
                deltaZeros\_img(i) = imag(Gz\_zeros(i)) - z\_imag;
                angZeros(i) = pi + atan(deltaZeros_img(i)/deltaZeros_real(i));
12
13
                deltaZeros\_img(i) = z\_imag - imag(Gz\_zeros(i));
14
                angZeros(i) = pi - atan(deltaZeros_img(i)/deltaZeros_real(i));
15
16
           end
       else
17
           deltaZeros_real(i) = z_real - real(Gz_zeros(i));
18
           if z_imag < imag(Gz_zeros(i))
19
                deltaZeros\_img(i) = imag(Gz\_zeros(i)) - z\_imag;
20
                angZeros(i) = 2*pi - atan(deltaZeros_img(i)/deltaZeros_real(i));
           else
22
                deltaZeros_img(i) = z_imag - imag(Gz_zeros(i));
23
                angZeros(i) = atan(deltaZeros_img(i)/deltaZeros_real(i));
24
25
26
       angZerosGrau(i) = (180*angZeros(i))/pi;
27
28 end
```

APÊNDICE B - Script MATLAB para teste das equações recursivas

```
1 % Equação recursiva: Coeficientes Fixos
2 plotSize=50; kT = T*(0:plotSize-1);
c=zeros(1, plotSize); r=zeros(1, plotSize); e=zeros(1, plotSize);
4 \text{ y\_Gz=zeros}(1, \text{ plotSize}); \text{ x\_Gz=zeros}(1, \text{ plotSize});
5 y_Cz=zeros(1, plotSize); x_Cz=zeros(1, plotSize);
6 y_ZPz=zeros(1, plotSize); x_ZPz=zeros(1, plotSize);
7 \text{ r} (1: \text{plotSize}) = 1;
9 i = 1;
10
       x_Cz(i)=y_Gz(i);
       y_Cz(i) = 2.5389*x_Cz(i);
11
       x_ZPz(i)=y_Cz(i);
12
       y_ZPz(i) = x_ZPz(i);
13
       c(i) = y_ZPz(i);
14
15
       e(i) = r(i)-c(i);
       x_Gz(i) = e(i);
16
17
18 i = 2:
       y_Gz(i) = 0.0424*x_Gz(i-1) + 1.6065*y_Gz(i-1);
19
       x_Cz(i)=y_Gz(i);
20
       y_Cz(i) = 2.5389*x_Cz(i) - 1.1839*x_Cz(i-1) + 0.3892*y_Cz(i-1);
21
       x_ZPz(i)=y_Cz(i);
22
23
       y_{ZPz}(i) = x_{ZPz}(i) - 1.4780*x_{ZPz}(i-1) + y_{ZPz}(i-1);
       c(i) = y_ZPz(i);
25
       e(i) = r(i)-c(i);
       x_Gz(i) = e(i);
26
27
i = 3;
       \label{eq:y_Gz(i)} {\tt y\_Gz(i)} \ = \ 0.0424*{\tt x\_Gz(i-1)} \ + \ 0.0974*{\tt x\_Gz(i-2)} \ + \ 1.6065*{\tt y\_Gz(i-1)} \ - \ 0.8424*
29
       y_Gz(i-2);
30
       x_Cz(i)=y_Gz(i);
       y_Cz(i) = 2.5389*x_Cz(i) - 1.1839*x_Cz(i-1) + 0.3892*y_Cz(i-1);
31
32
       x_ZPz(i)=y_Cz(i);
       y_{ZPz(i)} = x_{ZPz(i)} - 1.4780*x_{ZPz(i-1)} + 0.6531*x_{ZPz(i-2)} + y_{ZPz(i-1)};
       c(i) = y_ZPz(i);
34
35
       e(i) = r(i)-c(i);
36
       x_Gz(i) = e(i);
37
  for i=4: plot Size
38
       y_Gz(i) = 0.0424*x_Gz(i-1) + 0.0974*x_Gz(i-2) + 0.0125*x_Gz(i-3) + 1.6065*
39
       y\_Gz(\,i\,{-}1)\ -\ 0.8424*y\_Gz(\,i\,{-}2)\ +\ 0.0837*y\_Gz(\,i\,{-}3)\,;
       x_Cz(i)=y_Gz(i);
40
       y_{Cz}(i) = 2.5389*x_{Cz}(i) - 1.1839*x_{Cz}(i-1) + 0.3892*y_{Cz}(i-1);
41
       x_ZPz(i)=y_Cz(i);
       y_{ZPz(i)} = x_{ZPz(i)} - 1.4780*x_{ZPz(i-1)} + 0.6531*x_{ZPz(i-2)} + y_{ZPz(i-1)};
43
       c(i) = y_ZPz(i);
44
       e(i) = r(i)-c(i);
45
       x_Gz(i) = e(i);
46
47 end
49 plot (kT, c, '*')
50 hold on
51 plot (kT, e, 'x')
52 plot (kT, r, 'o')
53 step (FTMF_comp);
54 \text{ xlim} ([0 \text{ T*plotSize}]); \text{ ylim} ([-3 \text{ 3}]);
55 hold off
```

APÊNDICE C – Firmware Completo do Sistema de Controle

```
1 #include "project.h"
  4 #define OFF_COMMAND 0x00
  5 #define FULL_COMMAND 0xff
  7 #define ENABLE_COMMAND 0b00000001
  8 #define RESET_COMMAND 0b00000010
10 #define CLOSELOOP COMMAND 0b00000100
11 #define COMP ON COMMAND
12 #define ZPSYS_ON_COMMAND
                                                                                       0\,\mathrm{b}00010000
13 uint32 streamSys_status;
15 uint8 uartOut_array[6];
16 uint16 adcBuffer, outputBuffer;
17 uint32 cycleCounter;
19 \hspace{0.1cm} \textbf{float32} \hspace{0.1cm} \textbf{Gc\_inputBuffer} \hspace{0.1cm} \textbf{[2]} \hspace{0.1cm}, \hspace{0.1cm} \textbf{Gc\_outputBuffer} \hspace{0.1cm} \textbf{[2]} \hspace{0.1cm}, \hspace{0.1cm} \textbf{Gc\_K} \hspace{0.1cm} = \hspace{0.1cm} 2.5389 \hspace{0.1cm}, \hspace{0.1cm} \textbf{Gc\_beta} \hspace{0.1cm} = \hspace{0.1cm} -0.3892 \hspace{0.1cm}, \hspace{0.1cm} \textbf{Gc\_inputBuffer} \hspace{0.1cm} \textbf{[2]} \hspace{0.1cm}, \hspace{0.1cm} \textbf{Gc\_inputBuffer} \hspace{0.1cm}, \hspace{0.1cm} \textbf{Gc\_inputBuffer} \hspace{0.1cm} \textbf{[2]} \hspace{0.1cm} \textbf{[2]} \hspace{0.1cm}, \hspace{0.1cm} \textbf{Gc\_inputBuffer} \hspace{0.1cm} \textbf{[2]} \hspace{0.1cm}, \hspace{0.1cm} \textbf{Gc\_inputBuffer} \hspace{0.1cm} \textbf{[2]} \hspace{0.1cm} \textbf
                  Gc_{alpha} = -0.4663;
20 float32 sys_inputBuffer[3], sys_outputBuffer[3];
21
22 //
23 // State Machine
void exit_state_process();//0
void start_state_process();//1
26 void standby_state_process();//2
void scanOn_state_process();//3
void scanOff_state_process();//4
void sampler_state_process();//5
30 void closeLoop_state_process();//6
void openLoop_state_process();//7
32 void compOn_state_process();//8
33 void compOff_state_process();//9
34 void zpsysOn_state_process();//10
35 void zpsysOff_state_process();//11
36 void ctrlOn_state_process();//12
37 void ctrlOff_state_process();//13
38
39 //Estado comum a todas as m quinas de estado:
40 #define EXIT_STATE 0
41 #define START STATE 1
42 #define STANDBY_STATE 2
43 #define SCANON_STATE 3
44 #define SCANOFF_STATE 4
45 #define SAMPLER_STATE 5
46 #define CLOSELOOP_STATE 6
47 #define OPENLOOP_STATE 7
48 #define COMPON_STATE 8
49 #define COMPOFF_STATE 9
50 #define ZPSYSON_STATE 10
51 #define ZPSYSOFF STATE 11
52 #define CTRLON STATE 12
53 #define CTRLOFF_STATE 13
55 void (*main_state_table[])()=
56 {
              exit_state_process,//0
```

```
58
       start_state_process,//1
59
       standby_state_process,//2
       scanOn_state_process,//3
60
       scanOff_state_process,//4
61
       sampler_state_process,//5
62
63
       closeLoop_state_process,//6
64
       openLoop_state_process, //7
65
       compOn_state_process, //8
       compOff_state_process,//9
66
       zpsysOn_state_process,//10
67
       zpsysOff_state_process,//11
68
       ctrlOn_state_process,//12
69
70
       ctrlOff_state_process//13
71
   };
72
73
   volatile int main_state;
75 CY_ISR(samplerInterrupt_handler)
76
       main_state = SAMPLER_STATE;
77
78
79
  CY_ISR(RxInterrupt_1)
80
81
       main_state = UART_1_GetChar();
82
83
84
85 CY_ISR(stepInterrupt_handler)
86
       //inputBuffer = 0.666;
87
       inputBuffer = 0.335;
88
       //inputBuffer = 1;
89
       //inputBuffer = 0.420;
90
91
92
   CY_ISR(zeroInterrupt_handler)
93
94
95
       //inputBuffer = 0.333;
       inputBuffer = 0.2225;
96
       //inputBuffer = 0;
97
       //inputBuffer = 0.150;
98
99
100
   int main (void)
101
102
   {
       CyGlobalIntEnable; /* Enable global interrupts. */
103
104
105
       UART_1_Start();
       isr_Rx_1_StartEx(RxInterrupt_1);
106
107
       isr_SamplerStateSig_StartEx(samplerInterrupt_handler);
108
       isr_SamplerStateSig_Disable();
109
110
       isr\_stepSig\_StartEx (stepInterrupt\_handler);\\
111
       isr_zeroSig_StartEx(zeroInterrupt_handler);
112
113
       Control_Reg_1_Write(OFF_COMMAND);
114
115
116
       while (1)
117
            main_state = START_STATE;
118
            while (main_state)
119
120
```

```
121
                 main_state_table[main_state]();
            }
122
       }
123
124 }
125
void exit_state_process()//0
127 {
      isr_SamplerStateSig_Disable();
128
129
130
   void start_state_process()//1
131
132 {
        streamSys_status = streamSys_status&(~CLOSELOOP_COMMAND);
133
        streamSys_status = streamSys_status&(~COMP_ON_COMMAND);
134
135
        streamSys_status = streamSys_status&(~ZPSYS_ON_COMMAND);
136
        streamSys_status = streamSys_status | CLOSELOOP_COMMAND;
137
        streamSys_status = streamSys_status | COMP_ON_COMMAND;
138
        streamSys\_status = streamSys\_status | \hbox{\it ZPSYS\_ON\_COMMAND};
139
140
        Control_Reg_1_Write(OFF_COMMAND);
141
142
        Timer_1_Start();
143
144
145
void standby_state_process()//2
147 {
148
149
150
   void scanOn_state_process()//3
151
152
        main_state = STANDBY_STATE;
153
154
        isr_SamplerStateSig_Enable();
155
156
        isr_stepSig_Enable();
157
158
        isr_zeroSig_Enable();
159
        ADC_DelSig_Start();
160
161
       PWM_Start();
162
       PWM_WriteCompare(10);
163
164
        Control_Reg_1_Write(ENABLE_COMMAND);
165
166
167
   void scanOff_state_process()//4
168
169 {
        main_state = STANDBY_STATE;
170
171
        isr_SamplerStateSig_Disable();
172
173
       ADC_DelSig_Stop();
174
175
       PWM_Stop();
176
177
        Control_Reg_1_Write(OFF_COMMAND);
178
179
180
#define CLOSELOOP_COMMAND 0b00000100
182 #define COMP_ON_COMMAND 0b00001000
183 #define ZPSYS_ON_COMMAND 0b00010000
```

```
184
void sampler_state_process()//5
186 {
        main_state = STANDBY_STATE;
187
188
        //*******
189
        //Counter Start:
190
        Timer_1_WriteCounter(1000000);
191
192
193
194
        adcBuffer = ADC_DelSig_Read16();
195
        adcBufferFloat = ((float 32) adcBuffer)/(0xffff);
196
197
198
199
        //Opened-Loop or Closed-Loop:
        if (streamSys_status&CLOSELOOP_COMMAND)
200
            erroBuffer = inputBuffer - adcBufferFloat;//Closed-Loop
201
202
            erroBuffer = inputBuffer;
203
204
205
        Gc_inputBuffer[0] = erroBuffer;
206
207
208
        //Compensator ON or OFF:
209
210
        if(streamSys\_status\&COMP\_ON\_COMMAND)
211
            Gc\_outputBuffer[0] = Gc\_K*Gc\_inputBuffer[0] + Gc\_K*Gc\_alpha*
       Gc_inputBuffer[1] - Gc_beta*Gc_outputBuffer[1]; //ON
212
        else
            Gc_outputBuffer[0] = Gc_inputBuffer[0];//OFF
213
214
        sys_inputBuffer[0] = Gc_outputBuffer[0];
215
216
        if (streamSys_status&ZPSYS_ON_COMMAND)
217
            sys\_outputBuffer[0] = sys\_inputBuffer[0] - 1.478*sys\_inputBuffer[1] +
218
       0.6531*sys_inputBuffer[2] + sys_outputBuffer[1];//ON
219
            sys_outputBuffer[0] = sys_inputBuffer[0];//OFF
220
221
222
        outputBuffer = (uint16)(sys\_outputBuffer[0]*0xffff);
223
       PWM_WriteCompare(outputBuffer);
224
225
226
227
        //Counter End:
        cycleCounter = Timer_1_ReadCounter();
228
229
230
        Gc_inputBuffer[1] = Gc_inputBuffer[0];
231
        Gc\_outputBuffer[1] = Gc\_outputBuffer[0];
232
233
        sys_inputBuffer[2] = sys_inputBuffer[1];
234
        sys_outputBuffer[2] = sys_outputBuffer[1];
235
236
        sys_inputBuffer[1] = sys_inputBuffer[0];
        sys_outputBuffer[1] = sys_outputBuffer[0];
237
238
239
        adcBuffer = (uint16)(adcBufferFloat*0xffff);
240
241
        uartOut_array[0] = adcBuffer;
242
        uartOut_array[1] = adcBuffer >> 8;
243
244
```

```
245
        uartOut_array[2] = cycleCounter;
        uartOut_array[3] = cycleCounter >> 8;
246
        uartOut_array [4] = cycleCounter >> 16;
247
        uartOut\_array[5] = cycleCounter >> 24;
248
249
250
        UART_1_PutArray(uartOut_array, 6);
251
252
   void closeLoop_state_process()//6
253
254 {
        main_state = STANDBY_STATE;
255
        streamSys_status = streamSys_status | CLOSELOOP_COMMAND;
256
257
258
259
   void openLoop_state_process()//7
260
        main_state = STANDBY_STATE;
261
        streamSys\_status = streamSys\_status\&(\sim CLOSELOOP\_COMMAND);
262
263
264
   void compOn_state_process()//8
265
266 {
        main_state = STANDBY_STATE;
267
        streamSys_status = streamSys_status | COMP_ON_COMMAND;
268
269
   }
270
   void compOff_state_process()//9
271
272 {
273
        main_state = STANDBY_STATE;
        streamSys\_status = streamSys\_status & (-COMP\_ON\_COMMAND);
274
275
276
   void zpsysOn_state_process()//10
277
278
        main_state = STANDBY_STATE;
279
        streamSys_status = streamSys_status | ZPSYS_ON_COMMAND;
280
281
282
   void zpsysOff_state_process()//11
283
284
        main\_state = STANDBY\_STATE;
285
        streamSys\_status = streamSys\_status\&(\sim ZPSYS\_ON\_COMMAND);
286
287
288
   void ctrlOn_state_process()//12
289
290
        main_state = STANDBY_STATE;
291
292
        streamSys_status = streamSys_status | CLOSELOOP_COMMAND;
293
        streamSys_status = streamSys_status | COMP_ON_COMMAND;
294
        streamSys_status = streamSys_status | ZPSYS_ON_COMMAND;
295 }
296
   void ctrlOff_state_process()//13
297
298
299
        main state = STANDBY STATE;
        streamSys\_status = streamSys\_status\&(\sim CLOSELOOP\_COMMAND);
300
        streamSys_status = streamSys_status&(~COMP_ON_COMMAND);
301
        streamSys_status = streamSys_status&(~ZPSYS_ON_COMMAND);
302
303
304
```