

# 1. 总线周期定义信号(输出)

CPU通过总线与存储器、I/O交换一个数据所需要的时间称为总线周期。

当前总线周期内

$M/\overline{IO} = 1$  : 表明访问存储器  
 $M/\overline{IO} = 0$  : 访问 I/O  
 $W/\overline{R} = 1$  : 写操作  
 $W/\overline{R} = 0$  : 读操作  
 $D/\overline{C} = 1$  : 传输数据  
 $D/\overline{C} = 0$  : 传输指令

$M/\overline{IO}$	$D/\overline{C}$	$W/\overline{R}$	操作
0	0	0	中断
0	0	1	中止/专用周期
0	1	0	I/O读
0	1	1	I/O写
1	0	0	微代码读
1	0	1	保留
1	1	0	存储器读
1	1	1	存储器写

## 2. 数据线 $SD_0 \sim SD_7$ : 8根双向数据线

地址线  $SA_0 \sim SA_{19}$ : 20根地址线, 提供对存储器和I/O端寻址

控制线  $AEN = \begin{cases} 0 & \text{表明CPU控制系统总线} \\ 1 & \text{表明DMAC控制系统总线} \end{cases}$

$\overline{IOR}$ : I/O端口读

$\overline{IOW}$ : I/O 端口写

$IRQ_9$ 、 $IRQ_3 \sim IRQ_7$ : I/O 端口的中断请求线。