

Relatório de SDA Hadamard

Lucas Barreiro Agostini¹, Cristian Maruan Bosin¹

¹Centro de Desenvolvimento Tecnológico – Universidade Federal de Pelotas (UFPEL)
96.010-610 – Pelotas – RS – Brazil

{lbagostini, cmbosin}@inf.ufpel.edu.br

1. Introdução

Este trabalho trata de resolver três exercícios propostos na aula de Sistemas Digitais Avançados, ministrada pelo professor Bruno Zatt.

Os três exercícios tratam da descrição em hardware de uma transformada Hadamard de três maneiras diferentes, a primeira é puramente combinacional, a segunda utilizando pipeline, e a terceira é calculando uma amostra por ciclo com pipeline.

2. Circuitos RTL

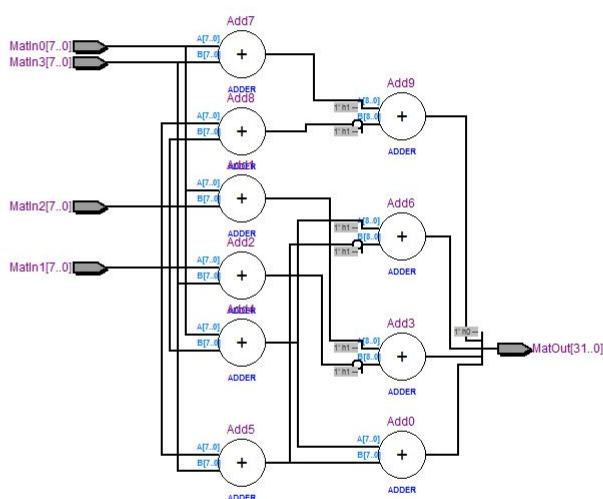


Figura 1. Circuito RTL do Exercício 1

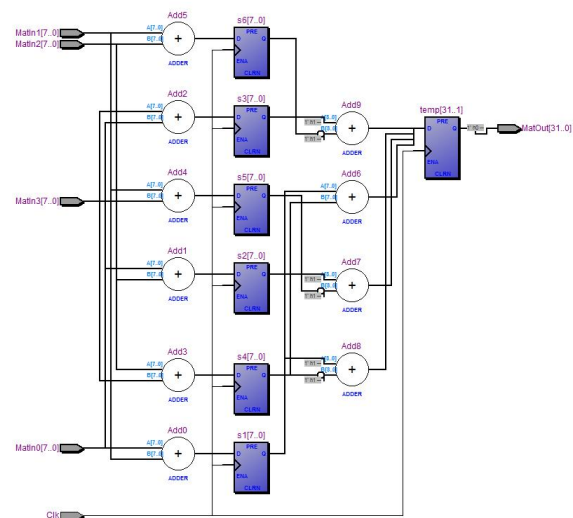


Figura 2. Circuito RTL do Exercício 2

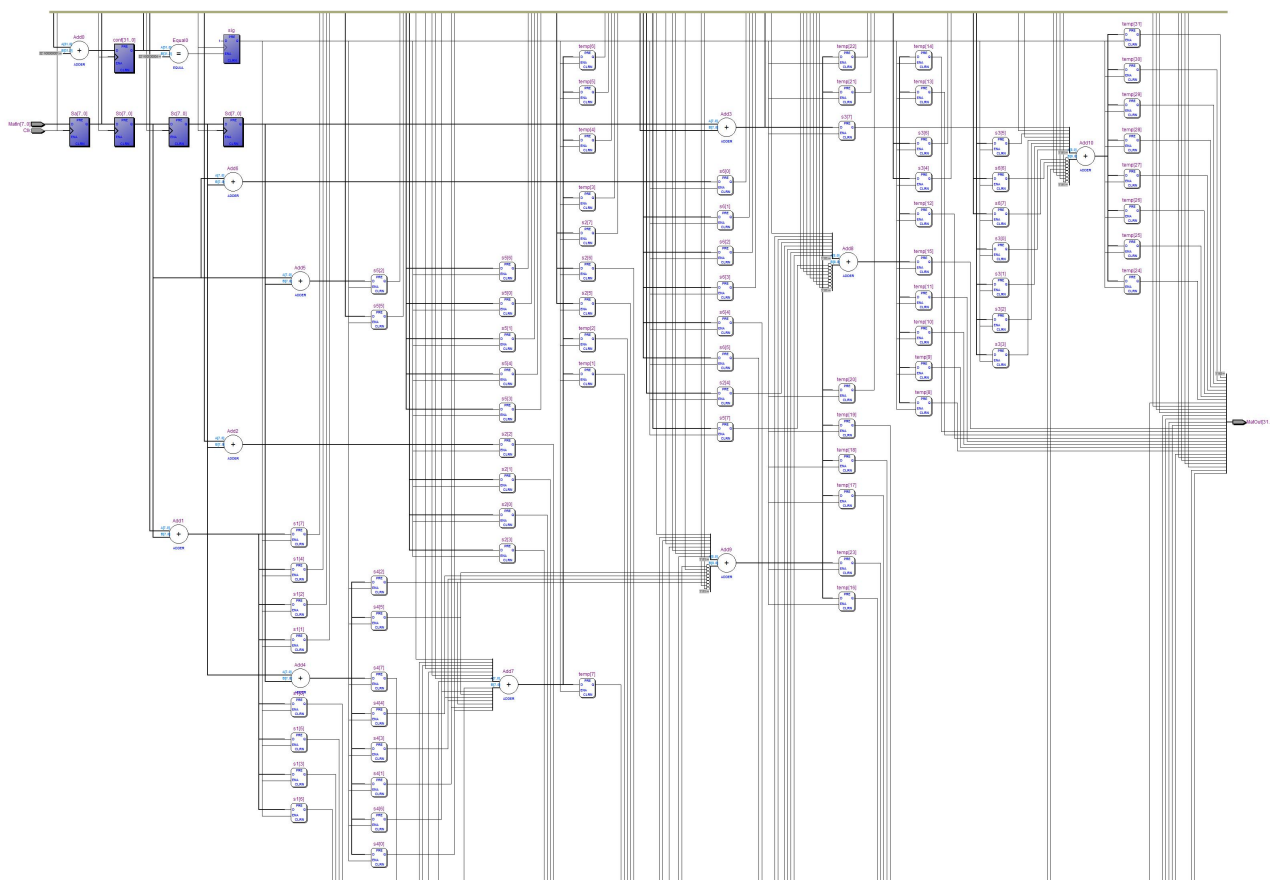


Figura 3. Circuito RTL do Exercício 3

3. Comparações entre os Circuitos

	LCs - Registers	Atraso crítico	Fmax	Tempo para 1000 amostras	Throughput
Exercício 1	80 - 0	7.504 ms	133.2 Mhz	7.504 s	7.504 ms
Exercício 2	80 - 79	4.39 ms	277.79 Mhz	8.78 s	8.78 ms
Exercício 3	80 - 30	5.616 ms	178.06 Mhz	5.621 s	11.232 ms

No exercício um, tivemos a velocidade de clock mais lenta em comparação aos outros dois exercícios, e isso se dá pois ele faz as operações sequencialmente, por ser puramente combinacional, o que ocupa bastante área, já que ele precisa instanciar vários somadores, porém isto permite que em um ciclo de clock se tenha uma saída.

Além disso, como era esperado, ao instanciarmos uma hadamard com uso de Pipeline(exercício dois), era esperado que o tempo fosse muito menor (o circuito é mais rápido) do que o puramente combinacional (o exercício um). Porém esta velocidade maior do exercício um se dá com um aumento de no número de ciclos em que a resposta "está pronta", o que para algumas aplicações pode ser interessante, mas para outras não é.

No terceiro exercício, temos uma transformada Hadamard utilizando pipeline porém utilizamos apenas uma amostra por ciclo (no lugar das quatro entradas dos exercícios um e dois), e com isso ganhamos ao termos que utilizar menos registradores.

4. Conclusão

Com este trabalho, foi possível observar que ao fazermos uma Hadamard combinacional, a velocidade de cálculo será muito menor do que ao fazermos o mesmo circuito utilizando pipeline.

Então sempre devemos considerar qual a aplicação para qual estamos desenvolvendo o hardware para saber qual modo de operação é melhor. Se for preciso um alto desempenho com muitas amostras, fazer os cálculos como foram feitos no exercício três é melhor.