

#### 4) Verdadero o falso.

a) V. Esto es verdadero, ya que al hacer una mala predicción significa que se empezaron a ejecutar 2 instrucciones que no debían (una hasta la etapa Decode y otra hasta la etapa Fetch).  
El fuera de orden es que no se ejecutan las instrucciones en el orden correcto.

Generalmente  
b) V. Se pusieron registros al stack cuando no se quieren perder datos entre llamadas a funciones. Pero %rax siempre va a venir modificado ya que es el reg. destinado para el retorno de los valores de las funciones.

c) V. Esto es verdadero, la ISA es quien define los tamaños de los tipos de datos, los registros a usar, etc.  
La ISA es el contrato entre el que escribe software y el que desarrolla el hardware.

d) F. Las tablas de paginación multinivel se llaman así porque justamente son tablas de muchos niveles donde de los niveles 1 a  $K-1$  ( $K$ : cant. de niveles) las PTE apuntan a otras PTE de un nivel anterior.

e) F. Cuando se escriben números <sup>enteros</sup> con signo existe el doble cero. Son los números en los cuales el bit más significativo representa al signo (1 negativo y 0 positivo).  
 $000...0000 = +0$ ,  $100...0000 = -0$ .

f) V. La MMU es la encargada de traducir direcciones virtuales a direcciones físicas. Y una de las razones por la cual se usa mem. virtual es para que los procesos no accedan a datos de otro, ya que cada proceso tendrá su "tabla de traducciones".

g) F. El page fault ~~ocurre~~ sucede cuando no se encuentra un dato en las tablas de paginación.

h) F. Es cuando se referencia un dato usando VM correspondiente a una PA que no se encuentra en la memoria ffsal.

j) V El throughput es cantidad de instrucciones ejecutadas por unidad de tiempo.

Al segmentar en 5 etapas voy a poder ejecutar 5 instrucciones a la vez y por lo tanto el throughput será 5 GIPS.

~~Se ejecutan 5 GIPS cada ciclo de tiempo~~

~~Se ejecutan 5 GIPS cada ciclo de tiempo~~

Esto se cumple ya que no se está teniendo en cuenta el retardo de los reg. de pipeline.

$$k) f = \frac{1}{T} = 400 \text{ MHz} \rightarrow T = 2,5 \text{ ps.}$$

$$\text{" } 0,4 \text{ GHz}$$

↓  
tiempo total en ejecutar toda la instrucción

$$f = 1,93 \text{ GHz} \Rightarrow T \approx 0,52 \text{ ps} \rightarrow \text{tiempo que se tarda en ejecutar la etapa + larga}$$

$$0,52 \times 5 = 2,6 \text{ ps} \rightarrow \text{el total por 5 etapas.}$$

• Es V si cada reg. de pipeline dura 0,02 ps

En caso de que cada reg. de pipeline tardara otro tiempo sería falso.

l) • Write-back: se escribe el dato en cache y se actualiza en la mem. cuando se desaleja.

• Write-allocate: se trae de mem. a cache y se escribe el dato en la cache.

• Es V ya que de esta forma se evita ir muchas veces a memoria, ya que no se escribe el dato de forma directa sino cuando se desaleja la cache.

m) V ~~El throughput es cantidad de instrucciones ejecutadas por unidad de tiempo.~~

Es lo ideal pero no es posible, ya que lo mínimo ~~por instrucción~~ por instrucción es 1 ciclo.

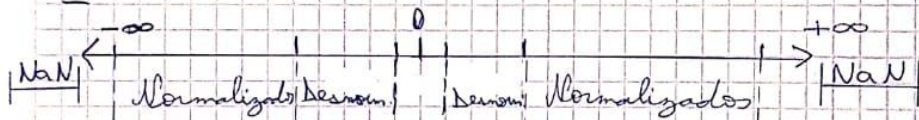


m)  $F_2$  bits de exp.  $\rightarrow$  bias =  $2^{2-1} - 1 = 1$ .  
 4 " de frac.

5,6250  $\rightarrow$   $(01.101)$  ~~exp = 3~~  
 $0,6250 \times 2 = 1,25 \rightarrow 1$   
 $0,25 \times 2 = 0,5 \rightarrow 0$   
 $0,5 \times 2 = 1 \rightarrow 1$

\* Para representar de forma exacta, esos 5 bits tienen que formar la parte fraccionaria pero no es posible ya que solo puede tener 4 bits.

o) V Es verdadero, ya que los "contarios" que serían estar "cerca" del cero son los números desnormalizados.



p) V. Al aumentar la cant. de bits del exponente se van a poder representar los mismos números y más.

Un num. se puede representar como:

$(-1)^s \cdot 2^E \cdot M$   
 signo  $\leftarrow$   $(-1)^s$   $\rightarrow$  parte fraccionaria

$E_{\min} = 1 - \text{bias}$

$E_{\max} = \text{exp} - \text{bias}$   $\rightarrow$  bias =  $2^{K-1} - 1$ , siendo K la cant. de bits del exp.  
 $\downarrow$  exp =  $2^K - 2$ , con K cant. de bits del exp.

Por lo tanto mientras aumente K el E será mayor y se podrá representar los mismos números y más.

\* Básicamente siempre serán números "lejos" del cero, aunque estemos usando una poca cant. de bits. Los números "cerca" al cero siempre serán los desnormalizados.

CARRERA: Ing. en Informática Plan (1986)

UNIVERSIDAD DE BUENOS AIRES  
Facultad de INGENIERIA

CODIGO DE REGISTRO DEL ALUMNO

18 41741488

AÑO



Dirección  
de Títulos y Planes  
Registro de Alumnos

Lucas Bilo

FIRMA DEL ALUMNO

FIRMA DEL EMPLEADO

NOTA: Esta libreta constituye un documento interno de la  
Universidad que acredita al alumno como tal ante  
sus distintos organismos.

UNIVERSIDAD DE BUENOS AIRES

Apellido Bilo

Nombre Lucas

Nacido el 06 de mayo de 1999

en Prov. de B.S. As.

Título secundario Bachiller

Doc. Nac. Id. 41741488

Cédula de Identidad

Pasaporte N°

Domicilio S. de BUSTAMANTE 1737 A

Localidad CABA

Tel.:

Nota: Anotaciones válidas únicamente para uso interno de la  
Universidad