Inatel Instituto Nacional de Telecomunicações	**RELATÓRIO 12**	**Data: / /**	
	Disciplina: E209		
	Prof: João Pedro Magalhães de Paula Paiva **Monitores: Thalita Domingos, João Henrique Delfino, Pedro Fraga**		
Conteúdo: Microcontrolador ATMega328p			
Tema: ATMega 328 - ADC			
Nome:		**Matrícula:**	**Curso:**

OBJETIVOS:

- Utilizar as ferramentas de simulação para desenvolver programas para o ATMega328p.
- Desenvolver um programa que faz uso do conversor ADC do ATMega328p.
- Utilizar as entradas e saídas do ATMega328p com circuitos analógicos.

Parte Teórica

Introdução ao conversor analógico digital - ADC

O conversor A/D realiza o processo de amostragem, desratização e codificação de uma tensão aplicada a um pino de entrada analógica do MCU. Quando uma conversão é iniciada, o valor instantâneo da tensão no pino é retido pelo bloco conversor. Esse valor de tensão é associado a uma palavra binária através do método de aproximação sucessiva (SAR). No caso do ATMega328p, a palavra binária tem 10 bits, sendo armazenada uma parte no registro **ADCL**, e outra no **ADCH**. Dessa forma, a tensão de entrada é convertida utilizando as tensões de referência em valores digitais de 0 a 1023.

Para controlar o processo de conversão A/D, os registros **ADMUX** e **ADCSRA** (em anexo) devem ser configurados para que o canal A/D do Atmega328p opere corretamente. O Atmega328p permite que sejam utilizadas diversas formas de conversão em função da aplicação. Nós utilizaremos a função mais simples que é a conversão única. Nesse método uma conversão é disparada quando o bit **ADEN** (ADC ENABLE) e o **ADSC** (ADC Start Conversion) são setados (ligados). Quando a conversão chega ao fim, a flag **ADIF** vai para 1, indicando que a leitura do valor convertido pode ser realizada.

Os pinos utilizados como entradas analógicas são aqueles identificados de ADC0 a ADC5 (PC0 à PC5).

Leitura e conversão das leituras ADC

Como a conversão é em 10 bits, a tensão de entrada é convertida seguindo a expressão:

- **Palavra_Digital (ADCH + ADCL) = (Vin * 1023) / $Vref$**
- **Vin = (Palavra_Digital * $Vref$) / 1023**

A relação $Vref$ / 1024 é conhecida como resolução do conversor AD, ou seja, a menor variação da tensão de entrada que provoca a alteração de 1 bit na palavra digital de saída.

Vamos considerar a tensão de alimentação VDD = 5V. Sabendo que a resolução do Atmega328 é de 5V/1024 = 4,88mV. Assim, caso o conversor retorne um valor digital lido de 430, a tensão existente na entrada analógica do microcontrolador seria de 2,0984 V.

A linha de programa que é capaz de calcular a tensão aplicada na entrada analógica do microcontrolador seria (considere que a variável que armazena o valor digital é valorLido):

- **tensao = (valorLido * 5000) / 1023;**

Aqui vale ressaltar que se a linha tiver escrita exatamente como acima, pode-se gerar um resultado incorreto devido a limitação de armazenamento da variável "**tensão**". Vejamos, se **tensao** for do tipo **unsigned int**, ela não poderá armazenar o resultado de **valorLido*5000**, caso valorLido tenha seu valor máximo de **1023**, uma vez que **1023*5000=5115000**, o que ultrapassa o limite de armazenamento de uma variável do tipo **unsigned int**, que é **65535**.

É preferível fazer o seguinte:

```
unsigned long int aux;
unsigned int valorLido;
unsigned int tensao;

aux = valorLido * 5000;       // Variável auxiliar para o cálculo
aux = aux / 1023;             // Divide-se por 1023
tensao = (unsigned int) aux; // Retorna o resultado do tipo unsigned int
```

A última linha utiliza o recurso denominado ***casting*** no qual um tipo de variável é convertido para o outro. No caso, de **unsigned long int** para **unsigned int**.

Configuração do bloco ADC

Para fazermos uso do conversor AD, devemos configurá-lo. Primeiramente vamos configurar a tensão de referência ($Vref$), o prescaler utilizado, e habilitar o ADC. Para definir o $Vref$ devemos setar os BITs escolhidos no registro ADMUX, por exemplo, configurando $Vref$ = 5V:

```
ADMUX = (1 << REFS0); // 0b01000000
```

REFS1	REFS0	Voltage Reference Selection
0	0	AREF, internal V_{REF} turned off
0	1	AV_{CC} with external capacitor at AREF pin
1	0	Reserved
1	1	Internal 1.1V voltage reference with external capacitor at AREF pin

Figura 1. Bits de configuração da tensão de referência

Para configurar o prescaler se faz uso do registro **ADCSRA**: (analisar User Guide (em anexo) para escolha).

```
ADCSRA |= (1 << ADPS2) | (1 << ADPS1) | (1 << ADPS0); // divisor 128
```

Table 23-5. ADC Prescaler Selections

ADPS2	ADPS1	ADPS0	Division Factor
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

Figura 2. Bits de configuração do Prescaler

Por fim habilitamos o ADC:

```
ADCSRA |= (1 << ADEN); // habilita o ADC
```

Lembre-se, as tensões podem ser modificadas ao longo do programa de acordo com o necessário. Após as configurações principais devemos iniciar a parte de conversão do nosso AD. Para isso faremos uso dos registros **ADCSRA** e **ADMUX**.

Vamos informar qual a entrada queremos converter:

```
ADMUX = (ADMUX & 0xF8) | input; // seleciona o canal de entrada
```

Agora devemos começar a conversão, para isso é necessário setar o bit **ADSC**.

```
ADCSRA |= (1 << ADSC); // inicia a conversão
```

Considerações importantes

Um detalhe importante é que **só podemos fazer a conversão de 1 canal por vez**, ou seja, se tivermos 2 canais, devemos esperar um pouco para iniciar a conversão do outro.

Agora considere a seguinte ocasião. Você irá fazer uma conversão simples de um sensor que estava com tensão de 1,2V e no momento de converter um ruído 5 volts entra no seu sistema por um breve período de tempo. Esse ruído irá gerar uma resposta no ADC result (ADCL + ADCH) de 1023 (5V) e não 245 (1,2V) que seria o correto. Para evitarmos esse tipo de erro devemos criar uma amostragem de, por exemplo, 100 leituras e tirar a média de todas elas, isso irá garantir que o valor lido está aproximado ao que realmente deveria ter sido lido.

Para uma boa conversão, podemos realizar a seguinte operação:

```
// Espera o ADC terminar a conversão e salva
for (i = 0; i < NUMERO_DE_AMOSTRAS; i++) {
    ADCSRA |= (1 << ADSC); // inicia a conversão
    while (!(ADCSRA & (1 << ADIF))); // Espera o fim da conversão
    var_temp = ADCL; // Leitura do ADCL
    var_temp += (ADCH << 8); // Leitura do ADCH
    var_armazenagem += var_temp; // Soma dos valores lidos
}
var_media = var_armazenagem / NUMERO_DE_AMOSTRAS; // Calcula a média
```

O código acima espera a conversão AD terminar (linha **WHILE**). Internamente a flag **ADIF** é setada quando uma conversão foi finalizada e armazenada e resetada assim que a interrupção for tratada (*ela é tratada mesmo sem um ISR*).

Parte Prática

O projeto é um sistema que realiza a medição da tensão na entrada analógica do microcontrolador e controla a potência do LED verde via PWM de acordo com o valor convertido (diretamente proporcional).

- **Parte 1:** A tensão de entrada é aplicada através de um **potenciômetro**, variando de 0V até 5V. No programa é feito a conversão de binário para tensão. A dica aqui é trabalhar com a tensão em milivolts com o objetivo de evitar operações em ponto flutuante.

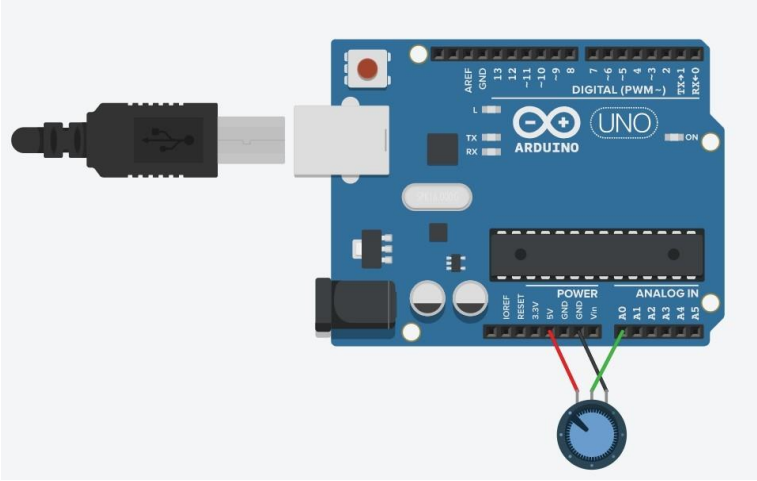

Figura 3. Conexão do potenciômetro no microcontrolador

- **Parte 2:** Realize a conexão de um **LED** no pino **PD6**, e configure o **TIMER0** para operar em modo **fast_PWM**, depois configure os bits e registradores necessários para que o LED possa ter seu brilho variado de 0% à 100%, dependendo da tensão entre 0 e 5V obtida do potênciometro.

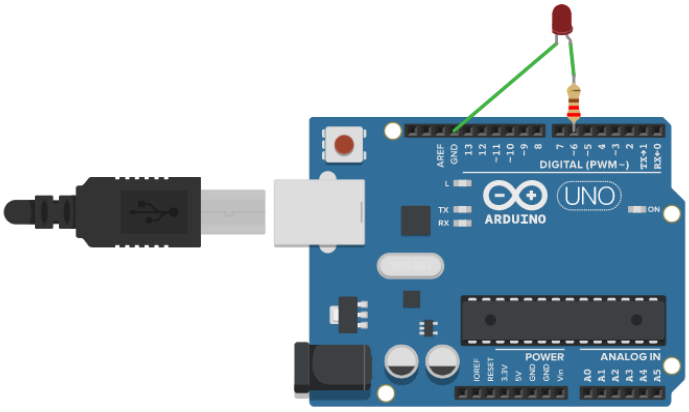

Figura 4. Conexão do LED no microcontrolador

- **Parte 3:** Modifique o pino no qual está fazendo a leitura analógica, trocando de PC0 para PC2 por exemplo, e modifique o programa para realizar a leitura desse pino. Depois, experimente com o circuito e veja se os resultados foram como esperado.

Referências

23.9.1 ADMUX – ADC Multiplexer Selection Register

Bit	7	6	5	4	3	2	1	0	
(0x7C)	REFS1	REFS0	ADLAR	–	MUX3	MUX2	MUX1	MUX0	ADMUX
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7:6 – REFS1:0: Reference Selection Bits**

These bits select the voltage reference for the ADC, as shown in Table 23-3. If these bits are changed during a conversion, the change will not go in effect until this conversion is complete (ADIF in ADCSRA is set). The internal voltage reference options may not be used if an external reference voltage is being applied to the AREF pin.

Table 23-3. Voltage Reference Selections for ADC

REFS1	REFS0	Voltage Reference Selection
0	0	AREF, internal V_{REF} turned off
0	1	AV_{CC} with external capacitor at AREF pin
1	0	Reserved
1	1	Internal 1.1V voltage reference with external capacitor at AREF pin

- **Bit 5 – ADLAR: ADC Left Adjust Result**

The ADLAR bit affects the presentation of the ADC conversion result in the ADC data register. Write one to ADLAR to left adjust the result. Otherwise, the result is right adjusted. Changing the ADLAR bit will affect the ADC data register immediately, regardless of any ongoing conversions. For a complete description of this bit, see Section 23.9.3 "ADCL and ADCH – The ADC Data Register" on page 219.

- **Bit 4 – Res: Reserved Bit**

This bit is an unused bit in the Atmel® ATmega328P, and will always read as zero.

- **Bits 3:0 – MUX3:0: Analog Channel Selection Bits**

The value of these bits selects which analog inputs are connected to the ADC. See Table 23-4 on page 218 for details. If these bits are changed during a conversion, the change will not go in effect until this conversion is complete (ADIF in ADCSRA is set).

Table 23-4. Input Channel Selections

MUX3..0	Single Ended Input
0000	ADC0
0001	ADC1
0010	ADC2
0011	ADC3
0100	ADC4
0101	ADC5
0110	ADC6
0111	ADC7
1000	ADC8(1)
1001	(reserved)
1010	(reserved)
1011	(reserved)
1100	(reserved)
1101	(reserved)
1110	1.1V (V_{BG})
1111	0V (GND)

Note: 1. For temperature sensor.

23.9.2 ADCSRA – ADC Control and Status Register A

Bit	7	6	5	4	3	2	1	0	
(0x7A)	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	ADCSRA
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7 – ADEN: ADC Enable**

Writing this bit to one enables the ADC. By writing it to zero, the ADC is turned off. Turning the ADC off while a conversion is in progress, will terminate this conversion.

- **Bit 6 – ADSC: ADC Start Conversion**

In single conversion mode, write this bit to one to start each conversion. In free running mode, write this bit to one to start the first conversion. The first conversion after ADSC has been written after the ADC has been enabled, or if ADSC is written at the same time as the ADC is enabled, will take 25 ADC clock cycles instead of the normal 13. This first conversion performs initialization of the ADC.

ADSC will read as one as long as a conversion is in progress. When the conversion is complete, it returns to zero. Writing zero to this bit has no effect.

- **Bit 5 – ADATE: ADC Auto Trigger Enable**

When this bit is written to one, auto triggering of the ADC is enabled. The ADC will start a conversion on a positive edge of the selected trigger signal. The trigger source is selected by setting the ADC trigger select bits, ADTS in ADCSRB.

- **Bit 4 – ADIF: ADC Interrupt Flag**

This bit is set when an ADC conversion completes and the data registers are updated. The ADC conversion complete interrupt is executed if the ADIE bit and the I-bit in SREG are set. ADIF is cleared by hardware when executing the corresponding interrupt handling vector. Alternatively, ADIF is cleared by writing a logical one to the flag. Beware that if doing a read-modify-write on ADCSRA, a pending interrupt can be disabled. This also applies if the SBI and CBI instructions are used.

23.9.3 ADCL and ADCH – The ADC Data Register

23.9.3.1 ADLAR = 0

Bit	15	14	13	12	11	10	9	8	
(0x79)	–	–	–	–	–	–	ADC9	ADC8	ADCH
(0x78)	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0	ADCL
	7	6	5	4	3	2	1	0	
Read/Write	R	R	R	R	R	R	R	R	
	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	
	0	0	0	0	0	0	0	0	

23.9.3.2 ADLAR = 1

Bit	15	14	13	12	11	10	9	8	
(0x79)	ADC9	ADC8	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADCH
(0x78)	ADC1	ADC0	–	–	–	–	–	–	ADCL
	7	6	5	4	3	2	1	0	
Read/Write	R	R	R	R	R	R	R	R	
	R	R	R	R	R	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	
	0	0	0	0	0	0	0	0	

When an ADC conversion is complete, the result is found in these two registers.

When ADCL is read, the ADC data register is not updated until ADCH is read. Consequently, if the result is left adjusted and no more than 8-bit precision is required, it is sufficient to read ADCH. Otherwise, ADCL must be read first, then ADCH.

The ADLAR bit in ADMUX, and the MUXn bits in ADMUX affect the way the result is read from the registers. If ADLAR is set, the result is left adjusted. If ADLAR is cleared (default), the result is right adjusted.

- **ADC9:0: ADC Conversion Result**

These bits represent the result from the conversion, as detailed in Section 23.7 “ADC Conversion Result” on page 215.