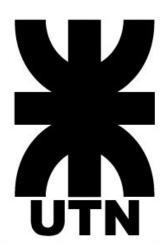
Electrónica Aplicada 2

<u>Trabajo Práctico Obligatorio: Amplificador de Potencia</u>



Grupo: N° 1

Alumno:

• MARTORELLO, Juan Francisco

Profesores:

• RANDAZZO, Gustavo

• MARCHIONNI, Eduardo

Curso: R4054

Turno: Noche

Año: 2020

Requerimientos:

Se desea obtener un amplificador de audio de 10W con salida Mosfet con las siguientes especificaciones:

- P_o= 10 Watt
- S_e = 200 mV
- R_i = 4 Ω
- F_{Ci} < 20 Hz
- F_{CS} > 20 kHz
- $R_{iaf} > 80 \text{ k}\Omega$

Etapa de Salida:

Empezaremos el diseño de nuestro amplificador planteando la etapa de salida Mosfet. La etapa de salida es la que maneja más potencia en el circuito. Podemos calcular la tensión partiendo de la potencia y la carga.

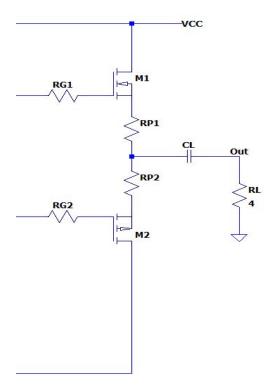
$$P_O = \frac{Vo_{max}^2}{2R_L}$$

$$Vo_{max} = \sqrt{2 * R_L * P_O} = 8,94 V$$

Ahora calculamos la corriente que circula en la carga.

$$I_{Omax} = \frac{Vo_{max}}{R_L} = 2,235 A$$

Planteamos el siguiente circuito.



Para las resistencias de protecció planteamos la siguiente condición:

$$R_L 5\% < R_P < R_L 10\%$$

Por esta razón se seleccionan las resistencias de protección de 0.22Ω. Es importante verificar la potencia disipada por la misma.

$$P_D = R_P * I_{Omax}^2 = 1,06 watt$$

Se seleccionan resistencia de carbono con valor 0.22Ω de 1 watt .

Para la selección de la fuente de alimentación, tendremos en cuenta que existirá una caída de sobre los Mosfet, debido a la saturación de los mismos. Se supuso una caída de aproximadamente 2V. Por ende, para la obtención de la fuente:

$$V_{CC} = 2 * [V_{D-Sat} + Io_{max}(R_L + R_P)] = 2[2 + 2.2(4 + 0.22)] = 22.57 v$$

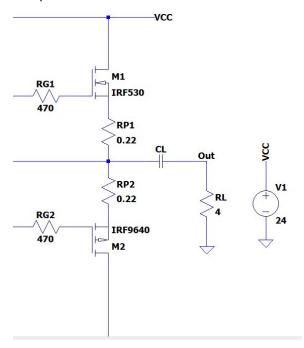
Por esta razón seleccionamos una fuente de 24v.

Con lo ya calculado buscamos los transistores de salida que cumplan con las siguientes especificaciones.

- $Io_{max} > 2,235 A$
- $V_{DS-max} > 1,25 * V_{CC}$ $P_{D-max} > \frac{(1.1V_{CC})^2}{4\pi^2 * 0,8 * R_L} = 5,51 \text{ watt}$

Se encontró que los transistores IRF530 (Canal N) y IRF9640 (Canal P) cumplen con los requisitos necesarios, por lo que se optó por utilizar los mismos. Los valores de resistencia Gate de ambos transistores, que se usan para evitar oscilaciones parásitas,se recomiendan desde los 100Ω hasta 1KΩ, por lo tanto, se decidió por utilizar una RG de 470Ω.

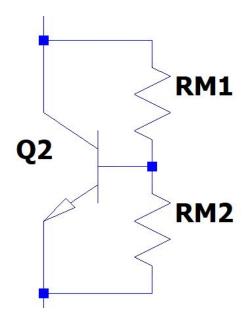
Quedando planteada así la etapa de salida.



Etapa de Ganancia

Esta es la etapa es la encargada de generar la mayor ganancia y además es de ser la encargada de polarizar correctamente los transistores de salida. Observando la hoja de datos de los mismos se encontró que para la corriente que están manejando, su VGS estaría en el orden de los 4V, por lo tanto, entre las compuertas de ambos transistores deberá caer aproximadamente 9V (considerando la caída sobre las RP y dejando un pequeño margen).

Proponemos el siguiente circuito para que cumpla con los requisitos:



El circuito se rige por la siguiente ecuación:

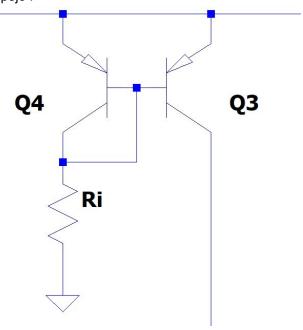
$$V_{CE} = V_{BE} (1 + \frac{R_{M1}}{R_{M2}})$$

Se seleccionan los siguientes valores de resistencia.

- RM1 = 5600Ω
- RM2 = 470 Ω

Por otra parte también debemos generar la corriente que alimenta a la etapa de salida, se supondrá una corriente de señal de 10mA y una corriente de polarización del circuito de 12mA, dejando un margen de 2mA entre ambas.

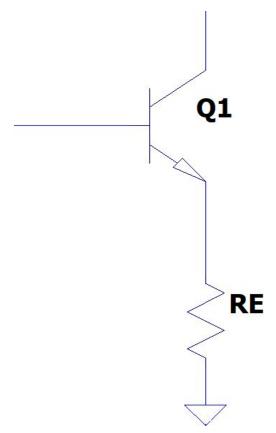
Se optó por una fuente espejo:



Calculamos la Ri en base a la corriente que predeterminamos antes y a la siguiente ecuación.

$$Ri = \frac{V cc - 0.7}{Ie} \approx 2.2 \ k\Omega$$

Para darle la ganancia a la etapa se optó por un RE sin puentear. El mismo estará conectado en su base a la etapa de preamplificación y en su colector al gate de los transistores de salida. Si bien una de las mayores características del RE sin puentear no es la configuración con mayor ganancia, en este caso al estar conectado al gate y a la etapa de polarización, se logra una elevada resistencia de colector y con ella una aceptable ganancia.



Como ya sabemos que en la etapa de polarización caen 9 volts y que por la rama del de RE circulan 12mA impuestos por la fuente espejo suponemos una caída de tensión en RE de 0,8 volts para el correcto funcionamiento de la etapa. Con las previas consideraciones calculamos el valor de RE como:

$$R_E = \frac{0.8 V}{12mA} \approx 68 \Omega$$

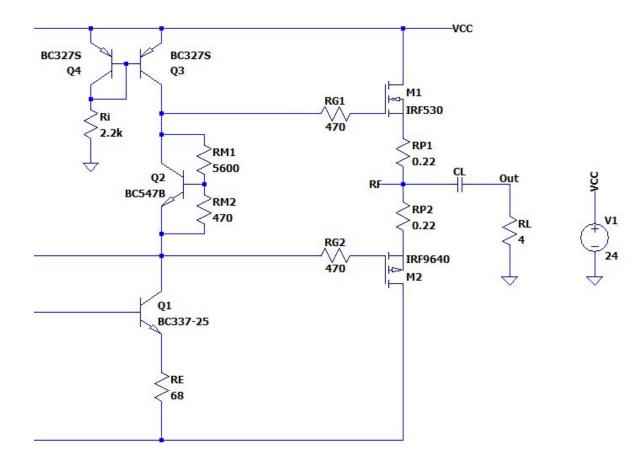
Solo nos queda definir los transistores a utilizar. Para la selección se tendrán las siguientes consideraciones.

En el caso de los transistores Q1 y Q3 deben soportar sobre su juntura la tensión de polarización más la tensión pico de la señal.

Para cumplir con lo anterior se eligen los transistores BC337-25 (Canal N) y BC327S (Canal P) cumplen perfectamente con los requisitos. Por simetría, Q4 debe ser el mismo modelo, pero no presenta ningún requerimiento adicional, se selecciona igual a Q3.

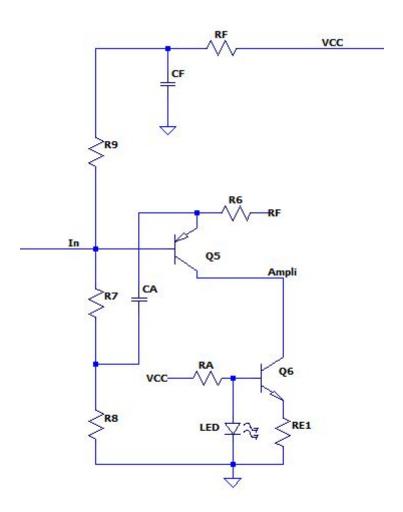
En cuanto a Q2 (el encargado de la polarización) debe ser capaz de cumplir con la corriente de polarización y la tensión de polarización de la etapa de salida. Bajo esas dos premisas se elige el transistor BC547B.

Con los componentes calculados hasta el momento el circuito queda planteado parcialmente de la siguiente manera.



Etapa Preamplificadora

Para esta etapa se optó por el siguiente circuito.



Empezamos el diseño planteando que la corriente de colector del transistor 6 debe ser mayor a 10 veces la de la base del transistor Q1 (etapa amplificadora). Entonces:

$$I_6 = 10 * I_{B1} = 10 * \frac{12 \, mA}{180} = 600 \, \mu A$$

Por la rama del Led tenemos que:

$$V_{LED} = V_{BE} + I_6 * R_E$$

 $R_E = \frac{V_{LED} - 0.7}{I_6} \approx 1800 \ \Omega$

Para la polarización de estes transistor, planteamos una corriente por el led de 1 mA. COn lo que nos queda planteada la siguiente ecuacioón.

$$R_A = \frac{V_{CC} - V_{LED}}{I_{LED}} \approx 22 \ k\Omega$$

Sobre la resistencia R6 habrá una caida de tensión que puede llegar hasta los 12 volt(Vcc/2). Teniendo en cuenta que por R6 circula una corriente la corriente de Q6 y de la etapa amplificadora(base de Q1), se busca que la caida de tensión en esta resistencia sea entre un 15% y un 20 % de Vcc/2.

$$R_6 = \frac{(15\% \circ 20\% * V_{CC}/2)}{10I_{B1} + I_{B1}}$$

Entoces se optó por una R_6 = 3300 Ω .

Entre R_6 y R_8 se genera un realimentación negativa del tipo Tensión-Serie. Planteando la malla de realimentación nos queda lo siguiente.

$$\beta = \frac{R_8}{R_8 + R_6}$$

Por el tipo de topología nos queda planteada la sguiente expresión para la ganancia.

$$Avf = \frac{Av}{1+\beta Av} = \frac{Vo_{max}}{\sqrt{2}*Se}$$

$$Avf = \frac{8,94 \text{ V}}{\sqrt{2} * 200 \text{ mV}} = 31,6$$

Suponiendo que el sistema esta fuertemente realimentado

$$Avf = \frac{1}{\beta} = \frac{R_6 + R_8}{R_8}$$

$$R_8 = \frac{R_6}{Avf-1} = \frac{3900}{31.6-1}$$

$$R_8 \approx 120 \ \Omega$$

Se observa que el transistor Q5 queda en configuración Re sin puentear. El cual tendra una ganacia apreciable ya que su resistencai de salida es elevada, contra su resistencia de emisor la cual es baja ya que queda el paralelo entre R8 y R6.

Continuamos el diseño con el calculo de R7. Por esta resistencia circula la misma corriente que por R8. Para no afectar la polarización del transistor Q5 se busca que la corriente de R8 sea mucho mayor a la que circula por la base de este transistor. Se elige 30 veces mayor. Con las consideraciones previas planteamos las ecuaciones que nos permitan calcular el valor de R7.

$$I_{R8} = 25 * I_{B5} = 30 * \frac{660 \mu}{330} = 60 \mu A$$

Ahora planteamos la malla:

$$\frac{Vcc}{2} = I_{C5} * R_6 + V_{BE} + I_{R8}(R_8 + R_7)$$

$$R_7 = \frac{12 V - 0.7 V - I_{C5} * R_6}{I_{R8}} - R_8 = 184, 9 \ k\Omega \approx 180k \ k\Omega$$

Nos faltan calcular las resistencias R9 y Rf. Para ello recorremos la malla de la siguiente manera.

$$V_{CC} - I(R_F + R_9) - I(R_7 + R_8) = 0$$

$$R_F + R_9 = \frac{V_{CC} - I(R_7 + R_8)}{I} = \frac{24V - 60\mu A(180k + 120)\Omega}{60\mu A} = 220 \ k\Omega$$

Como tenemos dos incognitas debemos buscar otro ecuacioón. Para ello planteamos la resistencia entrda.

$$R_i = hie_5 + (hfe_5 + 1) * (R_8//R_6) = 50.5 k\Omega$$

Para calcular la Rif necesitamos obtener D (Diferencia de retorno).

$$D = 1 + \beta * \frac{Avf}{1 - \beta * Avsf} = 17$$

$$R_{if} = R_i * D = 858.5 \ k\Omega$$

Por lo que se pide en el enunciado se nos pide .

$$R_{iaf} = Rif//R_9$$

$$R_9 = \frac{R_{if} * R_{iaf}}{R_{if} - R_{iaf}} = 139, 5 \ k \approx 150 \ k\Omega$$

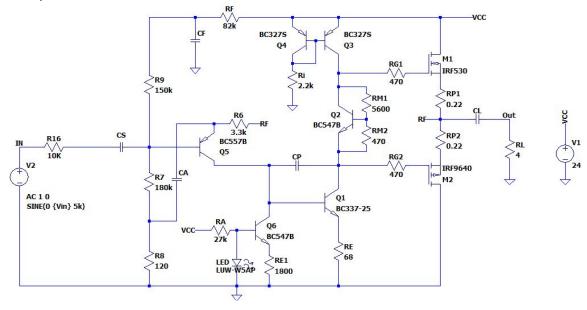
Entoces:

$$R_f = 82 \ k\Omega$$

Para la selección de los transistores Q5 y Q6 no se deben cumplir grandes exigencias de disipación de potencia. Pero en el caso de Q5 se debe cumplir que sea un transistor de bajo ruido ya que es la primera etapa y se encarga de polarizar al resto. Por este motivo se busca que su punto Q de polarización sea lo más estable posible. Teniendo en cuenta estas consideraciones se seleccionan los siguinetes transistores.

Q5: BC557BQ6: BC547B

Queda planteado así planteado el cirucito, faltando solo el calculo de los capacitores. Estos últimos son los que definen las frecuencias de corte del circuito:



Calculo de Capacitores

1. Cf: El objetivo de este capacitor es filtra un posible riple de la fuente de alimentación. Para su calculo se tendra en consideración una frecuencia de corte de 100 Hz(2 veces la de ripple). y una atenuación de 600. Planteando un divisor de impedancias.

$$Att = \frac{Xc + R_F}{Xc} = 1 + \frac{R_F}{Xc}$$

$$Xc = \frac{R_F}{Att - 1} = \frac{82k}{600 - 1} = 136.89$$

$$Xc = \frac{1}{2\pi * 100HzC_F}$$

$$C_F = \frac{1}{2\pi * 100Hz * 136.89} = 11,62 \ \mu F \approx 12 \ \mu F$$

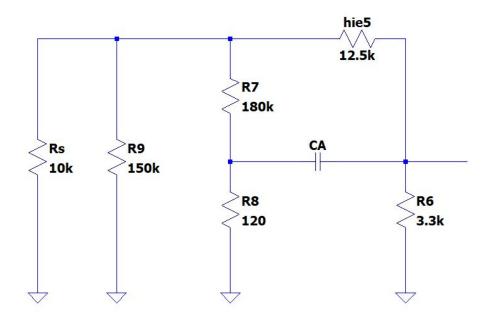
2. CL:En el calculo de este capacitor se deben tener en cuenta el valor de Rp1 y Rp2, las cuaales son de valores bajos ambas. Habiendo dicho esto y teniendo en cuenta el tipo de realimentación, la cual disminuye la resistencia de salida, se pude considerar que el tau de este capacitor depende de CL y RL. Supondremos una f = 9Hz.

$$C_L = \frac{1}{2\pi * f * R_L} = 4.42 \ mF \approx 4700 \ \mu F$$

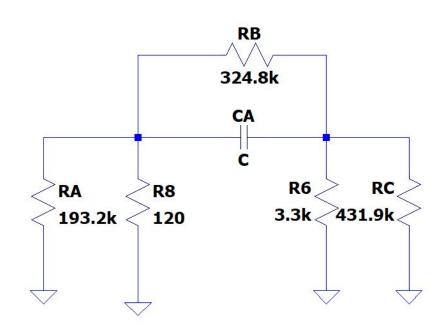
3. Cs: Para el capacitor de entrda suponemos un frecuncia de corte en 1Hz

$$C_L = \frac{1}{2\pi * f * (R_s + R_{iaf})} = 1.22 uF \approx 1.2 \ \mu F$$

4. Ca:Para este capacitor se plantea el siguinete subcircuito.



Se realiza la converción estrella triangulo y se obtiene, buscando una f =1 Hz



$$\tau = C_A [R_B / / (R_A / / R_8 + R_C / / R_6)]$$

$$C_A = \frac{1}{2\pi * f * 3.4k} = 47 \ uF$$

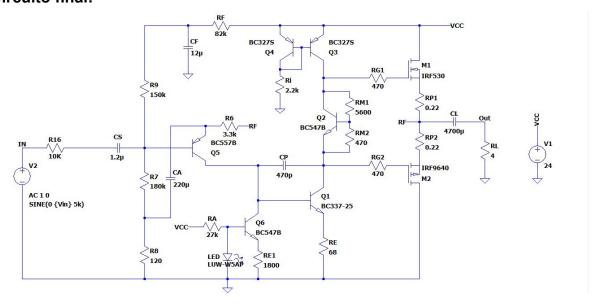
5. Cp: Se busco el valor de este capacitor de tal modo que la frecuencia de corte superior del cumpla con los requerimientos del proyecto.

Aclaraciones:

Durante el diseño se optó por valores de componentes normalizados, en los cuales haía que optar por dos valores. En este punto se opto por por los juegos de valores que mejor cumplan con las especificaciones.

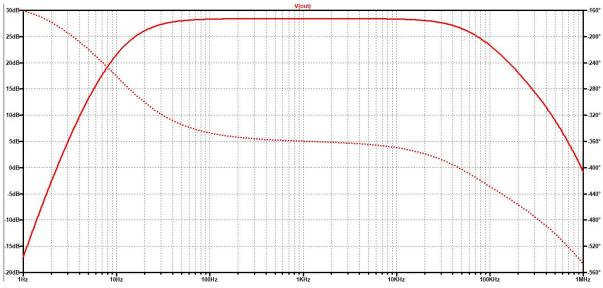
En el calculos de los capacitores Ca y Cp, se vio que a la hora de la simulación no satisfacian lo requerido, motivo por el cual se obtuvieron nuevos valores de componentes.

Circuito final:



Simulaciones:

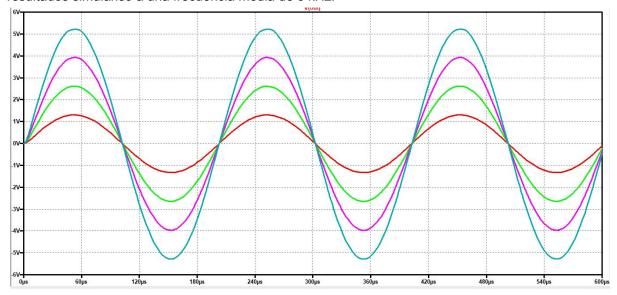
• Respuesta en frecuencia



Se midieron las frecuencias de corte inferior y superior (3 db por debajo del maximo). Obtuvieron los siguientes valore, una frecuencia de corte inferior de 17 Hz y una frecuencia de corte superior de 65 kHz aproximadamente. Logrando así un ancho de banda por enciam de los 60 kHz.

• Simulación Temporal

Para esta simulación parametrizamos la amplitud de la entrada comenzando en 50 mV hasta llegar a la maxima escursión posible de 200 mV, con pasos de 50 mV. Se obtuvieron los siguientes resultados simulanso a una frecuencia media de 5 kHz.



Se observa que la señal no presenta distorcion y recorre ambos semiclos de forma completa, sin recortes de la señal. Para verificar la ganacia obtenida, basta con pararse en un maximo y tomar su valor. En nuestro caso los picos enstan en un valor de 5,3 Volts y sabiendo que nuestra maxima señal es de 0,2 Volt. Esto nos da un ganancia de alrededor de 27 veces, lo cual se condice con la calculada.