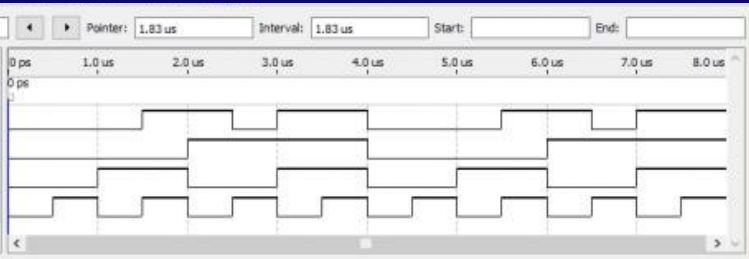


01010

# Explorando VHDL



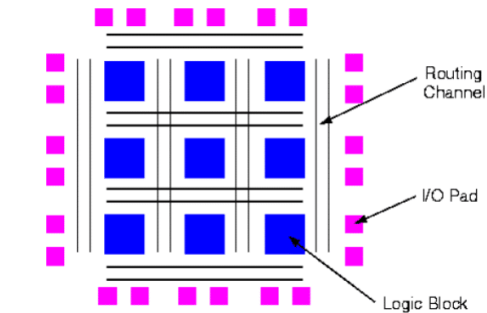
## #1 – Histórico e Introdução

101011

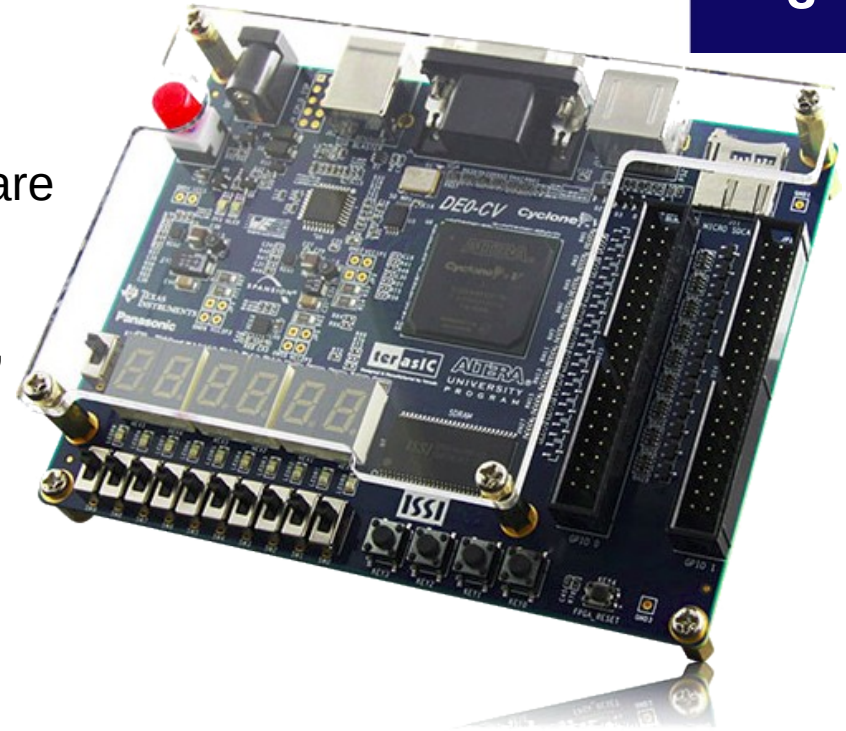
- Linguagem de **descrição** de hardware
- **VHDL => VHSIC-HDL**  
*Very High Speed Integrated Circuit Hardware Description Language*
- 1981, **DoD** (Department of Defense),  
**DARPA** (Defense Advanced Research Projects Agency)
- Descrever CIs através de texto
- Linguagem fortemente tipada



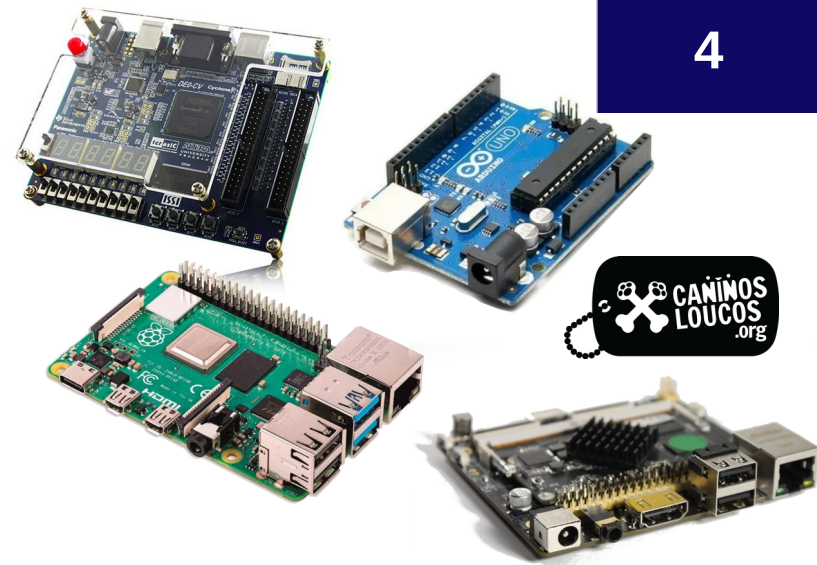
- Síntese de Hardware => Transformar código VHDL em ligações físicas
- **FPGA** => *Field-Programmable Gate Array* (“arranjo de portas programáveis em campo”)
- Emulação de Hardware
- Alto desempenho e paralelismo em tempo real
- Setores militar, eletrônico, telecomunicações, automotivo, aeroespacial, naval, multimídia, computação, médico, etc.



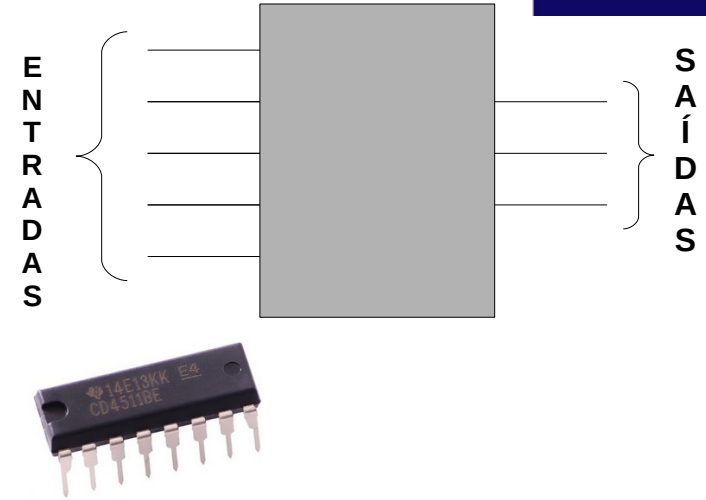
- Plataforma robusta de projeto de hardware
- FPGA interage e controla os periféricos (botões, switches, display 7 seg, GPIOs, interface de rede, serial, etc)
- Prototipação de hardware
- Fácil depuração



- Descrever hardware não é programar!
- **FPGA** => *Field-Programmable Gate Array*
- **MCU** => *Microcontroller Unit*
- **SBC** => *Single Board Computer*
- Prototipagem de hardware em diferentes paradigmas



- Projetos organizados hierarquicamente
- Elementos são bem descritos e funcionalmente bem especificados
- Inferência de hardware ou blocos declarados
- Estruturas assíncronas ou circuitos sequenciais síncronos
- Comportamento lógico e de tempo podem ser simulados
- Linguagem fortemente tipada

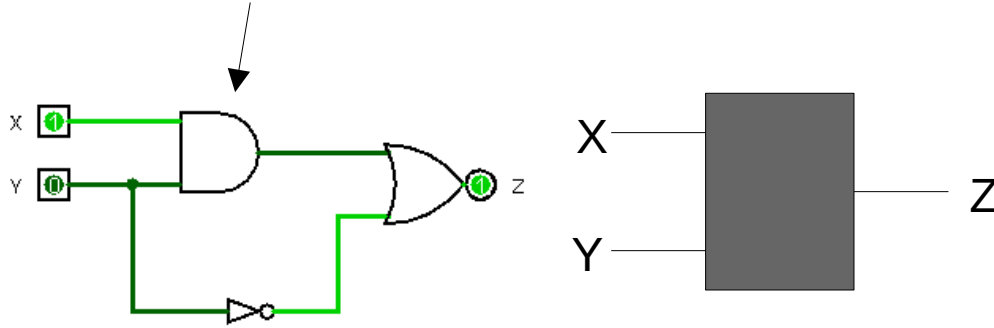


- Declaração da **Entidade** (*entity*) e definição da **Arquitetura** (*architecture*)
- **Entidade:** portas de entradas e saídas, seus nomes, modos e tipos
- **Arquitetura:** define o comportamento do sistema digital e como as saídas se relacionam com as entradas

```
-----  
entity nome-da-entidade is  
  port (nome-do-sinal-1 : modo tipo-do-sinal-1;  
        nome-do-sinal-2 : modo tipo-do-sinal-2;  
        .  
        .  
        nome-do-sinal-N : modo tipo-do-sinal-N);  
end nome-da-entidade;  
-----  
architecture nome-da-arquitetura of nome-da-entidade is  
  declarações (type, signal, constant)  
  definições (function, procedure, component)  
begin  
  comandos concorrentes  
  .  
  .  
  .  
end nome-da-arquitetura;  
-----
```



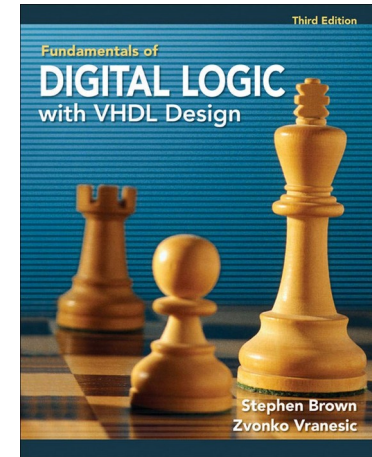
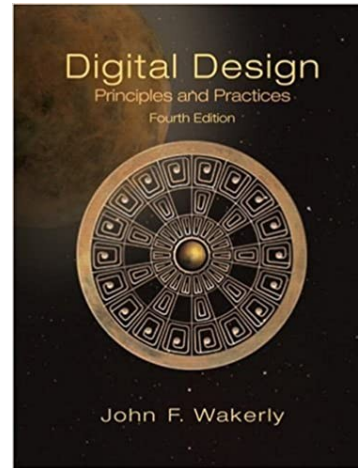
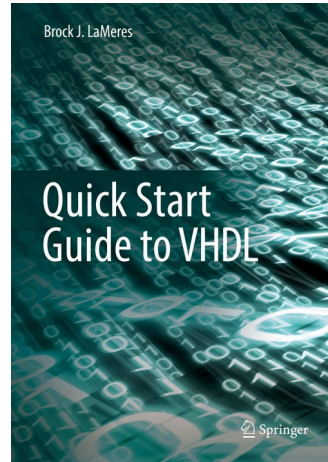
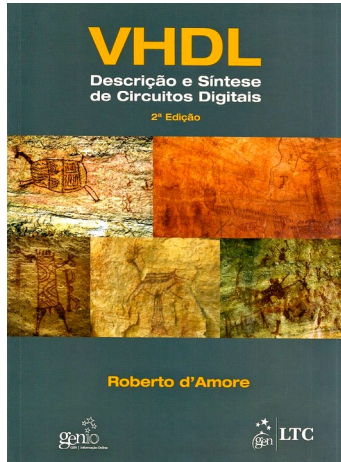
Descrição em VHDL de um  
circuito lógico simples



```
≡ circuit1.vhd
1  entity circuit1 is
2      port ( X, Y : in  bit;
3             Z   : out bit);
4  end circuit1;
5
6  architecture behavioral of circuit1 is
7  begin
8      Z <= (X and Y) or not(Y);
9  end behavioral;
```



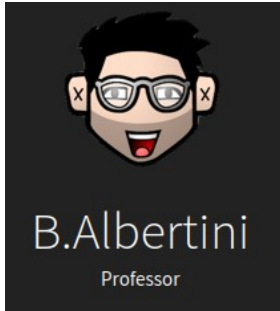




Sempre tenha por perto:

- Ótimas referências de VHDL
- Ótimas referências de Sistemas Digitais



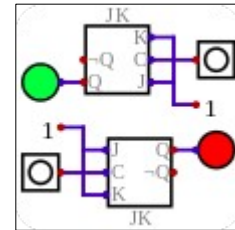
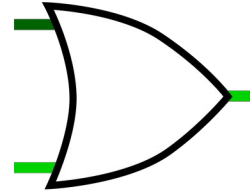
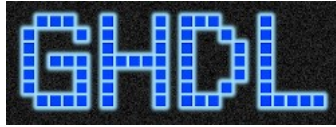


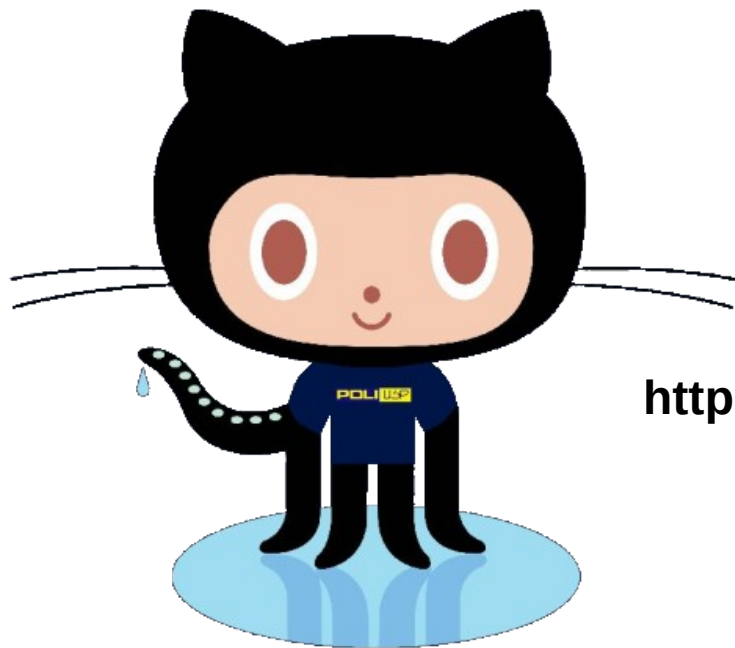
<https://balbertini.github.io>



<https://vhdlwhiz.com>







Você pode acessar e baixar esses slides, códigos-fonte e eventuais outros materiais no repositório **Explorando-VHDL** no meu github:

<https://github.com/lucaslopespj/Explorando-VHDL>

