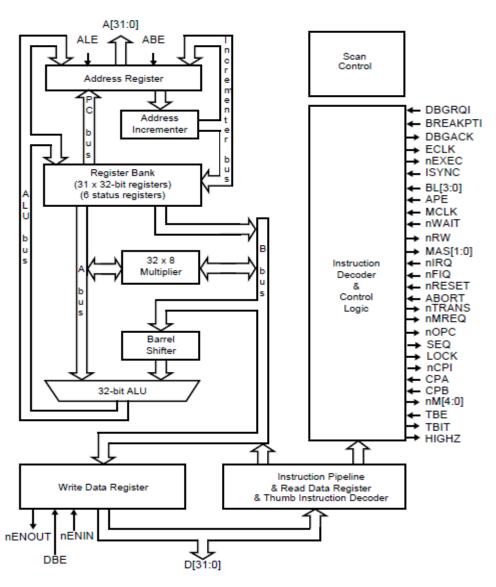


Arquitetura ARM

Registradores e Endereçamento

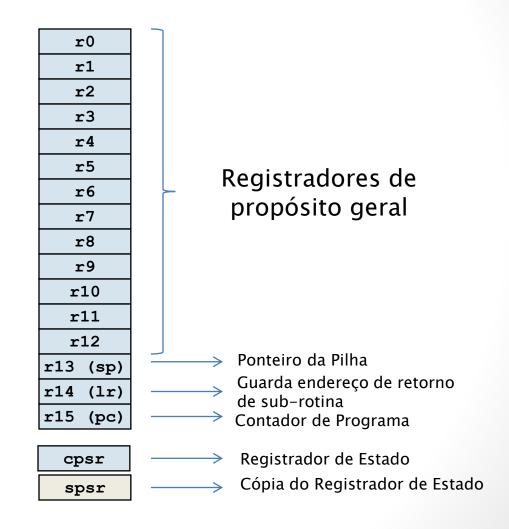
ARM7TDMI



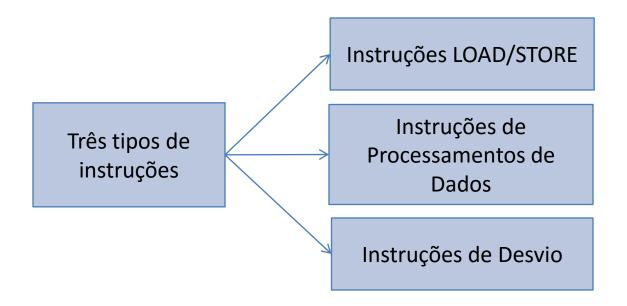
Organização dos Registradores

ARM possui 37 registradores, todos de 32 bits.

Para cada **modo de operação**, um
subconjunto desses
registradores é
utilizado.



Breve revisão sobre as instruções:



Máquina de 3 Operandos: CO(COND) OPER1 OPER2 OPER3 (DESLC)

Endereçamentos

Onde estão os

dados?

LOAD/STORE

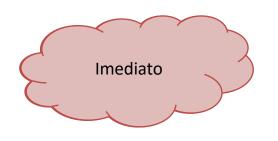
Imediato Registrador Deslocamento Pré-Indexado Pós-Indexado

Instruções de Instruções

Processamento de

dados

desvio



Imediato

CO Rd, Rf, #dado

Qual a desvantagem?

Exemplo:

ADD R1, R2, #4
$$R1 \leftarrow (R2) + 4$$

$$R1 \leftarrow (R2) + 4$$

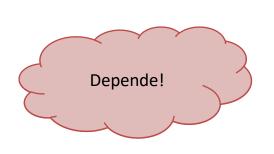
Por Registrador

CO Rd, Rf1, Rf2

Exemplo:

$$R2 \leftarrow (R1)$$

Registrador direto



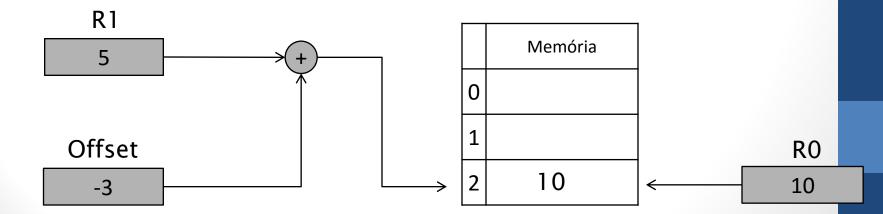
Deslocamento

CO Rd, [Rb, +/-offset]

→ Valor Absoluto ou um Registrador
→ Registrador Base

Exemplo: STR R0, [R1, #-3]

$$((R1) - 3) \leftarrow (R0)$$



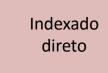
• Se o offset for 0, teremos o equivalente a:



Se o offset for o registrador R1, teremos o equivalente a:



• Se o offset for um imediato, teremos o equivalente a:



Pré-Indexado

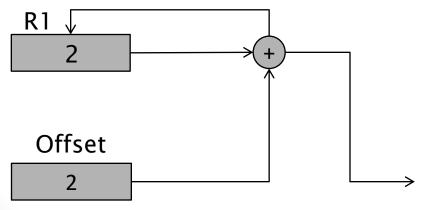
CO Rd, [Rb, +/-offset]!

Exemplo: LDR R0 , [R1 , #2]!

$$R0 \leftarrow ((R1) + 2)$$

 $R1 \leftarrow (R1) + 2$

Auto-incremento com incremento variado



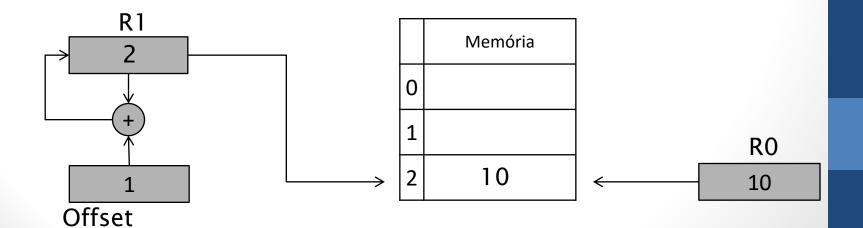


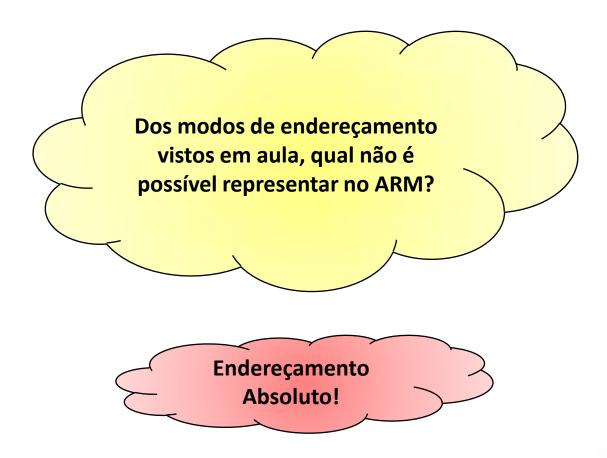
Pós-Indexado

Exemplo: STR R0, [R1], #1
$$(R1) \leftarrow (R0)$$

$$R1 \leftarrow (R1) + 1$$







PARA ACESSAR A MEMÓRIA, É SEMPRE NECESSÁRIO O USO DE [] E REGISTRADORES!



Alguns Exemplos

LDRB R5,[R9]

 $R5 \leftarrow \{byte\}((R9))$

ADD R3,R2,R1, LSL#3

 $R3 \leftarrow R2 + R1*2^3$

STR R2, [R1], R3

 $(R1) \leftarrow (R2)$ $R1 \leftarrow (R1) + (R3)$

LDR R0, [R1, #4]!

 $R0 \leftarrow ((R1) + 4)$ $R1 \leftarrow (R1) + 4$

Créditos

> Este material está baseado nas notas de aula elaboradas pelo Prof. Léo Pini e pelo aluno de doutorado Tiago Novaes.