MCTA024 - Sistemas Digitais - UFABC - 2019

prof. josé artur quilici-gonzalez

Instruções para o Projeto Prático

Tema: Somador de Ponto-Flutuante Simplificado

O **Projeto Prático** baseia-se numa versão simplificada de um **Somador de Ponto- Flutuante**. A explicação de funcionamento, assim como o código-fonte em VHDL, são apresentados no livro:

Pong P. Chu. **FPGA Prototyping by VHDL Examples**. Hoboken, NJ: John Wiley & Sons, inc., 2008.

O material de apoio, todo o código-fonte utilizado no livro, figuras, errata etc. podem ser encontrados em http://academic.csuohio.edu/chu p/rtl/fpga vhdl.html.

O item 3.7.4 (material anexo) explica como funciona o Somador de Ponto-Flutuante simplificado do Projeto.

Usando as técnicas de projeto aprendidas no curso de Sistemas Digitais, cada equipe de uma ou duas pessoas deve compilar (ou sintetizar) e simular o Somador, tanto no **GHDL** como no **Quartus-II**. O código VHDL deverá ser adaptado de tal forma que possa ser executado nas placas DE1 da Altera, tendo como entradas as chaves SW e como saídas os LEDs e 7 Segment Displays.

Finalmente cada equipe deve produzir um relatório com no máximo 5 páginas de conteúdo, explicando o funcionamento do somador, reproduzindo os diagramas da simulação e analisando os resultados. Um mini-tutorial deve ser criado para que um leitor com alguma familiaridade com a placa DE1 da Altera possa reproduzir os resultados.

O **prazo de entrega** é o dia **16.08.19**. Será criada uma Atividade no Tidia para depositar os arquivos eletrônicos.

Conteúdo do Projeto

O código-fonte VHDL apresentado pelos autores do livro deve inicialmente ser compilado no **GHDL** e as respectivas formas de ondas obtidas na simulação deverão ser realizadas no **GTKWave**. Muito possivelmente será necessário fazer algum ajuste nos **Test Benchs** fornecidos. Essas simulações devem ser acompanhadas de explicações e análises dos resultados.

A seguir, a equipe deve simular novamente o Projeto no **Quartus II/ModelSim**. A respectiva simulação no **ModelSim** também deve ser acompanhada de explicações e análises dos resultados.

Relatório

Cada equipe deverá produzir um **Relatório do Projeto Prático**, com aproximadamente 5 páginas.

A seguir são apresentadas algumas sugestões de seções que você pode incorporar em seu **Relatório**:

Introdução ou Motivação

Aqui será feita a **Apresentação do Projeto** e a descrição de um cenário no qual ele se insere, como uma espécie de justificação genérica da importância do trabalho apresentado. Esta seção deve tentar responder a seguinte pergunta: *O que motivou o trabalho*?

Objetivos

Esta seção poderá ser dividida em **Objetivo Geral** e **Objetivos Específicos**, de forma que o leitor com algum conhecimento básico da área já forme uma idéia dos procedimentos que foram realizados para desenvolver o **Tema**. O **Objetivo Geral** estabelece **o que vai ser feito**, ou **onde se quer chegar**, e os **Objetivos Específicos** detalham todas as **metas ou etapas necessárias para cumprir o que foi proposto** no Objetivo Geral. Note que as hipóteses de trabalho (sejam elas explícitas ou implícitas) geralmente delimitam os Objetivos Específicos;

Justificativa

Nesta seção deverá ser exposto por que o trabalho mereceu ser realizado e como ele se diferencia de outros trabalhos correlatos sobre este tema. Esta seção equivale a uma justificativa específica e deve tentar responder a seguinte pergunta: **Qual a contribuição do trabalho?**

Metodologia de Projeto ou de Simulação

Nesta seção você especifica a forma como o trabalho foi realizado. Que **decisão metodológica** foi tomada com relação ao tipo de Entrada de Dados? Arquivo VHDL? Diagrama Esquemático? Máquina de Estados Finitos? O código-fonte VHDL era uma Descrição Funcional, Estrutural ou Fluxo de Dados? Qual o tipo de Simulação: Funcional ou Temporal? O que você espera com o resultado da simulação: resultados lógicos ou que levam em conta atrasos e tempos de propagação dos sinais? Quais as características básicas das ferramentas utilizadas? Foi realizada apenas a compilação do código-fonte VHDL ou também foi feita a Síntese Lógica?

Apresentação dos Dados e Análise dos Resultados

Respaldado pela Metodologia (que garante que as conclusões obtidas em cima das simulações sejam válidas), é hora de apresentar o código-fonte VHDL, as simulações e analisar os resultados.

Apresentação de um Exemplo de Funcionamento do Programa

Crie uma espécie de mini-tutorial explicando sucintamente como foram feitas as simulações, caso alguém queira reproduzi-las.

Conclusão

Com base na análise dos resultados é possível tirar conclusões que corroborem a Metodologia de Projeto ou de Simulação. Por isso, na hora de tirar as conclusões, releia os Objetivos e expresse de forma resumida as análises que demonstram como os Objetivos foram alcançados. (No caso de os Objetivos não terem sido alcançados, uma justificativa convincente da impossibilidade ou inviabilidade de se satisfazer as hipóteses de trabalho pode ser uma Conclusão igualmente válida).

Referência Bibliográfica

Coloque todas as fontes consultadas, tais como artigos, livros, sites na internet, informes, relatórios etc. no seguinte formato:

- BORGES, J. B. **Fundamentos da eletroquímica**. São Paulo, Brasil, Editora Juca Sapato, 4ª. ed., 2007.
- http://en.wikipedia.org/wiki/Text_categorization Document Classification acessado em 13.09.10.

O trabalho deverá ter umas 10 páginas e o **prazo de entregue** será até a **terça-feira, dia 25.06.13** (com um prazo de tolerância estendido até a **quinta-feira, dia 27.04.13**, porém com um desconto de 40% da nota original).

Apenas um dos membros da equipe deverá depositar o **Relatório** e o **Código-fonte VHDL** (do Somador e do *Test Bench*) no Tidia.

Bom trabalho. T+, []s

josé artur