

Modelado de Dispositivos Semiconductores: Diodo, Transistor Bipolar y MOSFET

Informe Técnico

Luciana Falcon

24 de julio de 2024

Índice

1 El diodo	2
1.1 Simulación de la característica I-V y extracción de parámetros	2
1.2 Resolución forma exponencial	3
1.3 Análisis de pequeña señal	3
1.4 Polarización: pasivación de la fuente $v_s(t)$	3
1.5 Obtención de parámetros del MPS	4
1.6 Resolución del circuito con m.p.s.	4
1.7 Superposición de ambos análisis	5
1.8 Simulación de circuito transitorio	5
1.9 Resultado y análisis	6
1.10 Conclusiones	7
2 El Transistor TBJ	9
2.1 Obtención de las curvas características	9
2.2 Obtención de parámetros característicos	9
2.3 Consulta de hoja de datos del fabricante	10
2.4 Polarización del transistor	10
2.5 Resultados	11
2.6 Conclusiones	17
3 El MOSFET canal N	19
3.1 Simulación del MOSFET	19
3.2 Extracción de parámetros	20
3.3 Creación del modelo propio	20
3.4 Diseño del amplificador source común	20
3.5 Simulación del amplificador	23
3.6 Conclusiones	26
4 Conclusión Final	27
5 Referencias	27

1. El diodo

Se estudiaron los modelos teóricos y de simulación del diodo de juntura. El dispositivo se analizó en sus dos regímenes de operación directa e inversa. Para su estudio se utilizaron tanto la ecuación del diodo

$$I_D = I_S \left[\exp \frac{V_D}{nV_{th}} - 1 \right] \quad (1)$$

como los modelos de gran señal y pequeña señal. Se llevó a cabo una simulación del dispositivo usando el programa LTSpice y se ajustaron sus parámetros característicos utilizando un software de análisis numérico. Se trabajó a la temperatura ambiente, 300 K.

Resolución del circuito con modelo de orden 0

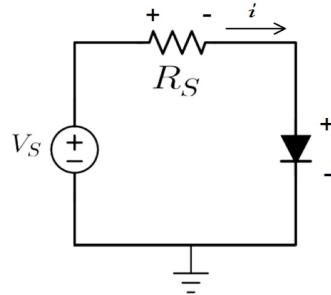


Figura 1: Circuito a analizar con sus respectivas referencias.

El valor del resistor y el modelo del diodo que se usó para analizar el circuito son:

- $R_S=2,4\text{ K}\Omega$
- $D=1\text{N}4007$

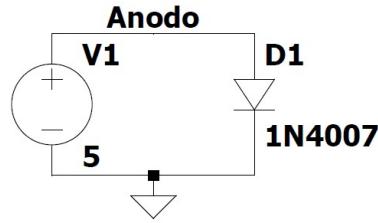
Dado que el potencial en el ánodo es mayor que la del cátodo definimos el diodo en modo directo ($V_{ON} = 0,7V$), si planteamos la malla tenemos que $M)V_S - i_D.R_S - V_D = 0$ o lo que es lo mismo $i_D = (V_S - V_D)/R_S$, con esto obtenemos que:

$$i_D = 1,791mA \quad V_{RS} = V_S - V_D = 4,3V$$

1.1. Simulación de la característica I-V y extracción de parámetros

A continuación se muestra en la figura 2 el esquemático que se armó en Lt spice para extraer los datos de la corriente respecto a la tensión del diodo. Para analizar este comportamiento se llevó a cabo un Dc sweep lineal del mismo variando la tensión de la fuente en un rango de tensiones de -0,8V a 0,8V.

Luego se exportaron los datos del barrido a python obteniendo el gráfico lineal y semilogarítmico de la I vs V del diodo y un gráfico de ajuste en el que se aproxima con $V_{min}=0,1V$ y $v_{max}=5V$ una recta en el modo directa fuerte. A partir de esto se obtuvieron los parámetros I_s y n suponiendo que la temperatura ambiental es de 300k.



.dc V1 -0.8 0.8 0.001

Figura 2: Esquemático del circuito con resolución de MO0.

1.2. Resolución forma exponencial

A continuación, se resolvió el circuito mediante el método gráfico. Para ello, se halló la intersección entre la curva característica del diodo, generada con los parámetros obtenidos en el inciso 3 (I_S , n), y la recta de carga $i_D = \frac{V_S}{R_S} - \frac{1}{R_S}V_D$, cuya pendiente es $-\frac{1}{R_S}$ y cuya ordenada al origen es $\frac{V_S}{R_S}$. Para facilitar el análisis, se utilizó Python, obteniendo el gráfico correspondiente y determinando el punto de intersección: $i_D = 1,829$, mA y $V_D = 0,609$, V.

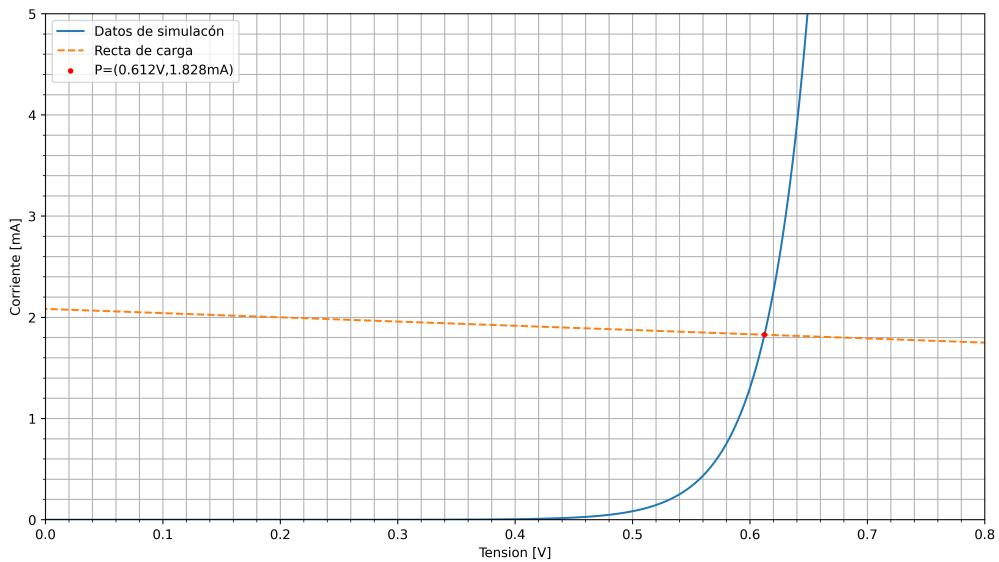


Figura 3: Gráfico del modelo exponencial del diodo 1N4007.

1.3. Análisis de pequeña señal

1.4. Polarización: pasivación de la fuente $v_s(t)$

Se comenzó analizando la parte del circuito conformada únicamente por la componente continua, tal como se muestra en la Figura 4. Dado que la tensión en el ánodo resultó

menor que en el cátodo ($V_{\text{ánodo}} < V_{\text{cátodo}}$), se definió el comportamiento del diodo como polarización inversa, por lo que idealmente se tuvo $I_D \approx -I_S < 0$.

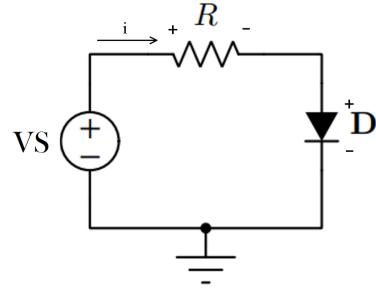


Figura 4: Circuito Dc y referencias.

Haciendo un análisis de malla del circuito se tiene que $VS - iD * R - VD = 0$, pero como $i_D \ll -1$:

$$i_D = -i_S = 92,5 \mu A \quad VS = V_D = -5V$$

1.5. Obtención de parámetros del MPS

Se analizó la parte alterna de la señal, para eso se puede modelar el diodo con los siguientes parámetros:

- $R_d = (n * v_t h) / (i_d + i_s) - > \infty$
- $C_j = C_j 0 / \sqrt{1 - (V_D / \phi_B)} = 11,71 \text{ pF}$
- $C_d = C_j * (i_d + i_s) / v_t h = 0$

1.6. Resolución del circuito con m.p.s.

Dado que la resistencia dinámica tiende a infinito y la capacitancia del C_d es prácticamente nula podemos modelizar el circuito con m.p.s como el modelo presentado en la figura 7. Haciendo análisis RC hallamos el valor de $\tau = 28,10 \text{ nS}$ y de la tensión del capacitor (equivalente la del diodo po estar en paralelo) y la corriente que circula en el mismo.

A partir de la solución de la ecuación diferencial de un circuito RC tenemos que:

$$V_C j = \begin{cases} 200mV * (1 - e^{-t/\tau}) & \text{si } t \geq t_0 \\ 0 & \text{si } t < t_0 \end{cases} \quad (2)$$

$$i_C j = \begin{cases} C * \delta V_C j / \delta t = 83,33 \mu A * e^{-t/\tau} & \text{si } t \geq t_0 \\ 0 & \text{si } t < t_0 \end{cases} \quad (3)$$

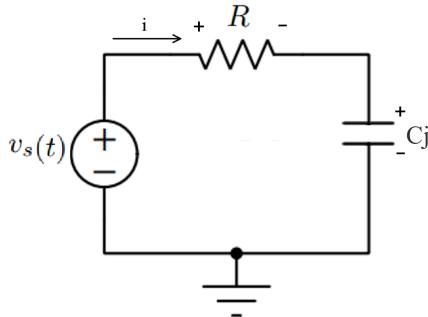


Figura 5: gráfico circuito equivalente RC.

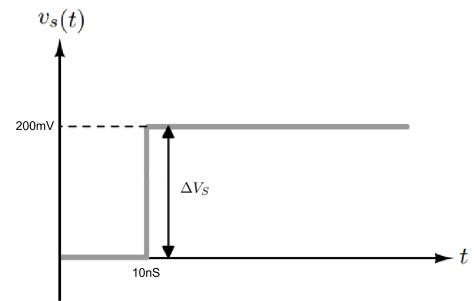


Figura 6: gráfico de la componente alterna.

1.7. Superposición de ambos análisis

Se encontró la tensión y corriente neta del diodo sumando los valores de los incisos anteriores, es decir:

$$v_D = \begin{cases} VD + vD(t) = -5V + 200mV * (1 - e^{-t/\tau}) & \text{si } t \geq t_0 \\ -5V & \text{si } t < t_0 \end{cases} \quad (4)$$

$$i_D = \begin{cases} I_D + i_d = -92,5pA + 83,33\mu A * e^{-t/\tau} & \text{si } t \geq t_0 \\ -92,5pA & \text{si } t < t_0 \end{cases} \quad (5)$$

1.8. Simulación de circuito transitorio

En Ltspice se simuló el circuito de la figura 7 a partir de la función escalón del inciso anterior (considerando el retardo t_0) y se realizó una análisis de transitorio estimando que la curva de carga finalice cerca de $5 * \tau_{\text{calculado}}$ con 1000 puntos de muestra. Una vez exportada la lista de datos de la tensión del diodo y la fuente a python obtenemos el gráfico de la tensión respecto al tiempo en donde obtuvimos que

$$\tau_{\text{simulación}} = 29,48ns.$$

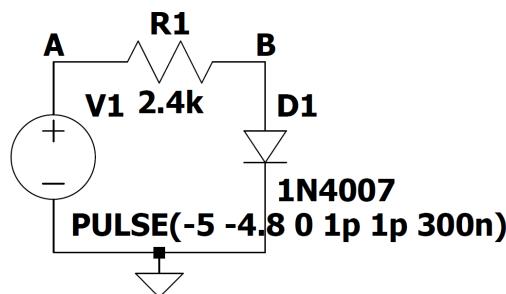


Figura 7: Esquemático del circuito transitorio.

Para hallar el valor máximo de la corriente (i_D) se definió en python $i_c = (\tau_{\text{simulación}}/R) * (V_D[n+1] - V_D[n+1])$ y se usó la librería numpy para obtener el valor máximo del array.

1.9. Resultado y análisis

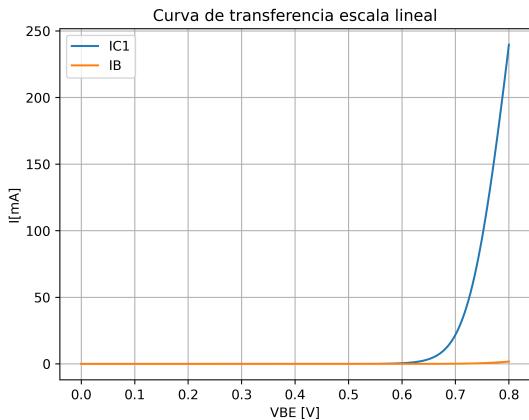


Figura 8: gráfico I vs V escala lineal.

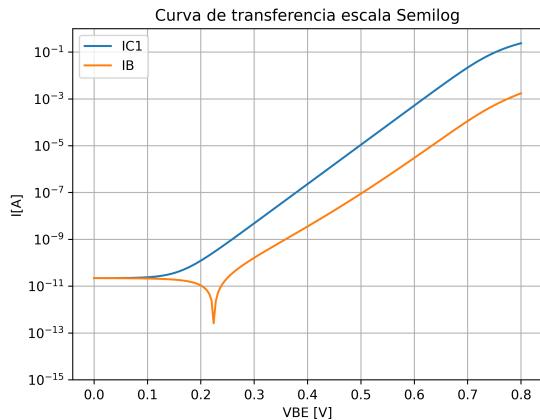


Figura 9: gráfico I vs V escala semilog.

En la simulación de la característica I-V del diodo se obtuvieron mediante los datos exportados de Lt spice los graficos en escala lineal y semilogaritmica tal como se aprecian en las figuras 8 y 9. Esto ultimo nos permite visualizar parte de la función en donde la curva se aproxima a una recta.

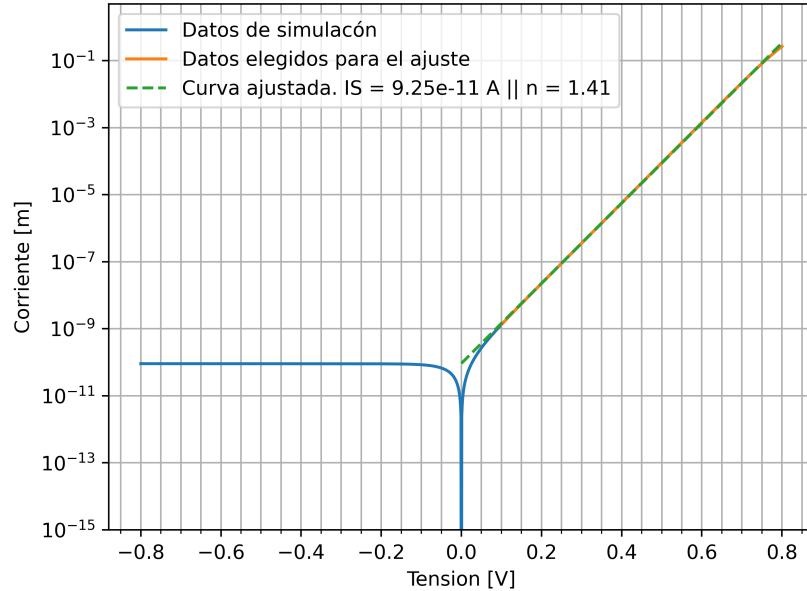


Figura 10: Ajuste de la curva con una recta.

Para realizar el ajuste se graficó dentro del intervalo de tensiones 0.1V-5V una recta que se asemeje con la pendiente del curva en dicho momento, obteniendo así los parámetros $n=1,41$ e $Is=92,5\mu\text{A}$ tal como se describe en la figura 10.

Para el análisis exponencial se obtuvo un margen de error respecto al Mo0, esto se puede ver en la tabla 1, siendo $\epsilon_{ri}\% = 2,02\%$ y $\epsilon_{rv}\% = 14,38\%$

	Tensión	Corriente
Método Orden 0	0,7V	1,791mA
Método Gráfico	0,612V	1,828mA

Cuadro 1: Tabla de V y I con el Mo0 y Método gráfico.

En las figuras 11 y 12 se observan los gráficos transitorios de tensión y corriente. En ellos calculamos τ_{simulado} y obtuvimos los valores de I_D y C_{diodo} .

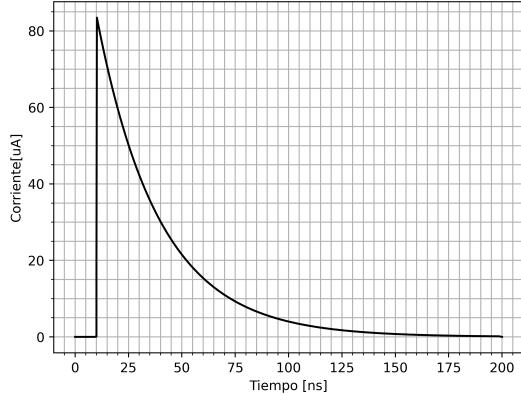
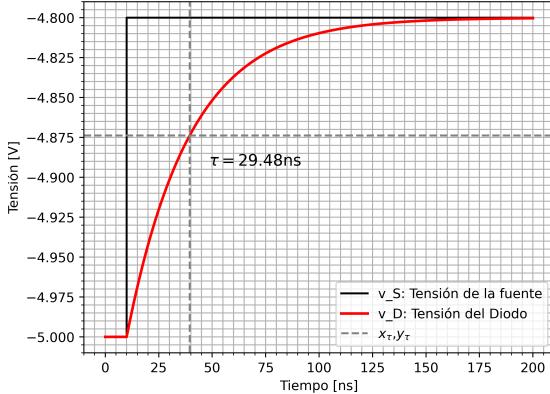


Figura 11: Gráfico de la V en estado transitorio. Figura 12: Gráfico de la I en estado transitorio.

Finalmente, comparando los valores de los cálculos de gran y pequeña señal con los de la simulación del circuito transitorio, tal como se ve en la tabla 2, se puede decir que la I_D calculada tiene una buena aproximación respecto a la obtenida por simulación mostrada en la figura 12, ya que la diferencia es solo de 0,17 %. Ahora entre las C_{diodo} calculadas y las de simulación tienen una diferencia del 4,87 %, al igual que la diferencia entre los τ , es de esperarse ya que la C y el τ son inversamente proporcionales. Por último con respecto a las tensiones v_D en tiempo 0 e ∞ , las calculadas son dato y se condicen con las simuladas mostradas en la figura 11.

	I_D [μ A]	$v_D(t = 0)$ [V]	C_{diodo} [pF]	τ [nS]	$v_D(t \rightarrow \infty)$ [V]
Calculados	83.33	-5	11.71	28.10	-4.8
Simulados	83.47	-5	12.28	29.48	-4.8

Cuadro 2: Tabla de resultados calculados y de simulación.

Nota: Para el valor de τ que figura en la tabla 2 no se consideró el retardo en el escalón y para el valor de C_{diodo} es R/τ .

1.10. Conclusiones

- Los ajustes elegidos en la simulación I-V son considerados representativos, ya que se cumple que $1 \leq n \leq 2$, e I_s toma un valor en el rango esperado, del orden de los pA. Visualmente, la recta ajustada se aproxima a la curva del modo directa fuerte del diodo.

- Las diferencias entre los valores calculados y simulados fueron pequeñas, principalmente debido a la sensibilidad en la elección de los datos utilizados para el ajuste.
- Si bien el método exponencial resulta muy eficiente al momento de hallar una solución exacta, el modelo de orden 0 continúa siendo útil para el análisis de circuitos, ya que permite trabajar a gran señal sin requerir tanta precisión, y las diferencias en los resultados son mínimas.
- La curva I-V simulada y la graficada mediante el modelo exponencial resultaron semejantes, debido a una adecuada elección de los parámetros de ajuste.

2. El Transistor TBJ

En esta sección se estudiaron los modelos teóricos y de simulación del transistor bipolar de juntura (TBJ). En primer lugar, se relevaron las curvas características del transistor mediante simulaciones utilizando SPICE. A partir de dichas curvas, se realizaron diversos ajustes con el objetivo de obtener los parámetros característicos del dispositivo, los cuales fueron posteriormente comparados con la información provista por los fabricantes.

Finalmente, se procedió a polarizar el transistor utilizando los parámetros obtenidos de forma teórica, verificando los resultados mediante simulación y contrastándolos con los cálculos analíticos.

Para todo el desarrollo del trabajo se supuso una temperatura constante de $T = 300\text{ K}$, salvo en aquellos casos en los que se indicó explícitamente otra condición.

El transistor TBJ considerado fue de tipo NPN, y se adoptó como convención que todas sus corrientes son entrantes al dispositivo. Operando en modo activo directo (MAD), la corriente de colector i_C respondió a la siguiente expresión:

$$i_C = I_S \left(\exp \left(\frac{v_{BE}}{V_{th}} \right) - 1 \right) \left(1 + \frac{v_{CE}}{V_A} \right) \quad (6)$$

Además, se cumplió la relación característica entre la corriente de base y la de colector:

$$i_C = \beta i_B \quad (7)$$

2.1. Obtención de las curvas características

Se utilizaron los circuitos de la figura 13 y fig. 14 realizados en LTspice para extraer por un lado los puntos correspondientes a la curva de transferencia ($V_{BE};I_C$), y por otro, la corriente I_B correspondientes al transistor 2SD1949. Para ambos casos se realizó el barrido de tensiones indicadas en los comandos de las mismas y se exportaron los resultados en archivos .txt.

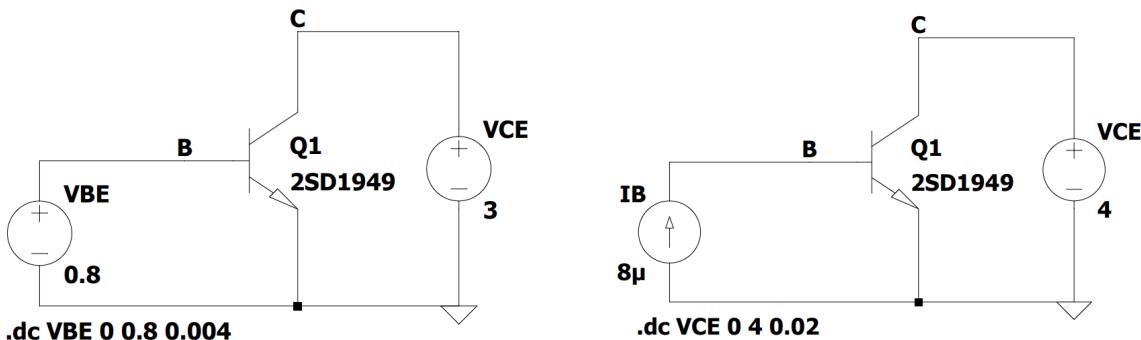


Figura 13: Esquemático para la simulación de la curva de transferencia.

Figura 14: Esquemático para la simulación de la curva de salida.

2.2. Obtención de parámetros característicos

Mediante los datos obtenidos en la sección anterior y utilizando python se obtuvieron, por un lado la curva de transferencia semilogarítmica a partir del cual se extrajo el parámetro I_s , corriente de saturación inversa y el valor de n , siendo el mismo el coeficiente de idealidad. Por otro lado, se obtuvo la curva de salida y a partir del mismo el valor de V_A

correspondiente a la tensión de Early, y el valor de $V_{CE(SAT)}$, siendo el misma la tensión en la que se encuentra el cambio de modo de operación del transistor.

2.3. Consulta de hoja de datos del fabricante

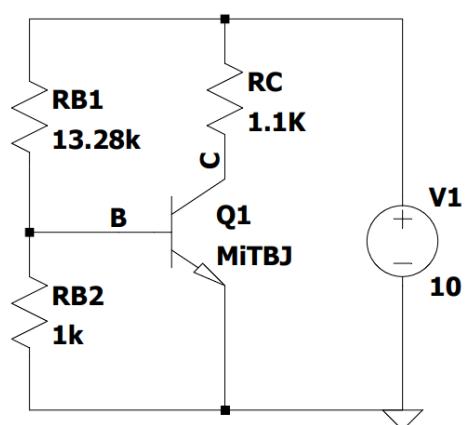
Se utilizó la hoja de datos del transistor 2SD1949 del fabricante RHOM semiconductor para localizar la curva de hFE, correspondiente a β , en función de la corriente de colector. El mismo presenta diferentes curvas para temperaturas distintas.

También de la hoja de datos se busco el parámetro I_S de la curva de transferencia, y el parámetro $V_{CE(SAT)}$ de la curva de salida del transistor.

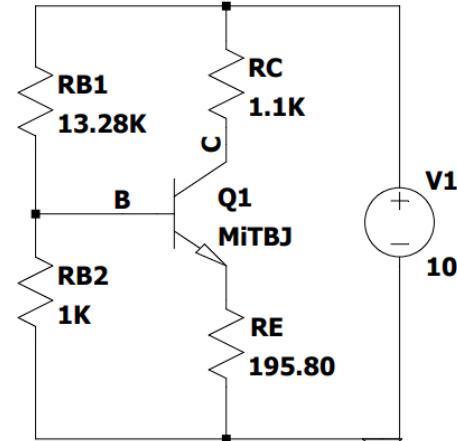
2.4. Polarización del transistor

Se utilizó el circuito de la figura 15 para polarizar 'transistor propio' junto con los parámetros obtenidos en las secciones anteriores, por lo que β es 190, obtenido mediante la simulación a temperatura ambiente. Para la determinación del punto de trabajo Q, la I_B es 1.41mA, correspondiente a la curva de salida y el valor de RC de 1.1k Ω y la fuente de tensión de 10V fueron dados por tabla. Los valores de los resistores fueron adoptados para que el transistor se encuentre en el punto de operación determinado.

A continuación, se rediseño el circuito, tal como se muestra en la figura a continuación figura 16. El criterio para el rediseño fue que circule la misma corriente I_C con igual valor de RC.



.model MiTBJ NPN(BF=190 IS=48.6fA VAF=98.7V)
.tran 1



.model MiTBJ NPN(BF=190 IS=48.6fA VAF=98.7V)

Figura 15: Esquemático sin resistencia de emisor.

Figura 16: Esquemático con resistencia de emisor.

Por último, se volvió a simular la polarización de ambos circuitos pero variando la temperatura entre 0° y 100°C para obtener la variación de la corriente I_C de cada uno en función de la temperatura, con LTspice '.step temp 0 100 10' para obtener los datos y graficar con Python.

2.5. Resultados

Curva de transferencia

A continuación en la figura 17 se muestra la curva de transferencia en escala lineal obtenida mediante la simulación del transistor. El mismo se obtuvo mediante un barrido de la tensión V_{BE} .

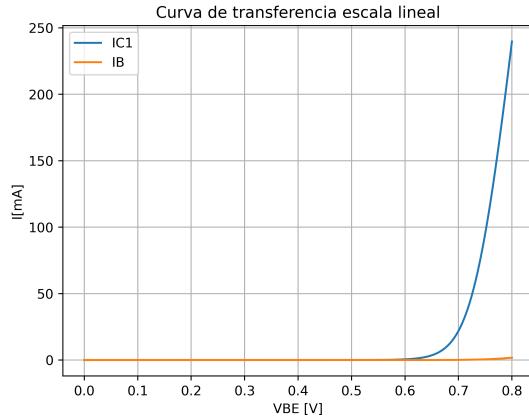


Figura 17: Gráfico I_C vs V_{BE} en escala lineal.

También se realizó el gráfico de la misma curva de transferencia pero en escala semilogarítmica, y agregando de la curva I_B , tal como se muestra a continuación en la figura 18. En dicho gráfico se realizó un ajuste de $\ln(I_C)$ para obtener el parámetro I_S , seleccionando la región donde el comportamiento de la corriente de colector es lineal.

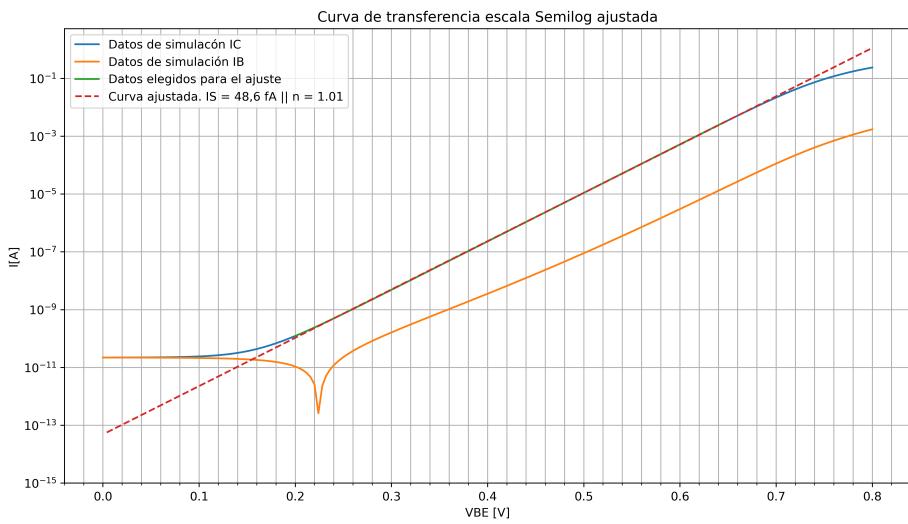


Figura 18: Gráfico I_C vs V_{BE} en escala semilogarítmica.

Para este análisis, se utilizó la ecuación de i_C vs V_{BE} ,

$$i_C = I_S \exp\left(\frac{V_{BE}}{V_{TH}}\right) \left(1 + \frac{V_{CE}}{VA}\right) \quad (8)$$

Despreciando el efecto Early, la corriente depende solo de V_{BE} . Por lo que la ecuación 8 queda representada por una recta,

$$i_C = I_S \exp\left(\frac{V_{BE}}{V_{TH}}\right) \quad (9)$$

El valor de I_S del ajuste corresponde a la ordenada al origen de la recta, siendo 48.6fA. Se tomó un punto, dentro del rango del ajuste, $(I_C; V_{BE}) = (1e-5A; 0.5V)$. Y con estos dos datos, se pudo obtener la pendiente reemplazando los valores en la ecuación 9, resultado $m = 38.26$.

Importante, la pendiente es la inversa de V_{th} , es decir,

$$V_{th} = \frac{kT}{q} \quad (10)$$

donde $k = 1.38e-23J/K$, $T = 300K$ y $q = 1.619e-19C$.

Por lo que $\frac{1}{V_{TH}} = 39,10V^{-1}$. Vemos que este valor es aproximado al obtenido con el ajuste (38.26) ya que solo difieren en los decimales.

A continuación se muestran los datos obtenidos de la curva de transferencia en escala semilog,

I_S [fA]	i_C [A]	V_{BE} [V]	n
48.6	1e-5	0.5	1.01

Cuadro 3: Datos obtenidos del gráfico de transferencia I_C vs V_{BE} .

Mediante el cuadro 3 se observa que el coeficiente de idealidad es $n = 1.01$ este valor es el esperado ya que idealmente los transistores presentan este valor igual a 1.

Curva de salida

A continuación se muestra la curva de salida obtenida mediante la simulación del transistor de la figura 14. A partir de dicha curva se pudo obtener el valor de $V_A = 98.7V$, mediante el ajuste en la zona de modo activo directo, siendo el valor de la misma, la abscisa al origen de la recta resultante. En este caso se consideró la ecuación 8, osea solo su dependencia con V_{CE} ya que I_B es constante, osea,

$$i_C = \beta i_B. \quad (11)$$

Por lo que,

$$i_C = \beta I_B \left(1 + \frac{V_{CE}}{V_A}\right) \quad (12)$$

También a partir de la curva de salida se obtuvo el valor de $V_{CE(SAT)} = 0.33V$, el mismo se determinó por inspección de la curva, siendo la tensión en la que se encuentra el cambio de modo de operación del transistor.

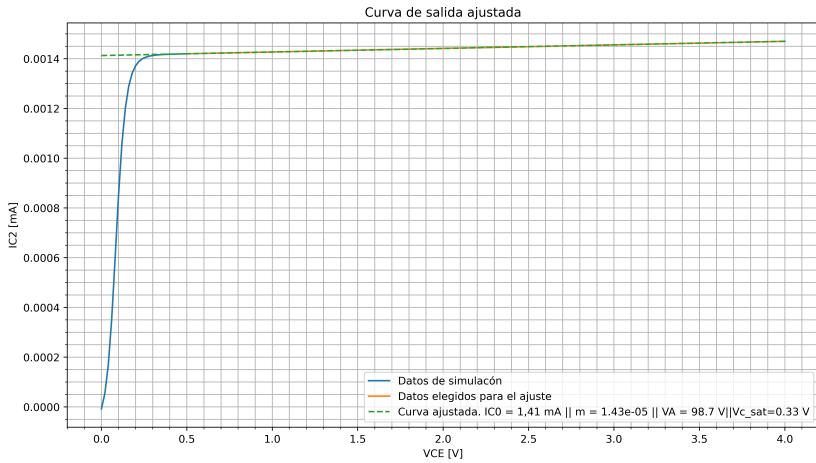


Figura 19: Gráfico I_C vs V_{CE} en escala lineal.

Curva hfe vs Ic

Una vez hallado el gráfico de la ganancia de corriente de base (β) respecto a IC en la hoja de datos, el cual se observa en la fig. 20, se realizó un gráfico análogo al mismo, tal como se observa en la fig. 21 el cual se efectuó con el esquemático de la figura 13 con el agregado .temp 125 75 25 -40 en LTSpice que corresponden a las temperaturas de los β a graficar. Los valores de β obtenidos y mostrados en la leyenda de dicho gráfico se hallaron por inspección.

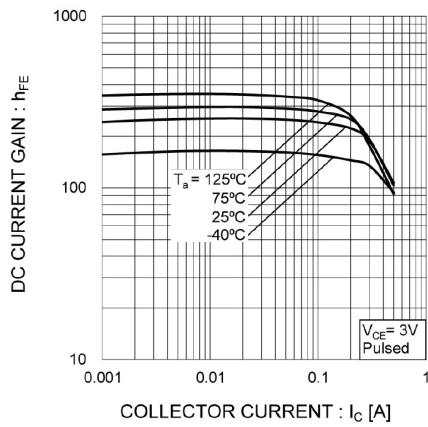


Figura 20: Gráfico β vs I_C del datasheet (fig. 3/pag. 3).

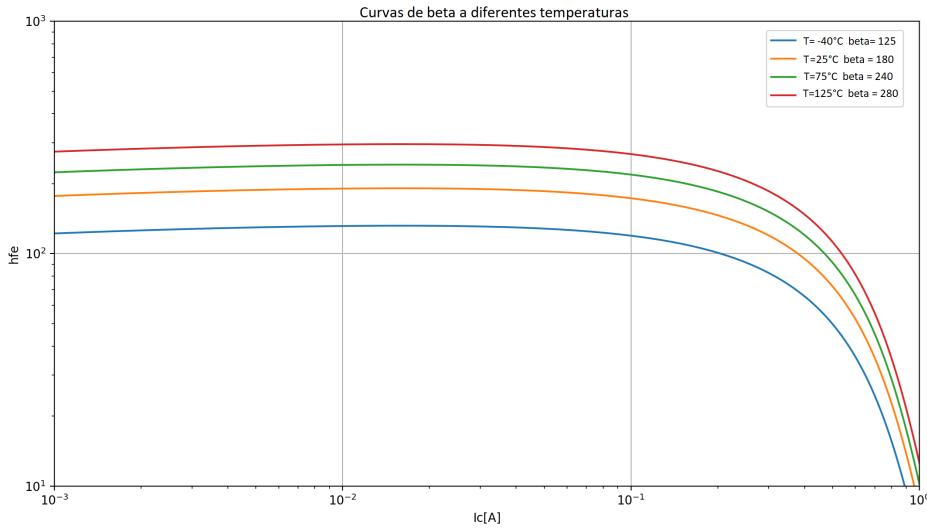


Figura 21: Gráfico β vs I_C por simulación.

Curva I_C vs V_{BE}

Además, se extrajo de la hoja de datos la curva de corriente de colector en función de la tensión V_{BE} mostrado a continuación en la figura 22 para obtener el parámetro I_S : 1mA (a 125°), 10mA (a 75°C), 10 μ A (a 25°C) y 1 μ A (a -40°C). Se obtuvieron por ajuste visual cuando $V_{BE} = 0$.

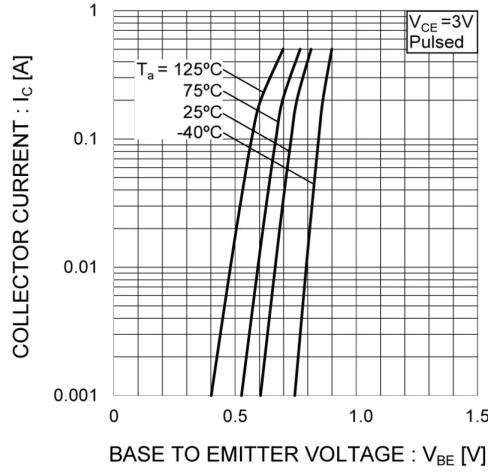


Figura 22: Gráfico de I_C vs V_{BE} del Datasheet (fig. 1/pag. 3).

Curva I_C vs V_{CE}

Por último de la hoja de datos se extrajo la fig. 23, para obtener el parámetro $V_{CE(SAT)}$ por inspección de la curva de salida del transistor, el mismo se encuentra entre 0.2V para I_B 0.5mA y 0.33V para I_B 5mA. Se pudo observar que se aproximan al valor teórico de saturación 0,2V.

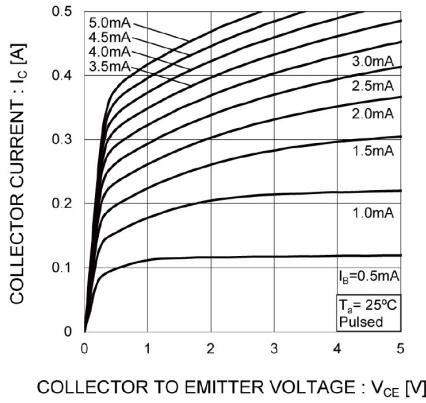


Figura 23: Gráfico I_C vs V_{CE} del datasheet (fig. 2/pág. 3).

A continuación en el cuadro 4 se presentan los valores de los parámetros obtenidos del datasheet y los obtenidos mediante ajuste,

	$\beta_{125^\circ C}$	$\beta_{75^\circ C}$	$\beta_{25^\circ C}$	$\beta_{-40^\circ C}$	I_S	$V_{CE(SAT)}$
Datasheet	250	295	250	155	1e6fA	0.20V
Ajuste	280	240	180	125	48.6fA	0.33V

Cuadro 4: Parámetros extraídos de los gráficos del fabricante y ajuste de los gráficos de simulación.

Analizando los valores de β , se observó que,

- los valores de la hoja de datos, fig. 3/pág. 3, con los obtenidos por simulación varían en todas las temperaturas. Siendo que temperaturas bajas y moderadas (osea $-40^\circ C$, $25^\circ C$ y $75^\circ C$) el modelo utilizado para simulación podría estar subestimando a β , ya que para β a -40° es 24 % mayor que el de ajuste, β a 25° es 39 % mayor que el de ajuste Y β a 75° es 22.91 % mayor que el de ajuste.
- A temperaturas intermedias ($25^\circ C$), que el valor simulado sea un 39 % mayor sugiere que la simulación pudo estar más alejada de la realidad en condiciones de temperatura ambiente, lo cual podría ser una limitación crítica si el transistor se utiliza en estas condiciones.
- Mientras que a altas temperaturas ($125^\circ C$) el modelo de simulación tiende a sobreestimar el valor de β con respecto al valor de la hoja de datos, ya que cuando β es 125° el de ajuste es 12 % mayor que el de la hoja de datos.

También vemos los valores de I_S de la hoja de datos, fig. 1/pág. 3, el mismo es de $1nA$ correspondiente al transistor a temperatura ambiente, mientras que el obtenido por ajuste es $48.6fA$. La diferencia entre ambos es significativa en términos de magnitud, el de la hoja de datos es 6 órdenes de magnitud mayor que el del ajuste. En general la I_S es del orden de los fA. Este tipo de diferencia de magnitud es común cuando se trabaja con señales electrónicas muy pequeñas, como en aplicaciones de transistores.

Finalmente comparando los valores de $V_{CE(SAT)}$, vemos que el correspondiente al de la hoja de datos, fig. 2/pág. 3, es $0.2V$ correspondiente a I_B $0.5mA$ por ser el valor mas

aproximado al valor del modelo del transistor usado en la simulación ($8\mu\text{A}$), mientras que el obtenido por ajuste de la curva de salida es de 0.3V . Comparándolos el de la hoja de datos dio como el valor teórico mientras , y el obtenido por ajuste es el que se diferencia por 0.1V , esto puede ser por los valores tomados en cuenta para el ajuste.

Modelo de transistor propio 'MiTBJ'

A continuación se muestra en el cuadro 5 los valores del punto de trabajo del modelo propio del transistor obtenidos de forma analítica y por medio de simulación con LTspice,

Circuito	$I_C[\text{mA}]$	$I_{RB1}[\text{mA}]$	$I_{RB2}[\text{mA}]$	$I_{RC}[\text{mA}]$	I_{RE}	$V_{BE}[\text{V}]$	$V_{BC}[\text{V}]$	$V_{CE}[\text{V}]$
Analítico	1.44	0.7	0.052	1.44	-	0.7	-7.71	8.41
Simulación s/ R_E	7.26	0.7	0.67	7.27	-	0.655	-1.33	2.00
Simulación c/ R_E	0.521	0.7	0.7	0.52	0.53	0.595	-8.72	9.32

Cuadro 5: Valores del punto Q obtenido obtenidos en forma analítica y por simulación.

Para la comparación cualitativa se uso la ecuación,

$$\%variacin = \frac{\text{simulacion} - \text{analitico}}{\text{analitico}} * 100 \quad (13)$$

Se pudo notar los valores simulados sin la R_E presentan una mayor discrepancia respecto a los resultados analíticos, especialmente en I_C y V_{CE} , ya que hay un aumento del 404.17 %, en la corriente del colector y una disminución del 76.22 % de la tensión a comparación de los obtenidos analíticamente, que los resultados obtenidos agregando al circuito el resistor R_E , ya que los valores de I_C y V_{CE} fueron más cercanos a los calculados por cuentas, cualitativamente la V_{CE} aumentó un 10.82 % y la I_C disminuyó 63.82 % ambas con respecto al valor analítico.

Circuito sin R_E . Para la obtención del punto de trabajo Q del circuito 15 de forma analítica se usaron los siguientes datos: β 180 (obtenidos por simulación), I_B $8\mu\text{A}$, RC $1.1\text{k}\Omega$ y V_{CC} 10V (datos dados).

Lo primero que se supuso fue el de punto de operación para el transistor: MAD. Por lo que suponer esto se deben cumplir las siguientes ecuaciones,

$$I_C = IB * \beta \quad (14)$$

$$V_{BE} = V_{BE(ON)} = 0,7\text{V} \quad (15)$$

$$V_{CE} = V_{CE(SAT)} \approx 0,2\text{V} \quad (16)$$

Viendo el circuito de la figura 15 se obtienen las 2 ecuaciones mostradas a continuación correspondientes a la malla de entrada y salida,

$$\text{Malla}_{\text{entrada}} : -V_{CC} + I_{RB1} * R_{B1} + I_{RB2} * R_{B2} = 0 \quad (17)$$

$$\text{Malla}_{\text{salida}} : -V_{CC} + I_{RC} * R_C + V_{CE} = 0 \quad (18)$$

Reemplazando los datos en la ecuación ec.14 se obtiene que I_C es 1.44mA .

NOTA: para el calculo de la corriente C se despreció el efecto Early osea se asumió que la tensión de Early tiende a infinito porque la misma en la simulación de la curva de

salida, osea la figura fig. 14, dio un valor de 98.7V.

Luego, el valor de I_C hallado se puede reemplazar en la ecuación de la malla de salida, ecuación 18 obteniéndose el valor de V_{CE} 8.14V, al ser la única incógnita de dicha ecuación.

Luego se verifico con la ecuación 16 que efectivamente el transistor se encontraba en modo activo directo, ya que V_{CE} 8.14V es mayor que $V_{CE(SAT)}$ 0.2V.

Los valores de los resistores R_{B1} y R_{B2} se obtuvieron haciendo un divisor de tensión,

$$V_{RB2} = \frac{R_{B2}}{R_{B1} + R_{B2}} * V_{CC} \quad (19)$$

resolviendo resulta la relación,

$$R_{B1} = 13,28 * R_{B2} \quad (20)$$

El valor de V_{BC} -7.71, obtenido de forma analítica se calculó con la siguiente ecuación,

$$V_{BC} = V_{BE} - V_{CE} \quad (21)$$

Circuito con R_E . Para poder obtener los valores de tensión, corriente y el punto de trabajo Q mediante simulación del circuito de la figura 16 manteniendo las condiciones del circuito 15, osea el valor de RC 1.1kΩ y el valor calculado I_C 1.44mA de forma analítica, se necesitó calcular el valor de R_E . Para ello se empleó la siguiente ecuación correspondiente a la malla de salida,

$$-v_{CC} + R_C I_C + V_{CE} - I_E R_E = 0 \quad (22)$$

De dicha ecuación las únicas dos incógnitas son el R_E buscado y el valor de I_E . El valor de la corriente I_E es -1.43mA y para calcularlo se utilizó la siguiente relación,

$$I_E + I_C = I_B \quad (23)$$

Por lo tanto, reemplazando el valor de corriente emisor calculado en la ecuación 22 de la malla de salida se pudo obtener el valor del resistor R_E , siendo el mismo igual a 195.8 Ω.

Curva corriente de colector en función de la temperatura

El gráfico presentado a continuación, figura 24 corresponde a la variación de la corriente I_C en función de la temperatura de los circuitos de las figuras 15 y 16,

Cuantitativamente se analizó según la ecuación 13 , obteniéndose que a 0°C la I_C sin R_E es 761.6 % mayor que con R_E , este comportamiento sigue hasta llegar a los 40°C en donde se puede observar que la corriente sin R_E se estabiliza, mientras que la con R_E sigue subiendo, porcentualmente a 50°C la I_C sin R_E es 1165.7 % mayor que con R_E . Este comportamiento sigue hasta los 100°C siendo la I_C 697.4 % mayor sin R_E que con R_E .

2.6. Conclusiones

En el análisis de los parámetros β obtenidos por ajuste y comparados con los valores de la hoja de datos, se concluyó que a temperatura ambiente (25 °C) el valor simulado es el más alejado de los datos reales. Sin embargo, el valor de $V_{CE(SAT)}$ ajustado a esa misma temperatura mostró una buena aproximación, lo que valida el procedimiento seguido.

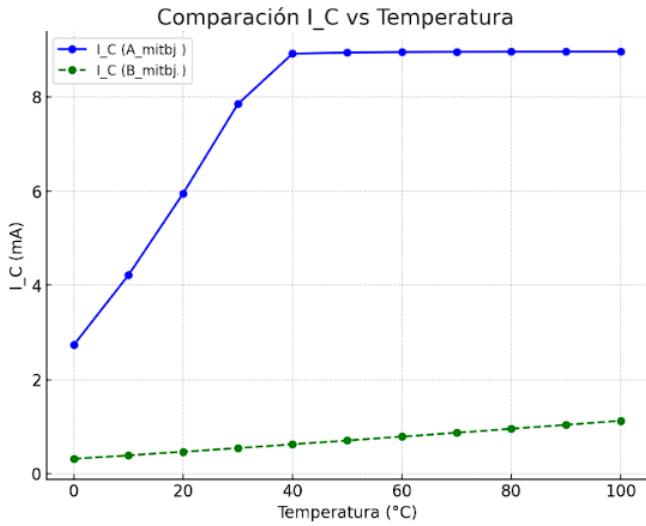


Figura 24: Gráfico de la I_C vs Temp. para tbj sin R_E (azul) y con R_E (verde).

En el análisis del transistor propio, se observó que los valores de I_C y V_{CE} en el circuito sin resistencia de emisor (R_E) presentan un comportamiento más inestable. Al incluir R_E , los valores obtenidos se aproximan más a los resultados analíticos.

Asimismo, ante variaciones de temperatura, el circuito sin R_E presentó una mayor corriente I_C , pero con mayor sensibilidad térmica y menor estabilidad. Por el contrario, la inclusión de la resistencia R_E resultó en una corriente menor, pero con una respuesta más estable frente a cambios térmicos.

3. El MOSFET canal N

Se estudiaron amplificadores monoetapa del tipo source común. Para ello, en primer lugar, se obtuvieron los parámetros característicos de un transistor MOSFET, con el fin de generar un modelo propio del dispositivo. Posteriormente, dicho modelo fue empleado en el diseño del amplificador.

A tal fin, se realizó el cálculo analítico de la polarización y del modelo de pequeña señal del circuito. Finalmente, se simuló el circuito diseñado utilizando tanto el transistor MOSFET propio como el modelo original provisto por el simulador, con el objetivo de comparar los resultados obtenidos.

El modelo teórico utilizado para la corriente de drenaje fue el siguiente:

$$I_D = \begin{cases} 0 & V_{GS} < V_T \quad (\text{corte}) \\ k(V_{GS} - V_T)^2(1 + \lambda V_{DS}) & V_{GS} > V_T, V_{DS} > V_{DS(\text{sat})} \quad (\text{saturación}) \\ 2k \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS}(1 + \lambda V_{DS}) & V_{GS} > V_T, V_{DS} < V_{DS(\text{sat})} \quad (\text{triodo}) \end{cases} \quad (24)$$

donde los parámetros involucrados fueron $k = k' \frac{W}{L}$, V_T y λ .

Además, se utilizó el modelo de transistor BSP89 incluido por defecto en las librerías de LTSpice, para fines comparativos con el diseño propio.

3.1. Simulación del MOSFET

Se generó el esquemático de la Figura 25 para la simulación de la curva de salida.

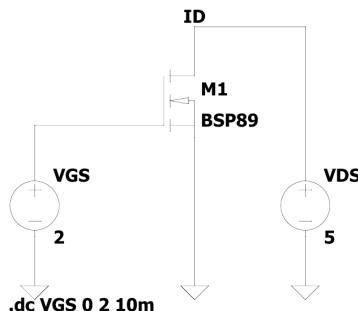


Figura 25: Circuito para la simulación del MOSFET.

Primero se realizó la curva ID vs VGS con VDS 5V y variando VGS, de la cual se extrajeron 6 pares de valores de (VGS, ID) de ID entre 6 mA y 30 mA. El criterio de selección fue de adecuado para ver los valores de corriente de manera clara, y se puede ver a continuación en la figura 26.

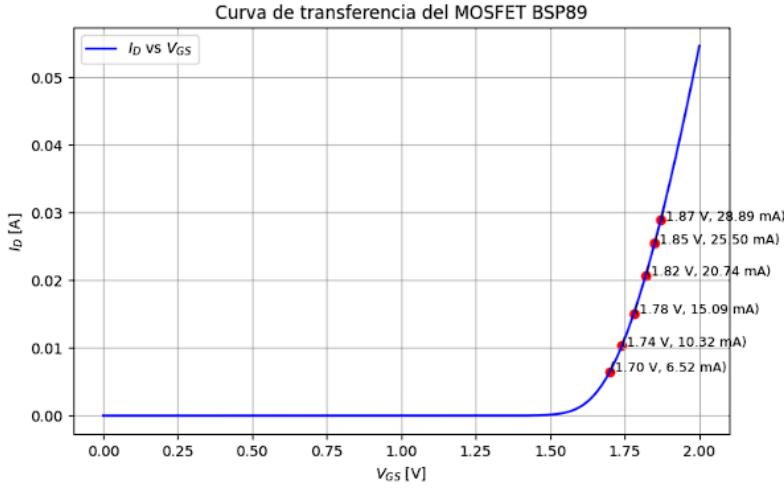


Figura 26: Curva de transferencia.

3.2. Extracción de parámetros

Con dichos valores de VGS se gráfico la curva ID vs. VDS, usando el mismo esquemático de la figura 25 pero esta vez variando VDS de 0V a 5V, el mismo se muestra a continuación en la figura 27. Los puntos de las simulaciones se ajustaron para extraer, a partir de ellos, una estimación de los parámetros VT0, k, del modelo subyacente.

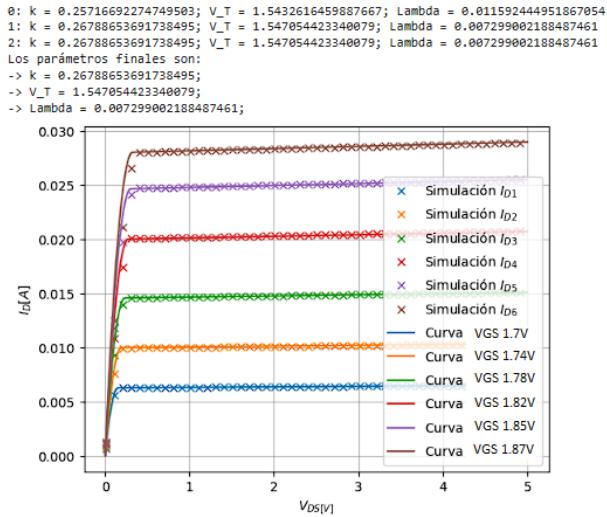


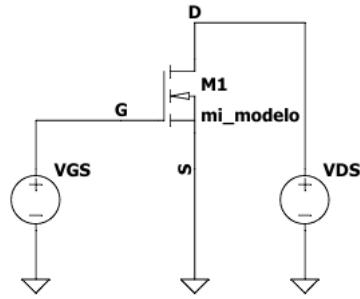
Figura 27: Curva de salida del mosfet.

3.3. Creación del modelo propio

A continuación se generó un modelo propio de Spice elemental (denominado LEVEL 1, el más simple de todos) de MOSFETs a partir de los datos k, VT y obtenidos del ajuste de las curvas, el mismo se puede ver en la figura 28.

3.4. Diseño del amplificador source común

Una vez obtenido el modelo propio de mosfet, se procedió a diseñar un amplificador buscando maximizar la ganancia y asegurándose que el amplificador no distorsione. En



model mi_modelo NMOS(LEVEL=1 VT0=1.547 KP=0.535 LAMBDA=0.007)

Figura 28: Circuito utilizando el modelo propio 'mi modelo'.

la figura 29 se muestra el esquemático, con los sentidos de referencia de las tensiones y corrientes. Los valores: VDD 5 V, v_s 100 mV $\sin(2 \pi f t)$, f 10 kHz, r_s 2,2 k Ω , R_L 16 Ω , C_1 1000 μF y C_2 1000 μF , fueron brindados por la cátedra.

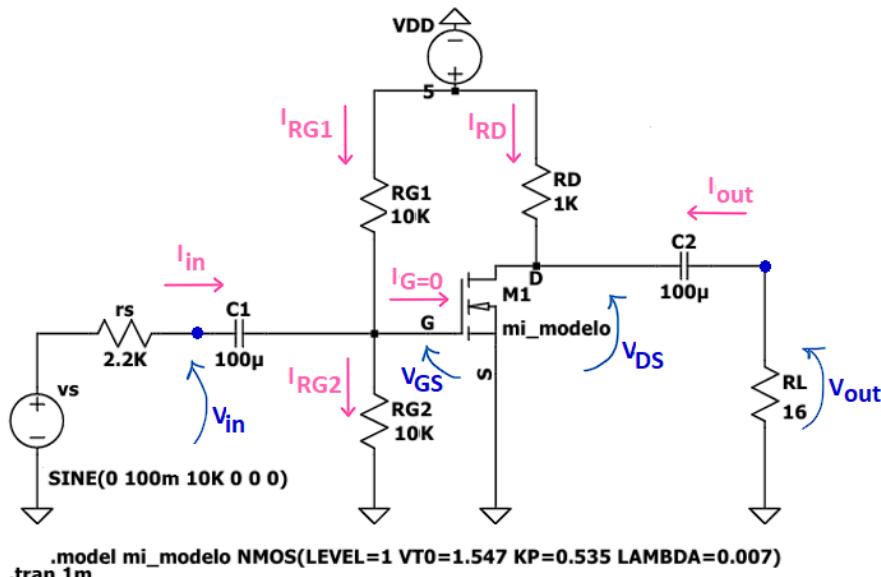


Figura 29: Amplificador mosfet monoetapa source-común.

Para el calculo de VGS y RD, se considero polarización y los capacitores cargados (abiertos), obteniéndose:

En sat;

$$VGS = VT + \sqrt{ID/K} \quad (25)$$

La malla de salida del mosfet:

$$RD < \frac{VDD - (VGS - VT)}{ID} \quad (26)$$

$$VDS = VDD - RD * ID \quad (27)$$

La malla de entrada del mosfet:

$$VG = VDD \frac{RG2}{RG1 + RG2} \quad (28)$$

Para los cálculos de gm, RIN, ROUT y ganancia se considero MPS:
Ganancia transconductancia del mosfet en su región activa (saturación):

$$gm = \sqrt{2 * K * ID} \quad (29)$$

Por el EMLC, la resistencia de salida es ():

$$ro = (\lambda * ID)^{-1} \quad (30)$$

La resistencia de salida:

$$ROUT = RD//ro \quad (31)$$

La resistencia de entrada:

$$RIN = RG1//RG2 \quad (32)$$

Ganancia sin carga:

$$Av0 = -gm(RD//ro) \quad (33)$$

Ganancia con carga:

$$Avs = Av * \frac{RIN}{RIN + rs}, Av = -gm(RD//RL//ro) \quad (34)$$

Para evitar distorsión se consideraron las siguientes ecuaciones:

Distorsión por alinealidad:

$$VIN < 0,2(VGSQ - VT) \quad (35)$$

Distorsión por corte:

$$VDSQ + vds < VDD \quad (36)$$

Distorsión por saturacion o triodo:

$$VOUT < VDSQ + VDS(sat) \quad (37)$$

Para el diseño del amplificador se creo un script con los datos provistos por la catedra RL 16Ω, VDD 5V rs2,2KΩ y vs 100mV, los parametros del mosfet:VT 1V, K0,55mA/V² y λ = 0V⁻¹ y las siguientes indicaciones:

1. Se tomó un valor de ID dentro del rango de 0 a 100mA y se calculo VGS-VT.
2. Con VGS-VT se obtuvo el valor de vgs-pico, y se eligió entre max{ min(0.2 (VGS-VT) ; 100 mV) } y que no distorsione por alinealidad: 35.
3. Se elegio una RD con la ec. 26 y se evaluó si hay distorsión o no, con los datos de ID y RD, usando las ec. 35 para alinealidad, ec. 36 para corte y 37 para saturación. Si presento distorsión, se movió el valor de RD, tal que se trató de salir de distorsión. Si no hubo distorsión, se movió el valor de RD, para aumentar un poco la ganancia: Av= -gm(RD//RL). Se calculo gm con la ec. 29.
4. Se calcularon los valores de RG1 y RG2 con la ecuación 28, y Se repitió el proceso para mas valores de ID.

5. Se obtuvieron los valores de resistencias RIN con la ecuación 32, ROUT con la ec. 31 y la ganancia con carga Avs con la ecuación 34.
6. Con el conjunto de datos (RD;ID) se realizó el gráfico de la fig. 30 para obtener el valor de RD y el ID de máx. ganancia.

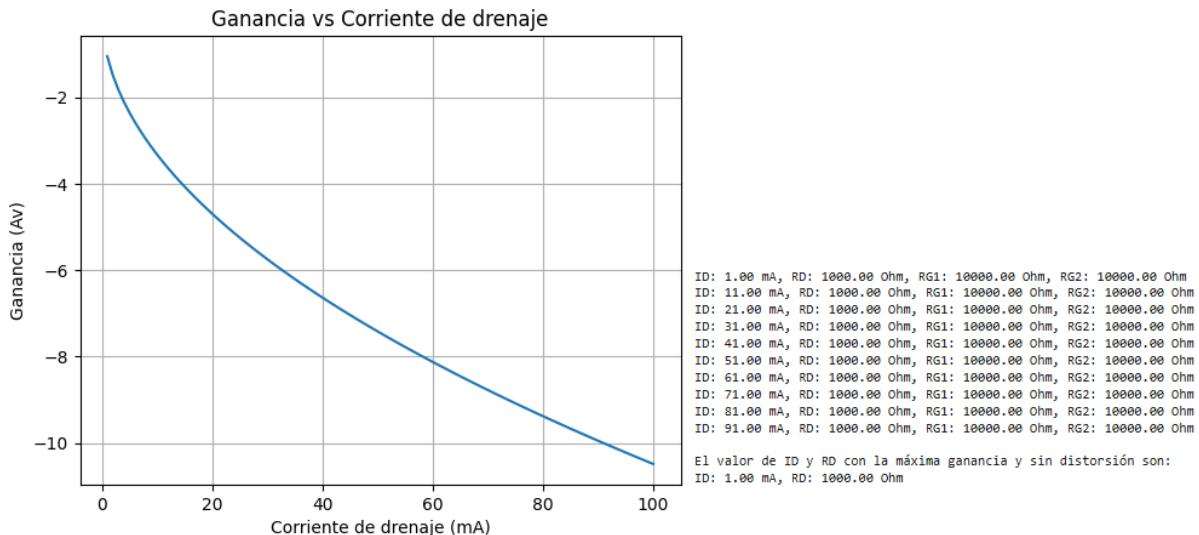


Figura 30: Gráfico de la ganancia Av en función de la corriente ID.

Se verificó a mano los valores de ID 1mA y RD 1KΩ elegidos por el algoritmo. VGS 2.948V, VDS 4V, no presentan distorsión por alinealidad: $(3.895 > 1.348)V$, ni sat: $(0.105 < 4)V$, ni corte: $(4 > 1.348)V$.

3.5. Simulación del amplificador

A continuación en el cuadro 6 se muestran los valores de los parámetros de pequeña señal y el error relativo de los amplificadores. Nota: $ID_{mimodelo} = 4,99mA$ e $ID_{BSP89} = 4,97mA$ (extraídos de las simulaciones, para los cálculos de las ganancias). Y para RIN y ROUT por simulación se extrajo RL porque que se buscaba la ganancia sin carga.

Amplificador	RIN	ROUT	$ AV_0 $	$ AVS $
Analítico	5KΩ	1KΩ	1.049	0.001
Mi modelo	6K896Ω	833.33Ω	$1.63(\sin\lambda) 5,69e - 8(\text{con}\lambda)$	$0.019(\sin\lambda) 4,31e - 8(\text{con}\lambda)$
BSP89	6k666Ω	25KΩ	$2.33(\sin\lambda) 1,16e - 7(\text{con}\lambda)$	$0.027(\sin\lambda) 8,706e - 8(\text{con}\lambda)$
$Er_{mimodelo}$	15.19 %	16.66 %	35.64 %	94.73 %
Er_{bsp89}	24.99 %	96 %	54.97 %	96.29 %

Cuadro 6: Parámetros de los amplificadores con mosfet analítico, mi modelo y BSP89.

En las figuras 31 y 33 se muestran los gráficos de las señales de entrada y salida del amplificador 'mi modelo', con y sin distorsión. Para obtener distorsión por alinealidad se aumentaron los valores de la fuente de entrada VS a 600mA y VDD a 6V. En las figuras 37 y 39 se obtuvieron dichas señales para el amplificador BSP89. Para la distorsión se

aumento el valor de la fuente de entrada VS a 600mA y se bajo VDD a 4V resultando en alinealidad para RD 1KΩ y sat para RD 10Ω. Cabe observar que para el RD 1KΩ tomado no hubo amplificación, por lo que variando el mismo, se llego a la conclusión que con RD 10Ω tiene la máxima amplificación como se ve en las fig.32 y 38, pero arriesgando ganancia.

En los gráficos de las figuras 35 y 36 se muestran las señales para el calculo en simulación de RIN y ROUT de 'mi modelo', y en las fig. 41 y 42 las del BSP89.

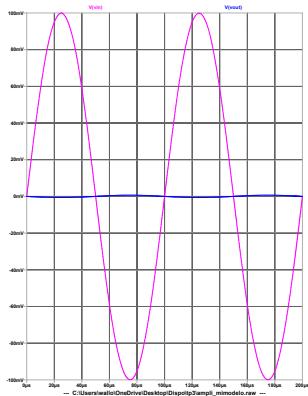


Figura 31: Mosfet 'mi modelo'. Gráfico de la señal de salida sin carga y RD 1KΩ.

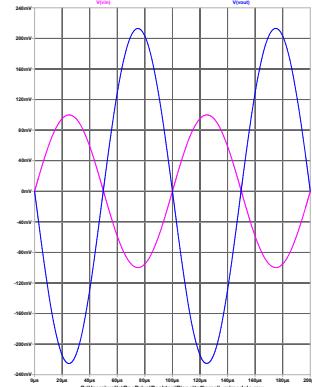


Figura 32: Mosfet 'mi modelo'. El 1er gráfico corresponde a la señal de salida con carga y RD 10 Ω.

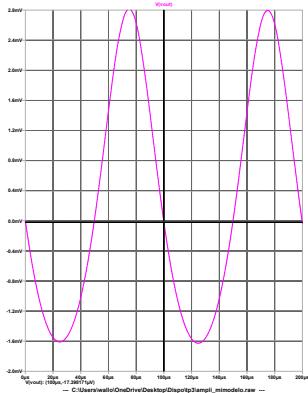


Figura 33: Mosfet 'mi modelo'. Señales de salida con carga y distorsión por alinealidad para RD 1KΩ.

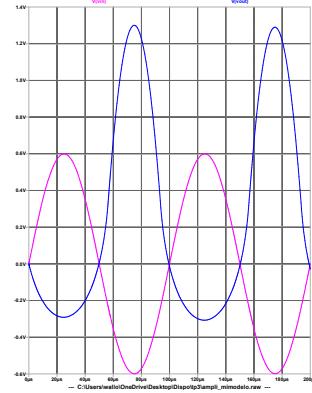


Figura 34: Mosfet 'mi modelo'. Señales de entrada y salida con carga y distorsión por alinealidad para RD 10Ω.

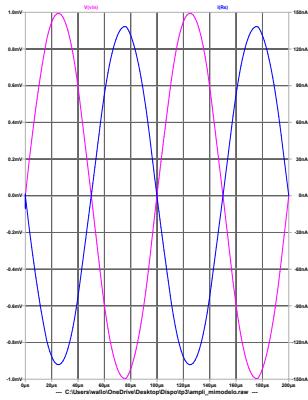
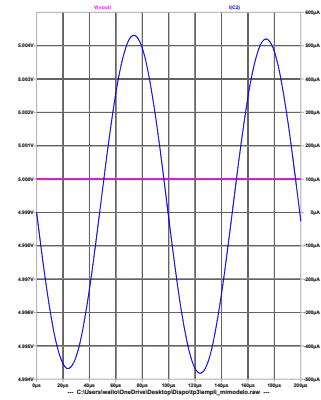


Figura 35: Mosfet 'mi modelo'. Señales para Figura 36: Mosfet 'mi modelo'. Señales para el calculo en simulación de RIN.



el calculo en simulación de ROUT.

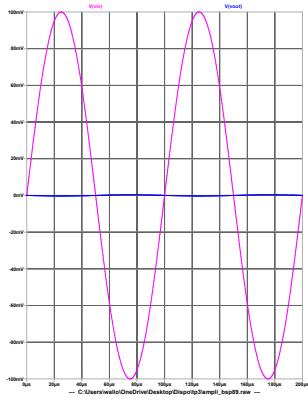


Figura 37: Mosfet BSP89. Gráfico de las se-
ñales de entrada y salida con carga y RD
1KΩ.

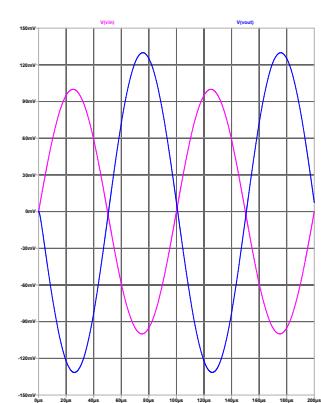


Figura 38: Mosfet BSP89. Gráfico des la se-
ñales de entrada y salida con carga y RD 10Ω.

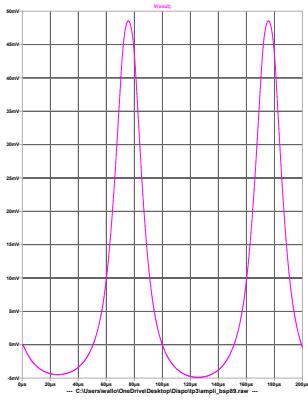


Figura 39: Mosfet BSP89. Señales de entrada y salida con carga y distorsión por alinealidad para RD 1KΩ.

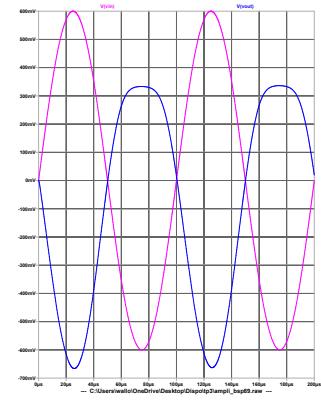


Figura 40: Mosfet BSP89. Señales de entrada y salida con carga y distorsión por saturacion para RD 10Ω.

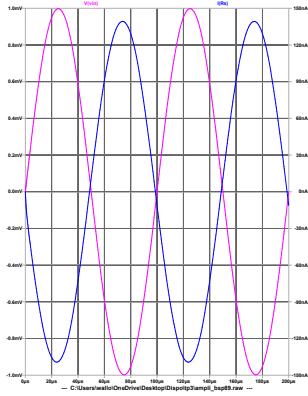


Figura 41: Mosfet BSP89. Señales para el calculo en simulación de RIN.

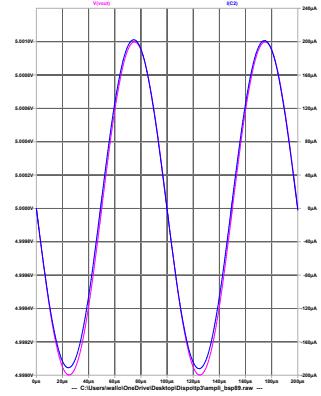


Figura 42: Mosfet BSP89. Señales para el calculo en simulación de ROUT.

3.6. Conclusiones

Para los cálculos de parámetros del amplificador se consideró una resistencia de drenaje $R_D = 1\text{ k}\Omega$, con el objetivo de maximizar la ganancia. Los valores de R_{in} y R_{out} obtenidos, tanto para el diseño propio como para el dispositivo BSP89, se aproximan en un rango del 15–16 % respecto a los valores analíticos.

En cuanto a las ganancias, A_{V0} estuvo dentro de un rango de diferencia del 35–54 %, mientras que A_{VS} se mantuvo entre un 94–96 % de coincidencia. Estas diferencias pueden atribuirse a las simplificaciones presentes en el modelo analítico, que no considera la no linealidad de los dispositivos reales.

Finalmente, este trabajo me permitió comprender en mayor profundidad el funcionamiento de los amplificadores con MOSFET, los efectos de distorsión y la importancia de la elección de R_D . Esta resistencia puede maximizar la ganancia, pero también afectar la amplificación si no se selecciona adecuadamente. La experiencia adquirida fue fundamental para el análisis, diseño y ajuste de estos circuitos.

4. Conclusión Final

A lo largo de este trabajo se realizó un análisis integral de tres dispositivos fundamentales en la electrónica: el diodo, el transistor bipolar de juntura (TBJ) y el transistor MOSFET canal N. En cada caso se llevaron a cabo simulaciones, extracciones de parámetros y comparaciones con modelos analíticos y hojas de datos, lo que permitió comprender en profundidad el comportamiento físico y eléctrico de estos componentes.

En el caso del diodo, se demostró que los parámetros obtenidos mediante ajuste, como n e I_s , resultan representativos del dispositivo real, y que tanto el modelo exponencial como el modelo de orden 0 pueden ser herramientas útiles según el tipo de análisis requerido (precisión vs. simplicidad).

Para el TBJ, se evidenció la importancia del diseño de polarización, particularmente la inclusión de una resistencia en el emisor (R_E), tanto para lograr mayor estabilidad térmica como para mejorar la coincidencia entre resultados analíticos y simulados. También se exploraron las variaciones del parámetro β y el voltaje de saturación en función de la temperatura.

En cuanto al MOSFET, se abordó el diseño y análisis de un amplificador, evaluando la influencia de R_D en la ganancia y la respuesta del circuito. Las diferencias encontradas entre los modelos analíticos y las simulaciones reflejan la necesidad de considerar las no linealidades reales para un diseño más preciso. La experiencia permitió no solo validar los conceptos teóricos, sino también desarrollar criterios de diseño basados en la práctica.

En conjunto, el trabajo permitió reforzar conocimientos teóricos, aplicar herramientas de simulación y adquirir habilidades esenciales para el diseño, análisis y validación de circuitos electrónicos en situaciones reales.

5. Referencias

Hoja de datos Transistor 2SD1949-RHOM semiconductor.