

TEST 8 CURS CN1

SUBIECT MIPS ÎN BANDĂ DE ASMABLARE

Folosind cunoștințele predate online la cursurile 7.1, 11.1, 11.2 și Curs practic – Micro-arhitectura și performanța procesorului didactic MIPS postate pe cursul CN1 de pe Moodle și prezentate live prin Curs 11 video MIPS Pipeline, pe baza schemei procesorului MIPS de la pagina 98/136 din Cursul practic și executând pe procesor următoarea secvență de instrucțiuni:

```
ADD    $s7, $s6, $s5
LW     $s1, 0($s1)
AND    $s1, $s1, $s2
ET1:   LW     $s2, 0($s1)
BEQ    $s2, $s0, ET1    ; se presupune că BEQ se execută o dată (True) apoi nu (Not True)
OR     $s2, $s2, $s3
SW     $s2, 0($s3)
```

Se cer următoarele:

- Găsiți toate dependențele din această secvență de instrucțiuni specificând tipul hazardurilor găsite (structural, RAW, WAR, WAW sau de control) explicând pe scurt și din ce cauză apar.
- Dacă **nu există** hardware de Forwarding sau pentru detecție hazarduri, să se corecteze execuția doar prin inserarea de NOP-uri pentru eliminarea hazardurilor de la punctul a).
- Repețiți punctul b) dar utilizând NOP-uri doar când un hazard nu poate fi evitat prin schimbarea sau rearanjarea acelor instrucțiuni. Puteți presupune că registrul \$t0 poate fi utilizat pentru a păstra valori temporare în codul vostru modificat.
- Să se repete punctul b) utilizând STALL-uri în loc de NOP-uri.
- Dacă **există** hardware de Forwarding sau pentru detecție hazarduri, să se corecteze execuția precizând când și cum are loc Forwarding. Atunci când nu se poate realiza doar cu Forwarding, se pot introduce și STALL-uri și/sau NOP-uri și/sau se poate rearanja codul dacă este posibil.
- Dacă se întrerupe legătura ALUOutM de la intrarea multiplexorului de Forwarding legat la RD2 din schema procesorului MIPS de la pagina 98/136, ce se întâmplă cu execuția de la punctul e)? Propuneți o metodă de corecție în caz de apariția unui hazard datorat acestui lucru în secvența corectată la punctul e).

NOTARE: 1,5 puncte pentru toate subpunctele cerute plus 1 punct din oficiu.

SUBIECT Memorie CACHE

Folosind cunoștințele predate online la cursurile 12.1 și Curs practic – Arhitectura și performanța subsistemului memoriei CACHE postate pe cursul CN1 de pe Moodle și prezentate live prin Curs 11 video MIPS Pipeline, pe baza exemplului de la pagina 14/22 din cursul 12.1, pentru o memorie CACHE de capacitate 16 cuvinte și lungimea blocului de 2 cuvinte, pentru secvența de accese la memorie cu adresa blocului în ordinea LD 0, LD 8, LD 16, ST 0, LD 12, LD 8, ST 20, LD 8, ST 16, LD 22, LD 24, LD 26, LD 30, LD 32, ST 16, ST 0, LD 14, se cer următoarele:

- a) Dacă memoria CACHE are corespondență directă, să se calculeze frecvența de eșec (Miss Rate) afișând și harta memoriei CACHE și precizând tipul de Miss de acces (de prim acces sau COMPULSORY, de conflict de bloc sau CONFLICT sau de capacitate sau CAPACITY).
- b) Dacă memoria CACHE are corespondență set-asociativă pe $(1 < N < \text{număr blocuri})$ căi, unde N este gradul de asociativitate și că algoritmul de înlocuire în caz de Miss al blocului din memoria CACHE este de tip LRU (Least Recently Used), să se calculeze frecvența de eșec (Miss Rate) pentru toate cazurile de asociativitate posibile afișând, de asemenea și harta memoriei CACHE și precizând tipul de Miss de acces (de prim acces sau COMPULSORY, de conflict de bloc sau CONFLICT sau de capacitate sau CAPACITY).
- c) Dacă memoria CACHE are corespondență complet asociativă și că algoritmul de înlocuire în caz de Miss al blocului din memoria CACHE este de tip LRU (Least Recently Used), să se calculeze frecvența de eșec (Miss Rate) afișând și în acest caz harta memoriei CACHE și precizând tipul de Miss de acces (de prim acces sau COMPULSORY, de conflict de bloc sau CONFLICT sau de capacitate sau CAPACITY).
- d) Dacă se aplică o strategie de scriere de tip WRITE-THROUGH prin care se scrie în același timp în memoria CACHE dar și în memoria principală MAIN, presupunând că timpul de acces la memoria CACHE este de 1 ciclu de ceas iar la memoria principală este de 100 de cicluri de ceas, să se calculeze timpul mediu de acces AMAT (Average Memory Access Time) la subsistemul de memorie CACHE-principală, pentru toate cazurile prevăzute la punctele a), b) și c). Să se facă o discuție succintă pe baza rezultatelor obținute.
- e) Cum influențează Hit sau Miss la memoria CACHE accesele la memorie cerute de instrucțiunile din secvența de instrucțiuni de la subiectul de examen anterior?

NOTARE: 1,5 puncte pentru subpunctele a), c), d) și e), 3 puncte pentru subpunctul b) plus 1 punct din oficiu.