题目一: 基于开源软核处理器的 SoC 片上系统构建

赛题内容:

利用业界主流软核处理器(ARM Cortex-M 系列或者 RISCV 开源软核)在 FPGA 平台上构建 SoC 片上系统,并基于该 SoC 实现一些功能。具体要求如下:

- 1. 使用业界主流指令集兼容的软核处理器构建 SoC, 系统应至少包含:
 - 1) 使用 ARM Cortex-M 系列开源软核处理器或者 RISCV 开源软核;
 - 2) 利用片上或板上资源实现的 ROM 与 RAM;
 - 3) 支持外部在线开发调试的 SWD 或 J/AG 调试接口;
 - 4) 与芯片外部引脚连接的 GPIO 外设;
- 2. 使用 Keil μVision 或者其他 IDE 工具编写并生成软件程序,实现对于 SoC 上运行的软件程序的在线实时调试。将对应的输入、输出引脚连接 至板上开关与 LED,确认程序正确运行;
- 3. 通过 SoC 硬件数字 GPIO 来软件模拟 SPI 主机协议,并发送对应 SoC 内核名称的数据,用逻辑分析仪(可用各平台在线虚拟逻辑分析仪)抓取信号显示。

- 1. 设计报告(包含 Github/Gitee 仓库地址)
- 2. 系统演示视频

题目二:基于 FPGA 的数字音频接收、处理、输出

赛题内容:

基于 FPGA 平台设计一个数字音频接口如 I2S 等接收语音数据,将接收到的语音数据进行预加重(高通滤波),并通过耳机接口控制输出。具体要求如下:

- 1. 驱动 mems 硅麦接收数字语音数据;
- 2. 将接收到的原始语音数据进行预加重处理;
- 3. 将简单处理后的语音数据进行编码通过耳机插座模块输出音频,并且通过按键实现播放与停止;
- 4. 提高部分: 预加重后进行分帧、加窗操作。(选做)

- 1. 设计报告(包含 Github/Gitee 仓库地址)
- 2. 系统演示视频

题目三:基于 FPGA 的可控图像显示系统

赛题内容:

基于 FPGA 平台(不可辅助使用其它 MCU,可用带硬核的 FPGA)设计一个可控图像显示系统,对视频源进行部分的读取和显示。具体要求如下:

- 1. 通过 MIPI/VGA/HDMI 显示;
- 2. 通过串口或者其他上位机通讯方式控制视频源,输入像素坐标(x,y,w,h),即待显示矩形的 x 坐标, y 坐标,宽度,高度后,可在显示器中显示出相应的画面;
- 3. 截取一帧画面数据存储到 SD 卡中。

- 1. 设计报告(包含 Github/Gitee 仓库地址)
- 2. 系统演示视频

题目四:基于 FPGA 的简易神经网络加速器

以下赛题内容二选一:

赛题内容一:使用硬件描述语言如 Verilog、VHDL 等,实现三通道 3x3 卷积内核,具体要求如下:

- 1. 学习 FPGA 神经网络加速器的加速原理;
- 2. 实现一个简单的三通道 3x3 卷积内核,并且使用 modelsim、iverilog、 verilator 等其中一种仿真工具,生成波形图等仿真文件,以展示相应效果;
- 3. 提高部分:对所设计的内核进行并行加速、切割流水线,应用 winograd 算法(选做);

赛题内容二:使用高层次综合工具如 Vitis HLS、Intel HLS Compiler 等,或者使用 matlab 转 HDL Code 方式实现图像流的 Sobel 边缘检测,具体要求如下:

- 1. 学习 FPGA 神经网络加速器的加速原理;
- 2. 核心计算代码不允许使用现成的边缘检测库,可以使用卷积计算相关的库:
- 3. 通过仿真或者上板验证的方式进行效果演示;
- 4. 熟悉相应工具的宏指令,并且使用宏对关键代码应用循环展开、流水线 化、并行计算等加速手段。

- 1. 设计报告(包含 Github/Gitee 仓库地址)
- 2. 系统演示视频

题目五:基于 ST3020 平台的芯片测试方案设计

赛题内容:

基于 ST3020 模拟集成电路测试实训平台,完成 LM386N-1 器件的自动化测试方案设计,测试项需要尽量多覆盖 LM386N-1 芯片的参数测试,并写出各指标参数的测试方案,要求测试方案思路清晰、文档框架结构合理、内容逻辑通顺。具体要求见信诺达杯赛初赛要求。

- 1. 设计报告(包含 Github/Gitee 仓库地址)
- 2. 系统演示视频

题目六:基于 FPGA 的波形产生、采集、显示装置

赛题内容:

使用、FPGA 制作一个波形产生、采集、显示装置。题目要求如下:

- 1. 产生如下参数的正弦波、方波、三角波,通过 DA 模块输出。
 - 1) 正弦波: 输出频率 100Hz~1000Hz 可调,步进值为 100Hz,幅值要求可以设置为原波形的 1 倍、1/2 倍、1/4 倍、1/8 倍,其他参数不作要求:
 - 2) 方波: 输出频率 100Hz~1000Hz 可调,步进值为 100Hz,幅值要求可以设置为原波形的 1 倍、1/2 倍、1/4 倍、1/8 倍,占空比设置可切换 10%、50%、80%,其他参数不作要求;
 - 3) 三角波参数不作要求;
- 2. 采集 AD 数据,并将采集到的数据叠加到波形显示窗口进行显示;
- 3. 波形显示:基础部分要求通过 ILA 抓取信号显示,提高部分要求通过 HDMI\MIPI\VGA 在显示器上显示出来(要求有时间栅格,可以判断信号频率)。

- 1. 设计报告(包含 Github/Gitee 仓库地址)
- 2. 系统演示视频