

实验九 移位寄存器及其应用实验预习

- 一、 预习 74LS194、74LS195 的逻辑功能和引脚图。
- 二、 完成实验内容中的电路设计。
 - 1. 用 74LS194 设计扭环计数器。
 - 2. 用 74LS195 设计一个模 $N=7$ 具有自启动特性的移位型计数器。
 - 3. 分析可预置分频器电路的工作原理，画出 $A_2A_1A_0=110$ 时，输出的波形图。

CP 端	
Q 端	

实验九 移位寄存器及其应用

一、实验目的

1. 熟悉移位寄存器的结构及工作原理。
2. 掌握移位寄存器的应用。

二、实验器材

1. 数字信源状态分析实验箱。
2. 双踪示波器。
3. 74LS00、74LS20、74LS194、74LS195。

三、实验原理

移位寄存器是具有移位功能的寄存器。它是一种由触发器链型连续组成的同步时序网络。代码的移位是在统一的位移脉冲 CP 控制下进行的。每来一个位移脉冲，原存贮于寄存器的信息代码就按规定的方向（左方或右方）同步移一位。移位寄存器的类型，按移位的方式可分为左移、右移和双向移位寄存器；按其输入输出方式可分为并行输入—并行输出、并行输入—串行输出、串行输入—并行输出和串行输入—串行输出等几种。

移位寄存器应用较广。利用移位寄存器可以构成计数分频电路、序列信号发生器、串/并行代码转换器、延时电路等。移位寄存器的状态转移是按移存规律进行的，一般称为移存型计数器。常用的移存型计数器有环行计数器和扭环形计数器。

下面介绍几种常用的 MSI 移位寄存器及其应用。

74LS195 为 4 位并行存取移位寄存器；74LS194 为 4 位双向通用移位寄存器，它具有左移、右移、并行输入数据、保持及清除等五种功能。它们的功能表及引脚图分别如表 2-29、2-30 和图 2.50、2.51 所示：

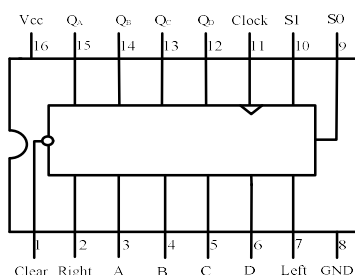


图 2.50 74LS194 引脚图

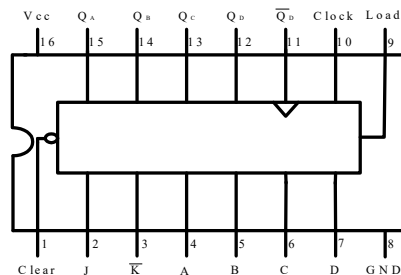


图 2.51 74LS195 引脚图

表 2-29 74LS194 功能表

Inputs					Outputs
Clear	Mode	Clock	Serial	Parallel	

	S1	S0		Left	Right	A	B	C	D	Q_A	Q_B	Q_C	Q_D
0	×	×	×	×	×	×	×	×	×	0	0	0	0
1	×	×	0	×	×	×	×	×	×	hold			
1	1	1	↑	×	×	a	b	c	d	a	b	c	d
1	0	1	↑	×	1	×	×	×	×	1	Q_{An}	Q_{Bn}	Q_{Cn}
1	0	1	↑	×	0	×	×	×	×	0	Q_{An}	Q_{Bn}	Q_{Cn}
1	1	0	↑	1	×	×	×	×	×	Q_{Bn}	Q_{Cn}	Q_{Dn}	1
1	1	0	↑	0	×	×	×	×	×	Q_{Bn}	Q_{Cn}	Q_{Dn}	0
1	0	0	×	×	×	×	×	×	×	hold			

表 2-30 74LS195 功能表

Inputs									Outputs				
Clear	Shift/ load	Clock	Serial		Parallel				Q_A	Q_B	Q_C	Q_D	$\overline{Q_D}$
			J	\overline{K}	A	B	C	D					
0	×	×	×	×	×	×	×	×	0	0	0	0	1
1	0	↑	×	×	a	b	c	d	a	b	c	d	\overline{d}
1	1	0	×	×	×	×	×	×	hold				
1	1	↑	0	1	×	×	×	×	Q_{An}	Q_{An}	Q_{Bn}	Q_{Cn}	$\overline{Q_{cn}}$
1	1	↑	0	0	×	×	×	×	0	Q_{An}	Q_{Bn}	Q_{Cn}	$\overline{Q_{cn}}$
1	1	↑	1	1	×	×	×	×	1	Q_{An}	Q_{Bn}	Q_{Cn}	$\overline{Q_{cn}}$
1	1	↑	1	0	×	×	×	×	$\overline{Q_{An}}$	Q_{An}	Q_{Bn}	Q_{Cn}	$\overline{Q_{cn}}$

1. 移存型计数器

1) 环形计数器

环形计数器的特点是环形计数器的计数模数 M =移位寄存器位数 N ，且工作状态是依次循环出 1 或 0，如 4 位环形计数器状态为 0001-0010-0100-1000 或 1110-1101-1011-0111。设计该类计数器往往要求电路能自启动。

2) 扭环计数器

扭环计数器又称为约翰逊计数器。其特点是四位扭环计数器具有 $N=2n=8$ 个有效计数状态，且相邻两状态间只有一位代码不同，因此扭环计数器的输出所驱动的组合网络不会产生功能竞争。

3) 任意进制移存型计数器

只要状态转移关系符合移存规律的计数器，就称为移存型计数器。

移存型计数器只要 $M \neq 2^N$ 时，就要考虑计数器的自启动问题。移存型计数器自启动的方法有两种：

(1) 改变移位寄存器串行输入 D_0 的反馈方程，例如：让循环出“1”的 4 位环形计数器的 $D_0 = \overline{Q_2} + Q_1 + Q_0$ ，使全“0”状态时的 $D_0=1$ ；如果是循环出“0”的 4 位环形计数器，

则 $D_0 = \overline{Q_2 Q_1 Q_0}$ ，使全“1”状态时的 $D_0=0$ ，从而实现自启动。

(2) 利用预置功能实现自启动。

用 74LS194 完成具有自启动特性的扭环计数器，一种实现逻辑电路图及完全状态图分别如图 2.52、2.53 所示。不同的完全状态图对应于不同的逻辑电路图。

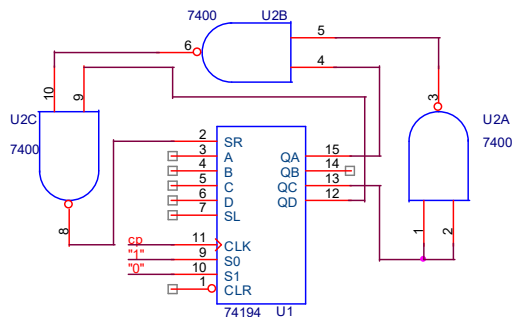


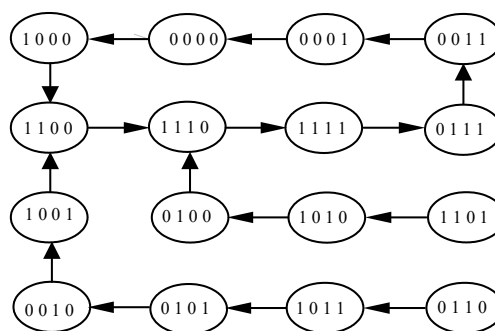
图 2.52

图 2.53 一种扭环计数器的完全状态图

2. 可预置分频器

在数字系统设计中，经常需要频率不同的时钟信号。它们通常都是系统时钟 CP 的若干分频，并且分频比往往是可变的，这种分频器称为可预置分频器。采用 SSI 实现可预置分频器，其设计工作量是很大的。但若选用合适的 MSI 器件，实现这种分频器则是十分方便的。

采用 74LS194 实现可预置分频器的逻辑结构，如图 2.54 所示。两个 74LS194 级联构成 8 位右移寄存器，分频后的脉冲信号从 74LS194 (U2) 的 QD 输出。分频比由 3-8 译码器确定，改变译码器的地址可以改变分频比，当 3-8 译码器的地址码为 N 时，可以得到 N+1 分频的输出脉冲。这里 $1 \leq N \leq 7$ 。该分频器从 X 端输出的为负脉冲，若从 X' 输出，则可得到正脉冲输出信号。



片 U2 的 D0~D3 均接 1。片 U2 的 Q3 作片 U1 和片 U2 的 $\overline{SH}/\overline{LD}$ 输入。在 CP 的作用下，即能完成 7 位串行—并行转换。此转换器常用于数模转换系统。

四、实验内容及步骤

1. 测试 74LS194 和 74LS195 芯片的逻辑功能。

1) 74LS194 的功能测试：

根据测试条件输入，观察测试结果并将其填入表 2-31 中。

表 2-31 74LS194 的功能测试表

Clock	测试条件	QA ~ QD
×	Clear=0	
↑	Clear=1, S1S0=11, DCBA=1111	
↑	Clear=1, S1S0=01 SR=0	
↑	Clear=1, S1S0=10 SL=0	

2) 74LS195 的功能测试：

根据测试条件输入，观察测试结果并将其填入表 2-32 中。

表 2-32 74LS195 的功能测试表

Clock	测试条件	QA ~ QD
↑	Clear=0	
↑	Clear=1, Load=0, DCBA=1111	
↑	Clear=1, Load=1, JK=00	
↑	Clear=1, Load=1, JK=11	

2. 用 74LS194 设计如图 2.56 所示的具有自启动特性的扭环计数器。

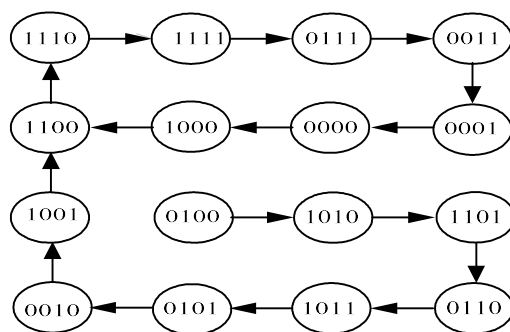


图 2.56 一种扭环计数器完全状态图

3. 用 74LS195 设计一个模 $N=7$ 具有自启动特性的移位型计数器，并实验验证之。

4. 验证可预置分频器电路的正确性（任意确定分频比）并画出波形图。

五、思考题

1. 使寄存器清零，除采用 CLR 输入低电平外，可否采用右移或左移的方法？可否使用并行送数法？若可行，如何进行操作？

2. 如何设计一个 7 位并行—串行数据转换器？

六、实验报告

1. 写出实验目的、实验中使用的仪器仪表及器材。
2. 按实验要求写出设计全过程，画出实验逻辑电路图。
3. 写出实验中所遇到的问题，分析其原因，提出解决问题的办法。