



UNIVERSIDADE FEDERAL DE PERNAMBUCO  
CURSO DE ENGENHARIA DA COMPUTAÇÃO

Disciplina: Sistemas Digitais (IF675)

Prof. Abel Guilhermino

Primeira Prova --- Turma: E2 -- Data: 27/04/2015

NOTA:

Aluno: \_\_\_\_\_ Matrícula: 

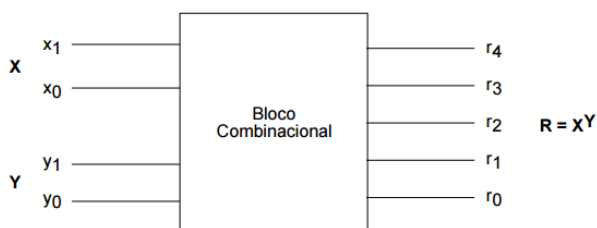
--	--	--	--	--	--	--	--	--	--

(Questão 1) Dado a expressão booleana:  $F = ((B.C') + D) + ((A' + D')' + A'.B'.C)'$  encontre:

- a) O **circuito lógico** que representa esta expressão booleana e a **Tabela da verdade** (sem otimizações). Usar portas lógicas de 2 entradas. (usar barramento) (1,5 ponto)
- b) Usando Mapa de Karnaugh, **reduza** ao máximo a expressão booleana e construa o **circuito digital reduzido**. Indicar a área total em  $\text{mm}^2$  para ambos os casos (circuito da letra a) e b)) (Usar portas de 2 entradas, usar barramento e incluir área dos inversores no barramento nas análises) (1,5 ponto)

Porta	Área ( $\text{mm}^2$ )
AND	10
OR	8
NAND	12
NOR	13
XNOR	15
XOR	14
NOT	3

(Questão 2) Projete um circuito combinacional que calcule  $R = X^Y$ , em que X e Y são duas entradas de 2 bits. Note que em decimal, X e Y podem assumir valores de 0 a 3, resultando R valores entre 0 e 27.



- a) Construa o circuito combinacional desejado e Tabela da Verdade. (1,5 ponto)
- b) Apresente r1 na forma de SDP e r0 na forma de PDS (1,0 ponto).
- c) Reconstruir o circuito usando apenas portas NAND. (1,5 ponto)

(Questão 3) Projete um circuito lógico que realize as seguintes operações no código abaixo. Considerar **x, y, w, z, F, G e M** sinais de 4 bits cada um (3,0 pontos)

```
if (F != G) {  
    if (F == M)  
        result = (x' + y) ;  
    else  
        result = (z' + w)' ;  
} else  
    result = 0;
```

Obs: O projeto completo do circuito com tabelas, mapas e componentes lógicos usando portas de 2 entradas e barramento.