

## UNIVERSIDADE FEDERAL DE PERNAMBUCO CURSO DE ENGENHARIA DA COMPUTAÇÃO

Disciplina: Sistemas Digitais (IF675)

Prof. Abel Guilhermino

Primeira Prova --- Turma: E2 -- Data: 21/03/2022

NOTA:

Aluno: \_\_\_\_\_ Matrícula: \_\_\_\_\_

(Questão 1) Dado a expressão: F = A'.B'.C' + A'.B.C + A'.B.C' + A.B'.C' + A.B.C' encontre:

- Porta Área (mm²)

  AND 10

  OR 8

  NAND 12

  NOR 13

  XNOR 15

  XOR 14

  NOT 3
- a) O <u>circuito lógico</u> que representa esta expressão booleana e a <u>Tabela da verdade</u> (sem otimizações). Usar portas lógicas de 2 entradas. (usar barramento) (1,0 ponto)
- b) Usando Mapa de Karnaugh, <u>reduza</u> ao máximo a expressão booleana e construa o <u>circuito</u> <u>digital reduzido</u>. Indicar a área total em mm<sup>2</sup> para ambos os casos (circuito da letra a) e b)) (Usar portas de 2 entradas, usar barramento e incluir área dos inversores no barramento nas análises) (1,0 ponto)

(Questão 2) Construa o circuito digital das funções abaixo com entradas A, B, C e D, usando apenas portas NAND. (3,0 pontos)

- a) F = (B.C' + D)' + ((C'+B)+D')'
- b)  $G = m_1 + m_4$  {mintermos  $m_1 e m_4$ }

(Questão 3) **Projete** um circuito Digital que implemente um detector de números múltiplos de 5 e um detector de números múltiplos de 3. Dada uma entrada de 4 bits  $N = N_3 N_2 N_1 N_0$ , e duas saídas F e G, de um bit. O circuito digital deve produzir saída 1 em F sempre que a entrada for um múltiplo de 5 (Ex: 5, 10, ...), caso contrário deve ser 0. O circuito digital deve produzir saída 1 em G sempre que a entrada for um número múltiplo de 3 (Ex: 3, 6, 9, 12 ...), caso contrário deve ser 0. (3,0 pontos)



(Questão 4) **Projete** o circuito digital de um MUX 4x1 com palavras de 3 bits para cada entrada. Use o barramento. (2,0 pontos)

