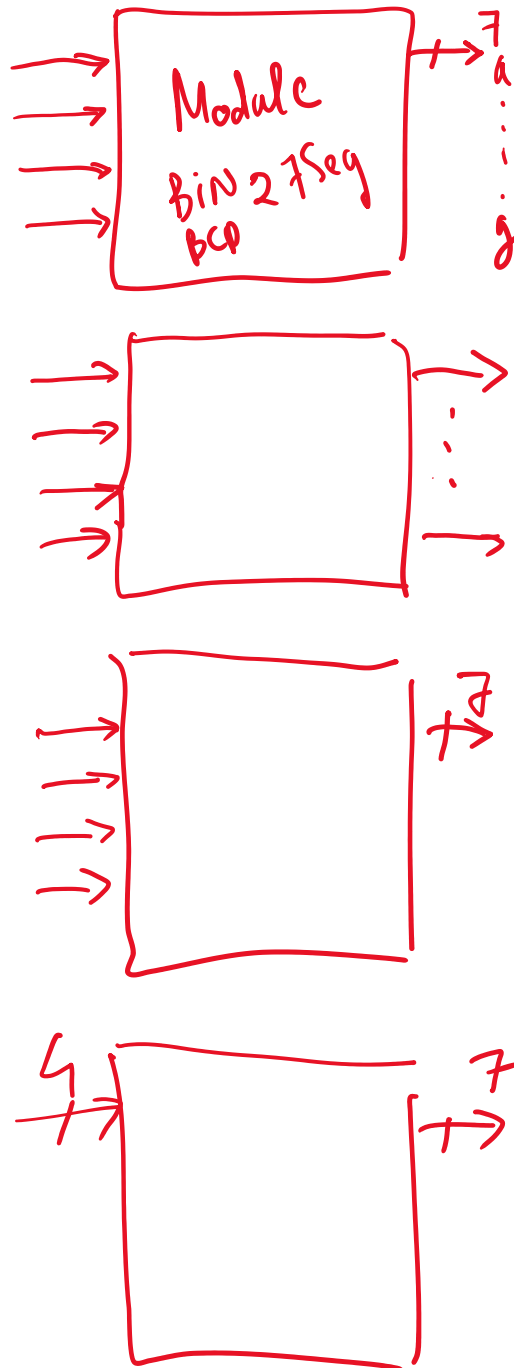


Lab 1 - Mạch giải mã 7 thanh trên FPGA

Saturday, April 8, 2023

10:37 AM



SPEC:

Input

- Số bit: 16 bit
- Định dạng: Chia làm 4 cụm 4 bit
- Ý nghĩa: mỗi cụm 4 bit là mã hóa nhị phân các số 0-15

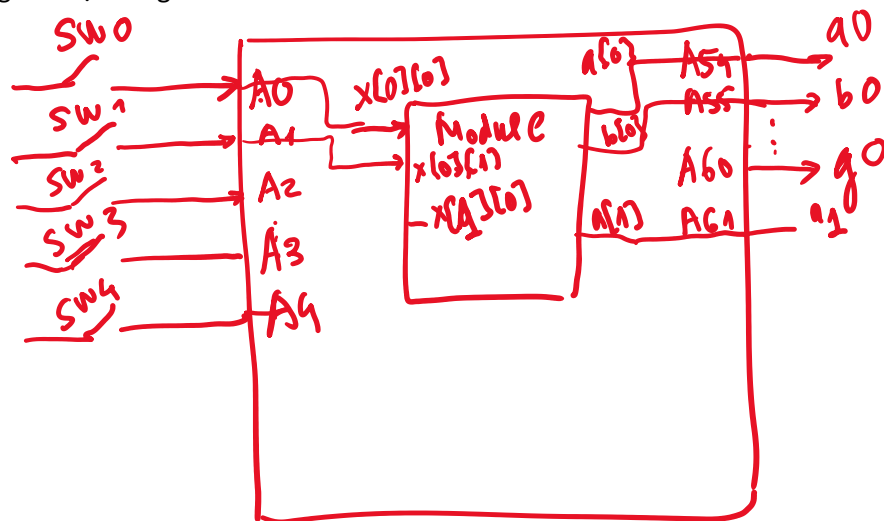
Output

- Số bit: 28
- Định dạng: chia làm 4 cụm 7 bit
- Ý nghĩa: Mỗi cụm 7 bit điều khiển 1 led của led-7-thanh tương ứng thành a,...,g

Mối quan hệ:

- Vẽ bảng chân lý

Tổng thể hệ thống



Kiến trúc:

- module top gồm 4 module giaima7thanh với kết nối (như mã verilog)

Code

- Code module giaima7thanh
- Code phần tạo ra module giaima7thanh_topmodule

Triển khai FPGA

- Dịch bằng Quartus được file bitstream
- PIN Assignment
- Nạp bitstream xuống FPGA