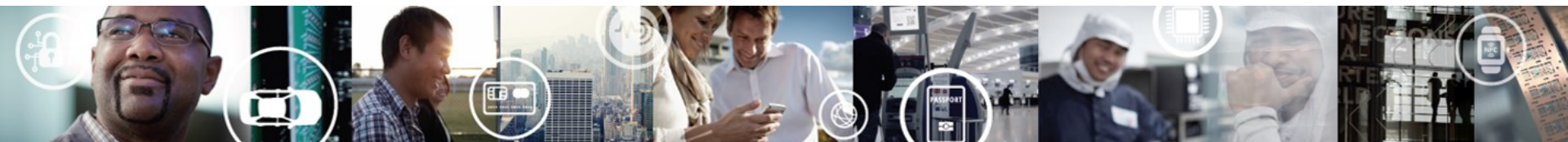


# LPC82X 培训资料

## 概述

MAY, 2016



EXTERNAL USE



SECURE CONNECTIONS  
FOR A SMARTER WORLD

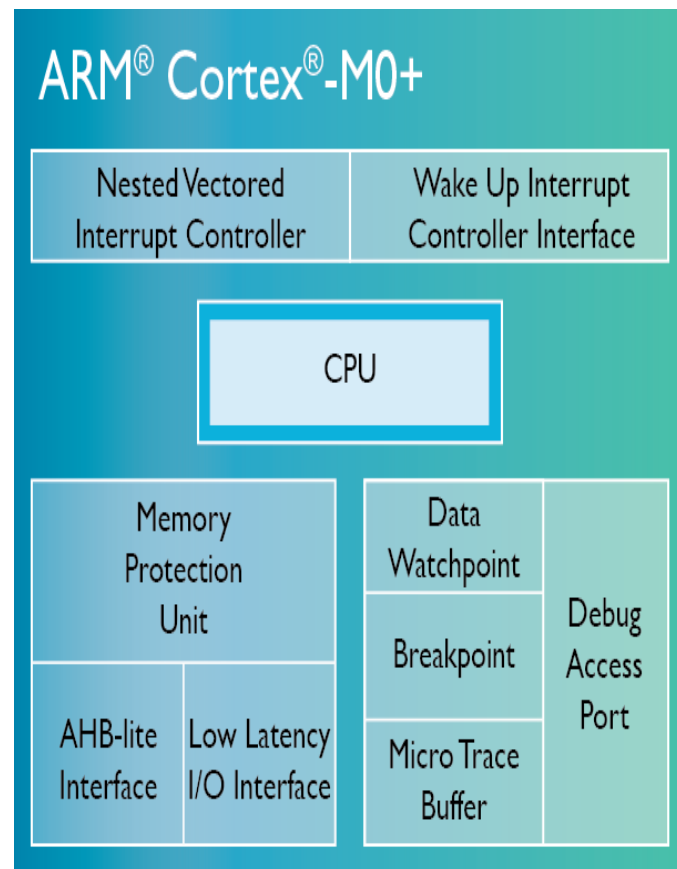
# 内容

- Cortex-M0+内核概述
- LPC82x概述

# CORTEX-M0+内核 概述

# Cortex-M0+内核

- 主要特征
  - 低成本、低功耗、高性能的32位内核
  - 支持低代码密度、高性能的Thumb-2指令集
  - 支持IO口单周期访问
  - 硬件单周期乘法 (  $32 \times 32$  )
  - 内核集成了多种低功耗模式
  - 优化的代码存取更能降低Flash或ROM的功耗
  - 精准高效的中断处理
  - 确定的指令时钟周期
  - 支持JTAG/SWD调试接口



# Cortex-M0+ 内核指令集

- Thumb-2® 指令集 (56条)
- 大部分为16位指令
  - 所有指令在32位寄存器内操作
  - 单指令周期的32x32位乘法指令
- Cortex-M0+ 和 Cortex-M0 共享共一个指令集

VABS	VADD	VCHP	VCHPE	VCVT	VCVTR	VDIV	VLDM
VLDL	VMLA	VMLS	VMOV	VNRS	VMSR	VMUL	VNEG
VNMLA	VNMLS	VNMUL	VPOP	VPUSH	VSQRT	VSTH	VSTR
VSUB	VFMA	VFHS	VFNMA	VFNMS			

**Cortex-M4 FPU**

PRH	QADD	QADDH	QADDH	QASX	QDADD	QDSUB	QSAX
QSUB	QSUBH	QSUBH	SADDA	SADDE	SASX	SEL	SHADDA
SHADDA	SHASX	SHSAX	SHSUBH	SHSUBH	SHLARB	SHLABT	SHLATB
SHLATT	SHLAD	SHLALB	SHLALBT	SHLALTB	SHLALTT	SHLALD	SHLAWB
SHLAWT	SHLSD	SHSLD	SHMLA	SHMLS	SHMUL	SHUAD	SHULBB

ADC	ADD	ADR	AND	ASR	B
CLZ	BFC	BFI	BIC	CDP	CLREX
CBNZ	CBZ	CMN	CMP	DBG	EOR
LDHIA	LDHDB	LDR	LDRB	LDRBT	LDRD
LDREX	LDREXB	LDREXH	LDRH	LDRHT	LDRSB
LDRSBT	LDRSHT	LDRSH	LORT	MCR	LSL
LSR	MCRR	MLS	MLA	MOV	MOVT
MRC	MRRC	MUL	MYN	NOP	ORN
ORR	PLD	PLDW	PLI	POP	PUSH
RBIT	REV	REV16	REVSH	ROR	RFX
			RSC	SBC	SBCX
			SDIV	SEV	SHLAL
			SHULL	SGAT	STC
			STHIA	STHDB	STR
			STRB	STRBT	STRD
			STREX	STREXB	STREXH
			STRH	STRHT	STRT
			SUB	SXTB	SXTH
			TBB	TBH	TEQ
			TST	UBFX	UDIV
			UMLAL	UHULL	USAT
			UXTB	UXTH	WFE
			WFI	YIELD	IT




BMPT	BLX	ADC	ADD	ADR
BX	CPY	AND	ASR	B
DNB		BL	BIC	
DSB	CMN	CHP	EOR	
ISB	LDR	LDRB	LDM	
MRS	LDRH	LDRSB	LDRSH	
MSR	LSL	LSR	MOV	
NOP	REV	MUL	MYN	ORR
REV16	REVSH	POP	PUSH	ROR
SEV	SXTB	RSC	SBC	STH
SXTH	UXTB	STR	STRB	STRH
UXTH	WFE	SUB	SVC	TST
WFI	YIELD			

**Cortex-M3**

SHLBT	SHULT
SHULTB	SHULWT
SHULWB	SHUSD
SSAT16	SSAX
SSUB16	SSUBH
SXTAB	SXTAB16
SXTAH	SXTB16
UADD16	UADDS
UASX	UASD16
UHADD8	UHASX
UHSAX	UHSUB16
UHSUB8	UMIAL
UQADD16	UQADD8
UQASX	UQSAX
UQSUB16	UQSUB8
USAD8	USADA8
USAT16	USAX
USUB16	USUB8
UXTAB	UXTAB16
UXTAH	UXTB16

**Cortex-M4**

# Cortex-M0+内核指令优势 以乘法运算举例

8-bit (8051)	16-bit	ARM Cortex-M0+
<pre> MOV    A, XL; 2 bytes MOV    B, YL; 3 bytes MUL    AB; 1 byte MOV    R0, A; 1 byte MOV    R1, B; 3 bytes MOV    A, XL; 2 bytes MOV    B, YH; 3 bytes MUL    AB; 1 byte ADD    A, R1; 1 byte MOV    R1, A; 1 byte MOV    A, B ; 2 bytes ADDC   A, #0; 2 bytes MOV    R2, A; 1 byte MOV    A, XH; 2 bytes MOV    B, YL; 3 bytes MUL    AB; 1 byte ADD    A, R1; 1 byte MOV    R1, A; 1 byte MOV    A, B ; 2 bytes ADDC   A, R2; 1 bytes MOV    R2, A; 1 byte MOV    A, XH; 2 bytes MOV    B, YH; 3 bytes MUL    AB; 1 byte ADD    A, R2; 1 byte MOV    R2, A; 1 byte MOV    A, B ; 2 bytes ADDC   A, #0; 2 bytes MOV    R3, A; 1 byte </pre> 	<pre> MOV    R4,&amp;0130h MOV    R5,&amp;0138h MOV    SumLo,R6 MOV    SumHi,R7 </pre> <p>(Operands are moved to and from a memory mapped hardware multiply unit)</p> 	<pre> MULS   r0,r1,r0 </pre> 
<b>Time: 48 instruction cycles</b> <b>Code size: 48 bytes</b>	<b>Time: 8 clock cycles</b> <b>Code size: 8 bytes</b>	<b>Time: 1 clock cycle</b> <b>Code size: 2 bytes</b>





- Cortex-M0+在多数情况下，指令效率比传统的8位或者16位要高
- 以乘法为例，不仅占用代码空间更小，其执行效率也更高



# LPC82X概述



# LPC82x 性能配置一览

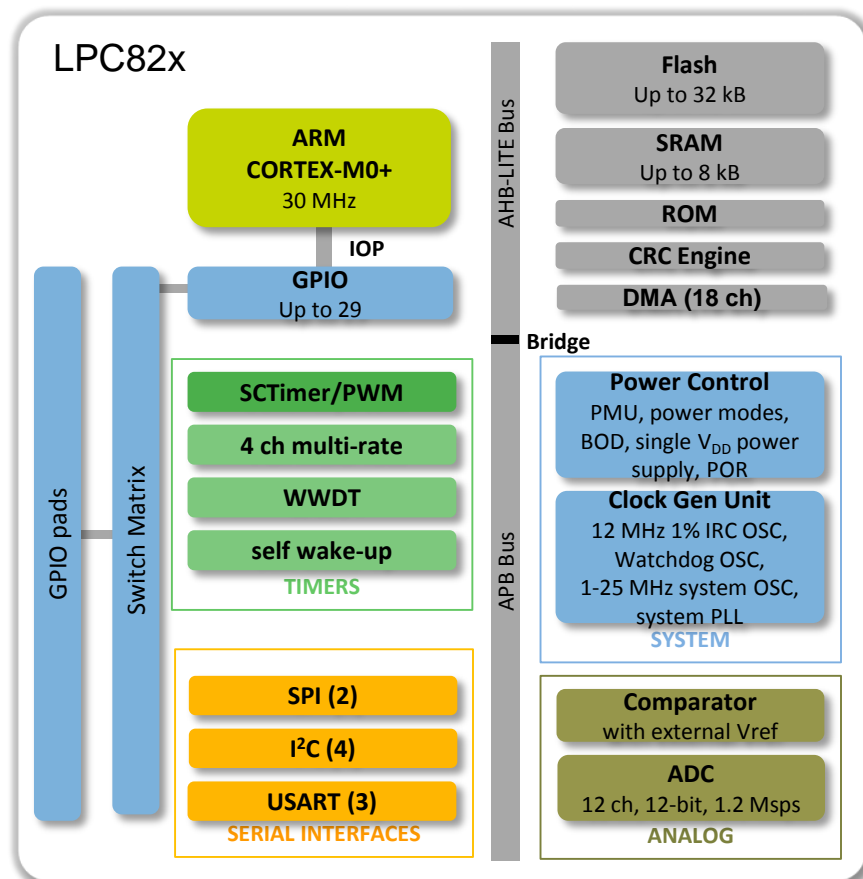
	LPC822		LPC824	
MEMORY				
Flash	16		32	
SRAM	4		8	
SERIAL IO				
I <sup>2</sup> C	4		4	
SPI	2		2	
UART	3		3	
TIMERS				
SCTimer/PWM	1/6		1/6	
Multi-rate timer	4 channels		4 channels	
ANALOG				
Comparator	1		1	
ADC	5 channels	12 channels	5 channels	12 channels
GPIO	16	29	16	29
Package				
	TSSOP20	HVQFN33	TSSOP20	HVQFN33



# 功能框图

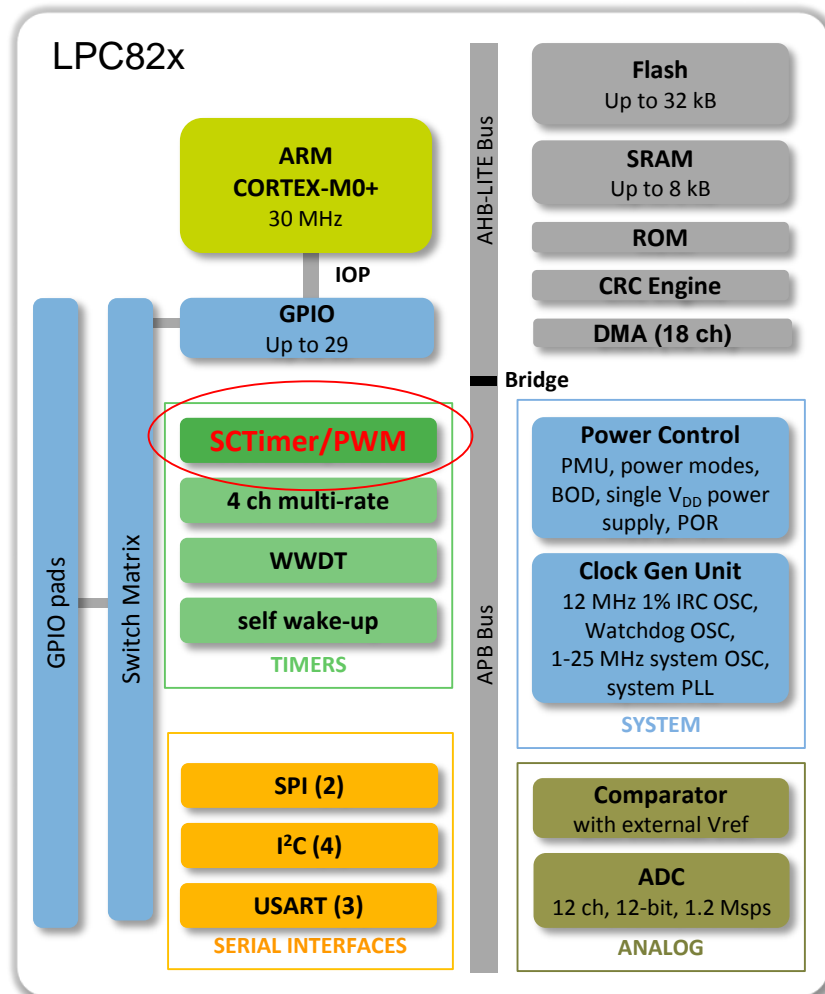
- 系统
  - 30 MHz Cortex-M0+ ARM 内核
  - 32 kB Flash , 每页大小低至64B
  - 8 kB RAM
  - 18通道的 DMA
- 优异的能效控制
  - 工作模式下能耗低至 90  $\mu$ A/MHz
  - 5种功耗模式
  - 功率分布API可以使能耗优化变得更加简单
  - 集成的电源管理单元 ( PMU )
- 丰富的串行接口
  - 4 I2C (1 Fm+, 3 Fm), 2 SPI, 3 UART
  - 29 个具有模式匹配功能的 GPIO
- 开关矩阵 ( SWM ) 可以灵活的分配各GPIO的数字功能
- 模拟部分
  - 1.2 M采样率的ADC : 12通道 , 12位
  - 比较器 : 4个输入引脚 , 可使用外部参考电压或内部的VREF

- 定时器 : SCTimer/PWM、MRT、窗口式看门狗、自唤醒定时器
- 单电源供电 : 电压范围1.8V到3.6V
- 温度范围 : -40 到 +105  $^{\circ}$ C
- 封装 : TSSOP20 , HVQFN33



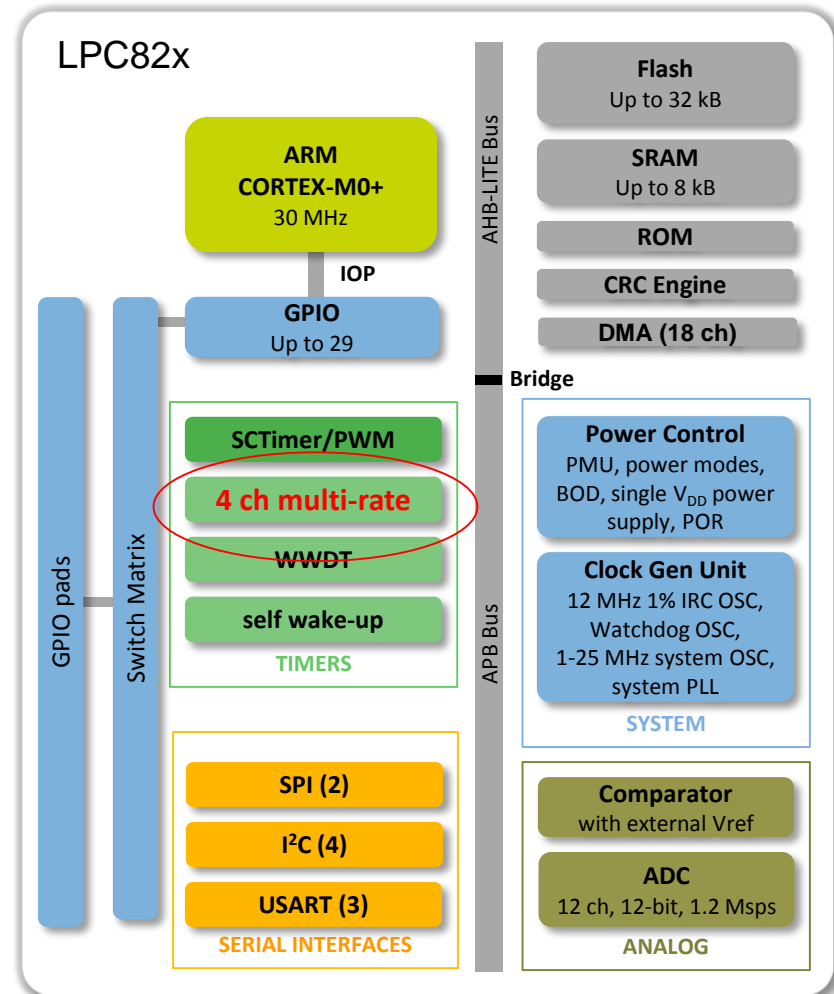
# 状态可配置定时器SCT

- 可以作为普通Timer，硬件有限状态机引擎或两者功能的组合
- 普通Timer
  - 向上/向下计数，计数值重载，计数匹配，中断产生，DMA触发
- 硬件有限状态机引擎
  - 可以灵活定义计数器，输出信号，中断，DMA行为
- 组合功能
  - Timer & I/O产生事件，事件控制Timer



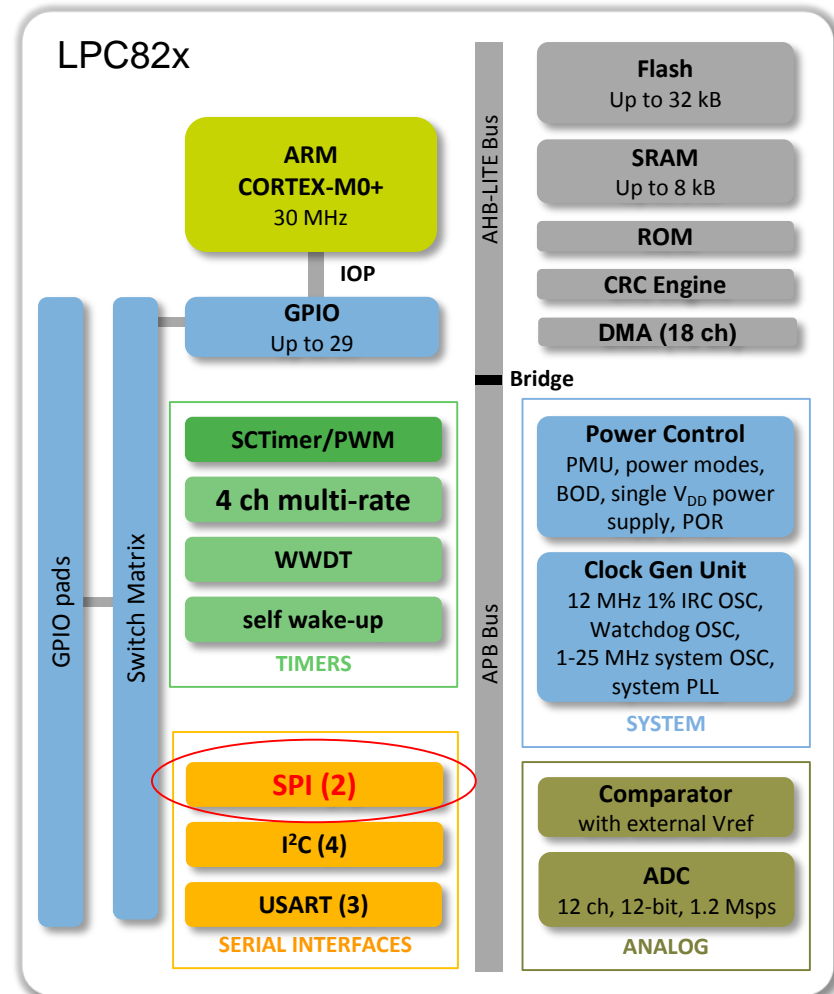
# 多速率定时器MRT

- 31位中断定时器
- 4个独立通道的向下计数器，计数值独立设置
- 3种可配置工作模式：重复中断触发、单次总线停止、单次中断触发



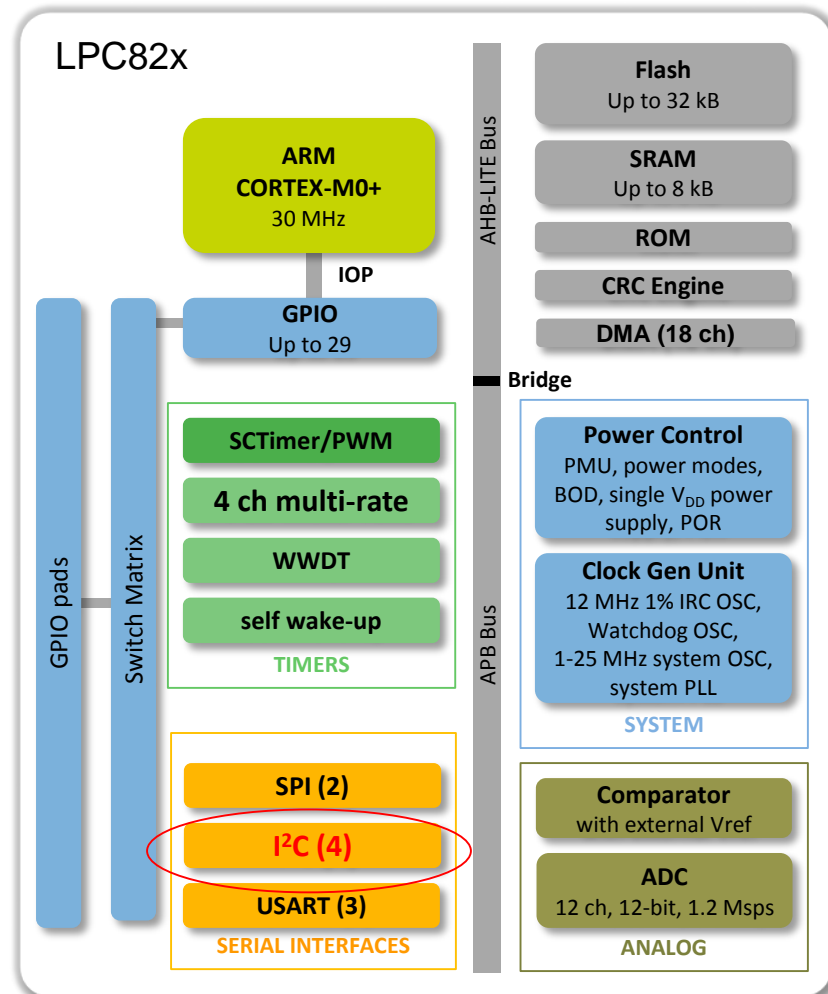
# 多速率定时器串行通信接口 – SPI

- SPI功能可以通过开关矩阵来配置到所有数字引脚
- 主模式最大位率可达30 Mbit/s
- 从模式最大位率可达约18Mbit/s
- 片上ROM提供SPI驱动
- 收发支持DMA
- 支持低功耗模式唤醒



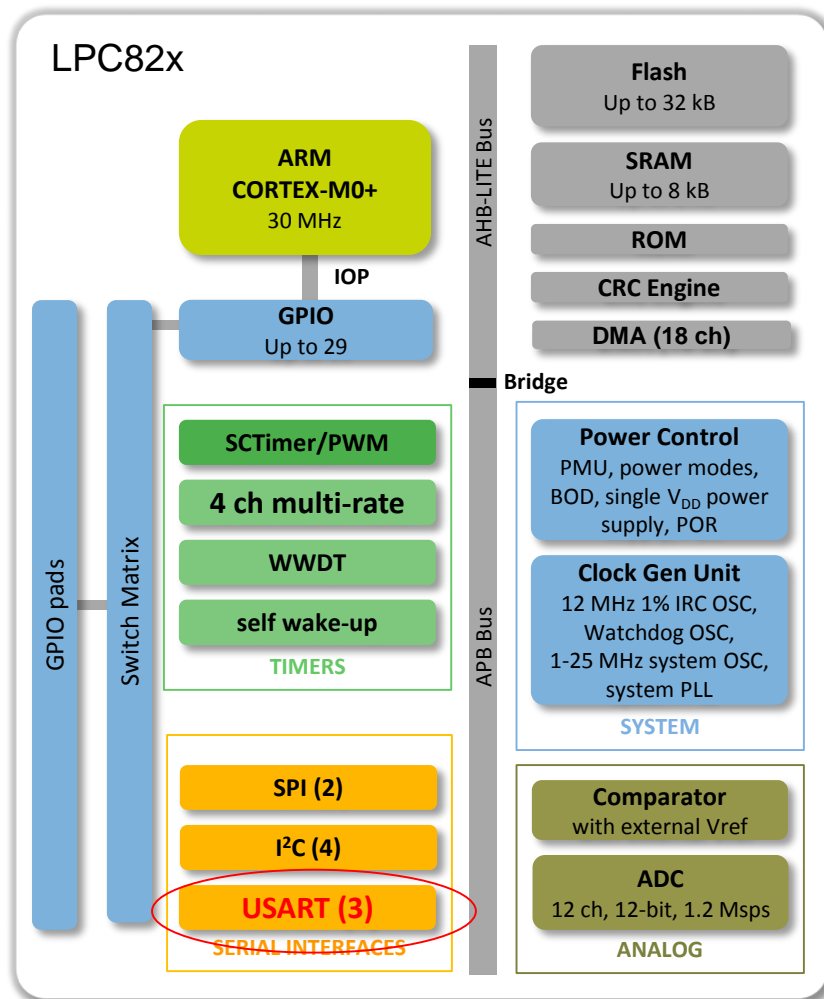
# 多速率定时器串行通信接口 – I2C

- 支持数据速率400 Kbit/s 的标准模式和高达1Mbitr 的快速模式
- 独立的主机、从机和监视器功能
- 硬件中支持多个I2C 从机地址
- 支持SMBus
- 片上ROM提供I2C驱动
- 收发支持DMA
- 支持低功耗模式唤醒



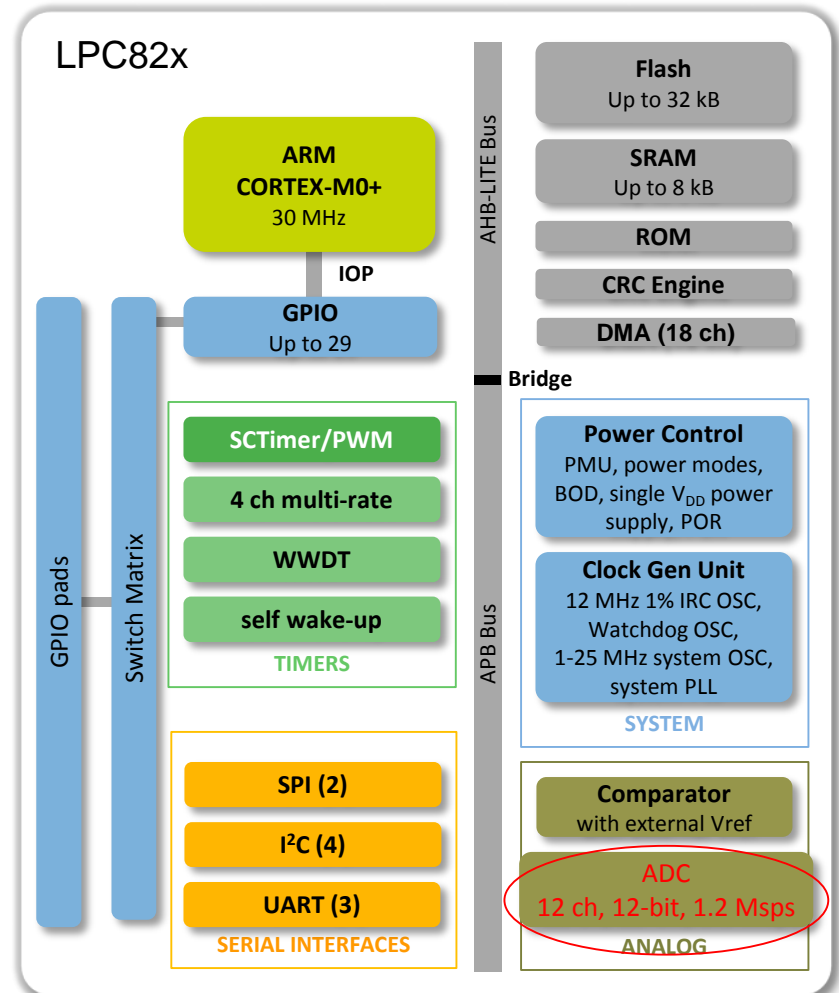
# 多速率定时器串行通信接口 – USART

- 异步模式下最高速率可达 1.875Mbits/s
- 同步模式下最高通信速率可达 10Mbits/s
- 数据格式：7、8、9个数据位, 1、2个停止位
- 数据校验：无校验/奇校验/偶校验
- 片上ROM提供I2C驱动
- 收发支持DMA
- 支持低功耗模式唤醒



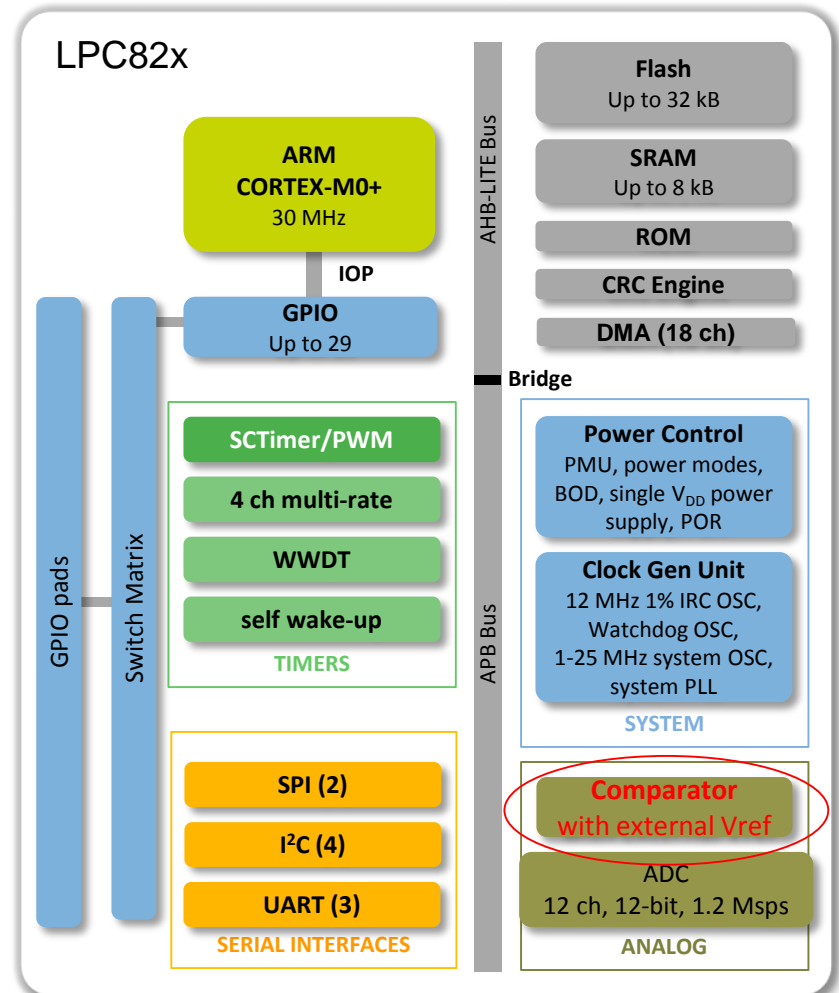
# 12位高速AD 转换器

- 高精度 - 12位
- 高速 – 可达到1.2 Msamples/s
- 多通道 - 12个通道
- ADC转换可由多个触发源触发
  - SCTimer/PWM 匹配输出以及模拟比较器的输出都可以作为ADC转换的触发源
- 内置硬件自校准模式
  - 通过简单的语句调用即可实现ADC的自校准



# 模拟比较器

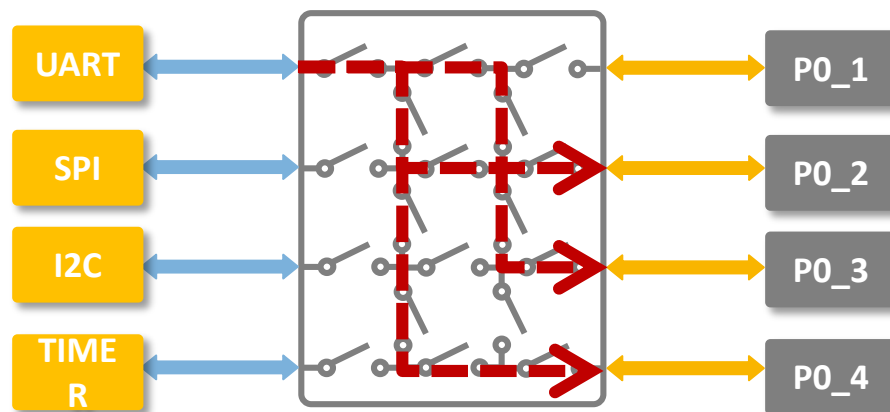
- 可选择的外部输入输出引脚
- 内部参考电源(0.9V)可作为比较器的正极/负极输入引脚
- 32个阶梯电压可作为比较器的正极/负极输入引脚
- 阶梯电压源可选 ( VDD或者VDDCMP )
- 可触发中断





# 开关矩阵

- 开关矩阵可分配的引脚和功能
  - 除了电源和地 管脚以外，任意外部管脚均可被SWM分配功能
  - 可分配的功能包括 UART、SPI、I2C、SCT、比较器输出、CLKOUT、逻辑匹配输出
- 特定功能引脚 仅 可被 管理（不能被分配）
  - 如外部晶振引脚、比较器输入口、ADC采样、复位口、SWD调试接口、GPIO口



开关矩阵功能示意图

# 低功耗模式

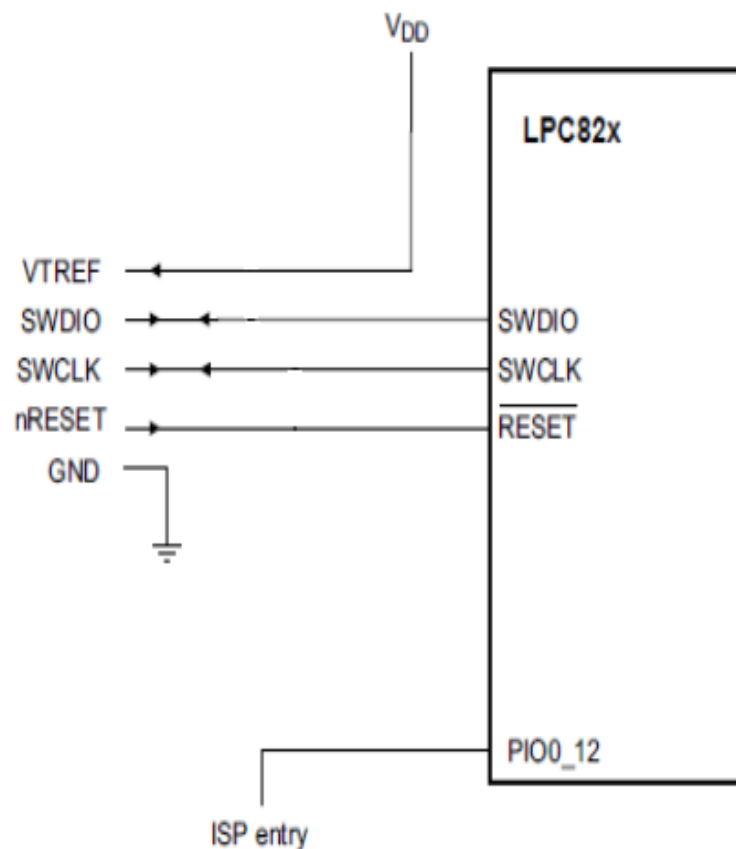
- LPC82x 支持4种低功耗模式：
  - 睡眠模式
  - 深度睡眠模式
  - 掉电模式
  - 深度掉电模式

项目 \ 低功耗模式	Sleep mode	Deep-sleep mode	Power-down mode	Deep Power-down mode
典型功耗值 Idd	1.85mA	160uA	1.6uA	0.2uA
唤醒时间 (参考值)	2.6us	4us	50us	215us

# 仿真调试

- SWD

- 仿真调试环节不需要占用目标芯片资源
- 支持4个断点，2个数据观测点
- 支持JTAG边界扫描
- 支持微跟踪缓冲区（MTB）--最大到4KB
- ISP管脚（P0.12）可在无法进入SWD仿真模式时（比如芯片进入了深度断电模式或者已经把SWD管脚配置成IO口等），强制芯片进入SWD仿真
- SWDIO和SWCLK外部可以悬空，或者上拉10~100k电阻





SECURE CONNECTIONS  
FOR A SMARTER WORLD