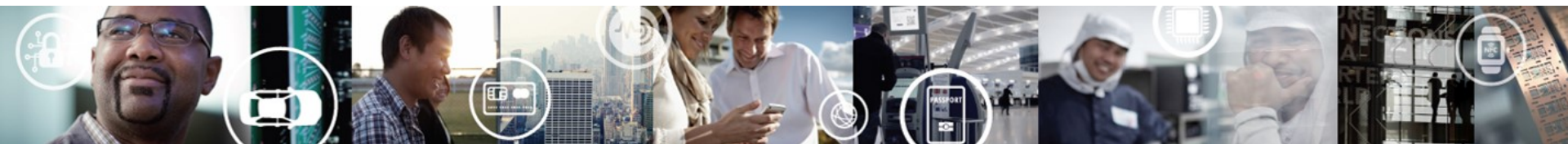


LPC82X 培训资料

模拟比较器

MAY, 2016



EXTERNAL USE



SECURE CONNECTIONS
FOR A SMARTER WORLD

内容

- 模拟比较器特征及电气特性
- 模拟比较器功能模块及配置

模拟比较器特征及电气特性

模拟比较器特征

- 可选择的外部输入输出引脚
- 内部参考电源(0.9V)可作为比较器的正极/负极输入引脚
- 32个阶梯电压可作为比较器的正极/负极输入引脚
- 阶梯电压源可选 (V_{DD} 或者 V_{DDCMP})
- 可触发中断

模拟比较器电气特性-1

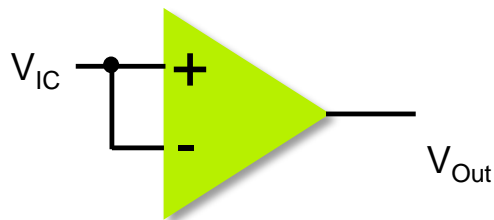
- 模拟比较器工作在12MHz和30MHz时的电流分别是34uA和82uA
- 模拟比较器的内部参考电源典型值是904mV

- $T_{amb} = -40^{\circ}\text{C}$ to $+105^{\circ}\text{C}$; VDD=3.3V; hysteresis disabled in the comparator CTRL register.

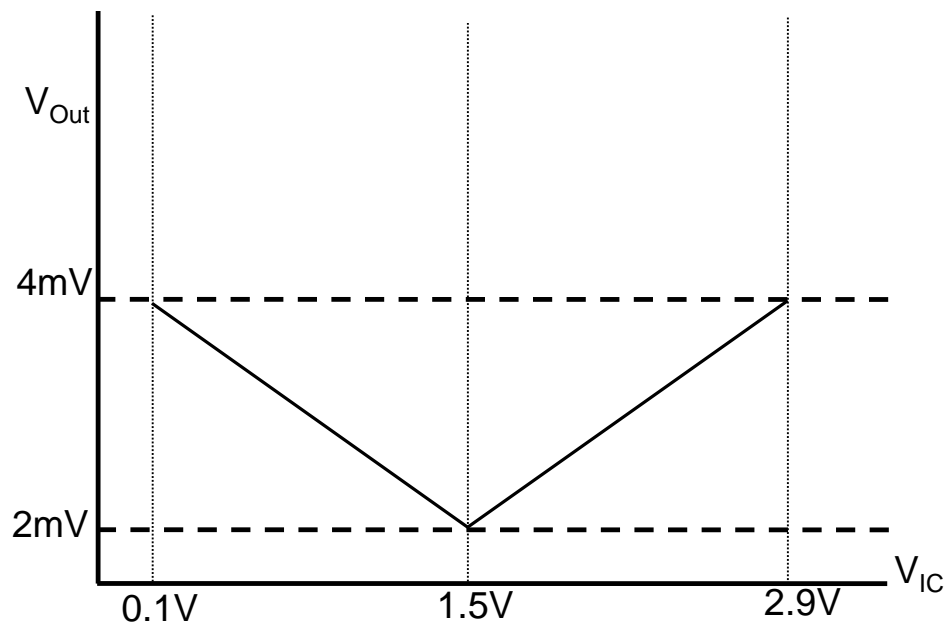
Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Vo	Output voltage	$T_{amb} = 25^{\circ}\text{C}$ to 105°C	860	-	940	mV
		$T_{amb} = 25^{\circ}\text{C}$		904		mV

模拟比较器电气特性-2

- 模拟比较器的失调电压



Symbol	Conditions	Min	Typ	Max
V _{offset}	$V_{IC}=0.1V$	-	4mV	-
	$V_{IC}=1.5V$	-	2mV	-
	$V_{IC}=2.9$	-	4mV	-

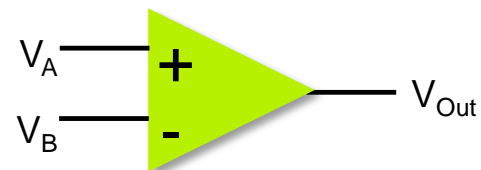


模拟比较器电气特性-3

• 模拟比较器的输出传播延迟

Symbol	Conditions	Min	Typ	Max
t_{PD}	HIGH to LOW; VDD(3V3) = 3.0 V; VIC = 0.1 V; 100 mV overdrive input	-	140ns	-
	VIC = 0.1 V; rail-to-rail input	-	190ns	-
	VIC = 1.5 V; 100 mV overdrive input	-	130ns	-
	VIC = 1.5 V; rail-to-rail input	-	120ns	-
	VIC = 2.9 V; 100 mV overdrive input	-	220ns	-
	VIC = 2.9 V; rail-to-rail input	-	80ns	-

Symbol	Conditions	Min	Typ	Max
t_{PD}	LOW to HIGH; VDD(3V3) = 3.0 V; VIC = 0.1 V; 50 mV overdrive input	-	240ns	-
	VIC = 0.1 V; rail-to-rail input	-	60ns	-
	VIC = 1.5 V; 100 mV overdrive input	-	160ns	-
	VIC = 1.5 V; rail-to-rail input	-	150ns	-
	VIC = 2.9 V; 100 mV overdrive input	-	150ns	-
	VIC = 2.9 V; rail-to-rail input	-	260ns	-



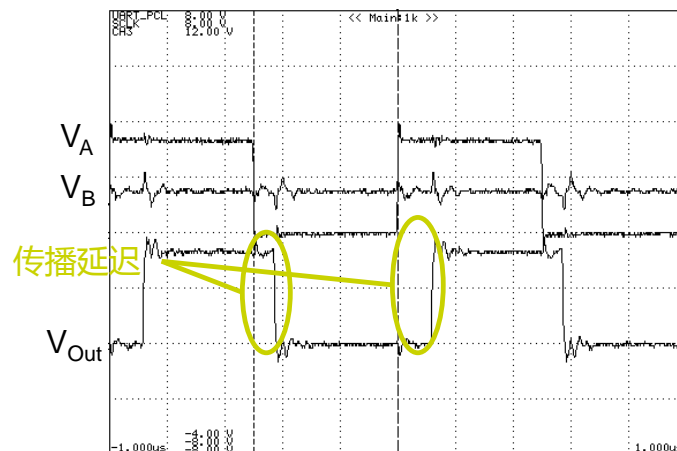
$$VIC = (V_A + V_B) / 2$$

Rail-to-rail input:

Driving one of the inputs from 0V to VDD

50mV overdrive input:

Driving one of the inputs 50mV higher or lower than the other input

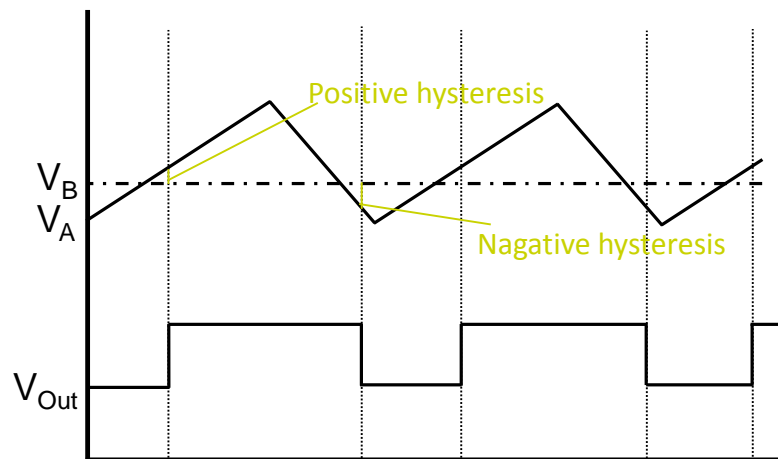
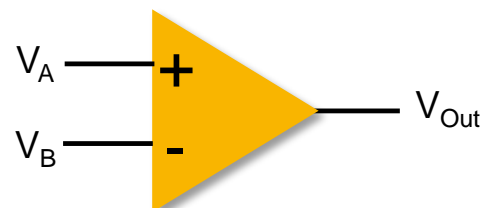


模拟比较器电气特性-4

- 模拟比较器的输出滞回
 - 可以设置三种滞回电压：
5mV/10mV/20mV
 - 实际测量的滞回电压见下表

Symbol	Conditions	Min	Typ	Max
V_{hys}	positive hysteresis; VDD(3V3) = 3.0V; VIC=1.5V	-	6mV, 11mV, 23mV	-

Symbol	Conditions	Min	Typ	Max
V_{hys}	negative hysteresis; VDD(3V3) = 3.0V; VIC=1.5V	-	10mV, 15mV, 27mV	-



模拟比较器功能模块及配置

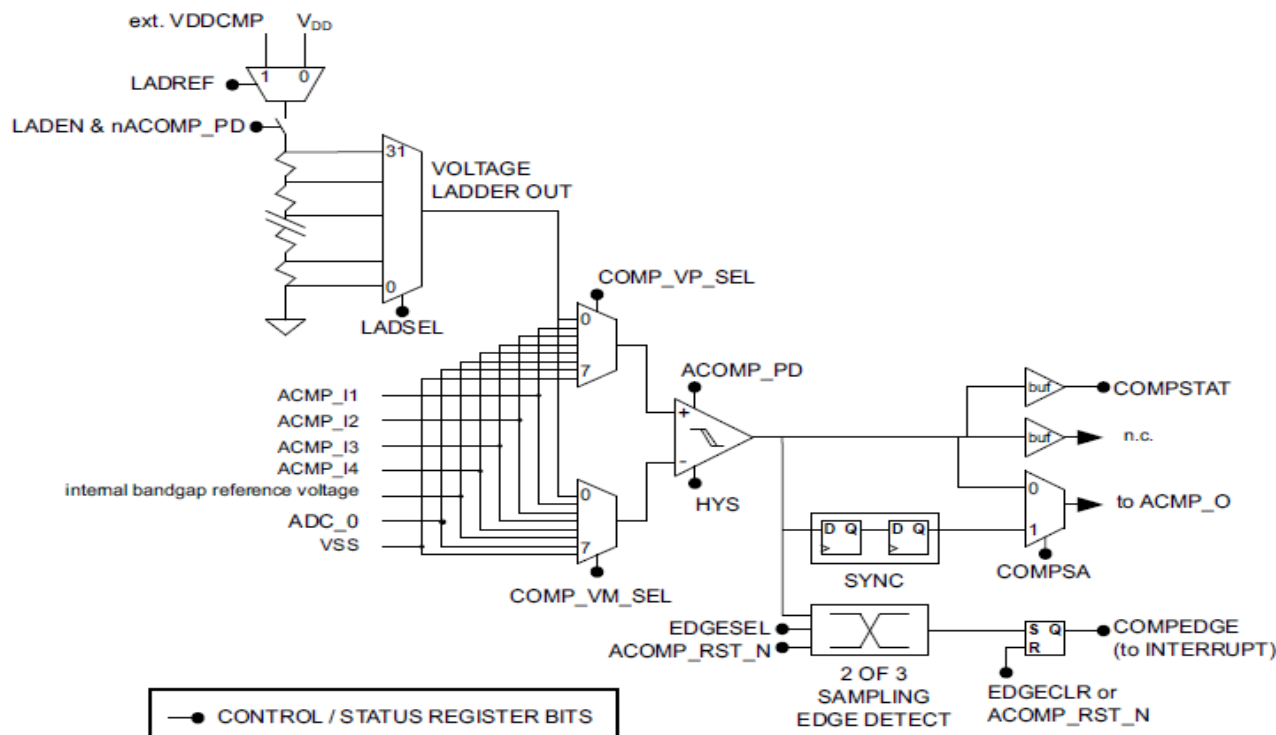
模拟比较器引脚配置

- 模拟比较器的输出引脚可配置为非电源功能的任何引脚
- 模拟比较器的输入引脚和参考电源引脚为固定引脚

Function	Type	Pin	Description	SWM register
ACMP_11	I	PI00_0	Comparator input 1	PINENABLE0
ACMP_12	I	PI00_1	Comparator input 2	PINENABLE0
ACMP_13	I	PI00_14	Comparator input 3	PINENABLE0
ACMP_14	I	PI00_23	Comparator input 4	PINENABLE0
ACMP_0	O	Any	Comparator output	PINASSIGN8
VDDCMP	I	PI00_6	External reference voltage source for 32-stage Voltage ladder	PINENABLE0

模拟比较器功能模块

- 阶梯电压参考电源可选择 V_{DD} 或者 V_{DDCMP} ,阶梯电压可分为32级
- V_{DDCMP} 的电压不应超过 V_{DD} 的电压
 - 注：TSSOP20封装无VDDCMP引脚
- 模拟比较器的输出可作为SCT的输入



模拟比较器寄存器描述

- 和模拟比较器相关的寄存器只有两个（CTRL和LAD）
- CTRL寄存器主要设置比较器的输入、输出、阶梯电压、滞回等的设置
- LAD寄存器设置阶梯电压的分压

Name	Access	Description	Reset value
CTRL	R/W	Comparator control register	0x00
LAD	R/W	Voltage ladder register	0x00

模拟比较器基本配置

第一步

- 使能模拟比较器的电源
 - `Chip_SYSCTL_PowerUp(SYSCTL_SLPWAKE_ACMP_PD);`

第二步

- 使能模拟比较器的时钟
 - `Chip_Clock_EnablePeriphClock(SYSCTL_CLOCK_ACOMP);`

第三步

- 模拟比较器的输出可作为SCT的输入

第四步

- 使能模拟比较器的中断（可选）
 - `NVIC_EnableIRQ(CMP_IRQn);`

第五步

- 配置模拟比较器的输入输出引脚（可选）
 - `Chip_Clock_EnablePeriphClock(SYSCTL_CLOCK_SWM);`
 - 引脚方向、功能配置
 - `Chip_Clock_DisablePeriphClock(SYSCTL_CLOCK_SWM);`



SECURE CONNECTIONS
FOR A SMARTER WORLD