

# Circuitos Electrónicos Digitales (CED-ISW) 2024-25

## Boletín 2: Análisis y diseño de Circuitos Combinacionales

**NOTA:** para resolver K-mapas de 5 variables, utiliza alguna herramienta de ayuda al diseño, por ejemplo:

<https://www.charlie-coleman.com/experiments/kmap/>

<http://www.32x8.com/var5.html>

### Problema 1

A partir de las tablas de verdad de las siguientes funciones, obtenga las expresiones algebraicas de dichas funciones y los circuitos lógicos que las realizan:

a)

X	Y	F1	F2	F3
0	0	1	0	1
0	1	0	1	1
1	0	1	1	1
1	1	0	0	0

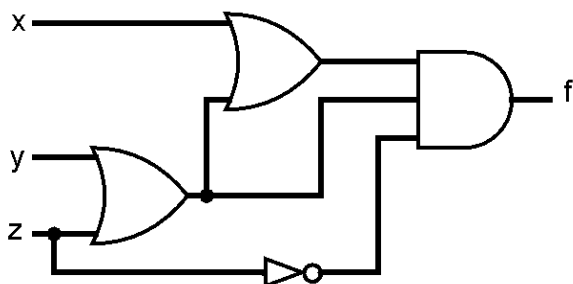
b)

X	Y	Z	F4	F5	F6	F7	F8	F9
0	0	0	0	1	0	1	1	1
0	0	1	1	0	0	1	0	0
0	1	0	0	0	0	1	1	1
0	1	1	0	1	0	0	0	0
1	0	0	0	1	1	1	1	1
1	0	1	1	1	1	1	1	0
1	1	0	0	0	0	1	1	1
1	1	1	0	0	0	1	1	0

### Problema 2

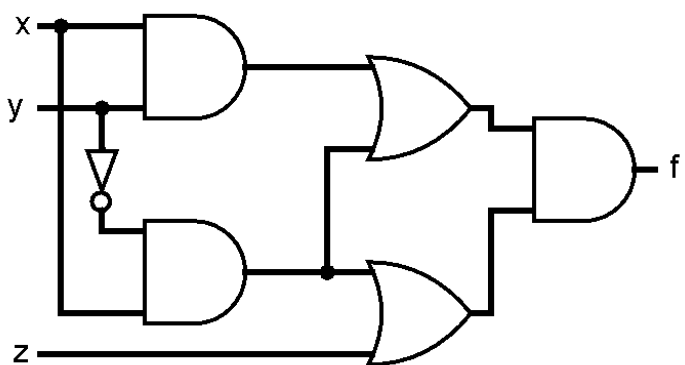
Analice los siguientes circuitos y obtenga sus expresiones algebraicas normalizadas (sp o ps):

a)

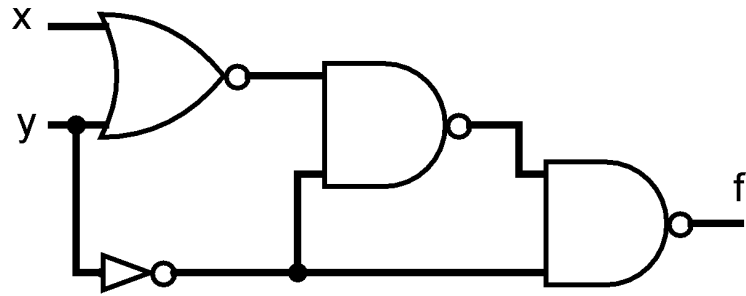
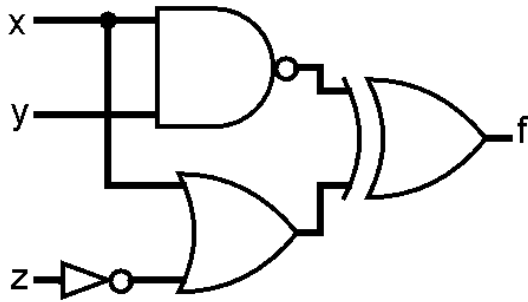


c)

b)

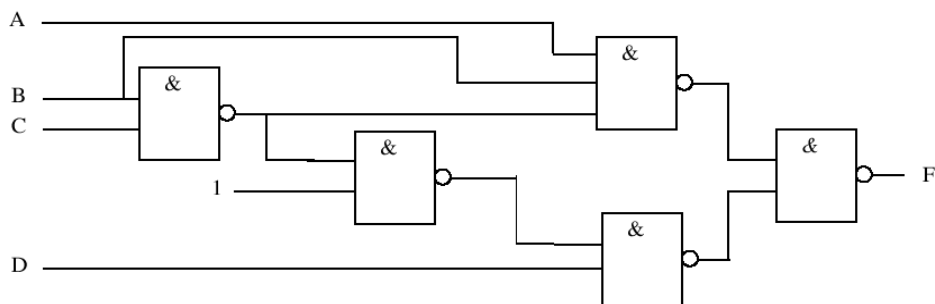


d)



### Problema 3

En el circuito de la figura, todas las puertas introducen el mismo retardo de valor de 2 ns.



- Obtenga el mapa de  $F(A, B, C, D)$ .
- Diseñe un módulo Verilog que lo implemente utilizando una descripción estructural a nivel de puertas.
- Programa un banco de pruebas (Test Bench) en Verilog para comprobar que el módulo diseñado funciona de acuerdo a su tabla de verdad.
- Programa un banco de pruebas (Test Bench) en Verilog para obtener la forma de onda de F si  $A=B=D=1$  y C cambia periódicamente.
- Igual que (d), si  $A=C=D=1$  y B cambia periódicamente.

### Problema 4

Utilizando el mapa de Karnaugh, determine las relaciones mínimas sp (suma de productos) y ps (producto de sumas) de las siguientes funciones. Implemente igualmente, un circuito mínimo en dos niveles.

- $F(X, Y, Z, U) = \sum(3, 4, 7, 8, 10, 11, 12, 13, 14)$
- $F(X, Y, Z, U) = \sum(0, 4, 6, 7, 10, 12, 13, 14)$
- $F(A, B, C, D) = \prod(3, 5, 7, 11, 13, 15)$
- $F(X, Y, Z, U) = \sum(0, 1, 3, 6, 9, 11, 12, 13, 15)$
- $F(X, Y, Z, U) = \sum(0, 2, 3, 4, 5, 7, 8, 9, 13, 14, 15)$
- $F(A, B, C, D) = \prod(0, 3, 4, 6, 7, 11, 13, 14, 15)$
- $F(A, B, C, D, E) = \sum(0, 2, 5, 7, 13, 15, 16, 18, 26, 29, 31)$
- $F(X, Y, Z, U) = \sum(0, 1, 2, 4, 6, 8, 9, 12, 13, 14)$

### Problema 5

Se desea calcular el valor absoluto de un número con signo de 3 bits, representado en Notación Complemento a 2 (Ca2). Se pide:

- Diseñe el circuito que realice dicho cálculo utilizando puertas NAND (el menor número posible).
- Diseñe un módulo Verilog que implemente el circuito utilizando una descripción funcional (asignación continua con operaciones lógicas) basada en una expresión sp mínima.
- Programa un banco de pruebas (Test Bench) en Verilog para comprobar que el módulo diseñado funciona de acuerdo a su tabla de verdad.

### Problema 6

Las normas de seguridad de los modernos aviones exigen que, para señales de vital importancia para la seguridad del aparato, los circuitos deben estar triplicados para que el fallo de uno de ellos no produzca una catástrofe. En caso de que los tres circuitos no produzcan la misma salida, ésta se escogerá mediante votación.

- Diseñe, a nivel de puertas, el circuito “votador” que ha de utilizarse para obtener como resultado el valor mayoritario de las tres entradas.
- Diseñe un módulo Verilog que implemente el circuito utilizando una descripción funcional (asignación continua con operaciones lógicas) basada en una expresión sp mínima.
- Programa un banco de pruebas (Test Bench) en Verilog para comprobar que el módulo diseñado funciona de acuerdo a su tabla de verdad.

### Problema 7

Sea F una función de un dígito BCD y de una entrada de control X. F vale “1” en los siguientes casos:

- Si  $X = 1$  y el número BCD es múltiplo de 3.
- Si  $X=0$  y el número BCD tiene una cantidad impar de unos.

Se pide:

- Implemente F como un circuito en dos niveles utilizando puertas NAND.
- Diseñe un módulo Verilog que implemente el circuito utilizando una descripción funcional (asignación continua con operaciones lógicas) basada en una expresión sp mínima.
- Programa un banco de pruebas (Test Bench) en Verilog para comprobar que el módulo diseñado funciona de acuerdo a su tabla de verdad.

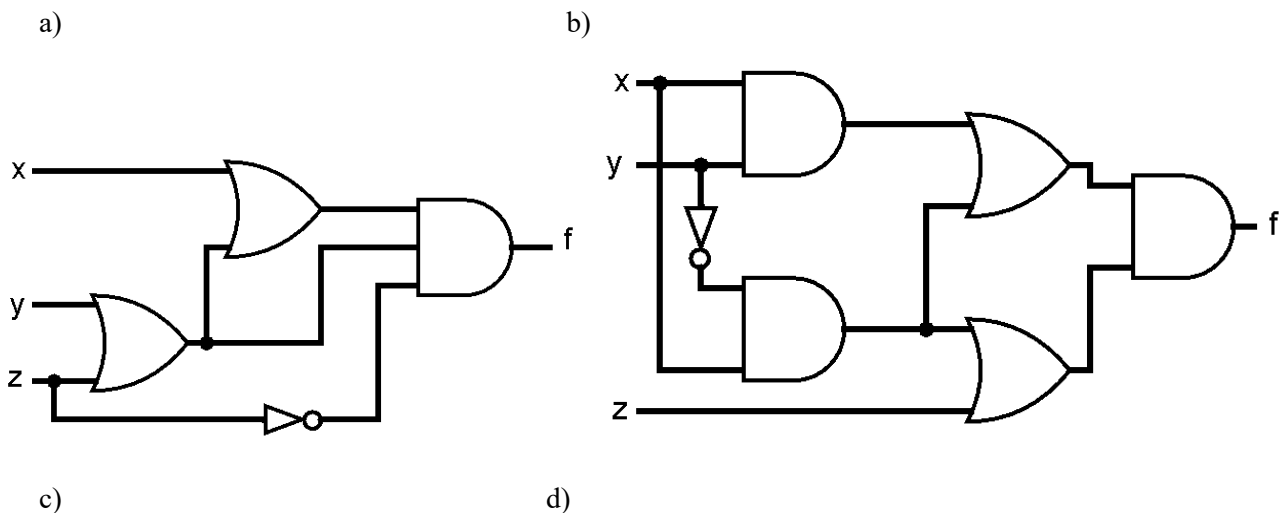
### Problema 8

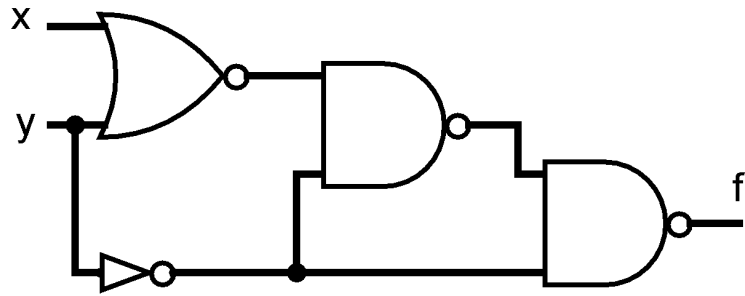
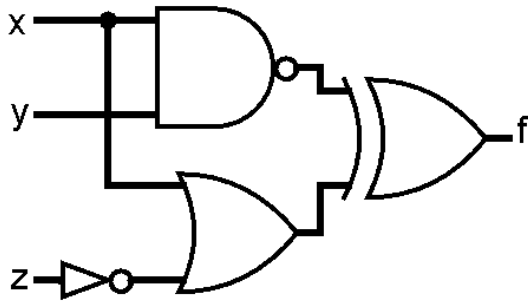
Se pretende diseñar un circuito combinacional que tenga como entrada un número BCD natural y como salida la parte entera del cociente de su división por 3. Se pide:

- Expresar las funciones mínimas de salida como sp y ps.
- Obtenga las expresiones algebraicas correspondientes a cada una de las anteriores, realizadas con un único tipo de operadores (sólo NAND/sólo NOR) y represente el circuito correspondiente a la mínima de estas expresiones.
- Diseñe un módulo Verilog que implemente el circuito utilizando una descripción funcional (asignación continua con operaciones lógicas) basada en una expresión sp mínima.
- Programa un banco de pruebas (Test Bench) en Verilog para comprobar que el módulo diseñado funciona de acuerdo a su tabla de verdad.

### Problema 9

Para cada uno de los siguientes circuitos, diseñe un módulo Verilog que lo implemente utilizando una descripción estructural a nivel de puertas:





### Problema 10

Se quiere realizar un circuito para activar la alarma de incendios (**A**) para la evacuación de un edificio. Para ello se tiene un sensor de gases (**G**), un sensor de humos (**H**), y dos señales procedentes de un termómetro que indican si la temperatura es mayor de 45°C (**T45**) y si la temperatura es mayor de 60°C (**T60**).

Debido a que a veces los sensores detectan humos y gases que no siempre proceden de incendios (por ejemplo, de los cigarrillos o las cocinas), para evitar falsas alarmas, la señal **A** se activará cuando se cumplan las siguientes condiciones:

- Si la temperatura es mayor de 60°C siempre se activará la alarma
- Si la temperatura está entre 45°C y 60°C se activará la alarma sólo si han detectado gases o humos (o ambos).
- Si la temperatura es menor de 45°C se activará la alarma sólo si se detectan gases y humos

Resumiendo, las 4 señales binarias de entrada y la salida:

**G**: vale '1' si se detecta **GAS** resultante de la combustión.

**H**: vale '1' si se detecta **HUMO**.

**T45**: vale '1' si la temperatura es superior a 45°C

**T60**: vale '1' si la temperatura es superior a 60°C

La señal de salida **A** (alarma) se activará a nivel alto

Se pide:

Obtener el circuito correspondiente solo con puertas NOR.

### Problema 11

Suponga que los números entre 0 y 15 están representados en binario con cuatro bits:  $X_3-X_0$ , donde  $X_3$  es el bit más significativo. Diseñe un circuito que de salida  $Z = 1$  si y sólo si el número  $X_3-X_0$  es primo. Base su diseño en la obtención de una expresión mínima en dos niveles para  $Z$ .

### Problema 12

Las cuatro líneas de entrada de un circuito combinacional corresponden a un número natural codificado en binario natural. Diseñe un circuito en dos niveles que sirva para detectar cuándo un número es una potencia de dos.

### Problema 13

Se tiene una palabra de 5 bits: los 4 últimos bits representan un dígito BCD y el primero es un bit de paridad impar. Obtenga la tabla de verdad (o el K-mapa) de las funciones siguientes:

- F1; se hará "1" para valores de entrada que no correspondan con dígitos BCD.
- F2; se hará "1" para palabras con paridad incorrecta.

### Problema 14

### Problema 15

Diseñe, de manera eficiente, un circuito que reciba como entrada un número entero entre 2 y 20 y que genere las siguientes salidas a partir del mismo (activas en alto):

- La salida **T** debe activarse si el número es múltiplo de 3.
- La salida **P** debe activarse si el número es primo.

Por último, añada al diseño anterior la circuitería necesaria para dotarlo de 2 salidas más (activas en bajo):

- La salida **I** debe activarse si el número es impar.

- La salida C debe activarse si el número es múltiplo de 4.

### Problema 16

Considere la función  $f(X, Y, Z, T) = (Y + Z + T) \cdot ZT + (X + Y + T) \cdot (X + Y + Z)$

- Represente la función mediante un K-mapa.
- Expresa la función como suma de minterminos.
- Expresa la función como producto de maxtérminos.
- Expresa la función como suma de productos mínima.
- Expresa la función como producto de sumas mínimo.
- Diseñe un circuito que implemente la función utilizando puertas lógicas
- Diseñe un módulo Verilog que implemente el circuito utilizando una descripción funcional (asignación continua con operadores lógicos) basada en la expresión suma de productos obtenida en el apartado d.

### Problema 17

Diseñe con puertas lógicas un circuito combinacional que reciba cuatro entradas (a, b, c, d) y genere dos salidas (f, g) de la siguiente forma:

- Si  $a = 0$ :  $f = 0$ ;  $g = 1$ .
- Si  $a = 1$ :  $f =$  paridad impar (b, c, d);  $g =$  mayoría (b, c, d).

### Problema 18

La directiva de un equipo de fútbol está compuesta por 4 miembros: el presidente y 3 directivos. Las decisiones se toman por mayoría; siendo el voto del presidente decisivo en caso de empate. Por último, la esposa del presidente tiene la potestad de cambiar la decisión de la directiva si lo desea. Diseñe un circuito combinacional óptimo que resuelva dicha votación utilizando puertas.

### Problema 19

Diseñe un circuito combinacional que detecte un error en la representación de un dígito decimal en BCD.

### Problema 20

Diseñe un circuito combinacional que multiplique por cinco una entrada de un dígito decimal representado en BCD. La salida debe representarse también en BCD. Compruebe que las salidas pueden obtenerse de las líneas de entrada sin usar ninguna puerta lógica.

### Problema 21

Diseñe un circuito combinacional cuya entrada sea un número de cuatro bits, y cuya salida sea el complemento a 2 del número de entrada.

### Problema 22

Se pretende diseñar un circuito comparador de 2 números de 2 bits,  $A=(a_1, a_0)$  y  $B=(b_1, b_0)$ . Dicho circuito deberá tener tres salidas M (Mayor), I (Igual), m (menor), de tal forma que:

- $M=1 \iff A > B$
- $I = 1 \iff A = B$
- $m=1 \iff A < B$

Diséñese exclusivamente con puertas NOR.

### Problema 23

a) Diseñe el circuito de alarma de un coche de dos puertas de tal forma que haga sonar la alarma cuando:

- Las puertas estén cerradas, el motor apagado y se abra el maletero.
- El motor esté en marcha, las puertas cerradas y el maletero abierto.
- El freno de mano quitado, el motor encendido y alguna de las puertas abiertas.

b) Obtenga una expresión lógica de la función (no necesariamente mínima) y, a partir de ella, diseñe un módulo Verilog que implemente el circuito utilizando una descripción funcional (asignación continua con operadores lógicos)

### Problema 24

Una lámpara situada en el exterior de una casa se ilumina cuando su señal de excitación está en nivel bajo. Esta señal de activación está controlada por un circuito de cuatro entradas:

- $x_1$ : orden de encender la lámpara (activa en bajo)
- $x_2$ : orden de desconectar el sistema de encendido de la lámpara (activa en bajo)
- $x_3$ : orden de emergencia (activa en bajo)
- $x_4$ : aviso del estado de la luz de la calle: “1” si es de día, “0” si es de noche

La lámpara debe iluminarse cuando haya orden de encenderla, el estado de la luz exterior sea el apropiado y no haya inhibición (no haya orden de desconectarla), excepto si hay emergencia, en cuyo caso se ilumina independientemente de las otras señales. Diseñe el circuito de control del encendido de la lámpara.

### Problema 25

Un sistema de iluminación emplea lógica de control binaria para una determinada luminaria. Esta luminaria está en una intersección en forma de T en un vestíbulo. Hay un conmutador para esta luz en cada uno de los tres puntos del final de la T. Estos interruptores tienen salidas binarias 0 y 1 dependiendo de su posición, y se nombran  $x_1$ ,  $x_2$  y  $x_3$ . La luz se controla mediante un amplificador conectado a un tiristor. Cuando Z, la entrada del amplificador, está a 1, la luz se enciende, y cuando está a 0, la luz se apaga. Debe encontrar una función Z(  $x_1$ ,  $x_2$ ,  $x_3$ ) de modo que si cualquiera de los interruptores cambia, el valor Z cambia pasando la luz de estar encendida a apagada o viceversa.

### Problema 26

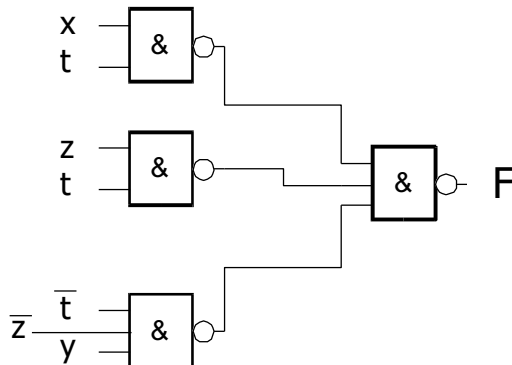
Considere un circuito que reciba como entrada un número binario de **4 bits** (dicho número será siempre de tipo natural, es decir, mayor que 0). El circuito debe activar una salida **F** cuando el número coincida con alguno de la sucesión de **Fibonacci**. Realice un diseño eficiente de dicho circuito utilizando exclusivamente puertas **NOR** (considere raíl doble).

**Nota:** recuerde que la sucesión de **Fibonacci** comienza con los números **1** y **1**, y a partir de estos, cada término es la suma de los dos anteriores. Es decir:

**1, 1, 2, 3, ...**

### Problema 27

Como jefe de producción de su empresa, usted ha encargado a su equipo un circuito que implemente la siguiente función lógica:  $F(x,y,z,t) = \prod[(1,2,5,6,9,13) \cdot d(0,7,8,15)]$ . Su equipo le propone la siguiente solución:



Indique qué errores posee este diseño para obtener F y corrijalos de forma que el diseño sea óptimo.