Pasos de ejecución de instrucciones del Computador Teórico

Nomenclatura utilizada

 Rs Registro fuente (origen) de una operación. Rs1 Rs2 Registro fuente1/fuente2 de una operación. Ri Registro índice para direccionamiento indirecto. Rd/s Registro que es a la vez fuente y destino de una operación. Rx Registro que contiene la dirección de destino para saltos absolutos. Inm_8 Un valor numérico de 8 bits. 	Rd	l	Registro destino de una operación.
Ri Registro índice para direccionamiento indirecto. Rd/s Registro que es a la vez fuente y destino de una operación. Rx Registro que contiene la dirección de destino para saltos absolutos.	Rs	;	Registro fuente (origen) de una operación.
Rd/s Registro que es a la vez fuente y destino de una operación. Rx Registro que contiene la dirección de destino para saltos absolutos.	Rs	1 Rs2	Registro fuente1/fuente2 de una operación.
Rx Registro que contiene la dirección de destino para saltos absolutos.	Ri	-	Registro índice para direccionamiento indirecto.
	Rd	l/s	Registro que es a la vez fuente y destino de una operación.
Inm_8 Un valor numérico de 8 bits.	Rx	(Registro que contiene la dirección de destino para saltos absolutos.
	In	ım_8	Un valor numérico de 8 bits.

Ejecución de instrucciones y unidad de control

Cada instrucción que ejecuta la CPU del Computador Teórico consta de una serie de ciclos o pasos de ejecución en los que se establecen las señales de control que la unidad de control debe generar para ejecutar la instrucción. La principal regla que se debe cumplir para establecer estas señales es la siguiente: el bus interno no podrá contener dos valores distintos en el mismo paso de ejecución, de lo contrario se produciría una incoherencia a nivel lógico, o un cortocircuito a nivel electrónico, en las líneas del bus interno de la CPU. De este modo, los ciclos o pasos de ejecución de una instrucción serán ciclos de ocupación del bus.

El número de pasos y las señales en cada paso dependerán de la instrucción a ejecutar. Sin embargo, los tres primeros pasos de todas las instrucciones son comunes. Las dos principales funciones de estos pasos comunes son:

- Cargar en el registro de instrucción, IR, el código máquina de la instrucción a ejecutar.
- Incrementar el registro contador de programa, PC, para que apunte a la siguiente instrucción a ejecutar.

Paso	Señales de control activas
1	PC-IB, IB-MAR, TMPE_CLR, CARRY_IN, ADD, ALU-TMPS, READ
2	TMPS-IB, IB-PC
3	MDR-IB, IB-IR

A continuación se enumeran los pasos en los que se descompone cada una de las instrucciones del juego de instrucciones de la CPU teórica. La primera es la instrucción NOP, que no realiza ninguna tarea efectiva.

NOP	
Paso	Señales de control activas
4	FIN

Instrucciones de movimiento

MOV Rd,Rs

Paso	Señales de control activas
4	Rs-IB, IB-Rd, FIN

MOV Rd, [Ri]

Paso	Señales de control activas
4	Ri-IB, IB-MAR, READ
5	Ciclo de espera
6	MDR-IB, IB-Rd, FIN

MOV [Ri],Rs

Paso	Señales de control activas
4	Ri-IB, IB-MAR
5	Rs-IB, IB-MDR, WRITE
6	FIN

MOVL Rd, Inm_8

Paso	Señales de control activas
4	IRl-IBl, IBl-Rdl, FIN

MOVH Rd, Inm_8

Paso	Señales de control activas
4	IRl-IBh, IBh-Rdh, FIN

PUSH Rs

Paso	Señales de control activas
4	R7-IB, TMPE_SET, ADD, ALU-TMPS
5	Rs-IB, IB-MDR
6	TMPS-IB, IB-R7, IB-MAR, WRITE
7	FIN

POP Rd

Paso	Señales de control activas
4	R7-IB, TMPE_CLR, CARRY_IN, ADD, ALU-TMPS, IB-MAR, READ
5	TMPS-IB, IB-R7
6	MDR-IB, IB-Rd, FIN

Instrucciones aritmético-lógicas

De tres operandos

ADD Rd, Rs1, Rs2

Paso	Señales de control activas
4	Rs1-IB, IB-TMPE
5	Rs2-IB, ADD, ALU-SR, ALU-TMPS
6	TMPS-IB, IB-Rd, FIN

SUB Rd, Rs1, Rs2

Paso	Señales de control activas
4	Rs1-IB, IB-TMPE
5	Rs2-IB, SUB, ALU-SR, ALU-TMPS
6	TMPS-IB, IB-Rd, FIN

OR Rd, Rs1, Rs2

Paso	Señales de control activas
4	Rs1-IB, IB-TMPE
5	Rs2-IB, OR, ALU-SR, ALU-TMPS
6	TMPS-IB, IB-Rd, FIN

AND Rd, Rs1, Rs2

Paso	Señales de control activas
4	Rs1-IB, IB-TMPE
5	Rs2-IB, AND, ALU-SR, ALU-TMPS
6	TMPS-IB, IB-Rd, FIN

XOR Rd, Rs1, Rs2

Paso	Señales de control activas
4	Rs1-IB, IB-TMPE
5	Rs2-IB, XOR, ALU-SR, ALU-TMPS
6	TMPS-IB, IB-Rd, FIN

De dos operandos

CMP Rs1, Rs2

Paso	Señales de control activas
4	Rs1-IB, IB-TMPE
5	Rs2-IB, SUB, ALU-SR, FIN

De un operando

NOT Rd/s

Paso	Señales de control activas
4	Rd/s-IB, TMPE_SET, XOR, ALU-SR, ALU-TMPS
5	TMPS-IB, IB-Rd/s, FIN

INC Rd/s

Paso	Señales de control activas
4	Rd/s-IB, TMPE_CLR, CARRY_IN, ADD, ALU-SR, ALU-TMPS
5	TMPS-IB, IB-Rd/s, FIN

DEC Rd/s

Paso	Señales de control activas
4	Rd/s-IB, TMPE_SET, ADD, ALU-SR, ALU-TMPS
5	TMPS-IB, IB-Rd/s, FIN

NEG Rd/s

Paso	Señales de control activas
4	Rd/s-IB, TMPE_CLR, SUB, ALU-SR, ALU-TMPS
5	TMPS-TR TR-Rd/s FTN

Interrupciones y llamadas a servicios del sistema

CLI

Paso	Señales de control activas
4	CLI, FIN
STI	
Paso	Señales de control activas
1	CTT ETN

INT Inm_8

Paso	Señales de control activas
4	R7-IB, TMPE_SET, ADD, ALU-TMPS
5	SR-IB, IB-MDR
6	TMPS-IB, IB-R7, IB-MAR, WRITE
7	R7-IB, TMPE_SET, ADD, ALU-TMPS
8	PC-IB, IB-MDR
9	TMPS-IB, IB-R7, IB-MAR, WRITE
10	Ciclo de espera
11	ExtIRl-IB, IB-MAR, READ
12	Ciclo de espera
13	MDR-IB, IB-PC, FIN

IRET

Paso	Señales de control activas
4	R7-IB, TMPE_CLR, CARRY_IN, ADD, ALU-TMPS, IB-MAR, READ
5	TMPS-IB, IB-R7
6	MDR-IB, IB-PC
7	R7-IB, TMPE_CLR, CARRY_IN, ADD, ALU-TMPS, IB-MAR, READ
8	TMPS-IB, IB-R7
9	MDR-IB, IB-SR, FIN

Instrucciones de control de flujo

Saltos incondicionales

JMP Inm_8

JMP Inm_8	
Paso	Señales de control activas
4 5 6	PC-IB, IB-TMPE ExtIRl-IB, ADD, ALU-TMPS TMPS-IB, IB-PC, FIN
JMP Rx	

Paso	Señales de control activas
4	Rx-IB, IB-PC, FIN

Llamadas a procedimientos

CALL Inm_8

Paso	Señales de control activas
4	R7-IB, TMPE_SET, ADD, ALU-TMPS
5	PC-IB, IB-MDR, IB-TMPE
6	TMPS-IB, IB-R7, IB-MAR, WRITE
7	ExtIRl-IB, ADD, ALU-TMPS
8	TMPS-IB, IB-PC, FIN

CALL Rx

Paso	Señales de control activas
4	R7-IB, TMPE_SET, ADD, ALU-TMPS
5	PC-IB, IB-MDR
6	TMPS-IB, IB-R7, IB-MAR, WRITE
7	Rx-IB, IB-PC, FIN

Retorno de procedimientos

RET

Paso	Señales de control activas
4	R7-IB, TMPE_CLR, CARRY_IN, ADD, ALU-TMPS, IB-MAR, READ
5	TMPS-IB, IB-R7
6	MDR-IB, IB-PC, FIN

Saltos condicionales

	0 ~ 1 1 1
Paso	Señales de control activas
4	PC-IB, IB-TMPE
5	ExtIRl-IB, ADD, ALU-TMPS
6	TMPS-IB, IB-PC, FIN
BR_Con	nd Inm_8, cuando la condición es falsa

Paso	Señales de control activas
4	FIN