

**UNIVERSIDADE DE SÃO PAULO**  
**ESCOLA POLITÉCNICA**  
**DEPARTAMENTO DE ENGENHARIA DE COMPUTAÇÃO E**  
**SISTEMAS DIGITAIS**  
**PCS3645 - LABORATÓRIO DIGITAL II**



**RELATÓRIO DA EXPERIÊNCIA 4**

Felipe Luis Korbes - NUSP: 13682893  
João Felipe de Souza Melo - NUSP: 13682913  
João Felipe Pereira Carvalho - NUSP: 11808189

**Turma:** 5

**Professor:** Reginaldo Arakaki

São Paulo

2024

## Sumário

<b>1. Introdução e Objetivos.....</b>	<b>3</b>
<b>2. Planejamento.....</b>	<b>3</b>
2.1 Atividade 1 - Projeto e Simulação do Circuito de Interface.....	3
2.2 Testes.....	7
2.3 Atividade 2 - Estratégia para o Teste de Funcionamento do Projeto.....	8
2.4 Atividade 2 – Preparação do Projeto para Síntese na Placa FPGA.....	9
2.5 Atividade 3 – Síntese e Teste do Projeto na Placa FPGA.....	10
<b>3. Relatório da experiência.....</b>	<b>14</b>
3.1 Desafio.....	14
<b>4.Conclusão.....</b>	<b>14</b>

## 1. Introdução e Objetivos

O objetivo principal dessa experiência é o desenvolvimento de uma Trena Digital, um circuito digital capaz de medir distâncias utilizando um sensor ultrassônico HC-SR04 e transmitir os valores medidos através de uma porta serial. Durante o processo, serão abordados conceitos como medida de distância, interface com sensores, comunicação serial, desenvolvimento de máquinas de estado, codificação em Verilog e projeto em FPGA, culminando na implementação e teste do circuito na placa FPGA DE0-CV.

## 2. Planejamento

### 2.1 Atividade 1 - Projeto e Simulação do Circuito de Interface

Nesta experiência 4 será desenvolvido uma trena digital utilizando as experiências 3 e 2. Inicialmente foi criado um módulo para o fluxo de dados e para a unidade de controle dessa experiência. O diagrama de blocos está na figura abaixo:

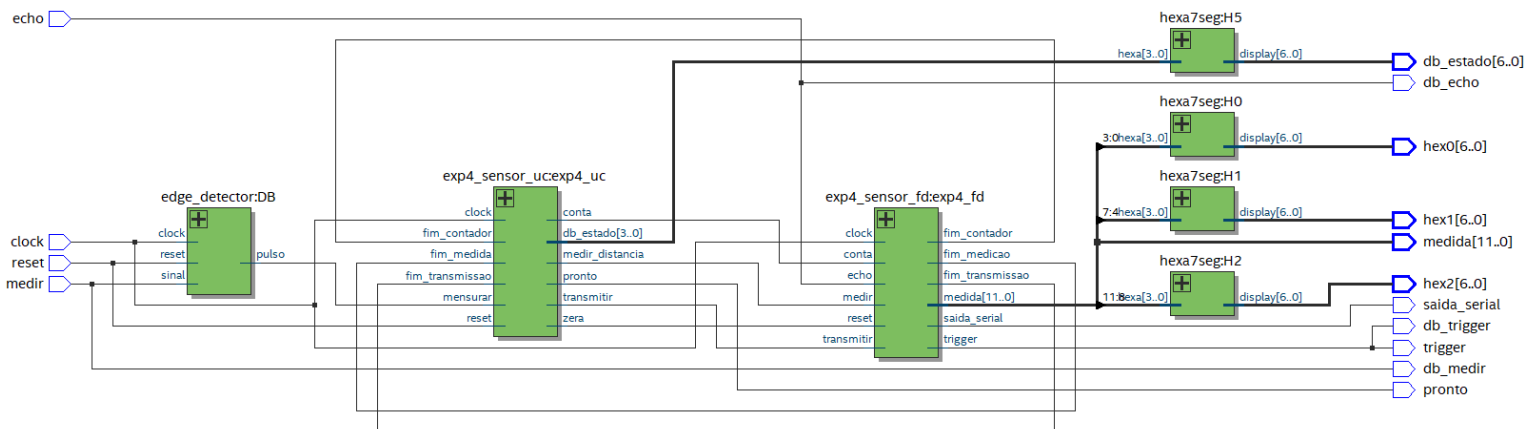


Figura 1 - Diagrama de blocos

O fluxo de dados desenvolvido com todos os módulos da experiência é:

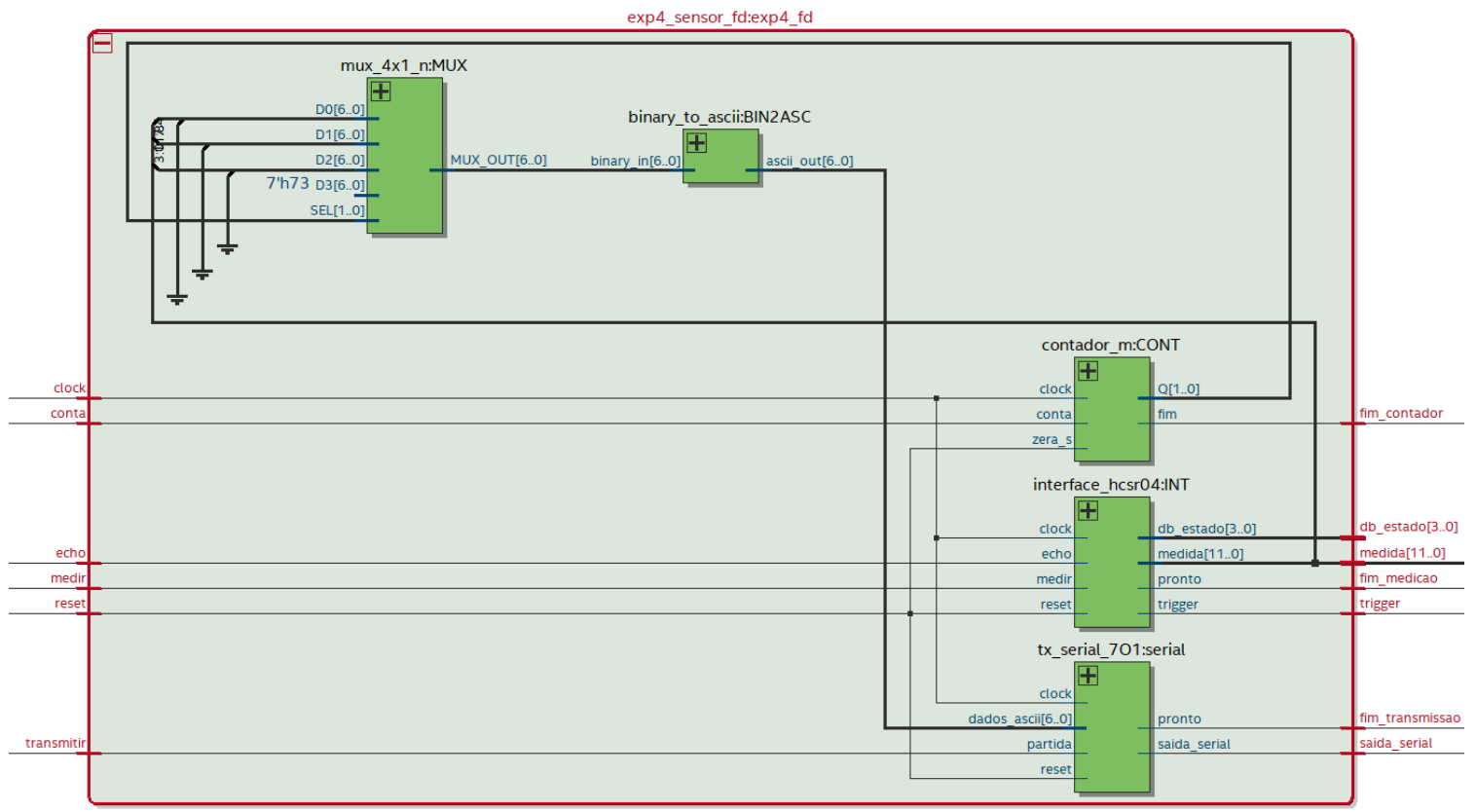


Figura 2 - Fluxo de dados da experiência 4

Observe que foi adicionado um contador no fluxo de dados que tem a função de selecionar o caso de saída do multiplexador para ser enviado via transmissão serial. Foi desenvolvido a unidade de controle para ordenar/sincronizar a ordem do funcionamento dos módulos.

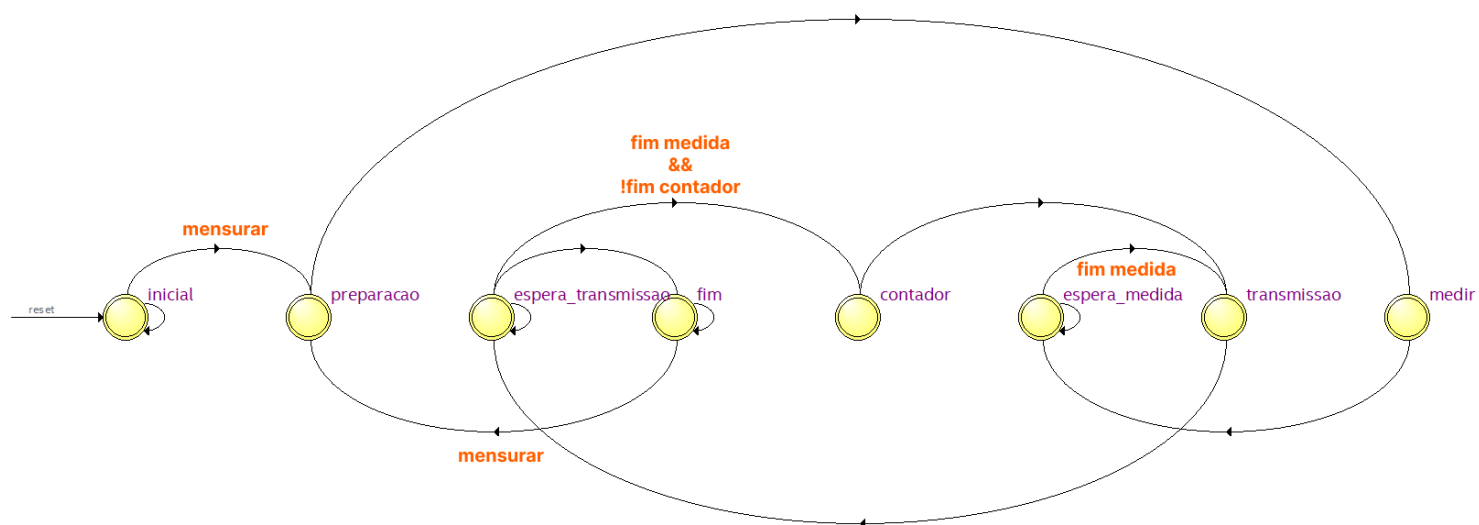


Figura 3 - Unidade de controle da experiência

Ao ativar a entrada "mensurar", o primeiro módulo a ser executado é o código desenvolvido na Experiência 3, referente à medição de distâncias. Após a medição, os dados devem ser transmitidos via comunicação serial, concatenados com o caractere "#".

Abaixo está a ASM desenvolvida:

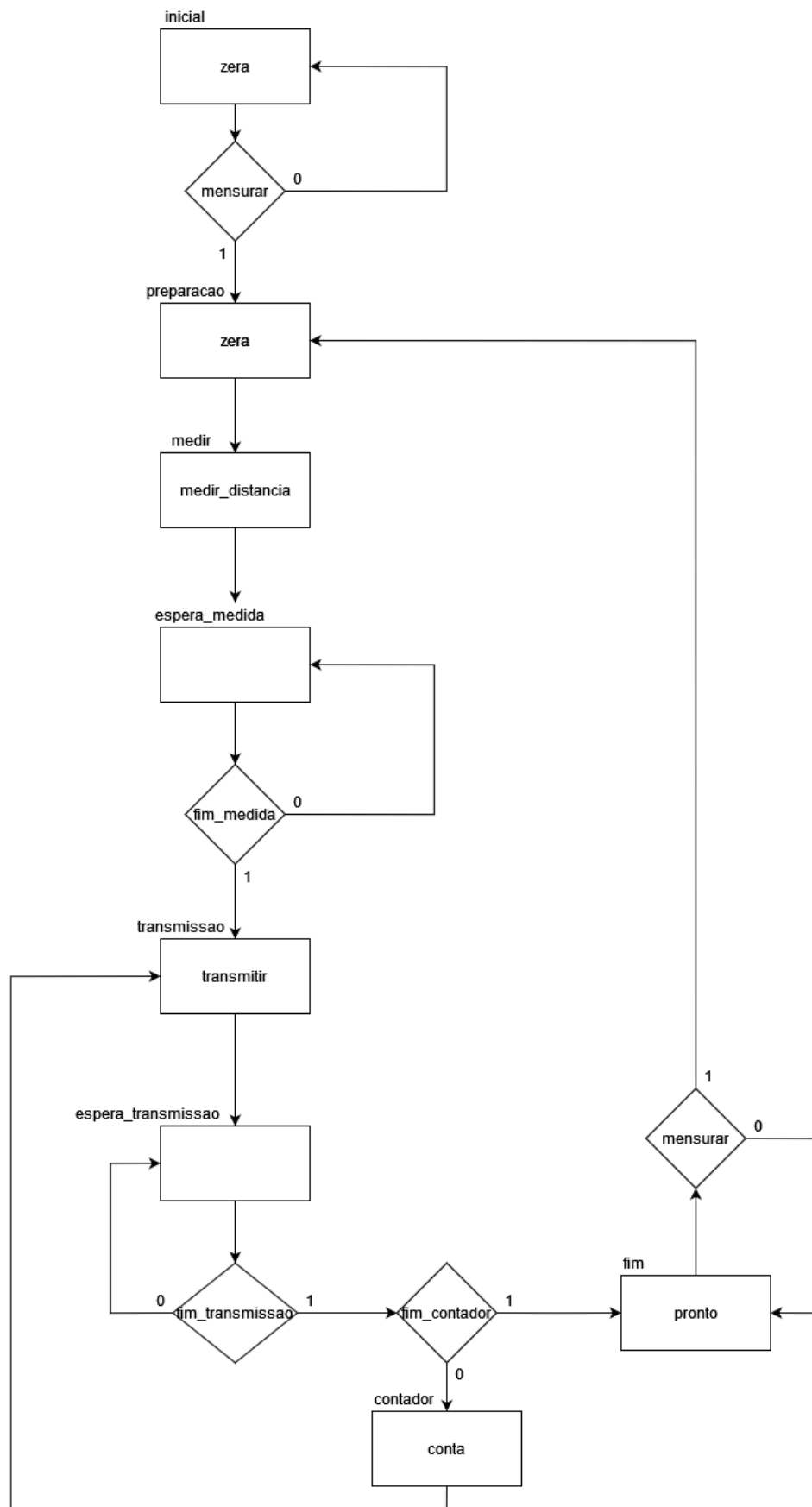


Figura 4 - ASM da unidade de controle

## 2.2 Testes

Para verificar o correto funcionamento do circuito, foi desenvolvida a testbench e foram feitos os seguintes casos de testes:

Casos de teste (us)	Esperado	Ok
5899	100cm	<input checked="" type="checkbox"/>
4399	75cm	<input checked="" type="checkbox"/>
10000	170cm	<input checked="" type="checkbox"/>

Tabela 1 - Casos de teste para a simulação da experiência 4

Abaixo estão a análise das ondas realizadas no modelsim para o primeiro caso de testes com 100cm:

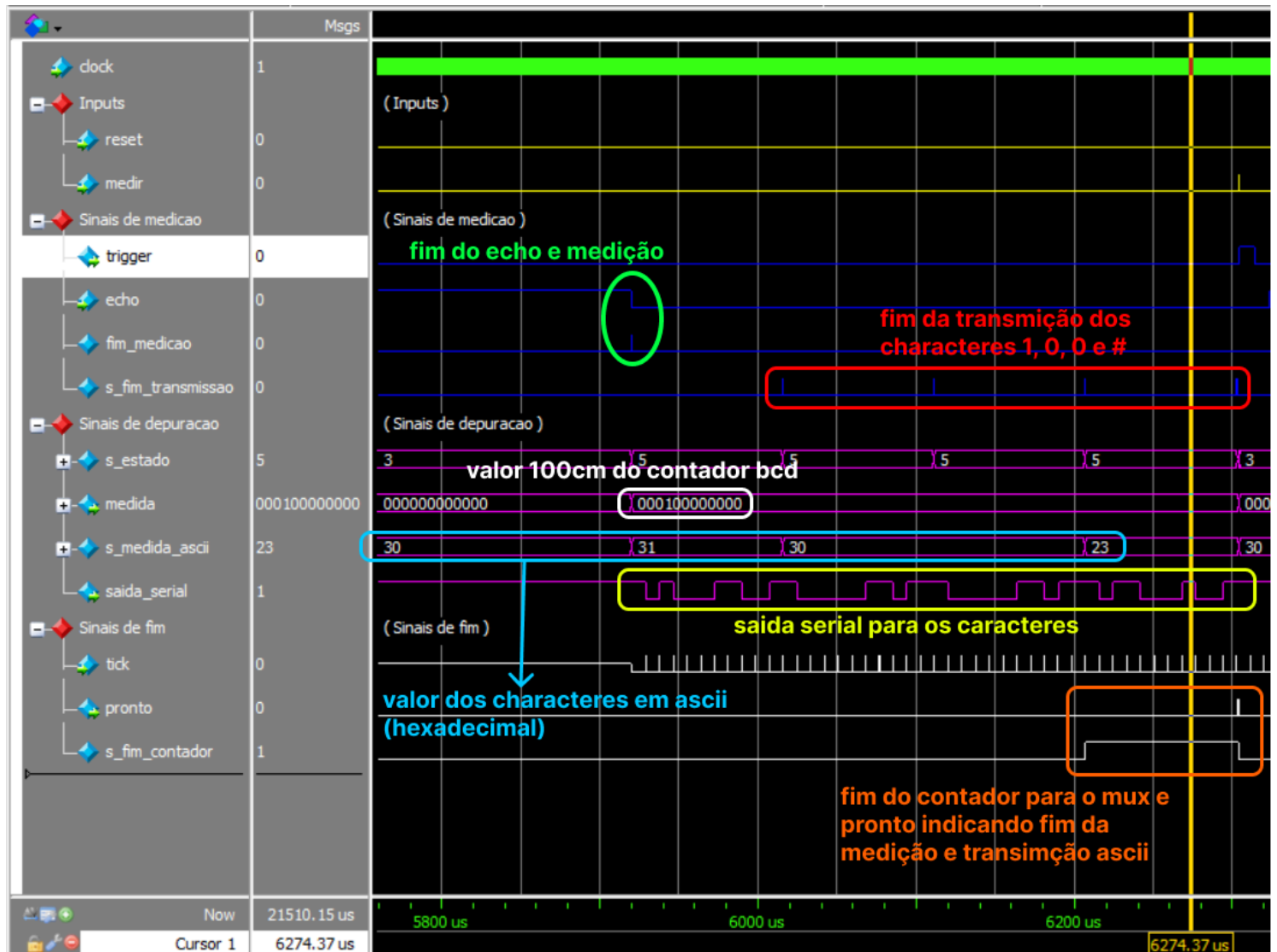


Figura 5 - Formas de onda do teste de 100cm

### 2.3 Atividade 2 - Estratégia para o Teste de Funcionamento do Projeto

Para a experiência prática foi planejado alguns testes que são muito parecidos com os testes da semana anterior. Eles serão realizados com garrafas de água ou outros objetos que estiverem disponíveis no dia do experimento. A organização dos objetos está na figura abaixo:



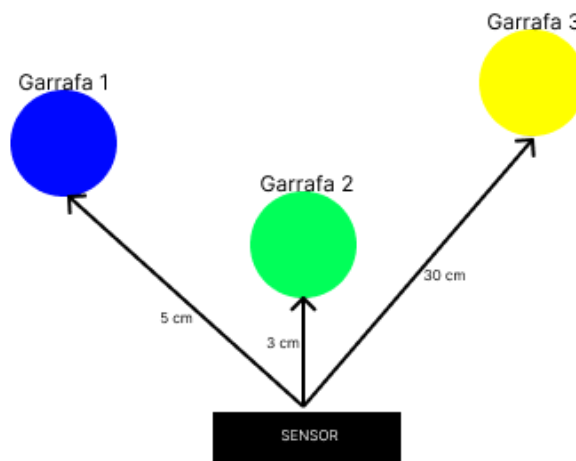


Figura 6 - Organização dos objetos para o teste experimental

Primeiramente, será medida a distância da garrafa 2 até o sensor, seguida pela medição da garrafa 3. O grupo utilizará uma trena ou régua para determinar as distâncias para verificar a acurácia do sensor. A fim de verificar a correta medição da distância e diminuir erros, será feita a medição de cada distância 3 vezes e será pego a média aritmética desses valores.

## 2.4 Atividade 2 – Preparação do Projeto para Síntese na Placa FPGA

Como o sensor HC-SR04 opera com tensão de 5V e os pinos da placa FPGA funcionam em 3,3V, é necessário implementar uma interface para adequar os níveis de tensão entre os componentes, tanto de 5V para 3,3V, quanto de 3,3V para 5V. A transmissão serial também requer uma conversão de tensão, já que o sinal transmitido pelo computador tem um nível de 5V, sendo elevado para 12V na conexão do cabo serial, e, por fim, precisa ser reduzido para 3,3V na recepção pela FPGA. Para isso, foram selecionados dois componentes eletrônicos capazes de realizar a conversão de tensão

O primeiro componente a ser testado será o **74HC4050**, um buffer de nível lógico utilizado para converter sinais de 5V para 3,3V, garantindo a compatibilidade entre o sensor HC-SR04 e a FPGA. Ele é essencial para evitar danos à FPGA e garantir que os sinais de controle e eco do sensor possam ser corretamente processados pela placa.

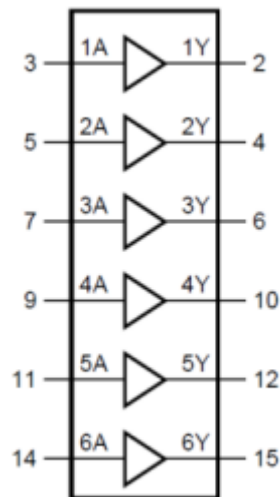


Figura 7 - Circuito integrado 74HC4050

O segundo componente será o **MAX3232**, responsável pela conversão de níveis TTL para RS-232, adaptando o sinal da porta serial para comunicação com a FPGA. Para tanto, será conectado o fio Rx do cabo serial na placa MAX3232 juntamente com o seu GND. Da parte da placa FPGA, será conectado a sua saída de 3,3V no VCC da placa MAX3232, juntamente com o GND da FPGA e a entrada Rd para transmissão serial.

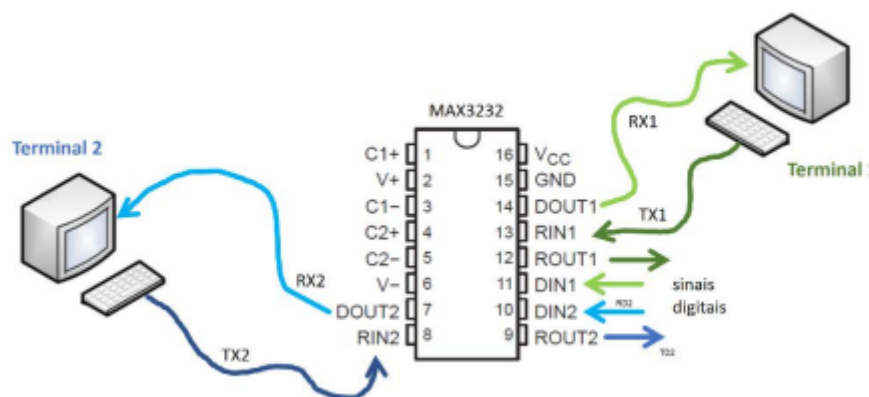


Figura 8 - Circuito integrado MAX3232

Após a realização desses testes, será realizada a montagem do circuito completo para a verificação dos testes. A pinagem a ser seguida está na tabela abaixo:

## 2.5 Atividade 3 – Síntese e Teste do Projeto na Placa FPGA

Sinal	Pino da DE0-CV	Pino da FPGA	Analog Discovery
clock	clock CLK_50	PIN_M9	-
reset	chave SW0	PIN_U13	-
medir	botão KEY0	PIN_U7	-
medida_unidade	display HEX0	PIN_U21, PIN_V21, PIN_W22, PIN_W21, PIN_Y22, PIN_Y21, PIN_AA22	-
medida_dezena	display HEX1	PIN_AA20, PIN_AB20, PIN_AA19, PIN_AA18, PIN_AB18, PIN_AA17, PIN_U22	-
medida_centena	display HEX2	PIN_Y19, PIN_AB17, PIN_AA10, PIN_Y14, PIN_V14, PIN_AB22, PIN_AB21	-
saida_serial	pino GPIO_0_D1	PIN_B16	-
trigger	pino GPIO_1_D1	PIN_A12	-
echo	pino GPIO_1_D3	PIN_B12	-
pronto	led LEDR0	PIN_AA2	-
db_mensurar	led LEDR1	PIN_AA1	-
db_saida_serial	pino GPIO_0_D35	PIN_T15	Protocol – DIO7
db_trigger	pino GPIO_1_D33	PIN_G12	Scope – CH1+
db_echo	pino GPIO_1_D35	PIN_K16	Scope – CH2+
db_estado	display HEX5	PIN_N9, PIN_M8, PIN_T14, PIN_P14, PIN_C1, PIN_C2, PIN_W19	-

Tabela 2 - Pinagem da experiência

Conforme mostrado na Tabela 2, a pinagem necessária para a conexão dos componentes do sensor ultrassônico e displays está detalhada. A Figura 8 ilustra a montagem completa do circuito no experimento 4, destacando as conexões entre o sensor HC-SR04, a interface de conversão de tensão, o componente serial e a FPGA.

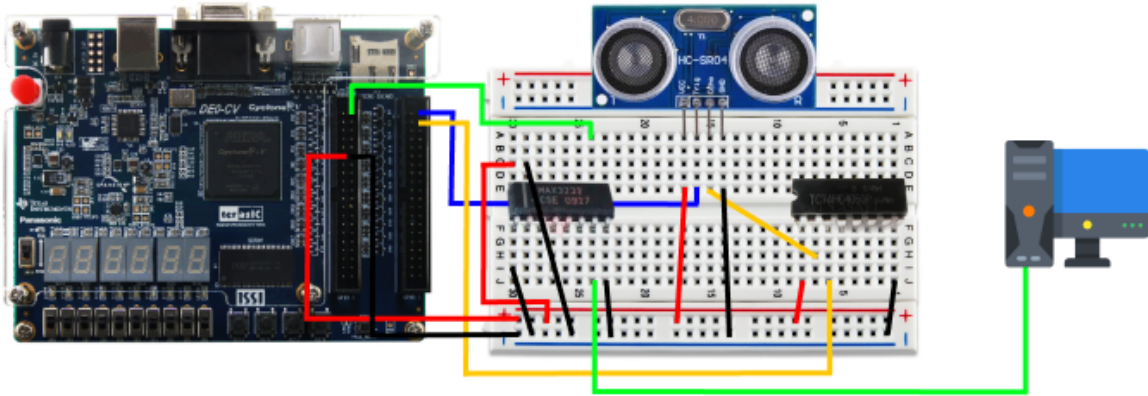


Figura 8 - Montagem do circuito do experimento 4

Para verificar o correto funcionamento do circuito, deverão ser feitos os seguintes casos de testes mostrados na seção 2.3:

Esperado	Resultado obtido
3cm	3cm
5cm	5cm
30cm	28cm

Tabela 3 - Casos de teste para a montagem da experiência 4

Caso o circuito não funcione conforme o esperado, existem várias opções de depuração dependendo do comportamento observado. Uma das abordagens mais eficazes é monitorar o último display de 7 segmentos da placa FPGA, o qual está vinculado ao *db\_estado*, representando o estado atual da máquina de estados responsável pela medição e transmissão de dados. Isso permite observar o fluxo do processo em tempo real e identificar erros potenciais, como:

- **Estados presos:** Se o display indicar sempre o mesmo estado, isso pode sugerir que a máquina de estados está travada. Um exemplo disso seria o circuito permanecer indefinidamente no estado *espera\_transmissao* ou *espera\_medida*, sem avançar. Essa situação pode indicar que sinais como *fim\_transmissao* ou *fim\_medida* não estão sendo gerados corretamente pelo sensor HC-SR04 ou que a interface com o sensor não está funcionando como esperado.
- **Transições incorretas:** Se o display mudar de estado de forma inesperada ou pular estados, pode haver um erro nas condições de transição. Por exemplo, o estado *transmissao* pode ser acionado antes de o sensor concluir a medição, o que implicaria que o sinal *fim\_medida* está sendo interpretado erroneamente. Isso pode ser causado por erros na leitura do tempo de resposta do sensor ultrassônico ou na contagem do pulso de eco.
- **Má inicialização ou reset indesejado:** Se o circuito constantemente retorna ao estado *inicial* devido ao estado *default* no código, é possível que alguma condição inesperada esteja ocorrendo, como um valor inválido do Estado Atual, causando a reinicialização da máquina de estados. Esse tipo de problema pode surgir se o sistema não estiver sincronizando corretamente os sinais de controle da interface serial ou do sensor.
- **Erros de interface com o sensor:** Um possível ponto de falha é na medição de tempo entre o envio e a recepção do sinal do HC-SR04. Se a máquina de estados não receber corretamente o pulso de eco ou se houver ruído no sinal, o estado *`medir`* pode não avançar conforme esperado. Verificar a integridade dos sinais vindos do sensor e assegurar que a contagem do tempo de viagem do som esteja correta é essencial para garantir medições precisas.

Durante o processo de depuração, é importante lembrar que já teremos testados os CI's que compõem a montagem, logo, um possível próximo passo seria testar suas ligações a fim de verificar se o erro ocorreu na montagem de algum desses componentes.

### 3. Relatório da experiência

O experimento foi iniciado com o teste de loopback da transmissão serial, que funcionou conforme o esperado. Posteriormente, procedemos com a montagem completa do circuito. Durante os testes, o comportamento observado não correspondeu ao esperado. Através da depuração do estado da unidade de controle (UC), constatou-se que, sem realizar nenhuma medição, o estado transitava diretamente de 0 para 3. Esse erro ocorreu devido ao fato de que o botão `key_0` da FPGA possui uma configuração *pull-down*, o que não havia sido considerado no código original. Após a correção desse problema no código, avançamos para identificar a causa de um segundo erro: o estado 3 não completava sua execução, e nenhuma medida era exibida nos displays de 7 segmentos, indicando que a medição não estava ocorrendo.

Verificamos os sinais `db_trigger` e `db_echo`, constatando que o `db_trigger` funcionava corretamente, enquanto o `db_echo` não apresentava sinais. Ao testar diretamente na placa, o `db_echo` operava como esperado, o que sugeria um erro na montagem entre a saída `echo` e a FPGA. Seguindo essa hipótese, identificamos um erro no uso do componente 74HC4050, especificamente nos pinos 2 e 3, que foram conectados de forma invertida. Como resultado, o sinal `echo` não chegava à placa.

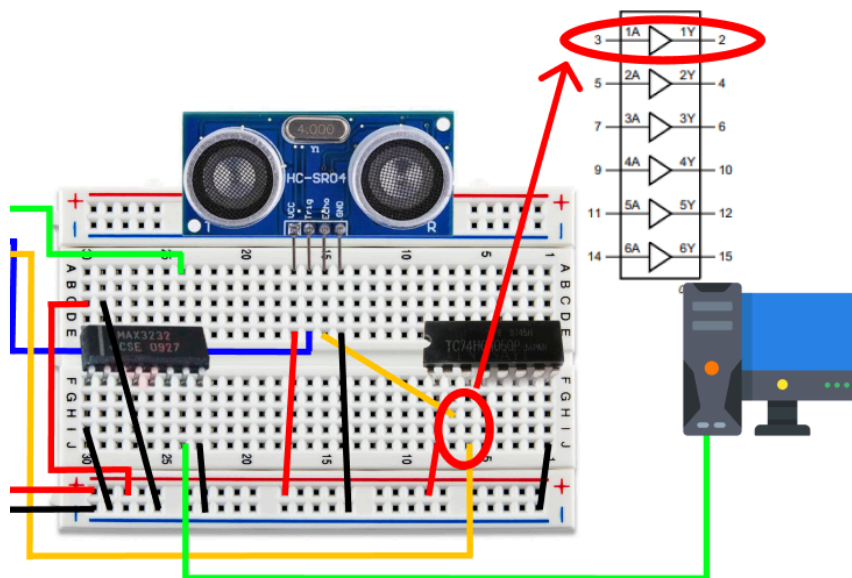


Figura 9 - Circuito com erro de montagem

Após corrigir o erro de montagem (Figura 9), o circuito passou a funcionar corretamente. Abaixo está a montagem do circuito completo:

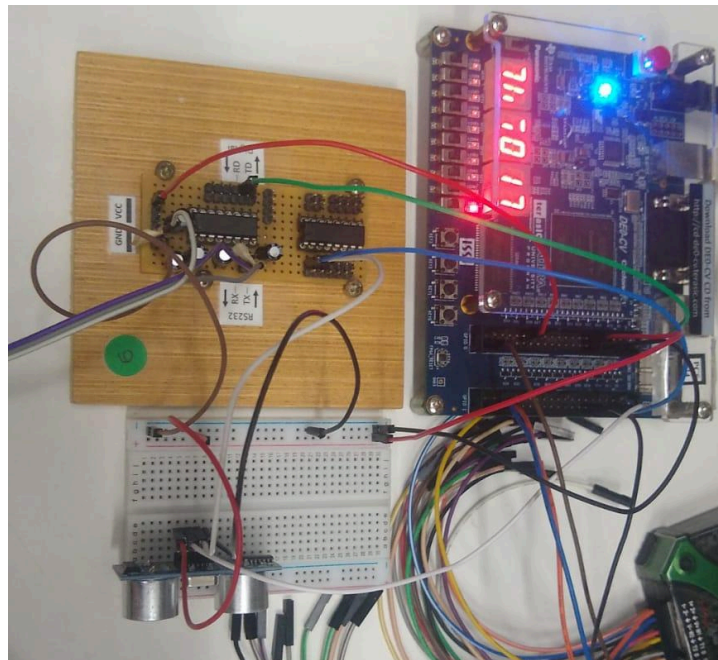


Figura 10 - Montagem da experiência 4

Foi realizado os testes planejados na seção 2.3, abaixo estão as figuras das ondas medidas pelo WaveForms

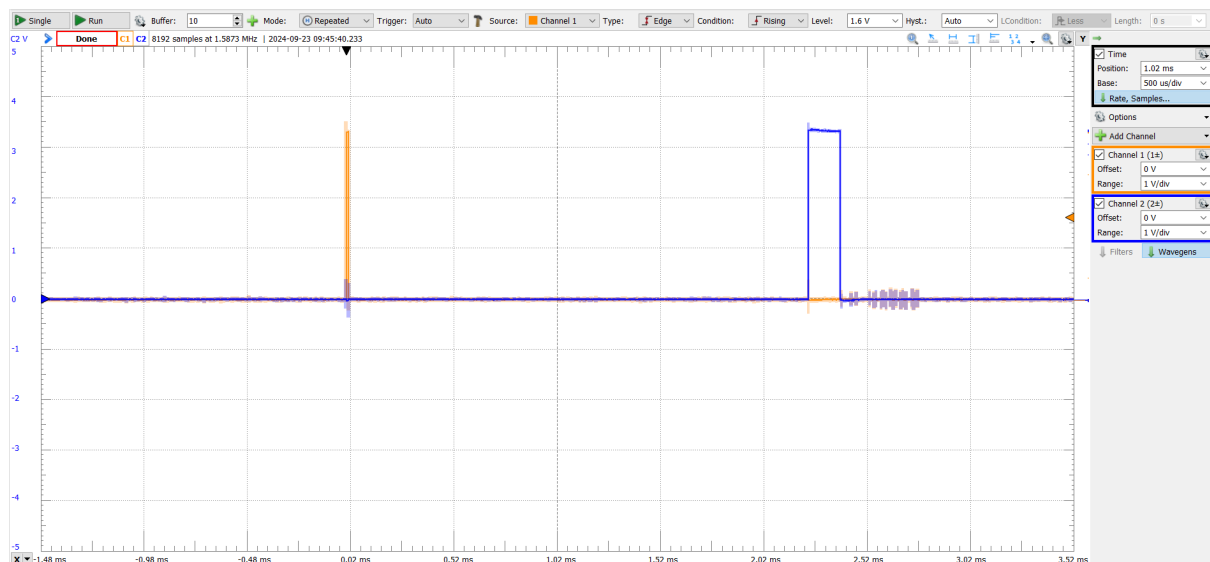


Figura 11 - WaveForms do teste de 3cm

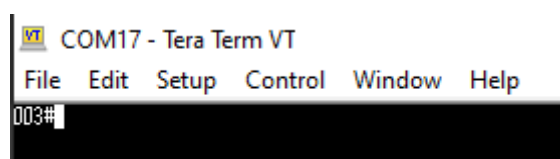


Figura 12 - Terminal do teste de 3cm

Observe que na Figura 11 há o sinal de trigger para ativar o sensor e realizar a medida e após um certo intervalo de tempo há o sinal de echo, que é proporcional a distância.

Na figura 12 o valor transmitido pela serial é o esperado.

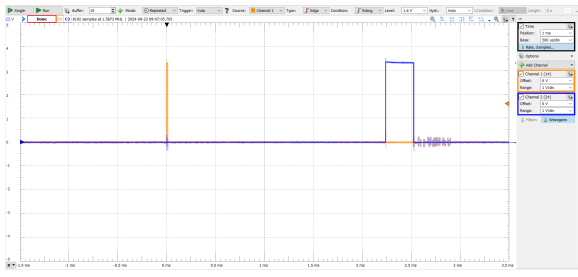
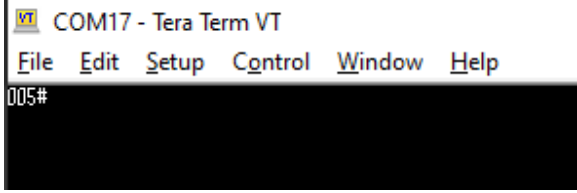
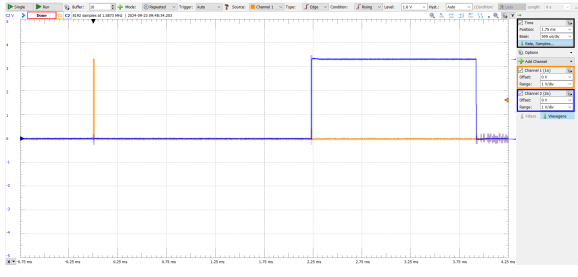
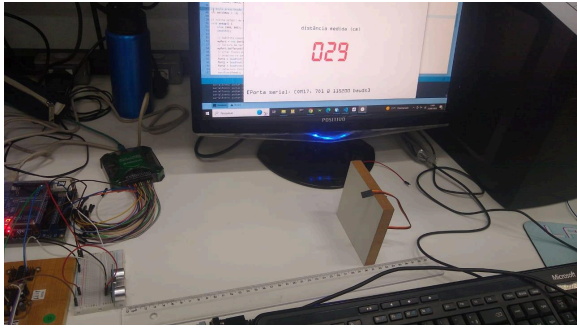
Caso	WaveForms	Terminal/Aplicação
5cm		
30cm		

Tabela 4 - Testes da experiência 4

Na medida de 30 centímetros foi utilizado o Processing para mostrar uma aplicação bem simples dessa medição.

### 3.1 Desafio

Para o desafio foi proposto uma alteração relativamente simples, o circuito deve realizar duas medidas tendo como um intervalo de tempo entre elas de dois segundos. Para isso foi adicionado um contador que conta até 100 milhões (admitindo um clock de 50MHz) e modificado a Unidade de Controle. Abaixo está o fluxo de dados desse circuito



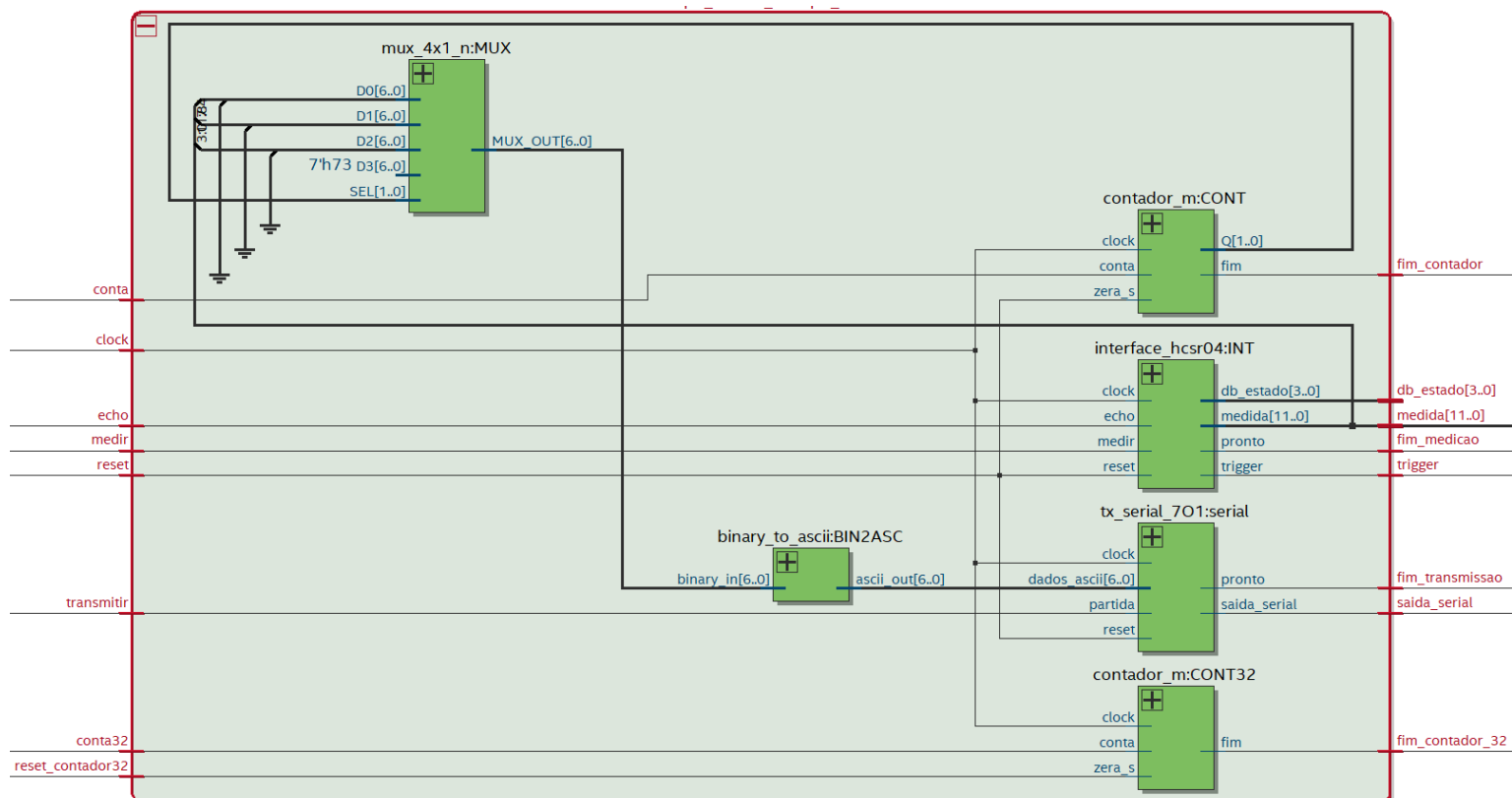


Figura 13 - Fluxo de dados do circuito do desafio

Foi modificado o módulo contador para que a saída fim seja ativa sempre que o contador chegue a um valor máximo.

A unidade de controle para o desafio está abaixo:

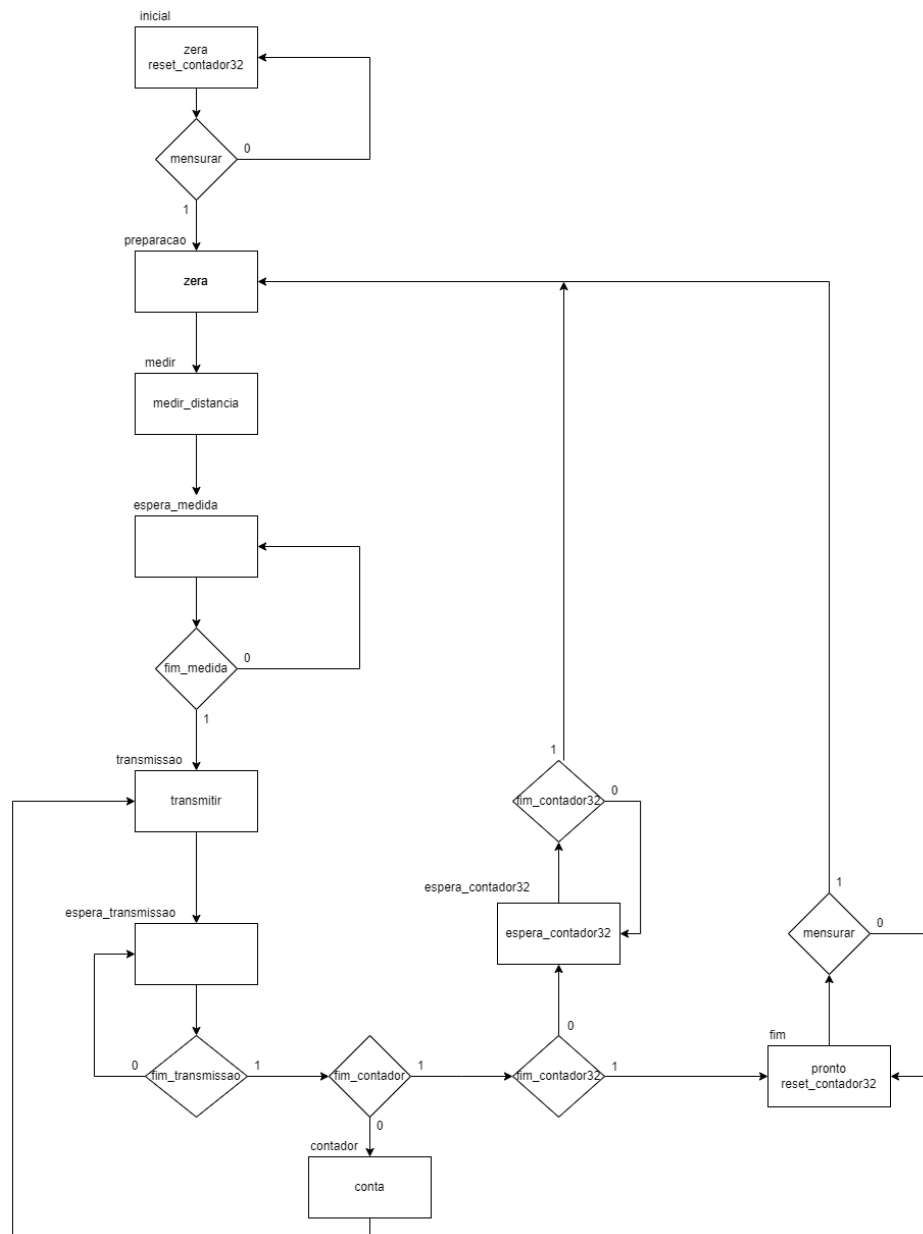


Figura 14 - Unidade de controle do desafio

Para o desafio, o grupo optou por fazer este circuito de modo periódico, ou seja, o circuito mede constantemente após 2 segundos. A montagem do circuito permaneceu a mesma.

#### 4.Conclusão

O experimento demonstrou a complexidade do desenvolvimento de uma Trena Digital utilizando o sensor ultrassônico HC-SR04. Inicialmente, o teste de loopback foi bem-sucedido, mas problemas surgiram durante a montagem, exigindo depuração. Identificamos um erro na configuração do botão key\_0, que impactou as

transições de estado. Após correções no código e na montagem, o circuito passou a funcionar corretamente. Os testes finais mostraram resultados esperados nos sinais de trigger e echo, e o desafio de medições periódicas foi implementado com sucesso. O projeto atingiu todos os objetivos estabelecidos.