

- 1) Explique porque la transferencia entre el CPU y la cache se hace en nivel de palabra. Diferencias que en la Ram y la cache se hace a nivel de bloque (p.111)
- 2) El tiempo de acceso a una posición dada es constante e independiente de los accesos anteriores. Se trata de acceso (p.103)
— Secuencial — directo — aleatorio — asociativo
- 3) En algun tiempo adicional necesario antes que pueda iniciarse un Segundo acceso a memoria (p.103)
— tiempo de acceso — latencia
— " " Ciclo de memoria — Velocidad de transferencia
- 4) Dibuje la piramide
- 5) Explique el principio de "localidad de las transferencias" (p.109)
- 6) Posee una circuitaria muy compleja para examinar, en paralelo los esquemas de todas las líneas de cache (p.122)
— función correspondientes directas — Fun Courts asociativos,
— " " asociativos por conjuntos
- 7) Técnica que puede originar un tipo substancial con la memoria y posible cuello de botella (p.123)
— política de escritura inmediata
— " " de " y post/escritura

