

SISD2 – SISTEMAS DIGITAIS 2

AVALIAÇÃO P2

1. Construir um contador crescente com início programável de 0 a 3 e contagem máxima igual a 6, com um sinal INIB para inibição da contagem sincronizada diretamente com o clock. A entrada de dados no contador é paralela assíncrona conforme as tabelas a seguir:

Tabela de Operações do Contador

CLK	E_p	Operação
↑	1	contador \leftarrow dado
↑	0	$Q_{N+1} \leftarrow Q_N + 1$

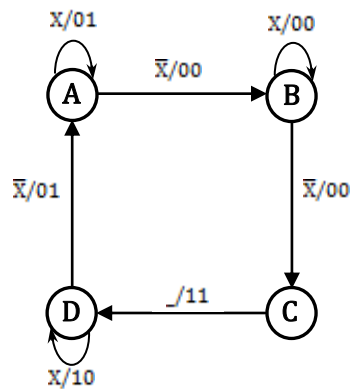
Tabela de Operação do Preset / Clear dos FFs D

E_p	d_i	P_i	C_i
0	x	0	0
1	1	1	0
1	0	0	1

2. Construir um registrador de deslocamento circular esq \rightarrow dir de 4 bits com entrada paralela síncrona e saída paralela ou serial, especificando a Tabela de Operações correspondente.

3. Construir um divisor de frequência por 7 simétrico, a partir de um divisor assimétrico 3:4.

4. Dado o diagrama de estados no modelo Mealy, converta-o para o modelo Moore, considerando A o estado inicial.



NOTAS importantes:

1. A resolução dos exercícios pode ser feita em manuscrito legível e em duplas;
2. A entrega dos exercícios deve ser feita uma única vez;
3. Os exercícios devem constar num único arquivo em PDF;
4. O nome do arquivo deve ser o primeiro nome do aluno ou nome e sobrenome. No caso de duplas, o nome do arquivo deve constar os nomes dos 2 alunos;
5. Caso o arquivo ultrapasse 10MB (limite para up-load no Moodle), desdobrar o conteúdo em mais arquivos fazendo constar numeração após o nome: [NomeDoArquivo-1] ...;
6. ENTREGA até 23/03/2021.