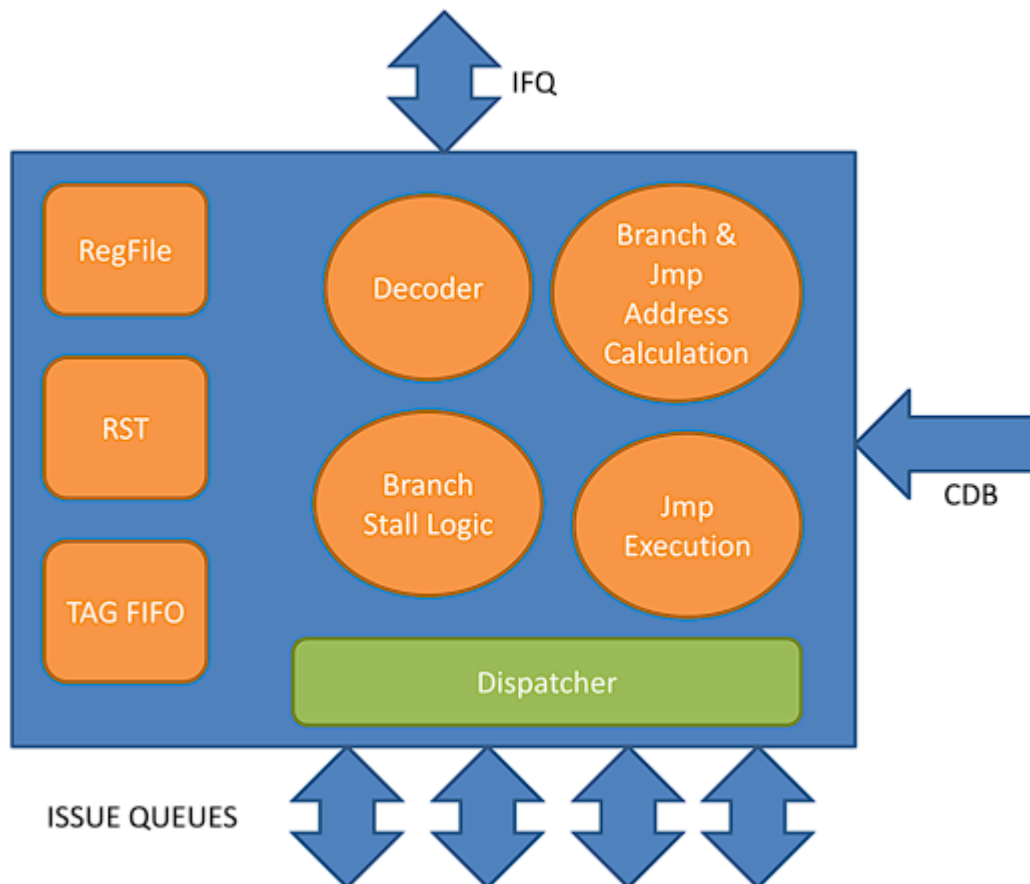


## Dispatcher – RISC-V

Realizado por: Luis Alberto Mena González

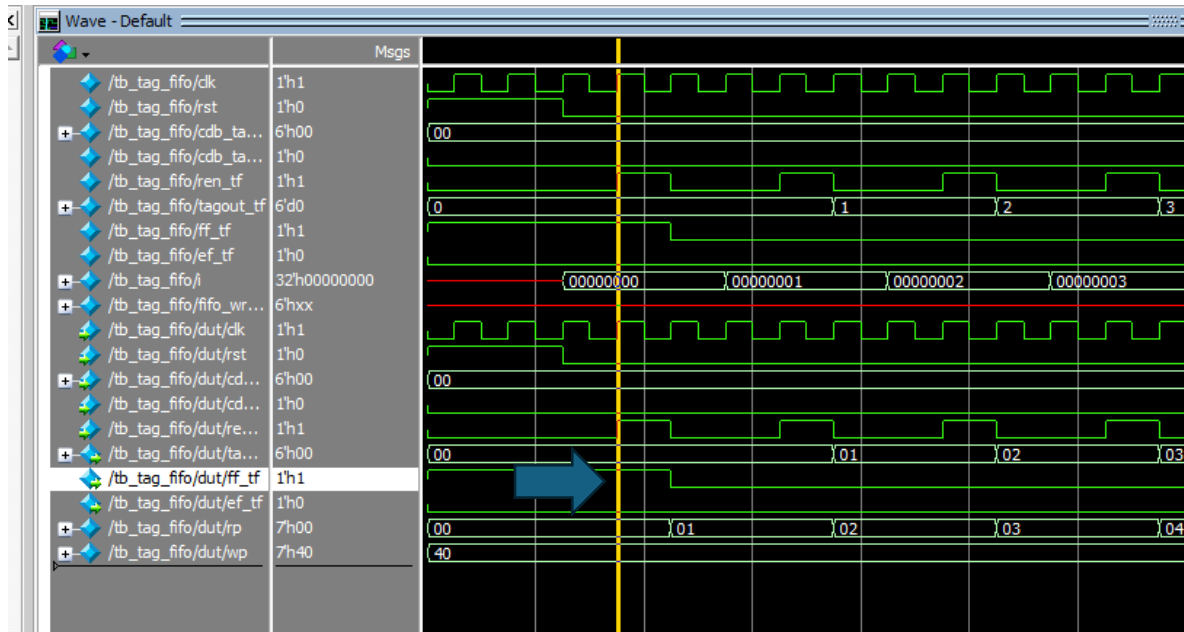
El dispatcher realizado es el que se solicita en el MAS, el cual cuenta con una TAG FIFO para realizar el register renaming junto a una Register Status Table para poder realizar el seguimiento de los datos antes de publicarlos en el register file.



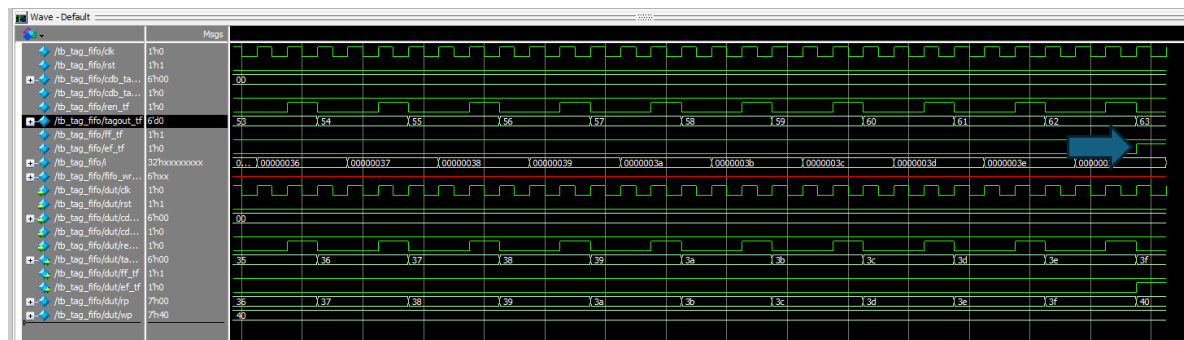
Debido a que la mayoría de los módulos ya los tenía para las implementaciones de RISC-V realizadas en un curso con anterioridad, la prioridad de módulos a validar en el dispatcher son el Register Status Table y la TAG FIFO.

### TAG FIFO

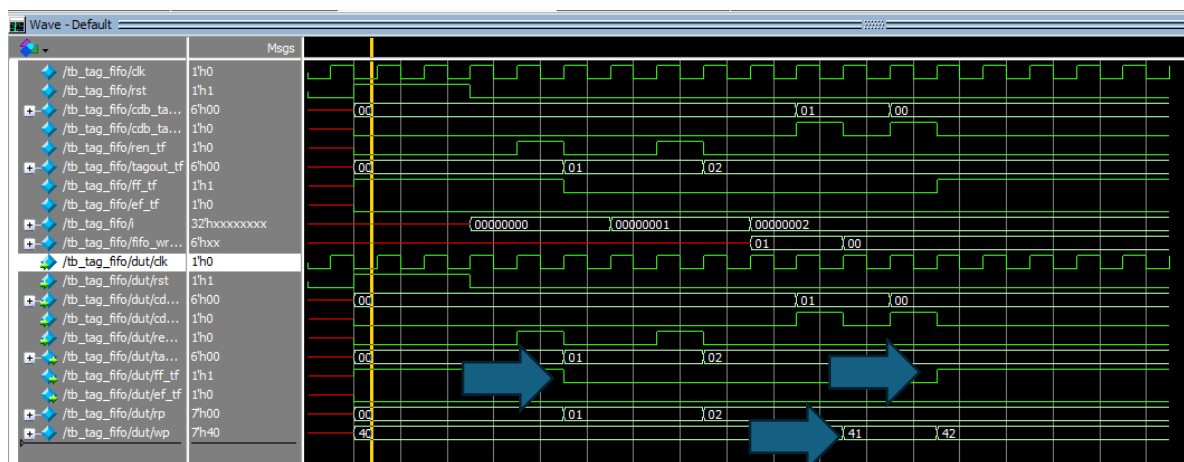
Primero validaré la señal de full en la FIFO TAG. Al inicializarla con los 64 tags, puedo observar la señal de ft\_ff (full token fifo) esta en alto:



Al utilizar los 64 tags la señal de et\_ff (empty token fifo):



Cuando son utilizados ciertos tags y se liberan, vuelven a ser escritos en la FIFO aumentando el write pointer, se puede observar que la FIFO se llena de nuevo y la bandera de full se activa:



Verificando que se escriba el bit de valido + tag de la FIFO en la localidad del registro antes del renaming en el RST.

RD = 4

Tag = 0

En la localidad 4 se debe ver un 0x40 (bit de valido más tag)

