

Universidade Tecnológica Federal do Paraná Campus Apucarana Coordenação do Curso de Engenharia de Computação

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ	Disciplina:	Lógica Reconfigurável	
CAMPUS APUCARANA	Professor:	Marcelo de Oliveira	
	Período:	2024/2	
Atividade 7: Timer			
Nome:			Data: 11/12/2024

Desenvolva um timer que conta o tempo regressivamente até 0, quando deve acender um LED, e apresente o tempo em 4 SSDs (em segundos).

Implemente uma **função** que define os valores a serem apresentados nos SSDs a partir de valores BCD (binary-coded decimal).

Dica: pesquise por algoritmos de conversão inteiro/bit_vector para BCD para apresentar os números no SSD (como o algoritmo double dabble). Também pode ser implementado como uma função.

Inclua no projeto:

- Um botão para resetar (assíncrono)
- Um botão para pausar/desabilitar
- Diferentes opções de tempos para contar (a seu critério, mas ao menos duas)

O exercício deve ser apresentado para o professor na sala e entregue na forma de um relatório em PDF no Classroom, que deve incluir:

- Breve introdução contendo os conceitos (novos) da atividade
- Código VHDL comentado e/ou acompanhado de um texto explicativo
- Uma imagem (ou o PDF em anexo) do diagrama RTL