



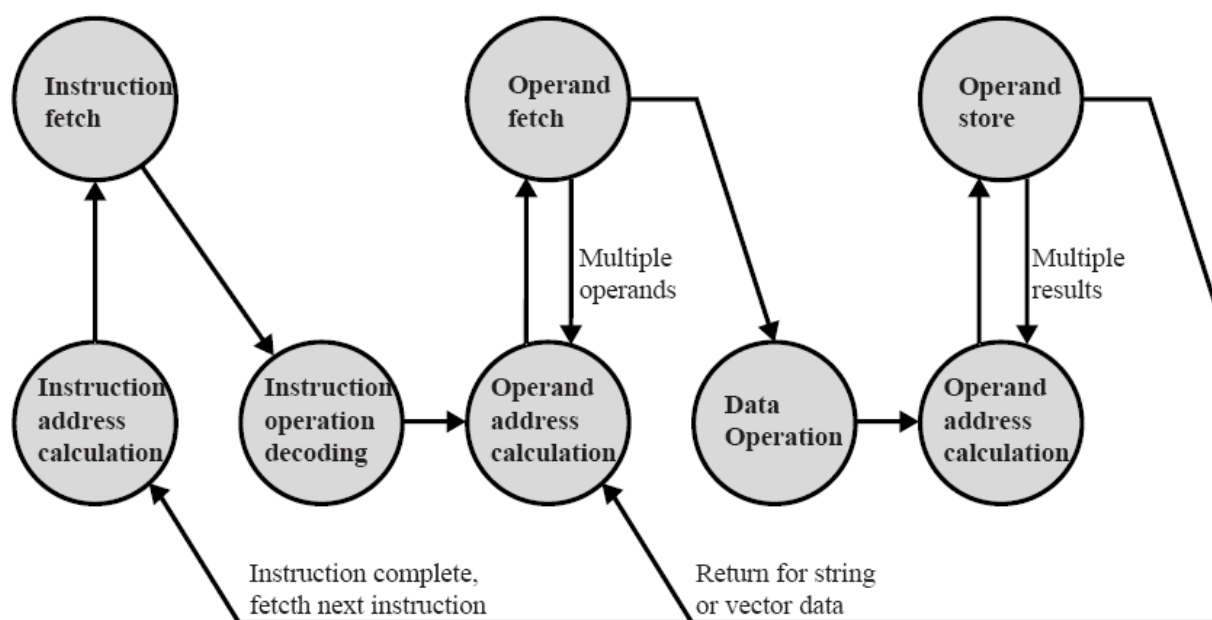
ORGANIZAÇÃO DE COMPUTADORES

Lista de Exercícios (N1)

Prof. Jean M. Laine



1. Apresente um esquema básico de organização de um processador, destacando seus principais componentes e as funções de cada um.
2. No livro do Stallings, a Figura a seguir é utilizada para detalhar o ciclo de instrução. Explique cada etapa e também onde seria realizada a verificação por interrupções.



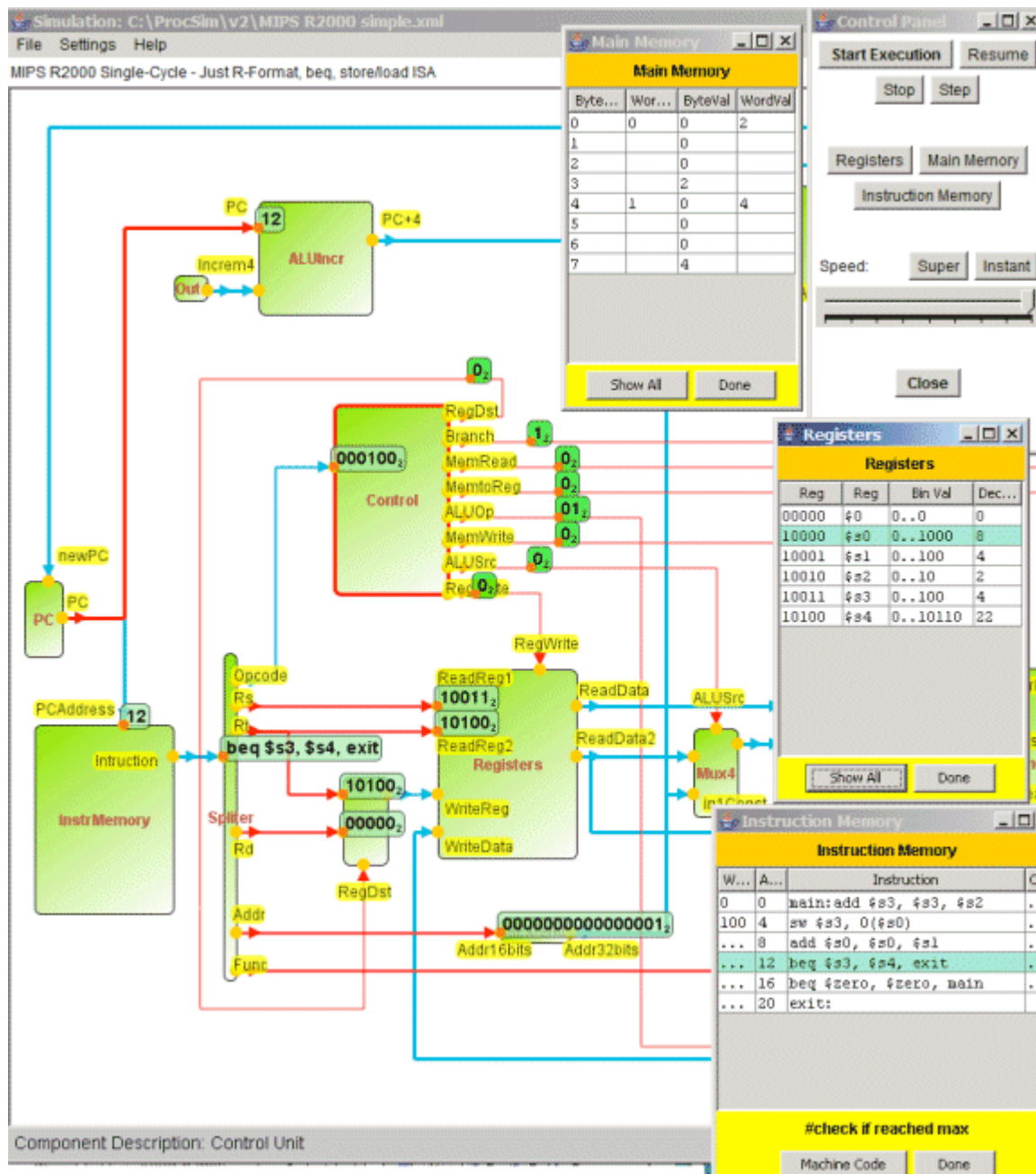
3. Explique as diferenças entre uma ULA e uma FPU (*Floating Point Unit*).
4. O que são interrupções e qual a necessidade deste recurso no ciclo de instruções?
5. Quais as funções dos seguintes registradores:
 - a. PC
 - b. IR
 - c. FLAG
 - d. MAR
 - e. MBR

6. O registrador de estado/controle armazena várias informações importantes, resultantes da execução das instruções, através de bits como:
- a. Sinal
 - b. Zero
 - c. Vai-um
 - d. Igual
 - e. Overflow
 - f. Habilitar/desabilitar interrupções

Explique para que serve cada um desses bits de *flags*.

7. Quais os registradores da arquitetura MIPS? Explique para que serve cada um deles.
8. Explique o que é o pipeline de instrução e qual seu principal objetivo dentro da organização das CPUs. Depois, comente como o pipeline pode melhorar o desempenho dos programas.
9. Se uma CPU tem um pipeline com 14 estágios, quantas instruções podem estar sendo executadas em paralelo quando o pipeline está todo preenchido (máximo)? Explique.
10. Considerando uma CPU com um pipeline de 10 estágios, quantos ciclos serão gastos para executar 25.000 instruções? Justifique. Se este processador tem uma Frequência = 3GHz, o tempo total gasto em segundos será de quanto?
11. Faça uma pesquisa e explique o que é o *prefetch* (busca antecipada) presente no pipeline das CPUs? Por que este mecanismo é importante para o desempenho?
12. Se uma CPU tem uma frequência de clock igual 4GHz, cada ciclo de processamento equivale a quanto tempo (em ns)? Justifique com cálculos.
13. Se ler uma instrução da memória demora 5ns, para decodificar a instrução 10ns, 15ns para ler o banco de registradores, 18ns para executar o cálculo exigido pela instrução, 16ns para escrever o resultado no banco de registradores, qual é a frequência máxima, em MHz, do processador? O que este valor representa? Explique.

14. Se ler uma instrução da memória demora 25ns, para decodificar a instrução 14ns, 5ns para ler o banco de registradores, 17ns para executar o cálculo exigido pela instrução e 26ns para escrever o resultado no banco de registradores, qual é a frequência máxima, em MHz, desta CPU? O que este valor representa? Explique.
15. Por que aumentar a quantidade de dados que pode ser armazenada nos registradores de um processador pode melhorar seu desempenho?
16. O que é uma arquitetura multi-core e quais as principais diferenças em relação a organização, quando comparamos com uma arquitetura single-core?
17. Explique para que serve o cache e qual sua influencia no desempenho da CPU.
18. Execute o CPU-z, *print* a tela na sua resposta e comente os detalhes apresentados na aba CPU: clocks, cache, instructions, specification, technology, etc.
19. Vocês já devem ter ouvido falar sobre APU (*Accelerated Processing Unit*). Explique o que é esta unidade, suas vantagens na arquitetura e organização das CPUs, aplicações para este modelo e as diferenças entre uma APU e uma GPU.
20. Faça uma comparação entre as características das arquiteturas e organização dos processadores AMD Ryzen Threadripper 1950X e Intel Core i9-7900X. Comente também sobre o desempenho destas CPUs.
21. Por que o silício é a matéria prima usada na fabricação das CPUs? Quais as maiores restrições tecnológicas que ocorrem em consequência do uso do silício na fabricação dos processadores e o que a indústria tem feito para superar estes limites?
22. Quais outras opções podem ser utilizadas como matéria prima na fabricação dos processadores?
23. Comente sobre o simulador ProcSim e o que ele permite experimentar e analisar:



24. Além dessas questões é importante treinar a programação Assembly do MIPS no simulador MARS.

25. Faça um estudo do MIPS destacando os seguintes aspectos:

- tamanho do dado a ser processado
- espaço de endereçamento de memória
- número de registradores
- formato e tamanho das instruções

26. Codifique um programa no assembly do MIPS correspondente ao seguinte pseudo-código:

int a = 3;

```
int b = 4;  
int m = 10;  
m = a;  
if ( b < m )  
    m = b;
```

27. Codifique um programa no assembly do MIPS correspondente ao seguinte pseudo-código:

```
int i;  
int A[10];  
for (i=0; i<10; i++) {  
    A[i]=A[i]+1;  
}
```