

# Universidade Presbiteriana Mackenzie



## Latches e Flip-Flops

**Prof. Fabio Kawaoka Takase**

Faculdade de Computação e Informática

# Objetivos

- Entender o que são circuitos sequenciais.
- Como suas saídas dependem não somente das entradas, mas também da sua sequência de sua aplicação.
- Compreender o funcionamento de Latches e Flip-Flops

# Referência Bibliográfica

- Referência para esta aula:
- **Capítulo 5** de TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. **Sistemas Digitais: princípios e aplicações**. 11ª Ed. Editora Pearson, 2011.
- **Capítulo 8** de PIMENTA, T.C. **Circuitos Digitais**. São Paulo: Elsevier, 2017.

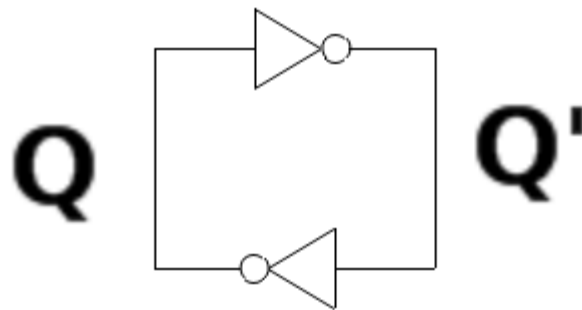
# Latches e Flip-Flops

- Dispositivos básicos de memorização.
- Implementam memórias e registradores
- Muito utilizados.
- São dispositivos sequenciais.
- A sequência de valores aplicados às suas entradas tem influência sobre o valor das saídas.



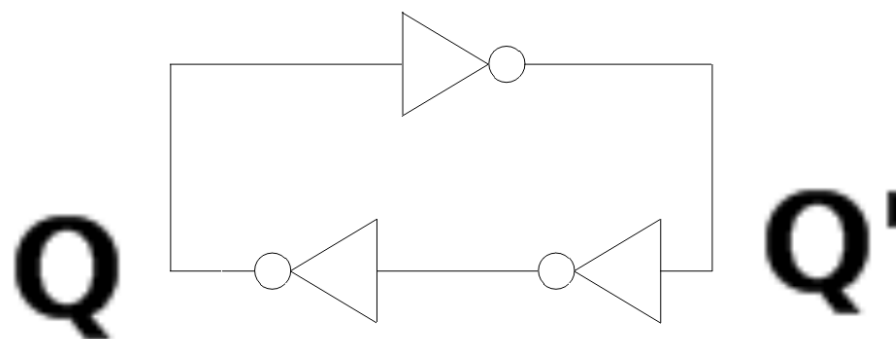
# Latch Assíncrono

- Considerando os dois inversores em malha fechada da figura.
  - Se  $Q = 1$  então  $\bar{Q} = 0$ , como  $\bar{Q} = 0$  então  $Q = 1$ . Note que esta situação irá se manter.
  - Se  $Q = 0$  então  $\bar{Q} = 1$ , como  $\bar{Q} = 1$  então  $Q = 0$ . Note que neste caso, a situação também se mantém.



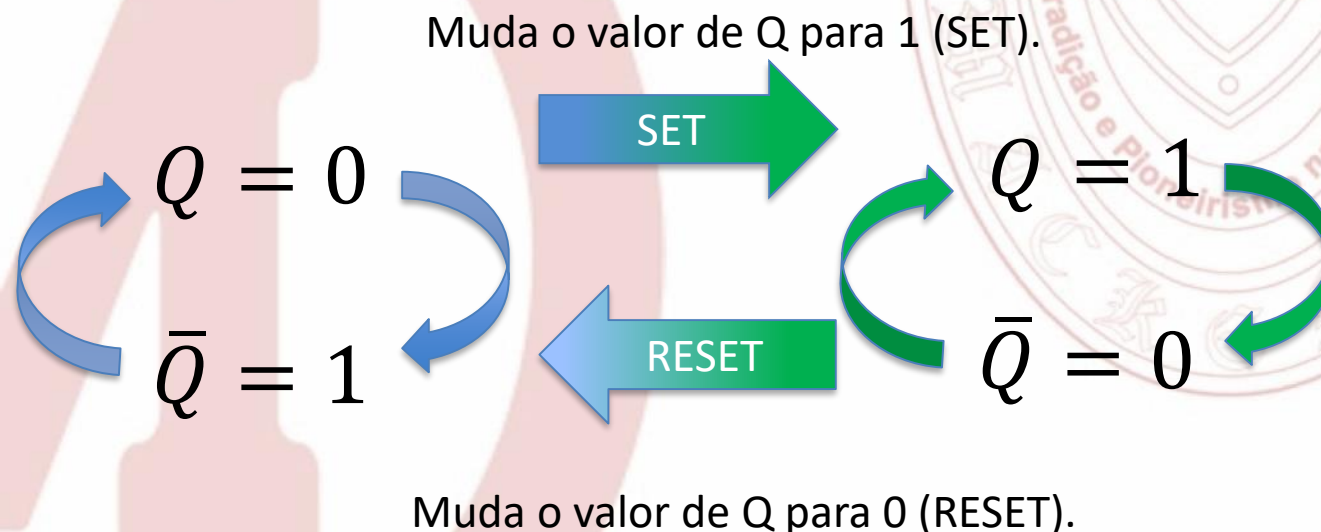
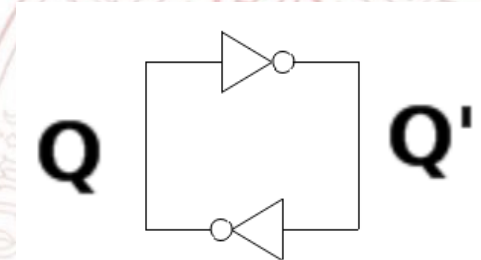
# Latch Assíncrono

- Note que no caso do circuito apresentado na figura abaixo, não temos uma situação estável.
- A realimentação (*feedback*) não leva os valores de  $Q$  e  $\bar{Q}$  a uma situação estável.



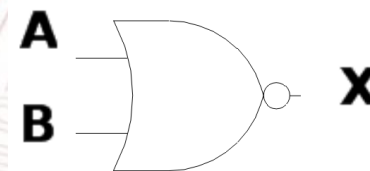
# Latch Assíncrono

- No circuito em malha fechada, gostaríamos então de interferir, por ***um instante apenas*** para mudarmos o valor de  $Q$  e colocarmos o circuito em um novo estado de estabilidade.



# Controlando o Latch Assíncrono

- Observe a tabela verdade da porta NOR.
- Nos interessam inicialmente as duas situações indicadas.
  - Na primeira X é zero quando B é 1, independentemente do valor de A.
  - Na segunda X é zero quando A é 1, independentemente do valor de B.
- Em ambos os casos, a saída é o inverso da entrada de interesse.



INPUT		OUTPUT
A	B	X
0	0	1
0	1	0
1	1	0
1	0	0

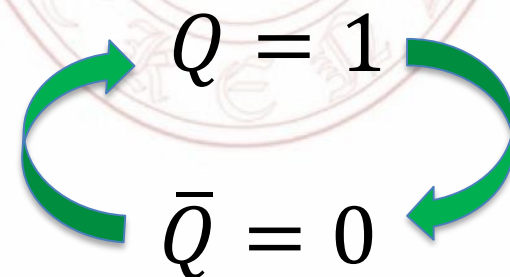
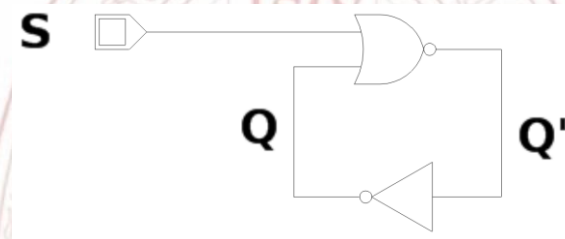


# Controlando o Latch Assíncrono

Podemos portanto utilizar a porta NOR para escrever 0 na saída escrevendo 1 em uma de suas entradas.

No circuito em malha fechada, podemos utilizar uma chave  $S$  para escrever o valor 0 em  $\bar{Q}$ , independentemente do valor de  $Q$ .

A realimentação do circuito escreverá 1 em  $Q$  e o modo de operação final ***não dependerá mais de  $S$ .***

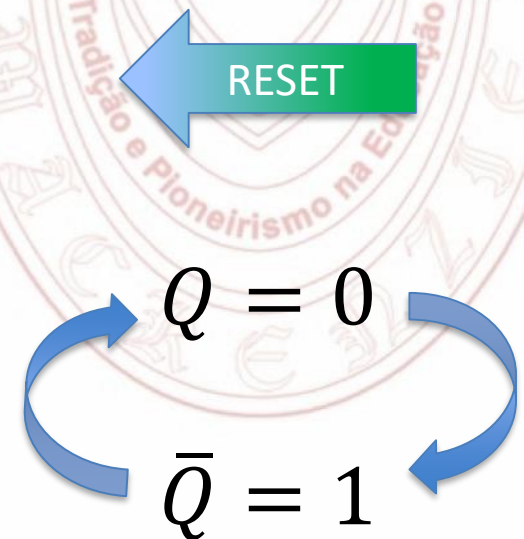
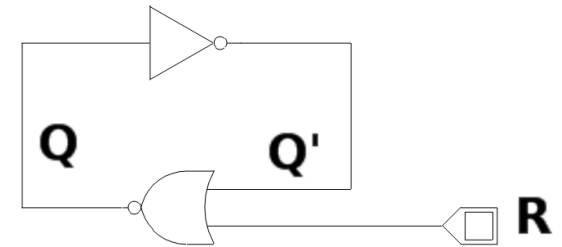


# Controlando o Latch Assíncrono

Para levarmos o circuito em malha fechada para o modo de operação em que  $Q$  é zero, teremos que adicionar mais uma porta NOR e uma chave.

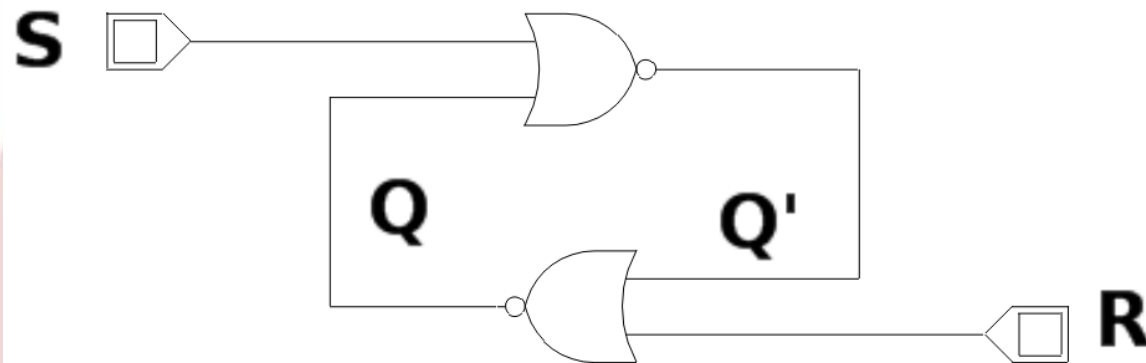
No circuito em malha fechada, podemos utilizar uma chave  $R$  para escrever o valor 0 em  $Q$ , independentemente do valor de  $\bar{Q}$ .

A realimentação do circuito escreverá 1 em  $\bar{Q}$  e o modo de operação final ***não dependerá mais de  $R$ .***



# Latch SR Assíncrono

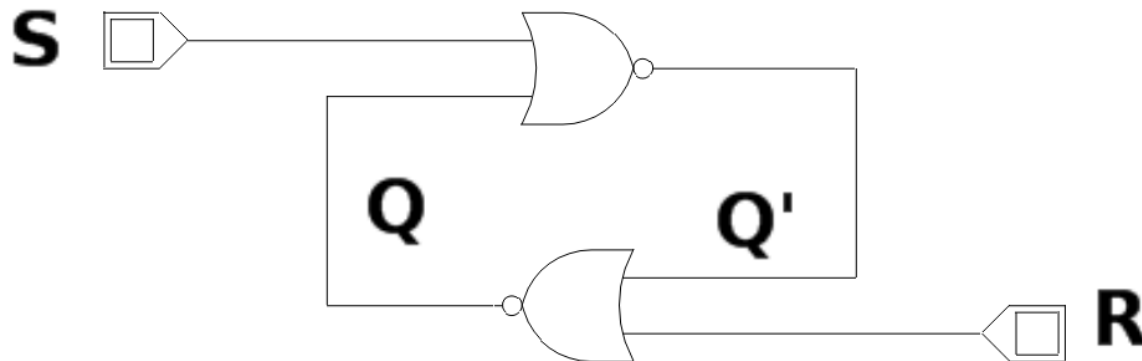
Queremos controlar o Latch assíncrono, isto é, queremos mudar seu modo de operação a nosso bel prazer. Para tanto, devemos ser capazes de provocar as transições SET ( $Q = 1$ ) e RESET ( $Q = 0$ ).



# Latch SR Assíncrono

Pontos de ATENÇÃO:

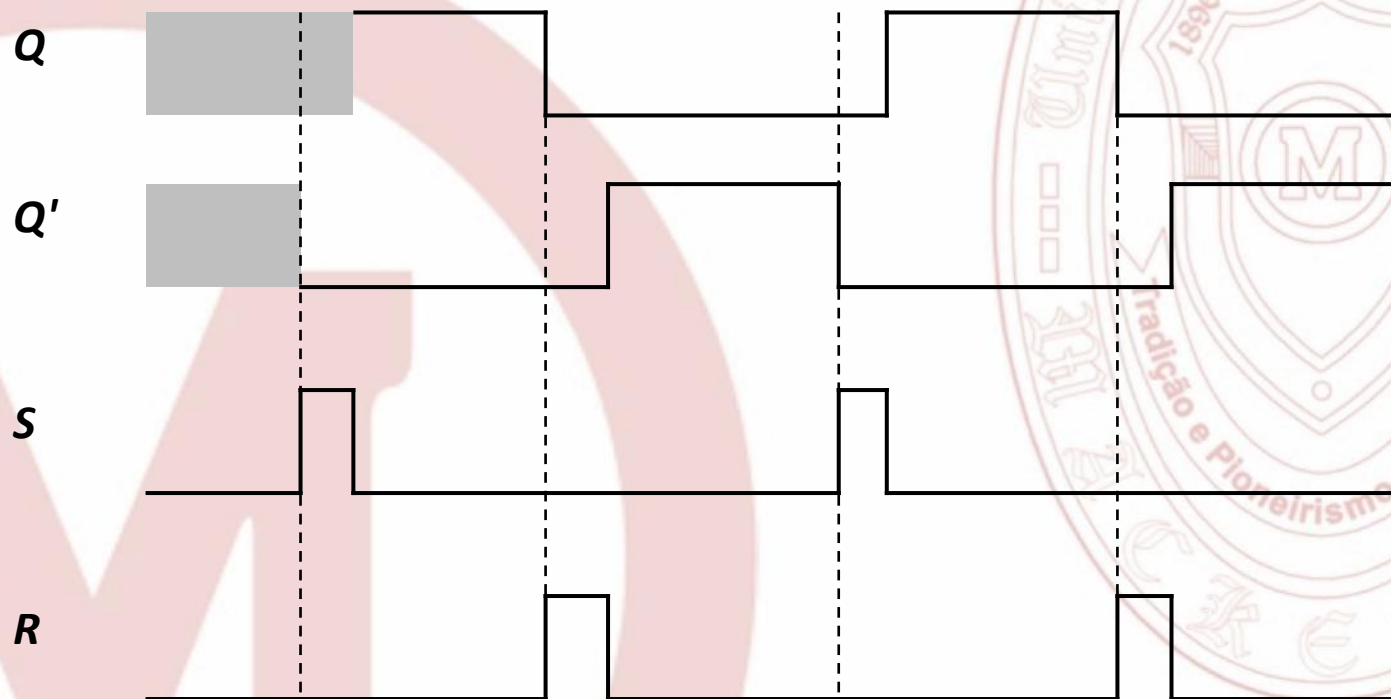
1. Para que o circuito em malha fechada opere livremente, ***S e R devem ser mantidos em 0.***
2. A influência de ***S e R deve ser momentânea e nunca simultânea.***





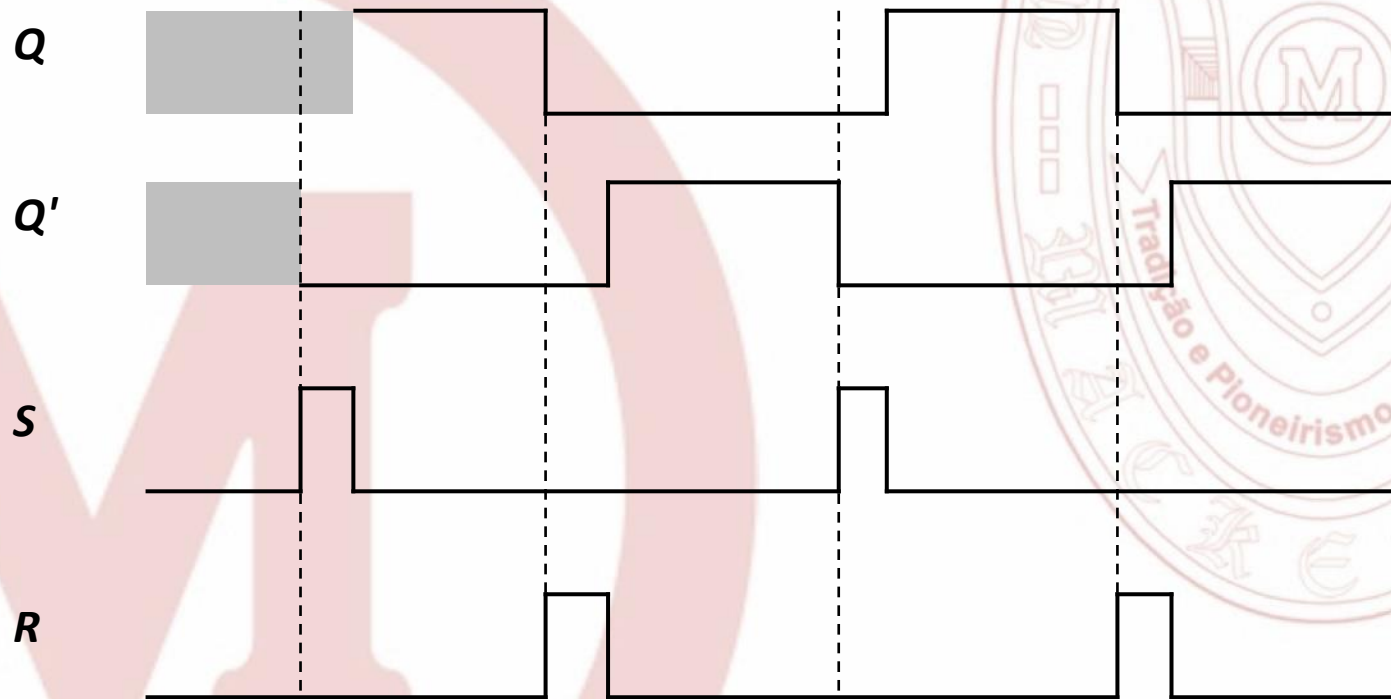
# Latch SR Assíncrono

No tempo o funcionamento será:

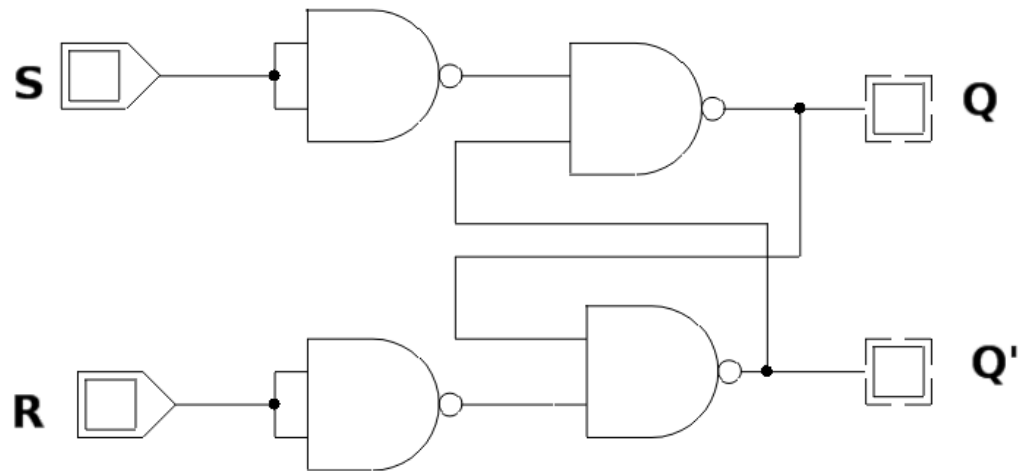
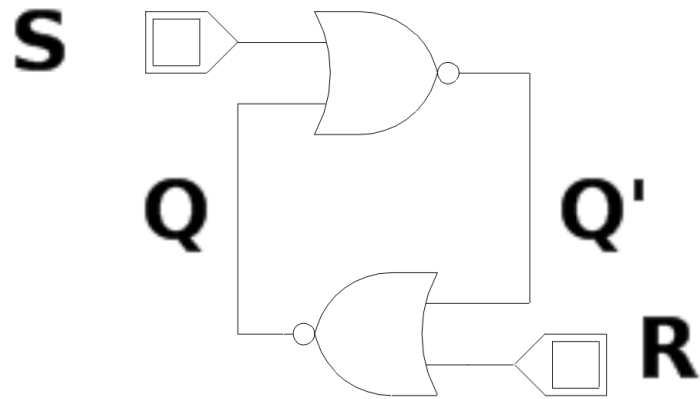


# Latch SR Assíncrono

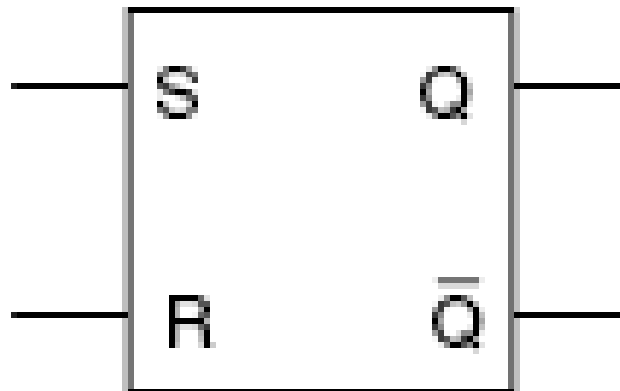
Na carta de tempo, podemos observar que as transições de estado ocorrem na ***“borda de subida”*** dos sinais R e S.



# Latch SR - Implementações



# Latch SR Assíncrono





# Latch SR Assíncrono

- Controlamos o modo de operação do circuito em malha fechada.
- A mudança de modo de operação ocorre através de sinais de controle temporários, S(et) e R(eset).
- R(eset) também pode ser chamado de C(lear).

# Latch SR Assíncrono

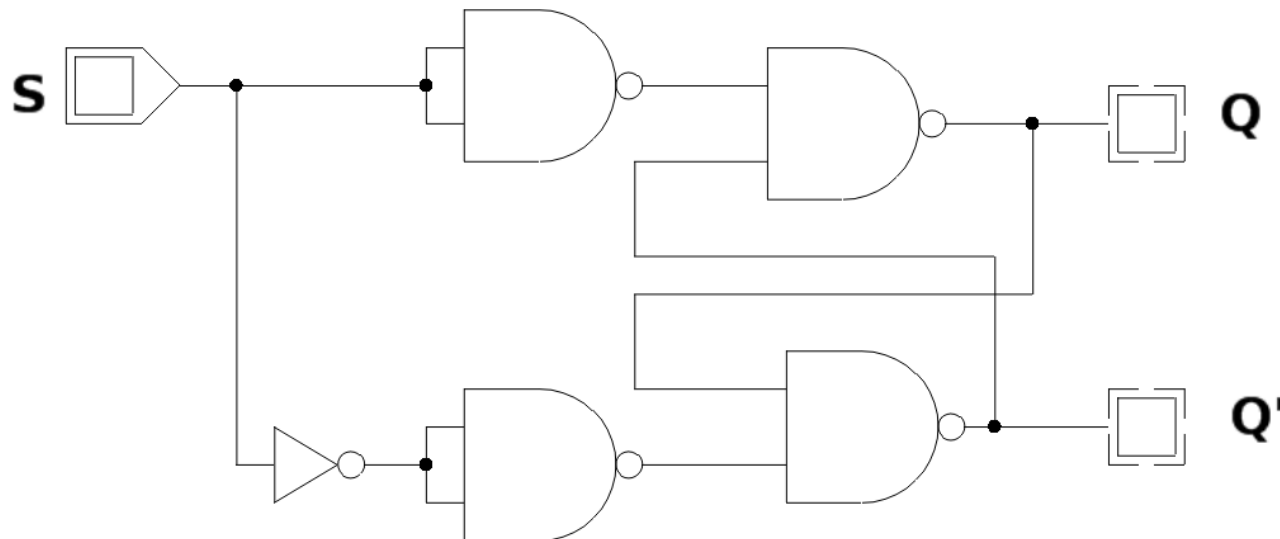
## Pontos de atenção

1.  $R=S=1$  não é uma situação que devemos permitir, pois colocará o circuito em malha fechada em um modo de operação instável.
2. Os sinais R e S devem permanecer em 1 por um curto intervalo de tempo, apenas para provocar a transição de estado entre os modos de operação do circuito em malha fechada.
3. A mudança de estado do latch depende apenas da mudança de valor de R ou S, e ocorre a qualquer instante (assíncrono).

# Latch SR Assíncrono

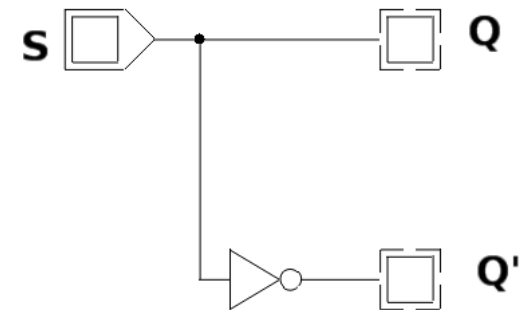
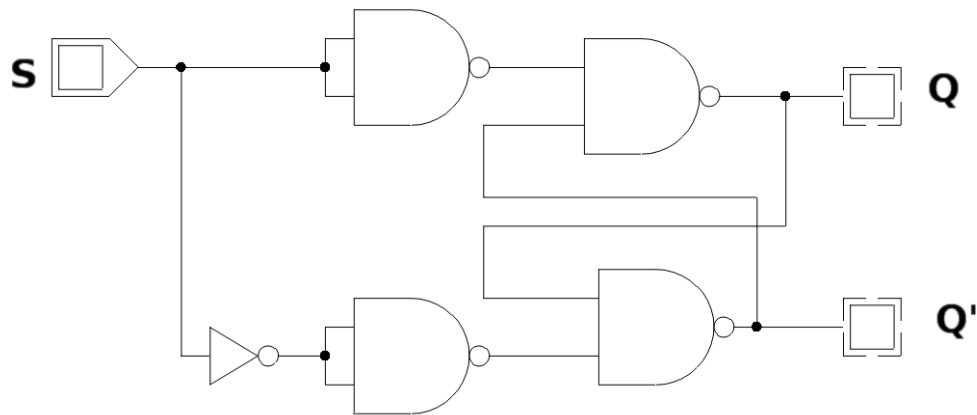
## Discussão

- Para evitar  $R=S=1$  o circuito abaixo seria uma solução?



# Latch SR Assíncrono

São equivalentes?





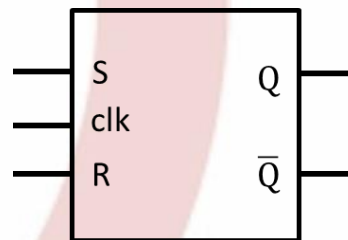
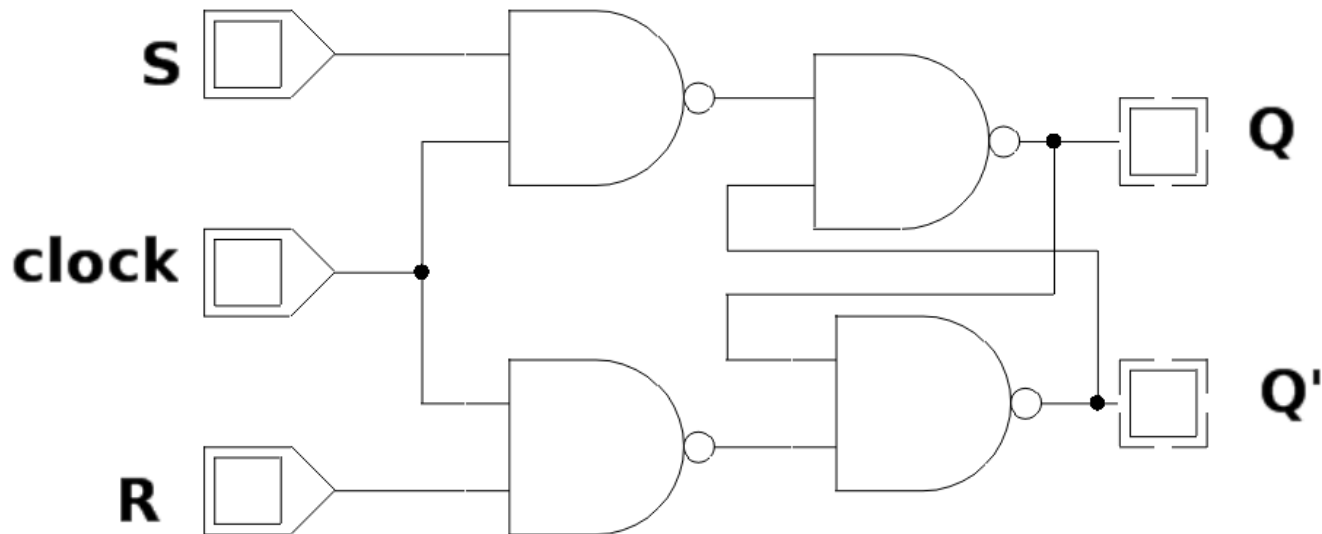
# Latch SR Síncrono

- Podemos evitar a situação  $R=S=1$  utilizando uma única entrada para R ou S e gerando o seu complementar utilizando uma porta inversora.
- Entretanto não somos capazes de permitir que o circuito em malha fechada mantenha seu estado de forma independente, zerando os valores de R e S (evitamos  $R=S=1$ , mas também não permitimos  $R=S=0$ ).

# Latch SR Síncrono

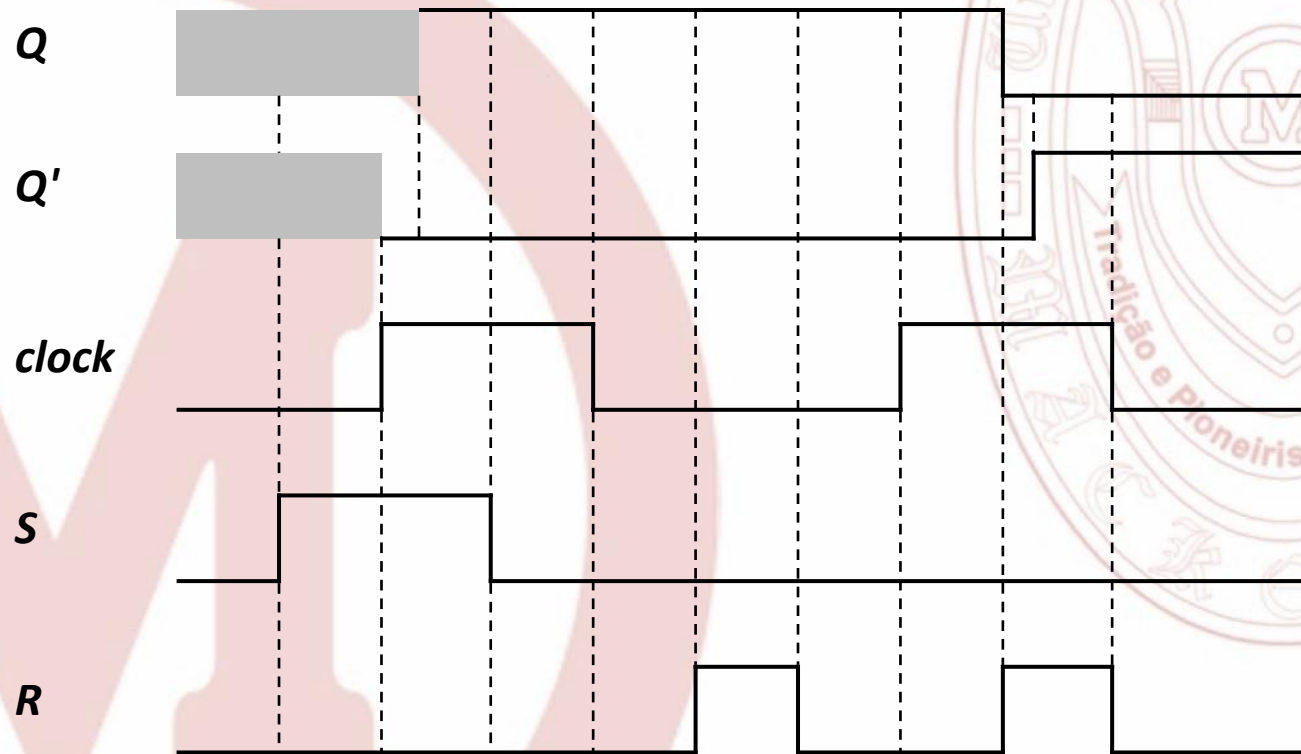
- Para evitar  $R=S=1$  e ainda permitirmos  $R=S=0$ , adicionamos mais um sinal de entrada (e de controle), o *clock*.
- Este sinal habilita e desabilita a influência de R e S (ou somente S) sobre o circuito em malha fechada.

# Latch SR Síncrono



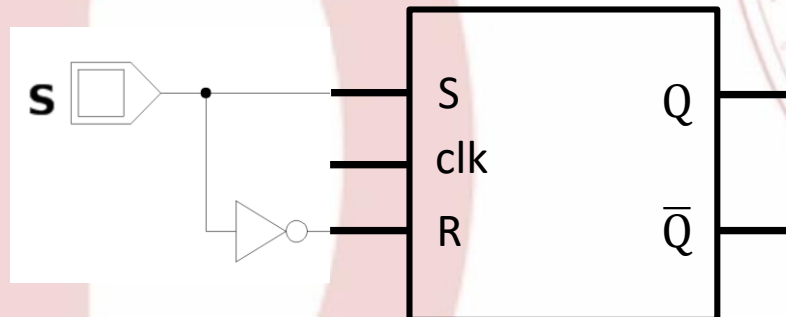
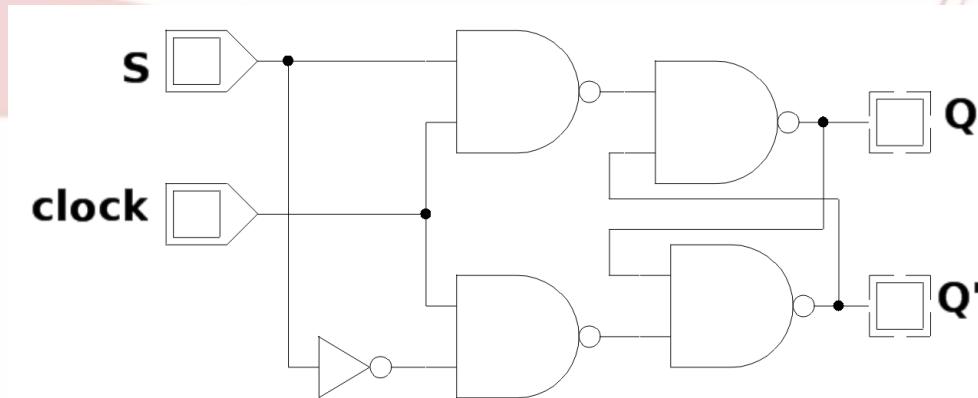
# Latch SR Síncrono

Na carta de tempo, podemos observar que as transições somente ocorrem quando **clock** estiver em 1.





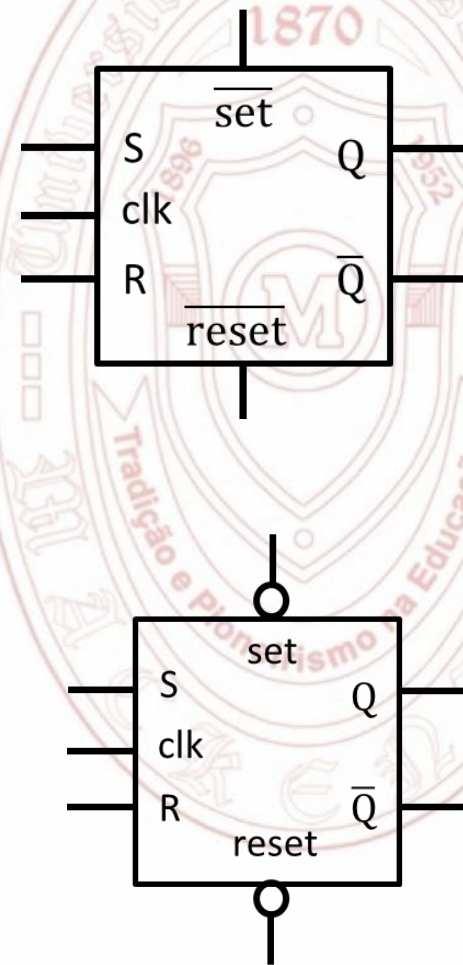
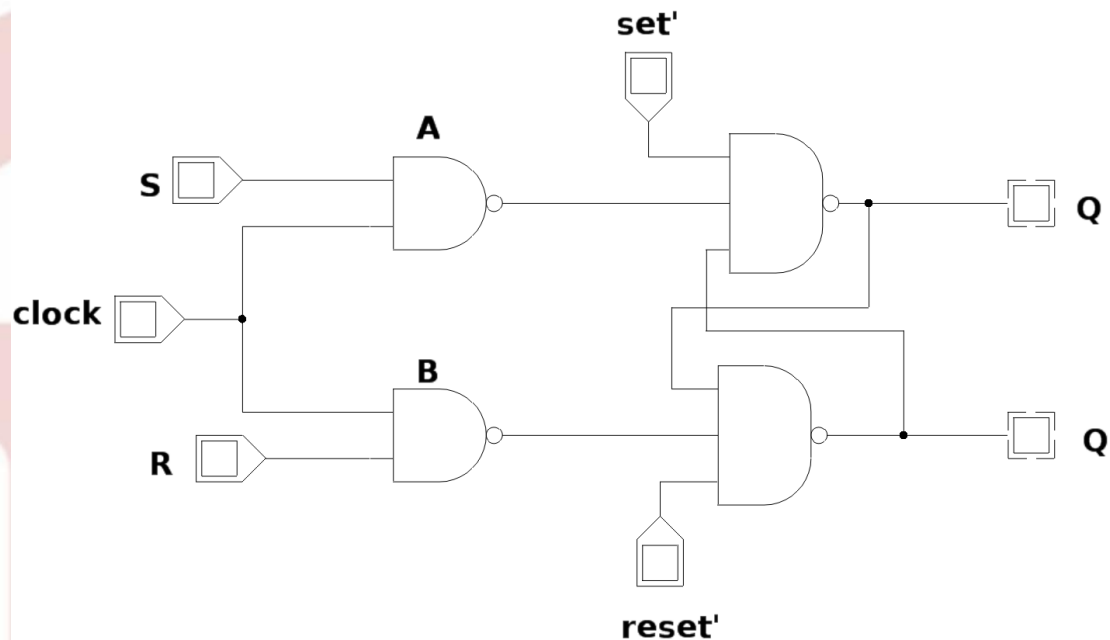
# Latch SR Síncrono



# Latch SR com entradas assíncronas

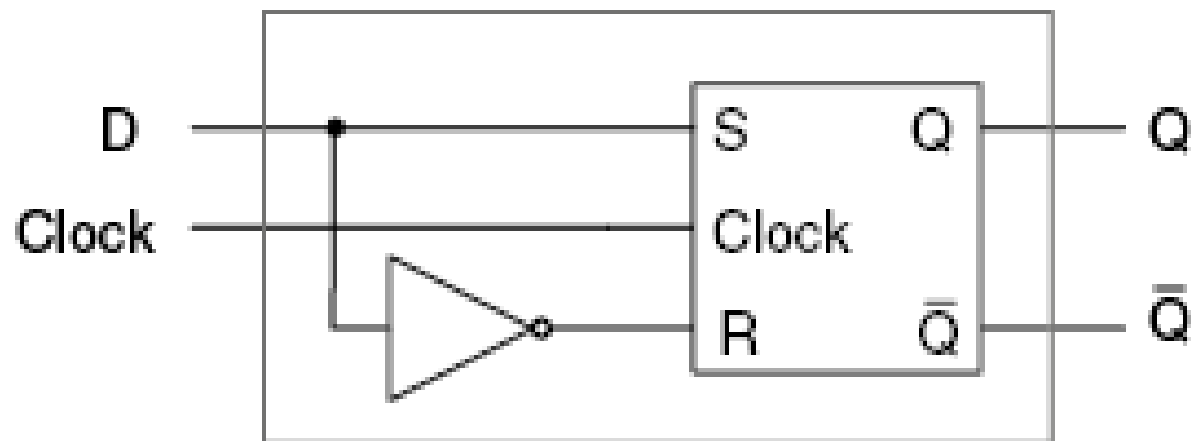
- Podemos, eventualmente querer modificar o valor de  $Q$  de forma assíncrona, sem o uso do sinal de *clock*.
- Criamos então dois sinais de entrada,  $\overline{set}$  e  $\overline{reset}$ . O fato deles serem invertidos significa que eles estão ativos no nível lógico 0.
  - $\overline{set} = \overline{reset} = 1$ : operação normal do latch.
  - $\overline{set} = 1$  e  $\overline{reset} = 0$ :  $Q = 0$ . (transitório)
  - $\overline{set} = 0$  e  $\overline{reset} = 1$ :  $Q = 1$ . (transitório)
  - $\overline{set} = \overline{reset} = 0$ : situação não desejada.

# Latch SR com entradas assíncronas



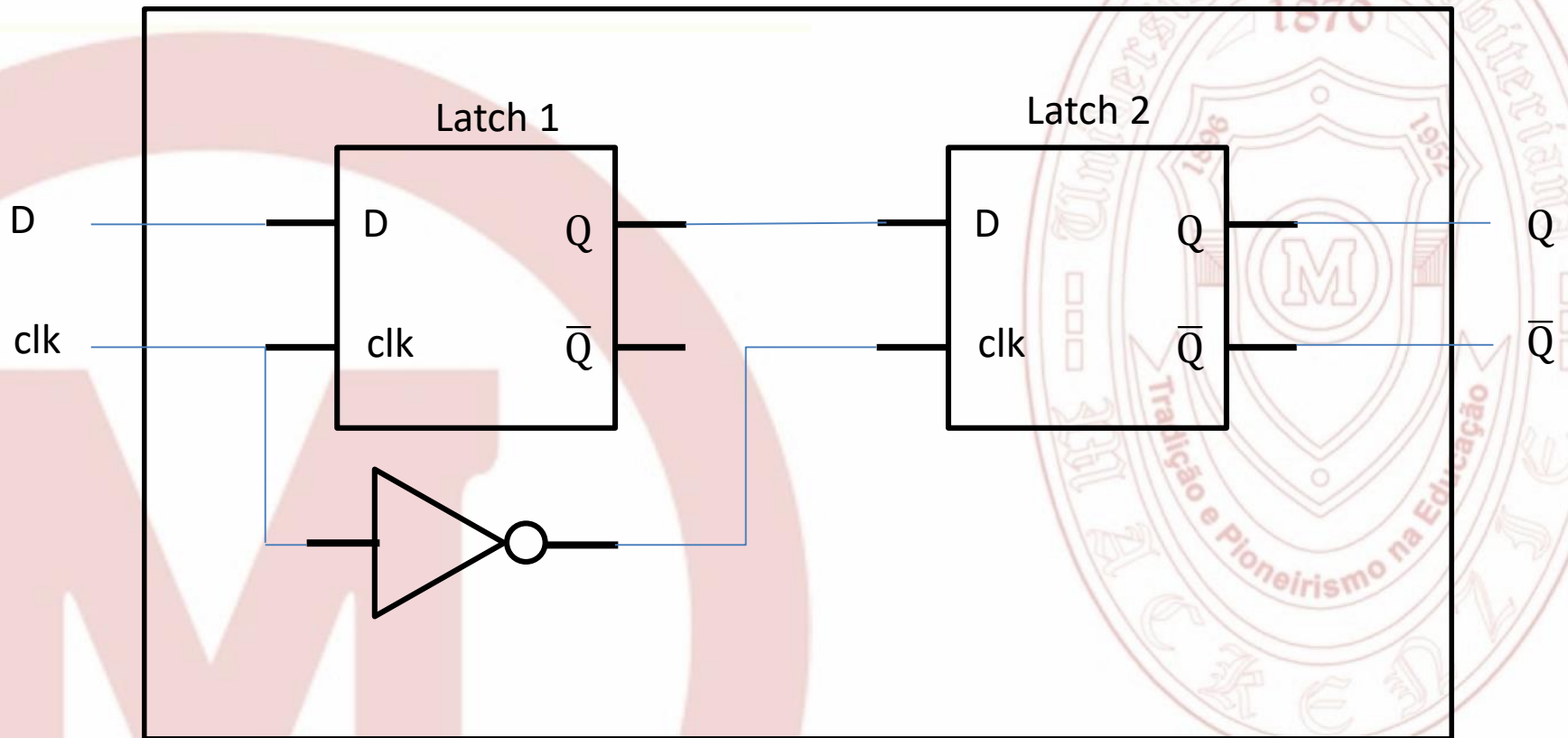


# Latch tipo D

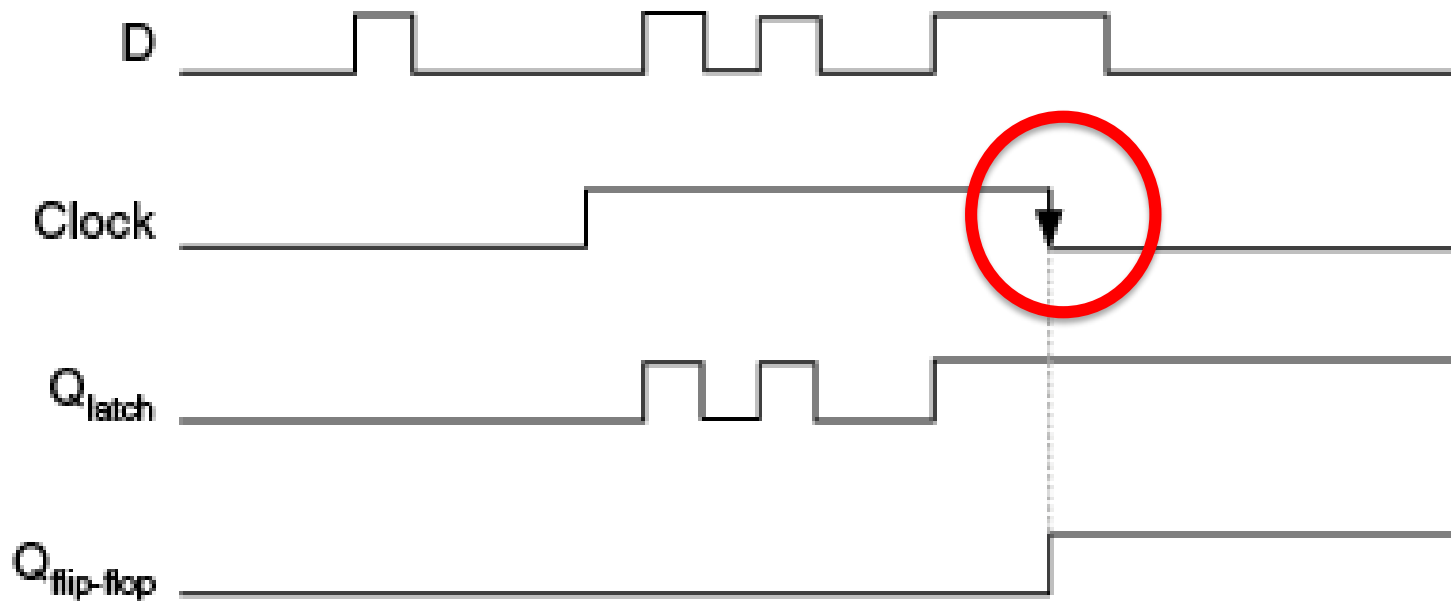




# Flip-Flop tipo D



# Latch x Flip-Flop

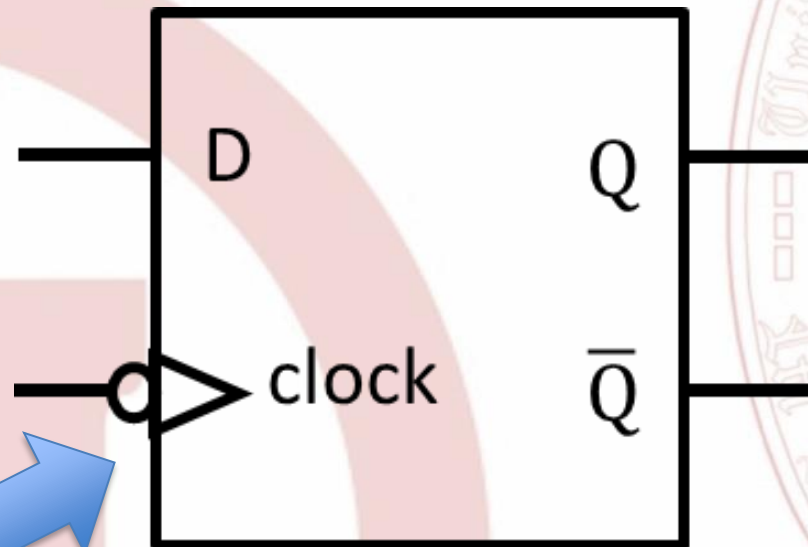


# Latch x Flip-Flop

- Latches são ativos por nível.
- Flip-Flops são ativos por rampa.

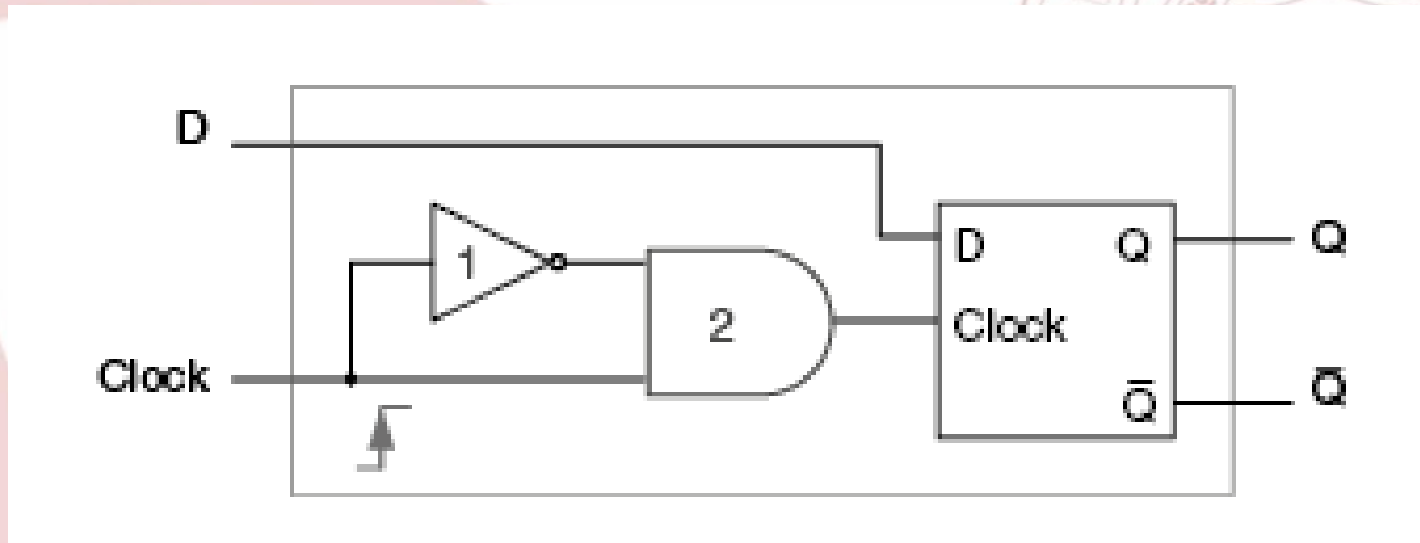


# Flip-Flop tipo D



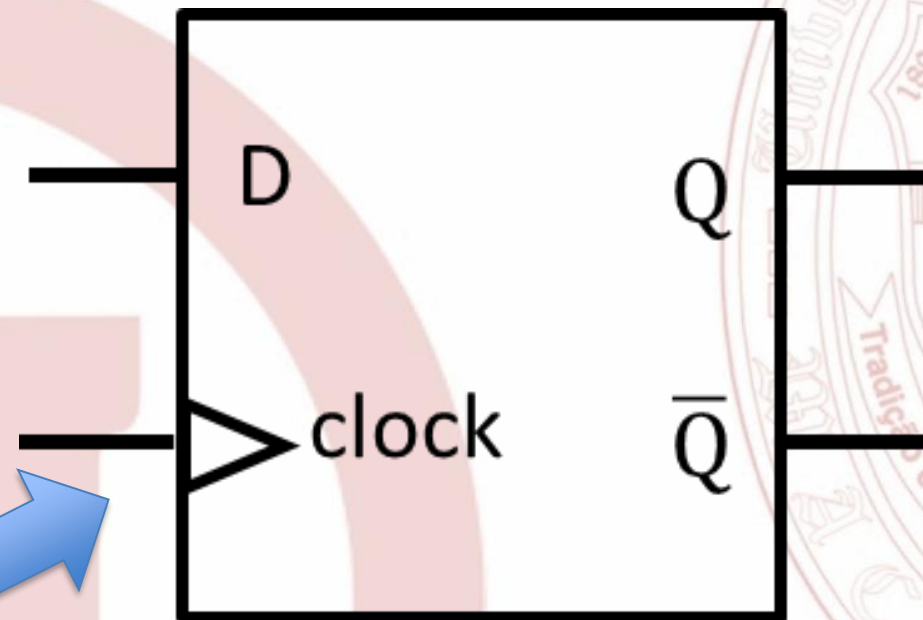
**RAMPA DE DESCIDA !**

# Flip-Flop tipo D



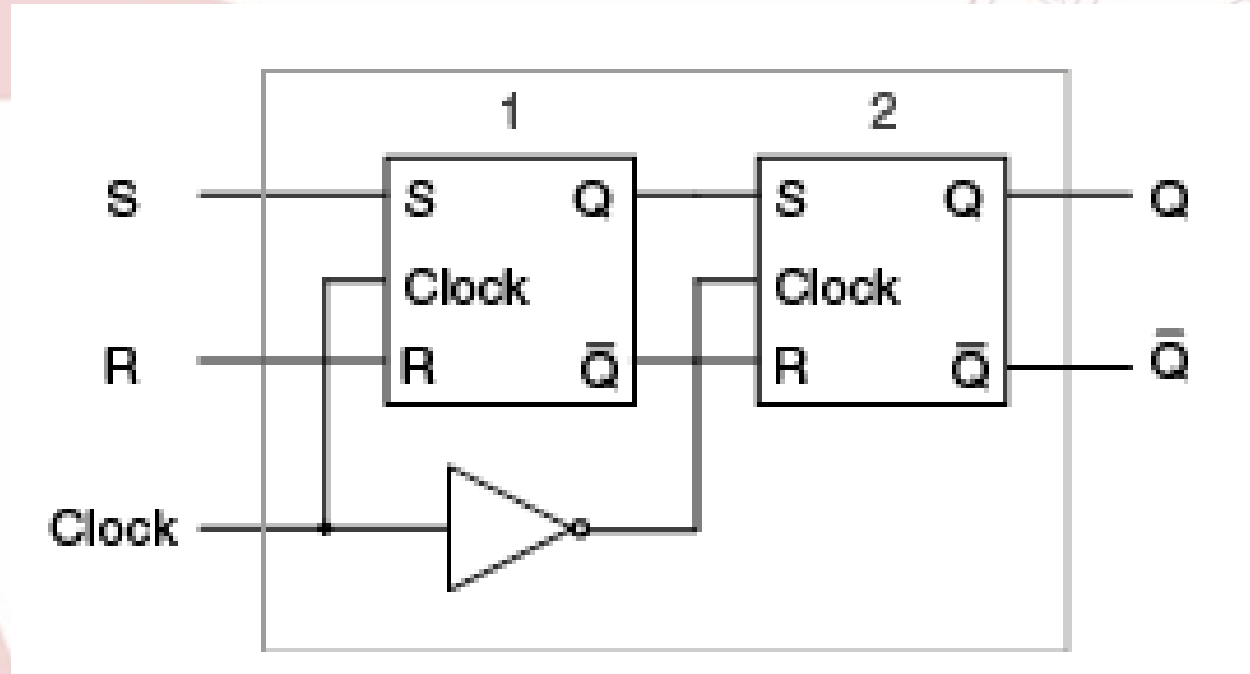


# Flip-Flop tipo D

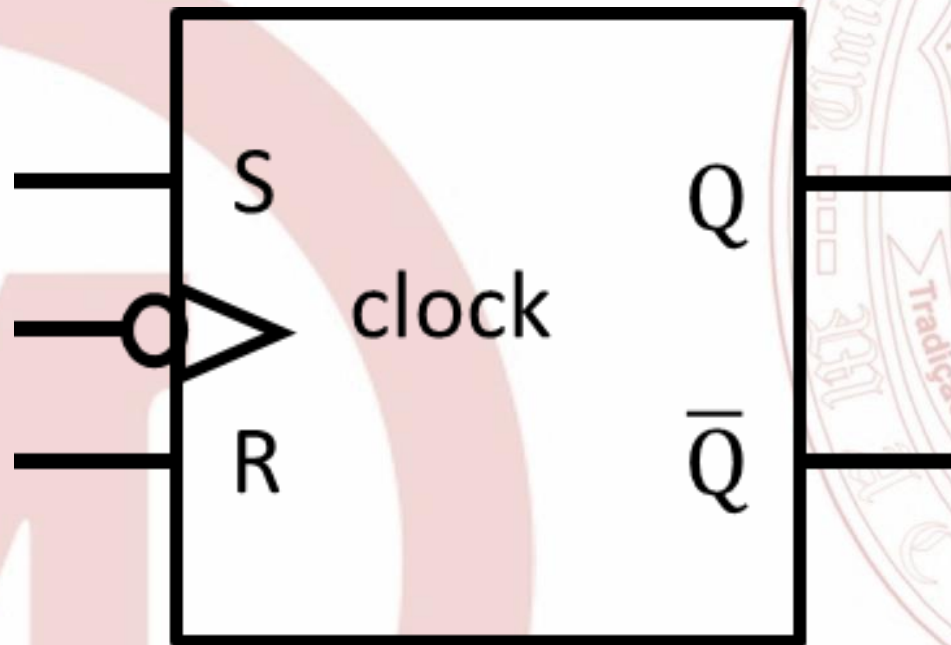


**RAMPA DE SUBIDA !**

# Flip-Flop SR

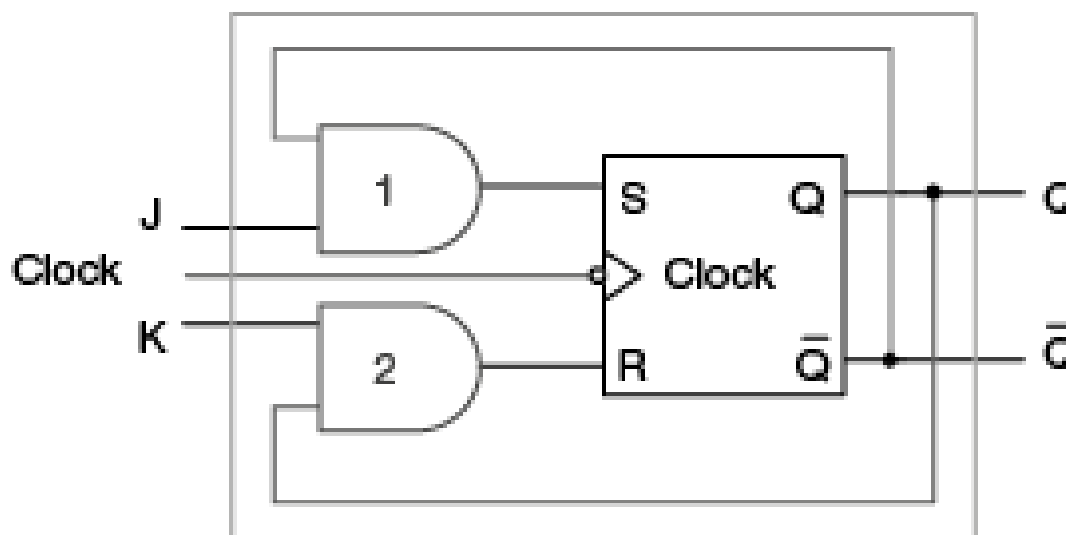


# Flip-Flop SR

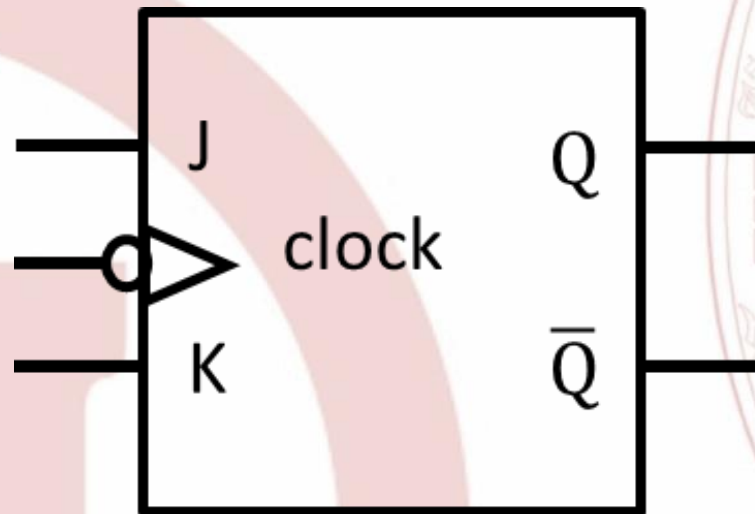


# Flip-Flop JK

- Problema dos latches SR e também do Flip-Flop SR é que a combinação não desejada  $R=S=1$  pode acontecer.



# Flip-Flop JK





# Obrigado

Prof. Fabio Kawaoka Takase  
[fabio.takase@mackenzie.br](mailto:fabio.takase@mackenzie.br)

