

Universidade Presbiteriana Mackenzie



Circuitos Sequenciais

Prof. Fabio Kawaoka Takase

Faculdade de Computação e Informática

Objetivos

- Entender o que são circuitos sequenciais.
- Como suas saídas dependem não somente das entradas, mas também da sua sequência de sua aplicação.

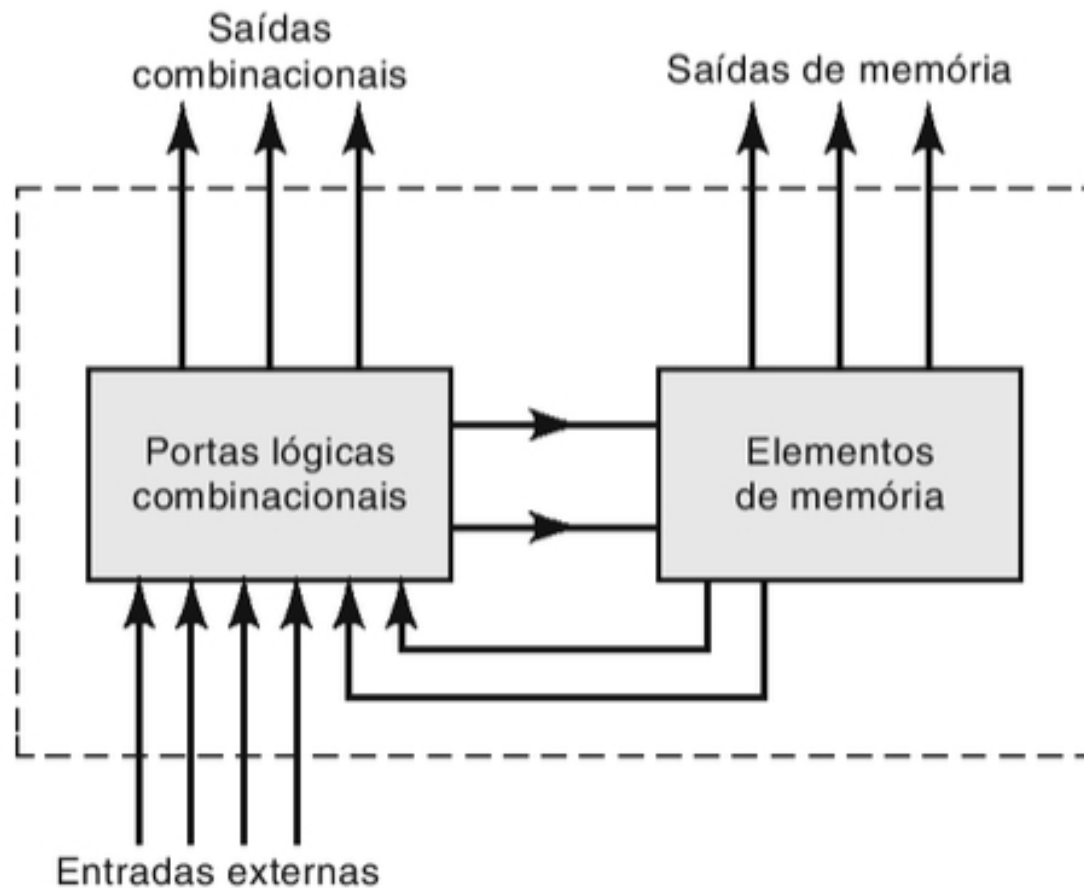
Referência Bibliográfica

- Referência para esta aula:
- **Capítulo 5** de TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. **Sistemas Digitais: princípios e aplicações**. 11ª Ed. Editora Pearson, 2011.
- **Capítulo 8** de PIMENTA, T.C. **Circuitos Digitais**. São Paulo: Elsevier, 2017.

Circuitos Combinacionais

- Níveis lógicos de saída dependem apenas dos valores aplicados às entradas – em qualquer instante de tempo.
- Condições de entrada anteriores não possuem influência sobre as saídas atuais.
- Não possui estado – não possui memória.

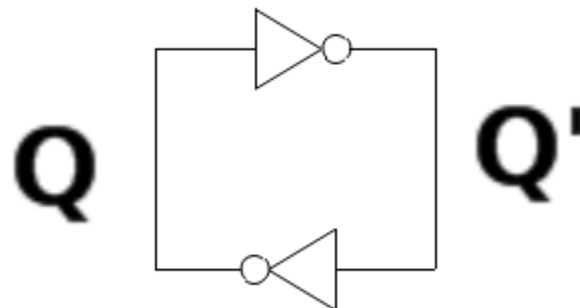
Circuitos Sequenciais



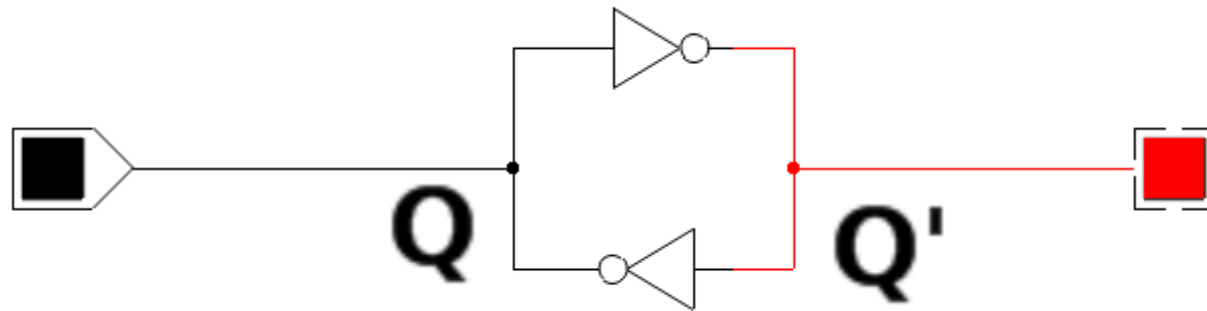
Fonte: TOCCI, 2011.

Memória Estática

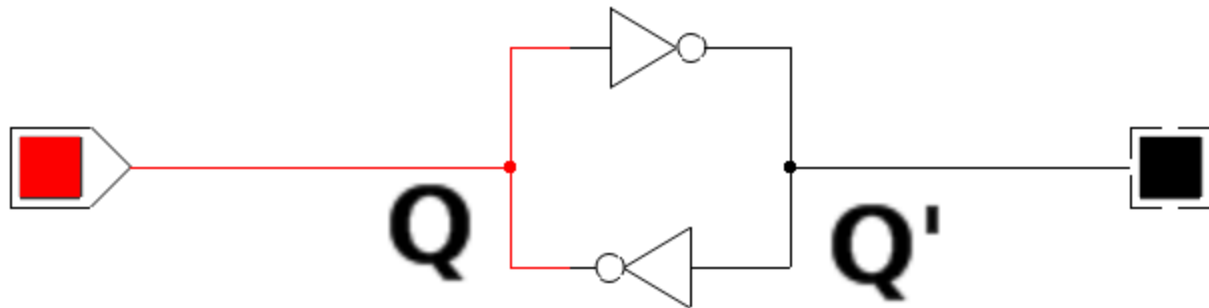
- O que acontece quando injetamos o sinal lógico 1 em Q?
- E se injetarmos o sinal lógico 0 em Q?



Memória Estática

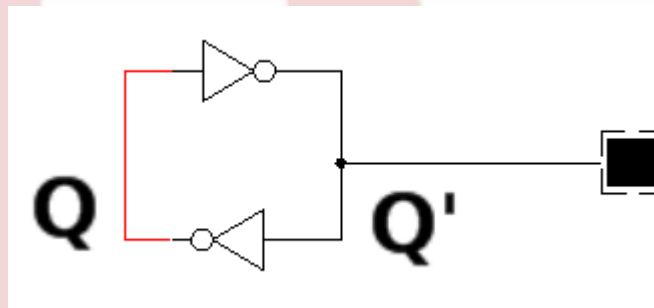
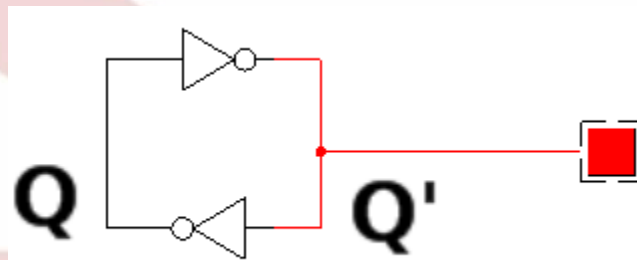


Memória Estática

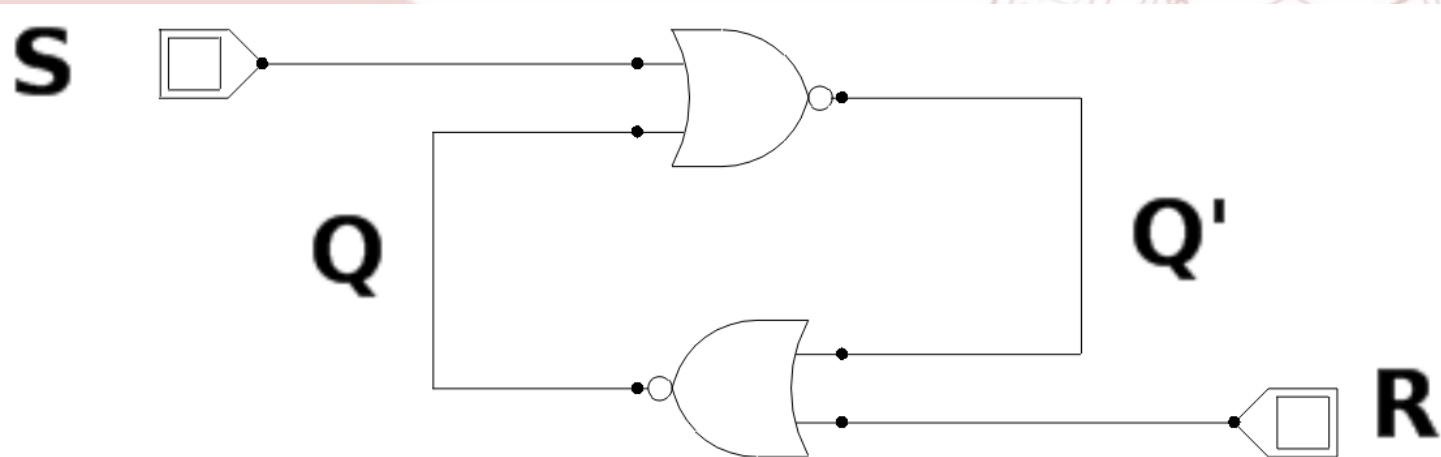


Memória Estática

- E se removermos o estímulo de entrada?



Latch SR



Latch SR

Sequencia de ativações:

1. $S=1$ e $R=0 \Rightarrow Q=1$
2. $S=0$ e $R=0$, a saída preserva $Q=1$.
3. $S=0$ e $R=1 \Rightarrow Q=0$.
4. $S=0$ e $R=0$, a saída preserva $Q=0$.
5. $S=1$ e $R=1$ $Q=Q'=0$. Não é aceitável.

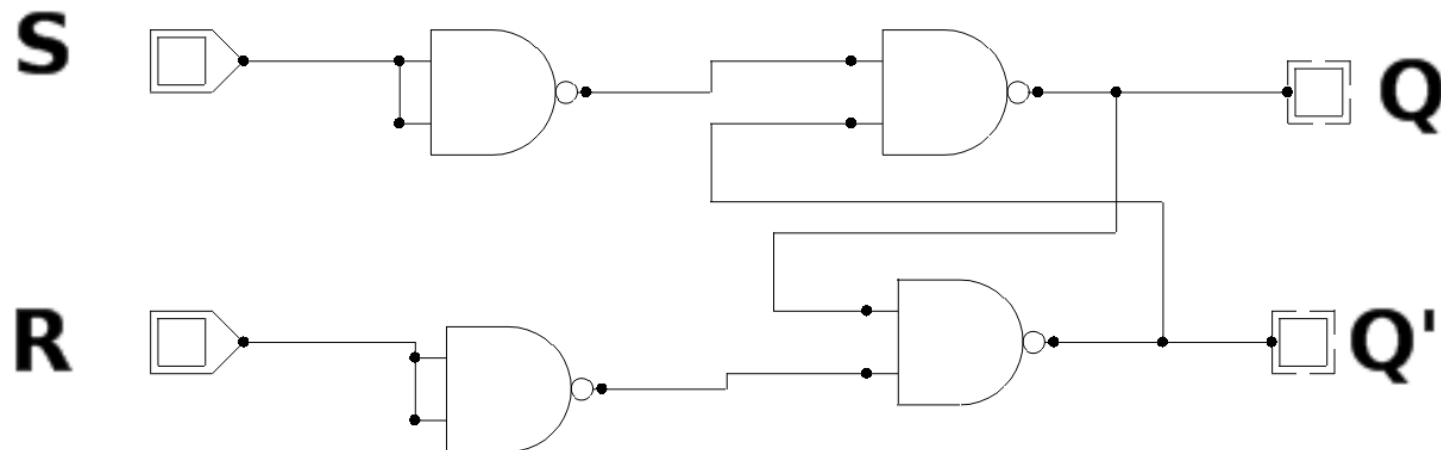
Latch SR

Sequência	S	R	Q	Q'
1	1	0	1	0
2	0	0	1	0
3	0	1	0	1
4	0	0	0	1
5	1	1	0	0

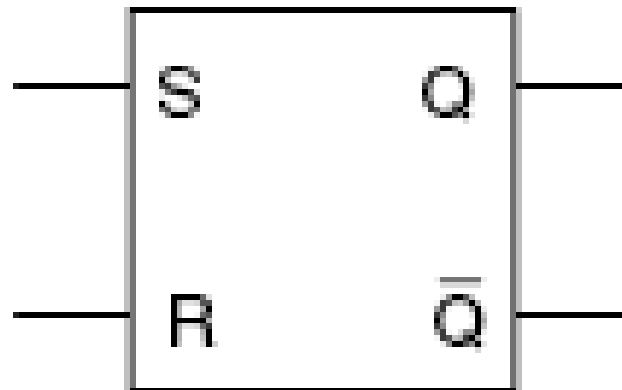
Latch SR

S	R	Q ⁺
0	0	Q
0	1	0
1	0	1
1	1	-

???



Latch SR



Obrigado

Prof. Fabio Kawaoka Takase
fabio.takase@mackenzie.br

