



Universidade Estadual de Campinas

FACULDADE DE ENGENHARIA ELÉTRICA E DE
COMPUTAÇÃO

EE 641 – Laboratório de Eletrônica Básica II

Prof. Eduardo T. Costa
PED: Lucas Ribeiro de Oliveira

(Apoiado em experimentos propostos pelo Prof. Leandro T. Manera e pelo Eng. Mathias Scrocaro)

Experimento II – Conversor Analógico/Digital (CAD ou ADC) (AULAS 5 e 6)

1 Objetivo

Neste experimento tem-se como objetivo principal projetar e montar um conversor analógico/digital de 8 bits de aproximação sucessiva utilizando o Conversor Digital/Analógico montado no experimento II e o módulo do Arduino Uno como a Unidade de Controle e Registrador de saída. Espera-se que o(a) estudante verifique a máxima frequência de amostragem e a capacidade de armazenamento de sinais do Arduino Uno.

2 Lista de material

1 conector para ligar placa ao Arduino e	1 CI LF 398
Módulo do Arduino Uno com cabo de conexão (já de posse do aluno)	2 Resistores de 10 k Ω
2 CI LM324	2 Capacitores de 100 nF
	4 Capacitores de 0,1 μ F

Alicates, estanho, *protoboard* e fios.

ATENÇÃO: O roteiro proposto é longo e deve se estender por 2 aulas. Faça os “vídeotórios” para os diferentes itens e, ao final, um completo comentando os pontos principais do experimento.

3 Como funciona o Conversor A/D de aproximação sucessiva

O conversor analógico/digital (CAD) ou, em inglês, *analog-to-digital converter* (ADC) de aproximação sucessiva é um conversor bastante rápido e muito utilizado em eletrônica com aplicações em equipamentos médico-hospitalares e na indústria em geral (sistemas de controle e automação, entre outros), com grande aplicação em sistemas embarcados. É possível encontrar CAD com tempo de conversão (t_c) muito pequeno, da ordem de unidades de nanossegundos ($t_c \approx 1-10$ ns), mas que são muito caros; em geral, os CADs bastante utilizados apresentam tempo de conversão da ordem de unidades a dezenas de microssegundos ($t_c \approx 1-100$ μ s). Seja a Figura

1 a seguir. Nela, pode-se ver o diagrama de blocos de um CAD de aproximação sucessiva que é composto pelos seguintes blocos: um comparador, uma unidade de controle, um registrador e um conversor digital/analogico (CDA).

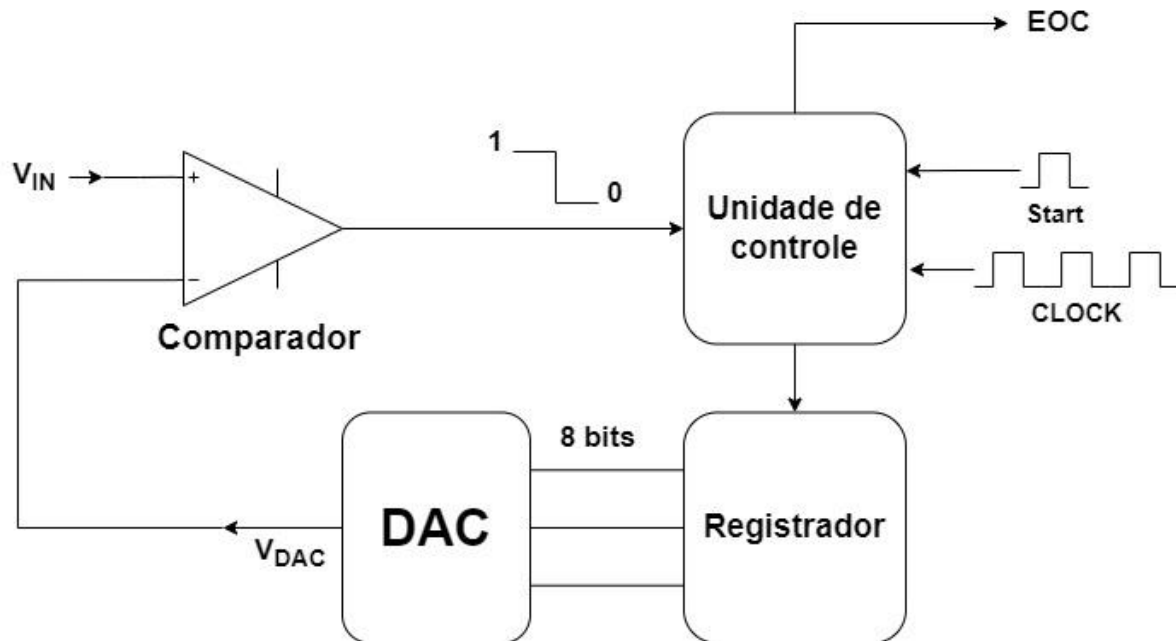


Figura 1. Diagrama de blocos de um conversor A/D de aproximação sucessiva.

O funcionamento deste conversor A/D é descrito a seguir:

O sinal a ser digitalizado (convertido da forma analógica para a digital) é apresentado na entrada não inversora do comparador, um amplificador operacional que, dependendo do sinal apresentado na porta inversora ser maior ou menor que o sinal de entrada (da porta não inversora), terá um valor de saída “digital”, ou binário, que depende da comparação, ficando em “1” (5V) ou em “0” (0V). O sinal que aparece na entrada inversora é proveniente da saída de um conversor digital/analogico. Esse sinal deve variar dependendo de quão próximos são os valores da saída do CDA (V_{CDA}) e V_{in} . Essa variação vai depender dos valores que são colocados na entrada do CDA pelo Registrador, cujos valores são programados para gerar valores cada vez mais próximos aos do sinal de entrada, de forma ordenada. É possível controlar o processo que dependerá de um relógio (clock), definindo o comando de início de conversão (*start command*). Nos CADs comerciais, o processo pode chegar ao final antes de checar todos os bits da palavra binária do Registrador, de forma que é possível gerar um sinal de final de conversão (do inglês, *End Of Conversion* – EOC). No projeto que será montado neste experimento, todos os 8 bits da palavra binária serão testados e a resolução do conversor que será montado será de 1 LSB (1 *Least Significant Bit*). Para cada palavra digital colocada na entrada do CDA, seu valor será convertido para um valor analógico que será comparado com o valor analógico do sinal de entrada (sinal a

ser convertido da forma analógica para a forma digital). A aproximação do sinal de entrada e do sinal do conversor D/A é sucessiva, começando-se com a metade do valor máximo possível da palavra binária, até se chegar ao valor mínimo, sempre fazendo uma divisão por 2 para se aproximar, até que a palavra digital gere um sinal analógico igual ao sinal de entrada (com um erro de 1 LSB).

A conversão começa colocando-se o bit mais significativo (MSB) do registrador no valor “1” (5V) e todos os demais em “0” (0V), ou seja, metade do valor digital máximo possível. O comparador testa se $V_{CDA} > V_{in}$. Se for maior, o bit testado (nesse caso, o MSB) tem seu valor mudado para “0”. Se for menor, o MSB é mantido em “1”. No próximo “clock”, o próximo bit é colocado em “1” e os demais bits em “0”. E a comparação entre V_{CDA} e V_{in} é realizada e a saída do comparador definirá se este bit permanecerá em “1” ou será mudado para “0”. E, assim por diante, todos os bits (do mais significativo para o menos significativo) são alterados e a comparação entre V_{CDA} e V_{in} é realizada. O sinal EOC é colocado em “1” quando terminar o ciclo de teste de todos os N bits da palavra binária. E o resultado final será o último valor binário da saída do Registrador, completando a conversão analógica do sinal V_{in} para um valor digital de N bits. O erro do conversor será de 1 LSB.

Como exemplo, suponhamos um CAD de 4 bits (D3, D2, D1, D0, ou seja, 16 palavras digitais que vão de “0000” até “1111”). É suposto que a tensão de fundo de escala do CAD é $V_{fe} = 16,0$ V. Isso implica em que $1 \text{ LSB} = 1,0$ V, ou seja, $1 \text{ LSB} = V_{fe} / 2^4 = 16 / 16 = 1$. Ainda, a tensão analógica de entrada a ser convertida para digital com resolução de 1,0 V e palavra de 4 bits é suposta, neste exemplo, ser igual a 10,4 V. Os passos para a conversão são mostrados a seguir:

Passo 1. Saída do Registrador e entrada digital (D3, D2, D1, D0) do CDA = “1000” = 8,0 V, ou seja, $V_{CDA} < V_{in}$. Como $V_{in} = 10,4$ V, mantém-se o MSB (D3) em “1” e, no próximo clock, começa o passo 2.

Passo 2. Saída do Registrador e entrada digital (D3, D2, D1, D0) do CDA = “1100” = 12,0 V, ou seja, $V_{CDA} > V_{in}$. Como $V_{in} = 10,4$ V, mantém-se o MSB (D3) em “1”, mas o bit D2, que estava em “1”, é colocado em “0” e, no próximo clock, começa o passo 3.

Passo 3. Saída do Registrador e entrada digital (D3, D2, D1, D0) do CDA = “1010” = 10,0 V, ou seja, $V_{CDA} < V_{in}$. Como $V_{in} = 10,4$ V, mantém-se D3 = “1”, D2 = “0” e D1 = “1”, e, no próximo clock, será testada a saída analógica com o último bit, D0 (LSB) em “1”. Passa-se ao último passo (passo 4).

Passo 4. Saída do Registrador e entrada digital (D3, D2, D1, D0) do CDA = “1011” = 11,0 V, ou seja, $V_{CDA} > V_{in}$. Como $V_{in} = 10,4$ V, mantém-se D3 = “1”, D2 = “0” e D1 = “1” e, dada a comparação, volta-se o LSB para “0”, ou seja, D0 = “0” e emite-se o sinal de fim de conversão, mudando-o para “1” e encerrando a conversão (EOC = “1”).

No final da conversão, o valor analógico $V_{in} = 10,4 \text{ V}$ foi convertido para a palavra digital “1010” = $10 \text{ V} \approx 10,4 \text{ V}$. O erro, ficou em 1 LSB e, do ponto de vista digital, o CDA poderia ter a palavra “1011” e não “1010” no final. Os fabricantes normalmente propõem um erro de $\frac{1}{2}$ LSB.

4. O Circuito Amostrador/segurador (*Sample/Hold*)

No processo de conversão analógica/digital é fundamental que, durante a conversão, o sinal analógico a ser convertido não varie, ou seja, fique estático ou constante. Se isso não acontecer, haverá erro na conversão tanto nos conversores A/D mais lentos (do tipo contadores) quanto nos de média velocidade, como os de aproximação sucessiva. Isso corre porque, se o sinal de entrada variar, no caso do tipo de contadores, perde-se o tempo de contagem e de comparação. O mesmo ocorre com os de aproximação sucessiva: se o sinal de entrada variar, a comparação com o sinal do conversor D/A ficará errada e os bits ficarão alterados na ordenação e o valor final ficará errado.

Para resolver esse problema, geralmente é utilizado um circuito chamado de amostrador/segurador (A/S) ou, em inglês, *sample/hold* (S/H). Pode-se também ter um circuito chamado siga/segura ou, em inglês, *track-and-hold* (T/H). O circuito A/S é geralmente composto por um amplificador operacional com um controle digital e um capacitor, como pode ser visto na Figura 2. O sinal a ser amostrado é colocado na entrada do circuito e, na saída, o capacitor vai “carregando” até que o sinal de controle que estava em “AMOSTRA” (*SAMPLE*) mude para “SEGURA” (*HOLD*).

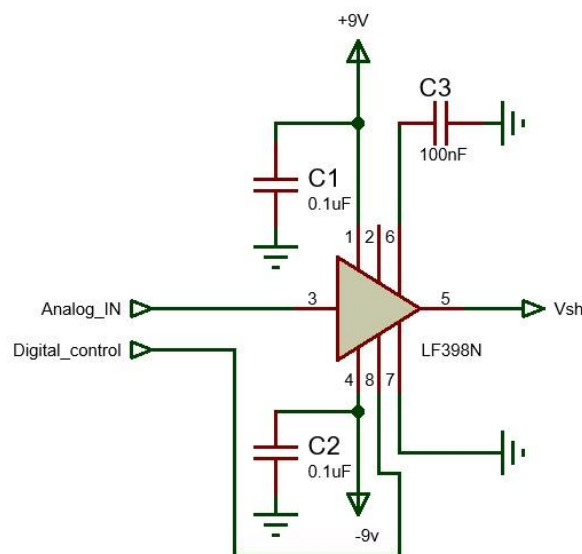


Figura 2. Circuito Amostrador/Segurador (A/S).

O tempo de HOLD deve ser maior ou igual ao tempo de conversão do conversor A/D. Geralmente, o sinal amostrado é armazenado num vetor no computador. Portanto, o tempo de HOLD (t_{HOLD}) deve ser tal que inclua o tempo de

armazenamento da palavra digital após a conversão A/D. Este circuito A/S é geralmente colocado antes da entrada do conversor A/D, como será visto no experimento a seguir.

5 Projeto do Conversor A/D

O Conversor A/D a ser montado neste experimento faz uso do Conversor D/A já montado nos experimentos anteriores, com pequenas alterações a ele incorporadas, bem como o uso do Arduino Uno com Unidade de Controle e Registrador para implementar o conversor A/D de aproximação sucessiva.

A parte analógica do conversor A/D pode ser vista na Figura 3 a seguir.

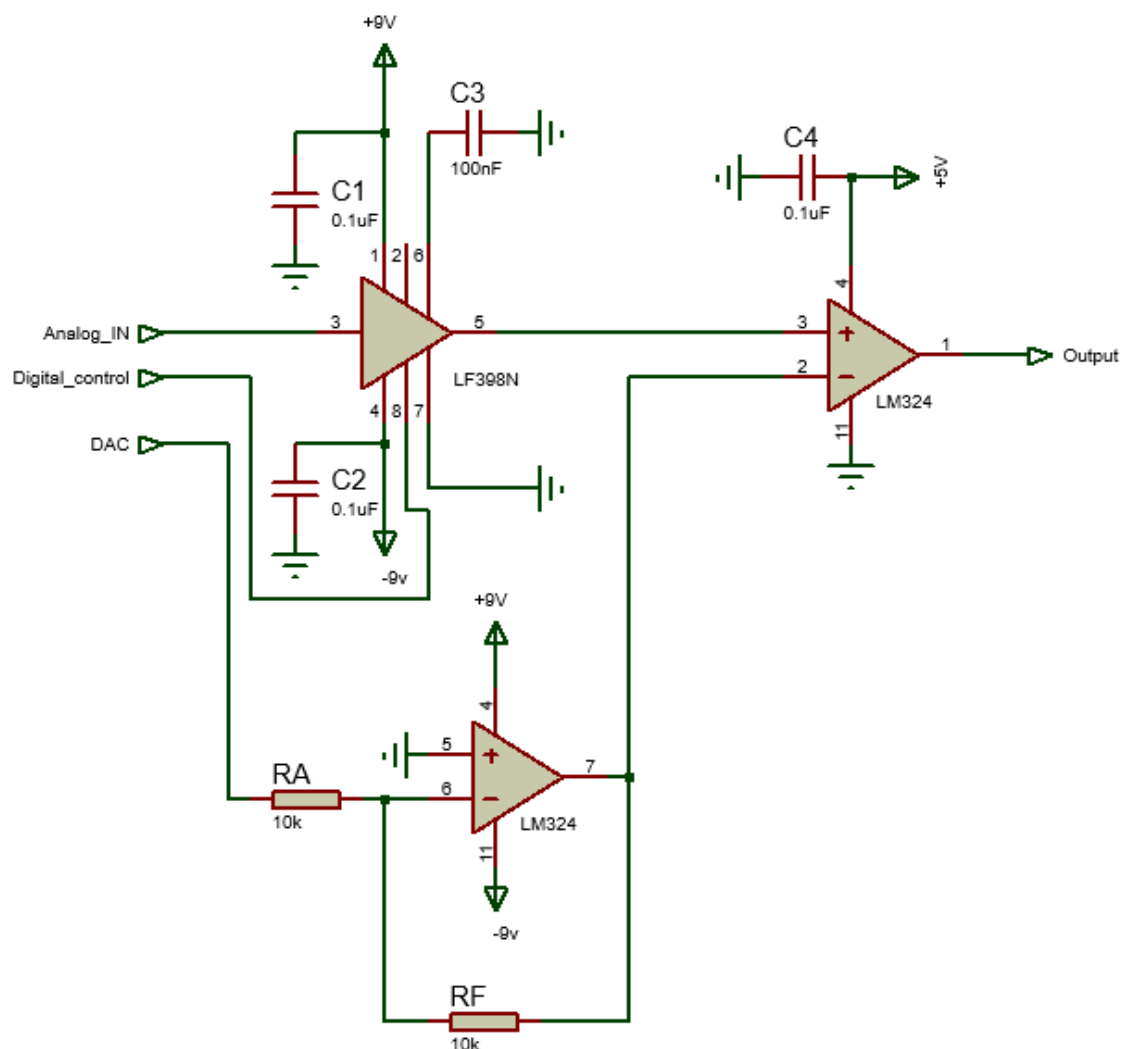


Figura 3. Parte analógica do conversor A/D a ser montado.

A saída do conversor D/A (V_{CDA}) será invertida (V_{CDAI}), tornando-se positiva (variando de 0 V a +5 V) e será comparada com o sinal vindo do circuito Amostrador

Segurador (V_{sh}) que será implementado com o circuito integrado LF 398. O sinal de entrada analógico (V_{in}) a ser convertido para a forma digital (ver Figura 1) é apresentado à entrada do LF 398. O sinal de controle deste dispositivo será proveniente do Arduino Uno. Os sinais V_{sh} e V_{CDA} invertido serão comparados no circuito comparador. Este apresentará saída (*output*) 0 V (“0”) quando V_{CDA} invertido for maior que V_{sh} e saída (*output*) igual a 5 V (“1”) quando V_{CDA} invertido for menor que V_{sh} . Esta saída “digital” (*OUTPUT*) deve ser lida via programa no Arduino Uno e alterar ou manter os níveis lógicos de cada bit da palavra digital na saída do Registrador e entrada do CDA até que se chegue ao valor digital correspondente ao sinal de entrada V_{in} .

A parte digital do conversor A/D une-se à parte analógica e pode ser vista na Figura 4, que mostra o diagrama de blocos unindo a parte analógica e a parte digital.

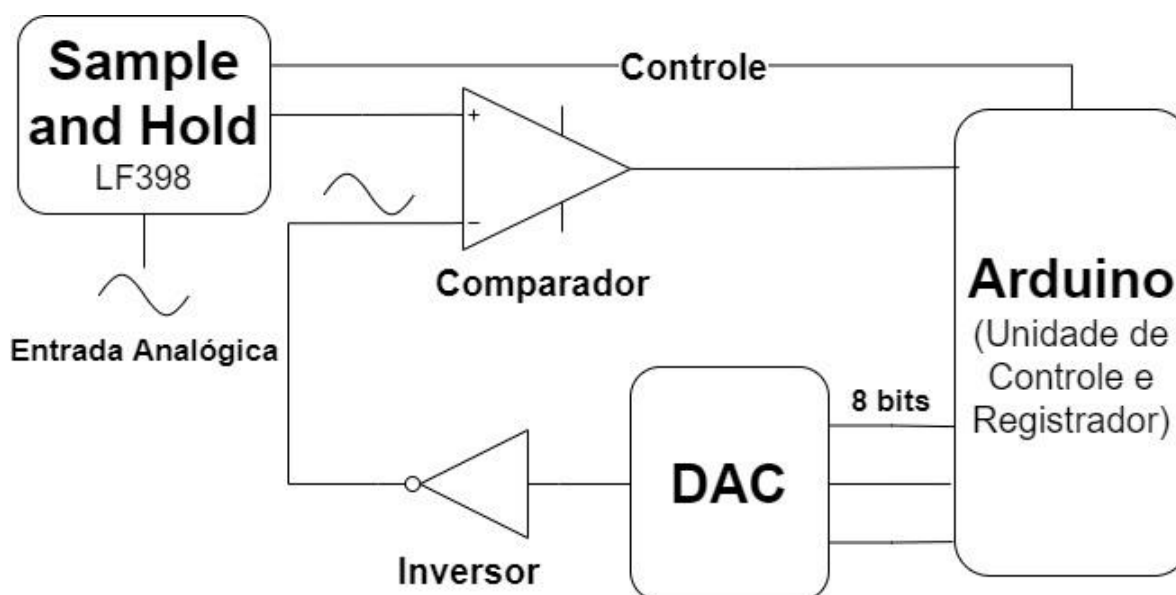


Figura 4. Diagrama de blocos do Conversor A/D a ser montado.

A sequência para conversão A/D é descrita a seguir.

Deve ser gerado um sinal de controle (*Digital Control*, ver Figura 3) para amostrar e depois segurar o sinal na entrada inversora do comparador. Deve-se consultar o *Datacheet* do LF 398 para ver situação de amostrar e segurar o sinal. Deve-se iniciar a conversão de um sinal após o sinal V_{sh} estar contínuo (seguro). Daí, seguir a sequência descrita no item 3 para concluir a conversão do sinal e armazená-lo em memória do microcontrolador Arduino Uno. A sequência deve ser tal a amostrar todo o sinal de interesse.

Os sinais digitais necessários para controlar o processo de conversão A/D são os seguintes:

OUTPUT CONTROL – saída do comparador. Será “0” enquanto V_{CDAI} for maior que V_{sh} e será “1” enquanto V_{CDAI} for menor que V_{sh} . Este sinal deve ser lido pelo Arduino.

SH – Saída digital do Arduino para controlar o processador para amostrar e segurar o sinal V_{in} . Deve ser “0” para amostrar e ser “1” para segurar.

EOC – Sinal de final de conversão (**End Of Conversion**), sinal de saída do Arduino para mostrar fim da conversão e servir de temporização (medição do tempo de conversão (t_c)).

START – Sinal de saída do Arduino para sinalizar o início da conversão.

6 Parte Experimental

6.1. Simule no PSpice o funcionamento da parte analógica do conversor A/D, alterando antes o capacitor 1 μF para 100 nF. Mostre seu funcionamento com sinais senoidais com diferentes frequências.

6.2 Altere o capacitor do DAC já montado para 100 nF. Monte a parte analógica do conversor A/D e deixe pontos de observação para visualizar no osciloscópio todos os sinais (analógicos e digitais). Lembre-se que o conversor A/D é de 8 bits (palavra digital do Arduino Uno). A tensão de fundo de escala (V_{fe}) é de 5,0 V. Isso implicará que $1 \text{ LSB} = 5,0 / (2^8 - 1) = 19,61 \text{ mV}$.

6.3 Faça o programa no Arduino Uno para realizar a conversão A/D conforme explicado nos itens anteriores. Permita a aquisição de duas maneiras:

- 1) para a medição de valores constantes, mostre os valores amostrados tanto na forma digital (em hexadecimal e em decimal) quanto seu correspondente analógico (em Volt);
- 2) Defina um vetor com 5 mil pontos a serem amostrados, adquiridos e armazenados na memória do Arduino Uno.

6.4 Coloque na entrada V_{in} sinais com tensão constante variando entre 0 V e 5,0 V. Utilize valores que permitam aferir o valor digital com o valor analógico de entrada. Faça conversão de pelo menos 10 valores diferentes de V_{in} (à sua escolha – faça boas escolhas).

6.5 Coloque na entrada V_{in} sinais senoidais com diferentes amplitudes e frequências. Determine a máxima frequência dos sinais que podem ser adquiridos e armazenados com o seu CAD. Compare com a frequência esperada. Comente.

6.6 Após adquirir 5 mil pontos de sinais senoidais, utilize o mesmo programa utilizado para mostrar os sinais de ECG do Experimento II e mostre o sinal que está na memória do Arduino, passando-o para a forma analógica. Compare com o sinal analógico de entrada. Comente.

7 Bibliografia:

7.1 A. S. Sedra, K.C.Smith, Microeletrônica, Makron Books Ltda