1/3

INSTITUTO FEDERAL 60/AS Cempus Anápolis

Ministério da Educação Instituto Federal de Educação, Ciência e Tecnologia de Goiás Campus Anápolis

Departamento de Áreas Acadêmicas

Curso de Bacharelado em Ciência da Computação

Disciplina de Introdução aos Sistemas Digitais

Trabalho de implementação - Valor: 100% com peso 10%

1. Implemente no Digital os circuitos lógicos abaixo. Cada dupla deverá fazer <u>apenas</u> o circuito segundo sorteio apresentado no Moodle:

- 1. Um circuito subtrator de oito bits.
- 2. Um circuito somador de oito bits.
- 3. Um multiplexador de palavras de 1 bit de oito entradas.
- 4. Um multiplexador de palavras de 2 bits de quatro entradas.
- 5. Um desmultiplexador de palavras de 2 bits de quatro saídas.
- 6. Um desmultiplexador de palavras de 1 bit de oito saídas.
- 7. Um decodificador genérico 4x16.
- 8. Um codificador genérico 16x4.
- 9. Um decodificador BCD considerando que os códigos de "1010" a "1111" tenham a saída como "don't care".
- 10.Um codificador BCD considerando que os códigos de "1010" a "1111" tenham a saída como "don't care".
- 11. Um conversor de código BCD para display de sete segmentos <u>ligado</u> a um display de sete segmentos.
- 12.Um codificador hexadecimal para Código Gray.
- 13. Um decodificador de Código Gray para hexadecimal.
- 14. Um codificador decimal para "Código 2 entre 5".
- 15.Um decodificador "Código 2 entre 5" para decimal.
- 16.Um conversor de hexadecimal para o Código IEEE-1355 denominado "Código 3 entre 6, fibra óptica". Ver a tabelaverdade em https://en.wikipedia.org/wiki/IEEE 1355#Slice: TS-FO-02. Considerar as linhas denominadas "controle" como "don't care".
- 17.Um conversor do Código IEEE-1355 denominado "Código 3 entre 6, fibra óptica" para hexadecimal. Ver a tabelaverdade em https://en.wikipedia.org/wiki/IEEE 1355#Slice: TS-FO-02. Considerar as linhas denominadas "controle" como "don't care".
- 18.Um conversor do Código 4B5B para hexadecimal. Ver a tabela-verdade em https://en.wikipedia.org/wiki/4B5B. Desconsiderar as linhas relativas aos símbolos "H" a "T".
- 19.Um conversor de hexadecimal para Código 4B5B. Ver a tabela-verdade em https://en.wikipedia.org/wiki/4B5B. Desconsiderar as linhas relativas aos símbolos "H" a "T".
- 20. Um circuito gerador de paridade par considerando palavras de entrada com 16 bits de comprimento.
- 21. Um circuito verificador de paridade par considerando palavras de entrada com 17 bits de comprimento.
- 22.Um circuito gerador de paridade que aceita como entrada uma palavra de 16 bits, mas calcula um bit de paridade para cada nibble dessa palavra. A palavra de saída possui 20 bits de comprimento.
- 23.Um circuito verificador de paridade que aceita como entrada uma palavra de 20 bits, dividida em quatro grupos de cinco bits, sendo quatro bits de dados, um bit de paridade. A saída deve ser quatro flags de erro/não-erro de paridade, um para cada grupo de cinco bits.
- 24. A função lógica XOR de guatro entradas sem usar os Cls do Digital que já implementam o XOR ou XNOR.
- 25. A função lógica XNOR de quatro entradas sem usar os CIs do Digital que já implementam o XOR ou XNOR.

Avisos:

- Como o trabalho é de dupla, caso algum integrante não esteja participando ativamente das atividades, o outro pode me avisar, para evitar que alunos que não fizeram nada obtenham nota.
- É importante que procurem o professor da disciplina para começarem a projetar o circuito, mas <u>não</u> antes de dar uma pesquisada no Digital software apresentado abaixo e nos componentes de lógica digital que ele oferece.
- <u>Não</u> se esqueçam de dar nome a cada sinal de entrada e de saída. Além disso, dê nomes factíveis às variáveis booleanas. Veja a figura na última página e o texto a seguir:

2/3



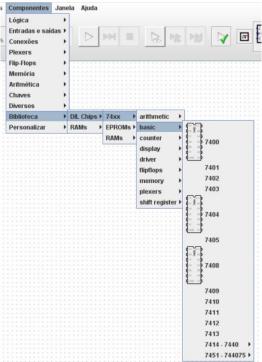
Ministério da Educação Instituto Federal de Educação, Ciência e Tecnologia de Goiás Campus Ánápolis

Departamento de Áreas Acadêmicas

Curso de Bacharelado em Ciência da Computação

Disciplina de Introdução aos Sistemas Digitais

- Se for necessário enumerar os bits de uma palavra C de quatro bits: C0, C1, C2, C3, onde C0 é o bit menos significativo e C3 é o mais significativo.
- Se for necessário nomear dois bits de paridade e oito bits de dados: P0, D0, D1, D2, D3; P1, D4, D5, D6, D7.
- Os entregáveis do trabalho são 1) o arquivo original que vocês produziram no Digital e um 2) arquivo texto com a tabela-verdade relacionando a relação entre as entradas e as saídas e um texto explicando quais são os sinais de entrada e de saída, de acordo com os nomes que vocês deram, por exemplo:
 - D0, D1, D2, D3 são sinais de entrada onde se coloca uma palavra de quatro bits, onde D0 é o bit menos significativo e D1, o mais significativo.
 - E0, E1, E2 são sinais de saída que indicam se houve ou não um erro. Neles, o valor 0 significa que não há erro e 1, que há erro.
- Os circuitos digitais <u>devem</u> ser construídos no Digital (<u>https://github.com/hneemann/Digital</u>) utilizando <u>apenas</u> os circuitos integrados (conhecidos como chips ou Cls) que <u>implementam as portas/funções lógicas AND, NAND, OR, NOT, XOR e XNOR</u> disponíveis no software (no menu Componentes → Biblioteca → DIL Chips → Basic) e ilustrados na figura abaixo:



Para referência, os CIs abaixo implementam as seguintes portas lógicas. Assim pesquisem pelo datasheet (folha de dados) dos CIs que serão necessário no projeto de vocês para saber qual é a pinagem dele, como, por exemplo, quais são os pinos de entrada e de saída e como esses pinos estão ligados, assim como a posição dos pinos +Vcc (ou +5V) e o GND (terra).

Numeração	Circuito integrado usando TTL (Transistor-Transistor Logic)
7400	Quatro portas NAND de duas entradas
7402	Quatro portas NOR de duas entradas
7404	Seis portas NOT
7408	Quatro portas AND de duas entradas
7410	Três portas NAND de três entradas
7411	Três portas AND de três entradas
7420	Duas portas NAND de quatro entradas
7421	Duas portas AND de quatro entradas
7427	Três portas NOR de três entradas
7428	Quatro portas NOR de duas entradas



74266

Ministério da Educação Instituto Federal de Educação, Ciência e Tecnologia de Goiás Campus Ánápolis

Departamento de Áreas Acadêmicas Curso de Bacharelado em Ciência da Computação

Disciplina de Introdução aos Sistemas Digitais

7430 Uma porta NAND de oito entradas
7432 Quatro portas OR de duas entradas
7486 Quatro portas XOR de duas entradas

Exemplo

Quatro portas XNOR de duas entradas

Na próxima figura, há dois circuitos. O da esquerda utiliza um chip 7408 e implementa a expressão X = ABC. O da direita, por sua vez, implementa um contador binário de três bits, cuja saída é a palavra formada pelos bits c2, c1 e c0. Observe que todas as entradas (representadas por pontos azuis) devem estar ligadas, mesmo que não sejam utilizadas. Veja que as entradas 3A, 3B, 4A, 4B no chip 7408 estão ligadas no GND (Terra). O VCC é a tensão de alimentação do chip.

