GTI HS 20 Lösung Serie 7

Michael Baur, Tatjana Meier, Sophie Pfister

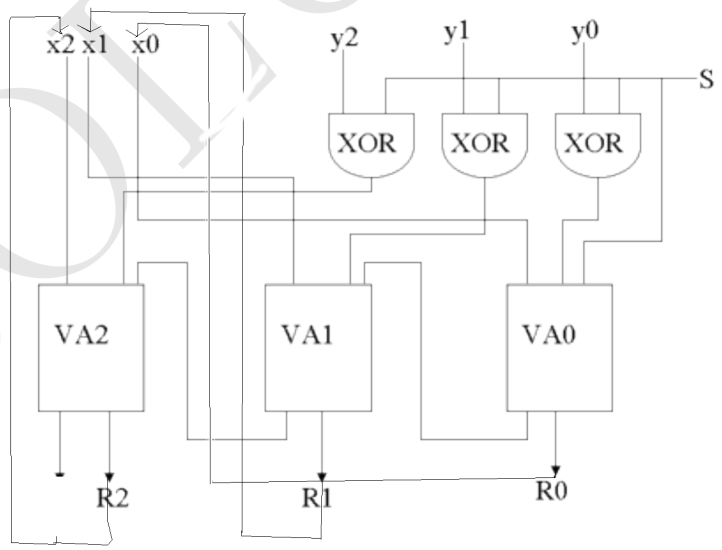
Die 7. Serie ist bis Montag, den 16. November 2020 um 12:00 Uhr zu lösen und als PDF-Dokument via ILIAS abzugeben. Für Fragen steht im ILIAS jederzeit ein Forum zur Verfügung. Zu jeder Frage wird, falls nicht anders deklariert, der Lösungsweg erwartet. **Lösungen ohne Lösungsweg werden nicht akzeptiert**. Allfällige unlösbare Probleme sind uns so früh wie möglich mitzuteilen, wir werden gerne helfen.
Viel Spass!

1 Addier-/Subtrahierwerk (3 Punkte)

Realisiere ein 3-Bit-Addier-/Subtrahierwerk, bei welchem mittels eines Steuereingangs S zwischen Addition und Subtraktion gewählt werden kann. Bei $S = 0$ soll eine Addition, bei $S = 1$ eine Subtraktion ausgeführt werden.

Lösung

Eine mögliche Lösung lautet. Das Übertrag bei VA2 wird ignoriert.



2 Serienaddierer (4 Punkte)

(a) (1 Punkt) Beschreibe den Ablauf der Addition $15 + 1$ bei einem 4-Bit-Serienaddierer mittels einer Wertetabelle.

(b) (1 Punkt) Wie kann man einen n-Bit-Serienaddierer nutzen, um eine $(n-1)$-stellige Binärzahl mit der Konstanten 3 zu multiplizieren?

(c) (1 Punkt) Wieviele Taktschritte benötigt ein n-Bit-Serienaddierer zur Addition von zwei Zahlen?

(d) (1 Punkt) Wie kann man einen n-Bit-Serienaddierer zu einem $(n+1)$-Bit-Serienaddierer erweitern?

Lösung

(a) Die Addition läuft wie folgt ab

$(z)_2$	$(x_3x_2x_1x_0)_2$	$(y_3y_2y_1y_0)_2$	$(zx)_{10}$	$(y)_{10}$
0	1111	0001	15	1
1	0111	0000	23	0
1	0011	0000	19	0
1	0001	0000	17	0
1	0000	0000	16	0

(b) Man addiert zuerst die Zahl mit sich selbst. Danach liest man das Resultat in den Akkumulator des Serienaddierers ein und lädt in den Puffer nochmals die ursprüngliche Zahl.

Alternativ kann auch die Zahl um eine Stelle nach links verschoben werden und anschliessend in den Akkumulator eingelesen werden. Der Puffer wird mit der Zahl ohne Verschiebung geladen und anschliessend wird die Addition ausgeführt.

(c) $(n+1)$ Schritte (n Addierschritte und 1 Schritt für die Initialisierung (laden der Register))

(d) Ein Serienaddierer kann einfach durch hinzufügen zusätzlicher Delays erweitert werden.

3 von-Neumann-Addierer (3 Punkte)

(a) (1 Punkt) Wozu dient das mit A gekennzeichnete Gatter? (vgl. Abbildung 1)

(b) (1 Punkt) Was zeigt das Delay S an? (vgl. Abbildung 1)

(c) (1 Punkt) Was ist der Vorteil eines von-Neumann-Addierers im Vergleich zu einem herkömmlichen Parallel-Addierwerk?

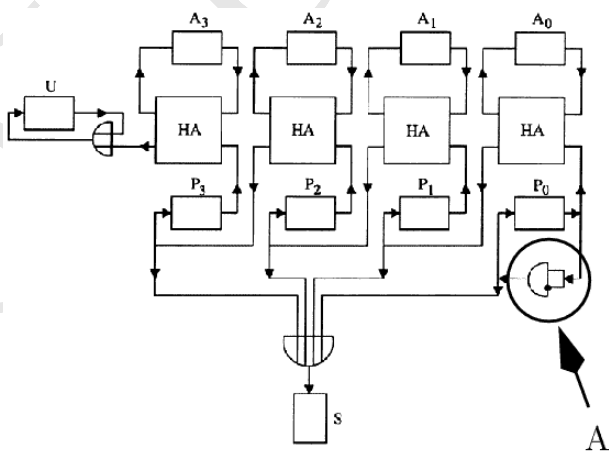


Abbildung 1: von-Neumann-Addierer

Lösung

(a) Es dient zum Auffüllen von 0 in P_0.

(b) Das Delay S zeigt die Abbruchbedingung an:

$S = 1$ Es sind noch Überträge vorhanden, die noch addiert werden müssen.

$S = 0$ Die Addition ist beendet.

(c) Das Paralleladdierwerk braucht durch die Weitergabe des Übertrags eine längere Schaltzeit, um die Addition auszuführen, da die Überträge durch das Schaltnetz “hindurch rieseln“. Somit ist es nicht möglich die Taktlänge allzu stark zu kürzen. Das von-Neumann-Addierwerk ist sequentiell aufgebaut und somit kann es schneller getaktet werden.

Freiwillige Aufgaben

Takte eines von-Neumann-Addierwerkes

Wieviele Takte benötigt ein von-Neumann-Addierwerk, das zu der n-stelligen Darstellung von Null $(\underbrace{000...000}_{n\text{-mal}})$ genau $(2^n - 1)$-mal nacheinander eine 1 addiert?

Lösung

Der von-Neumann-Addierer benötigt $3 \cdot 2^n - n - 3$ Schritte. Wir betrachten zuerst ein Besipiel mit $n = 4$

Inhalt des Akkus	Anzahl Takte, um den nächsten Zustand zu erreichen
0000	$1 = 1$
0001	$2 = 1 + 1$
0010	$1 = 1$
0011	$3 = 1 + 1 + 1$
0100	$1 = 1$
0101	$2 = 1 + 1$
0110	$1 = 1$
0111	$4 = 1 + 1 + 1 + 1$
1000	$1 = 1$
1001	$2 = 1 + 1$
1010	$1 = 1$
1011	$3 = 1 + 1 + 1$
1100	$1 = 1$
1101	$2 = 1 + 1$
1110	$1 = 1$
1111	

In diesem Fall benötigen wir also $26 = 15 + 7 + 3 + 1 = (2^4 - 1) + (2^3 - 1) + (2^2 - 1) + (2^1 - 1) = \sum_{k=1}^{4}(2^k - 1)$ Schritte für die eigentliche Addition sowie die Verarbeitung der Überträge. Zusätzlich müssen wir noch $2^4 - 1 = 15$ mal den Puffer neu laden und erhalten also insgesamt $26 + 15 = 41$ Schritte.

Allgemein: Um $n - 1$ mal eine Eins zu addieren braucht es $2^n - 1$ Takte um den Puffer zu laden plus diejenigen Takte, die benötigt werden, um die Übergänge zu verarbeiten. $\sum_{k=1}^{n}(2^k - 1) = -n + \sum_{k=1}^{n} 2^k = -2 + 2 \cdot \frac{2^n - 1}{2 - 1} = -n + 2 \cdot 2^n - 2$. Zusammen mit den $2^n - 1$ Takten für das Laden der Puffer ergibt: $-n + 2 \cdot 2^n - 2 + 2^n - 1 = 3 \cdot 2^n - n - 3$.