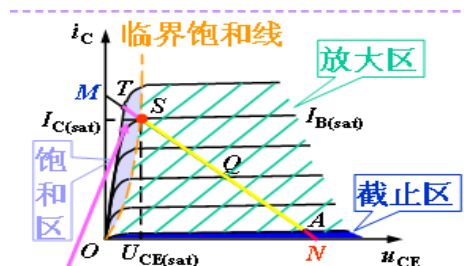


## 模拟电路

1. 基尔霍夫定理的内容是什么？（仕兰微电子）a. 基尔霍夫电流定律：在电路的任一节点，流入、流出该节点电流的代数和为零 b. 基尔霍夫电压定律：在电路中的任一闭合电路，电压的代数和为零。

2. 平板电容公式( $C = \epsilon S / 4 \pi kd$ )。

3. 三极管曲线特性。



4. 描述反馈电路的概念，列举他们的应用。

反馈，就是在电子系统中，把放大电路中的输出量（电流或电压）的一部分或全部，通过一定形式的反馈取样网络并以一定的方式作用到输入回路以影响放大电路输入量的过程。包含反馈作用的放大电路称为反馈放大电路。

反馈的类型有：电压串联负反馈、电流串联负反馈、电压并联负反馈、电流并联负反馈。

负反馈对放大器性能有四种影响：a. 降低放大倍数 b. 提高放大倍数的稳定性, 由于外界条件的变化（ $T^\circ C$ ， $V_{CC}$ ，器件老化等），放大倍数会变化，其相对变化量越小，则稳定性越高。C. 减小非线性失真和噪声 d 改变了放大器的输入电阻  $R_i$  和输出电阻  $R_o$ 。

对输入电阻  $r_i$  的影响：串联负反馈使输入电阻增加，并联负反馈使输入电阻减小。

对输出电阻  $r_o$  的影响：电压负反馈使输出电阻减小，电流负反馈使输出电阻增加。

负反馈的应用：电压并联负反馈，电流串联负反馈，电压串联负反馈和电流并联负反馈。

电压负反馈的特点：电路的输出电压趋向于维持恒定。

电流负反馈的特点：电路的输出电流趋向于维持恒定。

引入负反馈的一般原则为：

a. 为了稳定放大电路的静态工作点，应引入直流负反馈；为了改善放大电路的动态性能，应引入交流负反馈（在中频段的极性）。

b. 信号源内阻较小或要求提高放大电路的输入电阻时，应引入串联负反馈；信号源内阻较大或要求降低输入电阻时，应引入并联系反馈。

c. 根据负载对放大电路输出电量或输出电阻的要求决定是引入电压还是电流负反馈。若负载要求提供稳定的信号电压或输出电阻要小，则应引入电压负反馈；若负载要求提供稳定的信号电流或输出电阻要大，则应引入电流负反馈。

d. 在需要进行信号变换时，应根据四种类型的负反馈放大电路的功能选择合适的组态。例如，要求实现电流——电压信号的转换时，应在放大电路中引入电压并联负反馈等。

## 5. 有源滤波器和无源滤波器的区别

无源滤波器：这种电路主要有无源元件  $R$ 、 $L$  和  $C$  组成

有源滤波器：集成运放和  $R$ 、 $C$  组成，具有不用电感、体积小、重量轻等优点。

集成运放的开环电压增益和输入阻抗均很高，输出电阻小，构成有源滤波电路后还具有一定的电压放大和缓冲作用。但集成运放带宽有限，所以目前的有源滤波电路的工作频率难以做得很高。

## 6. 什么是负载？什么又是带负载能力？

把电能转换成其他形式的能的装置叫做负载。对于不同的负载，电路输出特性（输出电压，输出电流）几乎不受影响，不会因为负载的剧烈变化而变，这就是所谓的带载能力

## 7. 什么是输入电阻和输出电阻？

在独立源不作用（电压源短路，电流源开路）的情况下，由端口看入，电路可用一个电阻元件来等效。这个等效电阻称为该电路的输入电阻。从放大电路输出端看进去的等效内阻称为输出电阻  $R_o$ 。

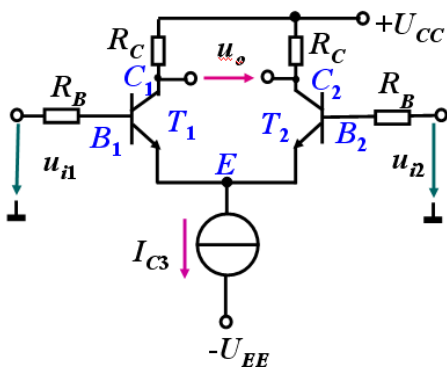
## 8. 电压源、电流源是集成电路中经常用到的模块，请画出你知道的线路结构，简单描述其优缺点。

对于一个理想的电压源（包括电源），内阻应该为 0，或理想电流源的阻抗应当为无穷大。

## 9. 什么叫差模信号？什么叫共模信号？画出差分电路结构

两个大小相等、极性相反的一对信号称为差模信号。差动放大电路输入差模信号（ $u_{i1} = -u_{i2}$ ）时，称为差模输入。两个大小相等、极性相同的一对信号称为共模信号。差动放大电路输入共模信号（ $u_{i1} = u_{i2}$ ）时，称为共模输入。在差动放大器中，有用信号以差模形式输入，干扰信号用共模形式输入，那么干扰信号将被抑制的很小。

共模抑制比：
$$K_{CMR} = \left| \frac{A_d}{A_c} \right|$$



## 10. 怎样理解阻抗匹配？

阻抗匹配是指信号源或者传输线跟负载之间的一种合适的搭配方式。阻抗匹配分为低频和高频两种情况讨论。

低频：当负载电阻跟信号源内阻相等时，负载可获得最大输出功率，这就是我们常说的阻抗匹配之一。对于纯电阻电路，此结论同样适用于低频电路及高频电路。当交流电路中含有容性或感性阻抗时，结论有所改变，就是需要信号源与负载阻抗的实部相等，虚部互为相反数，这叫做共扼匹配。

在高频电路中，如果传输线的特征阻抗跟负载阻抗不相等（即不匹配）时，在负载端就会产生反射。为了不产生反射，负载阻抗跟传输线的特征阻抗应该相等，这就是传输线的阻抗匹配。

## 11. 偏置：在电路某点给一个参考分量，使电路能适应工作需要。

## 12. 画电流偏置的产生电路，并解释。

偏置电路：以常用的共射放大电路说吧，主流是从发射极到集电极的  $I_C$ ，偏流就是从发射极到基极的  $I_B$ 。相对与主电路而言，为基极提供电流的电路就是所谓的偏置电路。偏置电路往往有若干元件，其中有一重要电阻，往往要调整阻值，以使集电极电流在设计规范内。这要调整的电阻就是偏置电阻。

## 13. 偏置电阻：在稳态时（无信号）通过电阻为电路提供或泄放一定的电压或电流，使电路满足工作要求，或改善性能。

## 14. 什么是电压放大？什么是电流放大？什么是功率放大？

电压放大就是只考虑输出电压和输入电压的关系。比如说有的信号电压低，需要放大后才能被模数转换电路识别，这时就只需做电压放大。

电流放大就是只考虑输出电流于输入电流的关系。比如说，对于一个  $\mu\text{A}$  级的信号，就需要放大后才能驱动一些仪器进行识别（如生物电子），就需要做电流放大。

功率放大就是考虑输出功率和输入功率的关系。

其实实际上，对于任何以上放大，最后电路中都还是有电压，电流，功率放大的指标在，叫什么放大，只是重点突出电路的作用而已。

#### 15. 推挽结构的实质是什么？

一般是指两个三极管分别受两互补信号的控制，总是在一个三极管导通的时候另一个截止。要实现线与需要用到 OC (open collector) 门电路。如果输出级的有两个三极管，始终处于一个导通、一个截止的状态，也就是两个三极管推挽相连，这样的电路结构称为推挽式电路或图腾柱 (Totem-pole) 输出电路]

#### 16. RC 振荡器的构成和工作原理

由放大器和正反馈网络两部分构成。反馈电路由三节 RC 移相网络构成（图 3），每节移相不超过  $90^\circ$ ，对某一频率共可移相  $180^\circ$ ，再加上单管放大电路的反相作用即可构成正反馈，产生振荡。移相振荡器电路简单，适于轻便型测试设备和遥控设备使用，但输出波形差，频率难于调整，幅度也不稳定。

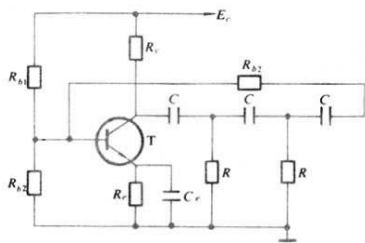


图 3 移相振荡电路

#### 17. 电路的谐振

如果外加交流电源的频率和 L-C 回路的固有频率相同时，回路中产生的电流最大，回路 L 中的磁场能和 C 中的电场能恰好自成系统，在电路内部进行交换，最大限度的从电源吸取能量，而不会有能量返回电源，这就叫谐振。

#### 18. 描述 CMOS 电路中闩锁效应产生的过程及最后的结果？

Latch-up 闩锁效应，又称寄生 PNPN 效应或可控硅整流器 (SCR, Silicon Controlled Rectifier) 效应。在整体硅的 CMOS 管下，不同极性掺杂的区域间都会构成 P-N 结，而两个靠近的反方向的 P-N 结就构成了一个双极型的晶体三极管。因此 CMOS 管的下面会构成多个三极管，这些三极管自身就可能构成一个电路。这就是 MOS 管的寄生三极管效应。如果电路偶尔中出现了能够使三极管开通的条件，这个寄生的电路就会极大的影响正常电路的运作，会使原本 MOS 电路承受比正常工作大得多的电流，可能使电路迅速的烧毁。Latch-up 状态下器件在电源与地之间形成短路，造成大电流、EOS（电过载）和器件损坏。

#### 19. 选择电阻时要考虑什么？

考虑电阻的 阻值（最大，最小） 熔点 是否方便安装

#### 20. 电路的谐振

如果外加交流电源的频率和 L-C 回路的固有频率相同时，回路中产生的电流最大，回路 L 中的磁场能和 C 中的电场能恰好自成系统，在电路内部进行交换，最大限度的从电源吸取能量，而不会有能量返回电源，这就叫谐振。

#### 19. 旁路电容

可将混有高频电流和低频电流的交流电中的高频成分泄露掉的电容，称做“旁路电容”。

**20. 戴维南定理：**一个含独立源、线性电阻和受控源的二端电路，对其两个端子来说都可等效为一个理想电压源串联内阻的模型。其理想电压源的数值为有源二端电路的两个端子的开路电压，串联的内阻为内部所有独立源等于零时两端子间的等效电阻。

**21. 无源器件：**在模拟和数字电路中加入信号，不会改变自己本身的基本特性。如电阻。

**有源器件：**在模拟和数字电路中加入信号，可以改变自己本身的基本特性。如三极管。

#### 22. 旁路电容

可将混有高频电流和低频电流的交流电中的高频成分泄露掉的电容，称做“旁路电容”。

#### 23. 场效应和晶体管比较：

- 在环境条件变化大的场合，采用场效应管比较合适。
- 场效应管常用来做前置放大器，以提高仪器设备的输入阻抗，降低噪声等。

- c. 场效应管放大能力比晶体管低。
- d. 工艺简单，占用芯片面积小，适宜大规模集成电路。在脉冲数字电路中获得更广泛的应用。

#### 24. 基本放大电路的组成原则：

- a. 发射结正偏，集电结反偏。
- b. 输入回路的接法应该使输入信号尽量不损失地加载到放大器的输入端。
- c. 输出回路的接法应该使输出信号尽可能地传送到负载上。

#### 25. 实现放大的条件

晶体管必须偏置在放大区。发射结正偏，集电结反偏。

正确设置静态工作点，使整个波形处于放大区。

输入回路将变化的电压转化成变化的基极电流。

输出回路将变化的集电极电流转化成变化的集电极电压，经电容滤波只输出交流信号。

#### 26. 共射，共基和共集放大电路图

**27. 静态：**放大电路不加输入信号，电路中各处的电压、电流都是固定不变的直流量，这时电路处于直流工作状态，简称静态。

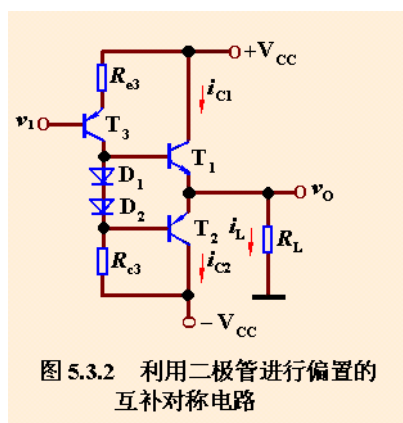
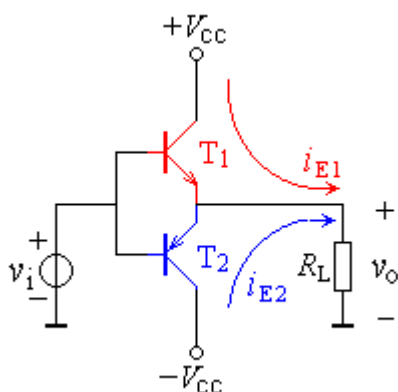
直流通路：电容开路，电感短路，信号源短路，保留其内阻

交流通路：电容短路，电感开路

#### 28. 功放要求：

- a. 输出功率尽可能大。
- b. 高效率
- c. 非线性失真小
- d. 晶体管的散热和保护

**29. 甲类功放，乙类互补对称功放和甲乙类互补对称功放特点和电路图。**



#### 30. 频率补偿

所谓频率补偿，就是指提高或降低某一特定频率的信号强度，用来弥补信号处理过程中产生的该频率的减弱或增强。常用的有负反馈补偿、发射极电容补偿、电感补偿等。

**31. 虚短：**集成运放的两个输入端之间的电压通常接近于零，若把它理想化，则看做零，但不是短路，故称“虚短”。

虚断：集成运放的两个输入端几乎不取用电流，如果把他理想化，则看作电流为零，但不是断开，故称“虚断”

**32. 基本放大电路种类（电压放大器，电流放大器，互导放大器和互阻放大器），优缺点，特别是广泛采用差分结构的原因。**

放大电路的作用：放大电路是电子技术中广泛使用的电路之一，其作用是将微弱的输入信号（电压、电流、功率）不失真地放大到负载所需要的数值。

放大电路种类：（1）电压放大器：输入信号很小，要求获得不失真的较大的输出压，也称小信号放大器；

（2）功率放大器：输入信号较大，要求放大器输出足够的功率，也称大信号放大器。

差分电路是具有这样一种功能的电路。该电路的输入端是两个信号的输入，这两个信号的差值，为电路有效输入信号，电路的输出是对这两个输入信号之差的放大。设想这样一种情景，如果存在干扰信号，会对两个输入信号产生相同的干扰，通过二者之差，干扰信号的有效输入为零，这就达到了抗共模干扰的目的。

### 33. 锁相环有哪几部分组成？

锁相，顾名思义，就是将相位锁住，把频率锁定在一个固定值上。锁相环，就是将相位锁定的回路。锁相环由相位检测器 PD + 分频器 + 回路滤波器 + 压控振荡器 VCO，等组成。

锁相环的工作原理：

- 1、压控振荡器的输出经过采集并分频；
- 2、和基准信号同时输入鉴相器；
- 3、鉴相器通过比较上述两个信号的频率差，然后输出一个直流脉冲电压；
- 4、控制 VCO，使它的频率改变；
- 5、这样经过一个很短的时间，VCO 的输出就会稳定于某一期望值。

锁相环是一种相位负反馈系统，它利用环路的窄带跟踪与同步特性将鉴相器一端 VCO 的输出相位与另一端晶振参考的相位保持同步，实现锁定输出频率的功能，同时可以得到和参考源相同的频率稳定度。一个典型的频率合成器原理框图如图所示。

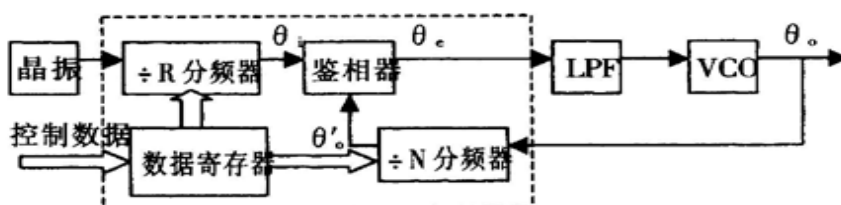


图 1 锁相环频率合成器的原理框图

设晶振的输出频率为  $f_r$ ，VCO 输出频率为  $f_o$ ，则它们满足公式：

$$f_o = f_r \cdot \frac{N}{R}$$

### 34. 什么是零点漂移？怎样抑制零点漂移？

零点漂移，就是指放大电路的输入端短路时，输出端还有缓慢变化的电压产生，即输出电压偏离原来的起始点而上下漂动。抑制零点漂移的方法一般有：采用恒温措施；补偿法（采用热敏元件来抵消放大管的变化或采用特性相同的放大管构成差分放大电路）；采用直流负反馈稳定静态工作点；在各级之间采用阻容耦合或者采用特殊设计的调制解调式直流放大器等。

### 35. 给出一个差分运放，如何相位补偿，并画补偿后的波特图

一般对于两级或者多级的运放才需要补偿。一般采用密勒补偿。例如两级的全差分运放和两级的双端输入单端输出的运放，都可以采用密勒补偿，在第二级（输出级）进行补偿。区别在于：对于全差分运放，两个输出级都要进行补偿，而对于单端输出的两级运放，只要一个密勒补偿。

### 36. 频率响应，如：怎么才算是稳定的，如何改变频率响应曲线的几个方法

频率响应通常亦称频率特性，频率响应或频率特性是衡量放大电路对不同频率输入信号适应能力的一项技术指标。实质上，频率响应就是指放大器的增益与频率的关系。通常讲一个好的放大器，不但要有足够的放大倍数，而且要有良好的保真性能，即：放大器的非线性失真要小，放大器的频率响应要好。“好”：指放大器对不同频率的信号要有同等的放大。之所以放大器具有频率响应问题，原因有二：一是实际放大的信号频率不是单一的；二是放大器具有电抗元件和电抗因素。由于放大电路中存在电抗元件（如管子的极间电容，电路的负载电容、分布电容、耦合电容、射极旁路电容等），使得放大器可能对不同频率信号分量的放大倍数和相移不同。如放大电路对不同频率信号的幅值放大不同，就会引起幅度失真；如放大电路对不同频率信号产生的相移不同就会引起相位失真。幅度失真和相位失真总称为频率失真，由于

此失真由电路的线性电抗元件（电阻、电容、电感等）引起的，故不称为线性失真。为实现信号不失真放大所以要需研究放大器的频率响应。

37. 画出由运放构成加法、减法、微分、积分运算的电路原理图。并画出一个晶体管级的运放电路。

38. SRAM：静态 RAM；DRAM：动态 RAM；SSRAM：Synchronous Static Random Access Memory 同步静态随机访问存储器。它的一种类型的 SRAM。SSRAM 的所有访问都在时钟的上升/下降沿启动。地址、数据输入和其它控制信号均于时钟信号相关。这一点与异步 SRAM 不同，异步 SRAM 的访问独立于时钟，数据输入和输出都由地址的变化控制。SDRAM：Synchronous DRAM 同步动态随机存储器

n 名词 IRQ, BIOS, USB, VHDL, SDR

SDR: Single Data Rate

IRQ: Interrupt ReQuest

BIOS: Basic Input Output System

USB: Universal Serial Bus

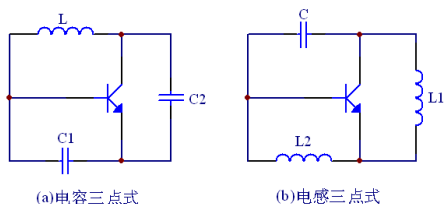
VHDL: VHIC Hardware Description Language

39. 压控振荡器的英文缩写 (VCO)。

名词解释，比如 PCI、ECC、DDR、interrupt、pipeline IRQ, BIOS, USB, VHDL, VLSI VCO (压控振荡器) RAM (动态随机存储器)，FIR IIR DFT (离散傅立叶变换) 或者是中文的，比如：a. 量化误差 b. 直方图 c. 白平衡

40. LC 正弦波振荡器有哪几种三点式振荡电路，分别画出其原理图。

电感三点式振荡器和电容三点式振荡器。



41. 什么是三态与非门(TSL)?

答：三态与非门有三种状态：(1)门导通，输出低电平。(2)门截止，输出高电平。(3)禁止状态或称高阻状态、悬浮状态，此为第三态。

三态门的一个重要用途，就是可向同一条导线(或称总线 Y)上轮流传送几组不同的数据或控制信号，如图 2-17 所示。当 E1、E2、E3 轮流接低电平时，A1、B1、A2、B2、A3、B3 三组数据轮流按与非关系传送到总线 Y 上；而当各门控制端 E1、E2、E3 为高电平时，门为禁止状态，相当于与总线 Y 断开，数据 A、B 不被传送。

42. 场效应管是电流、还是电压控制器件？ 电压控制器件

43. 晶体管工作在放大区，发射结、集电结怎么偏置的

|     | 发射结 | 集电结 |
|-----|-----|-----|
| 放大区 | 正偏  | 反偏  |
| 饱和区 | 正偏  | 正偏  |
| 截至区 | 反偏  | 反偏  |

44. 差分放大电路的功能： 放大两个输入信号之差

45. 在 CMOS 电路中，要有一个单管作为开关管精确传递模拟低电平，这个单管你会用 P 管 还是 N 管，为什么？

46. 什么叫做 OTP 片、掩膜片，两者的区别何在？（仕兰微面试题目）

OTP means one time program, 一次性编程

MTP means multi time program, 多次性编程

OTP (One Time Program) 是 MCU 的一种存储器类型

MCU 按其存储器类型可分为 MASK(掩模)ROM、OTP(一次性可编程)ROM、FLASHROM 等类型。



MASKROM 的 MCU 价格便宜，但程序在出厂时已经固化，适合程序固定不变的应用场合；

FALSHROM 的 MCU 程序可以反复擦写，灵活性很强，但价格较高，适合对价格不敏感的应用场合或做开发用途；

OTP ROM 的 MCU 价格介于前两者之间，同时又拥有一次性可编程能力，适合既要求一定灵活性，又要求低成本的应用场合，尤其是功能不断翻新、需要迅速量产的电子产品。

#### 47. 什么是集电极开路与非门(OC 门)?

答：OC 门和普通的 TTL 与非门所不同的是，它用一个外接电阻  $R_L$  来代替由 VT3、VT4 组成的有源负载，实现与非门逻辑功能，OC 门逻辑功能灵活，应用广泛。

#### 48. 什么是 TTL 集成电路?

答：TTL 集成电路是一种单片集成电路。在这种集成电路中，一个逻辑电路的所有元器件和连线都制作在同一块半导体基片上。由于这种数字集成电路的输入端和输出端的电路结构形式采用了晶体管，所以一般称为晶体管—晶体管(Transistor-transiS-tor Logic)逻辑电路，简称 TTL 电路。

#### 49. 射极跟随器

射极跟随器（又称射极输出器，简称射随器或跟随器）是一种共集接法的电路，它从基极输入信号，从射极输出信号。它具有高输入阻抗、低输出阻抗、输入信号与输出信号相位相同的特点。

**50. 戴维南定理：**一个含独立源、线性电阻和受控源的二端电路，对其两个端子来说都可等效为一个理想电压源串联内阻的模型。其理想电压源的数值为有源二端电路的两个端子的开路电压，串联的内阻为内部所有独立源等于零时两端子间的等效电阻。

**51 窄沟道效应：**由于边缘场的影响，沟道区耗尽层在沟道宽度两侧向场区有一定的扩张。当沟道宽度较大时，耗尽层向两侧的扩展部分可以忽略；但是沟道变窄时，边缘场造成的耗尽层扩展变得不可忽略，这样，耗尽层电荷量比原来计算的要大，这就产生了窄沟道效应

#### **52.MOS 电路的特点：**

优点 1. 工艺简单，集成度高。2. 是电压控制元件，静态功耗小。3. 允许电源电压范围宽（3~18V）。4. 扇出系数大，抗噪声容限大。

缺点：工作速度比 TTL 低。

**53. 给出一个简单电路，让你分析输出电压的特性（就是个积分电路），并求输出端某点的 rise/fall 时间。**

**54. 电阻 R 和电容 C 串联，输入电压为 R 和 C 之间的电压，输出电压分别为 C 上电压和 R 上电压，要求制这两种电路输入电压的频谱，判断这两种电路何为高通滤波器，何为低通滤波器。当  $RC \ll T$  时，给出输入电压波形图，绘制两种电路的输出波形图。**

**55. 设计一个线形电源。要求：输入 220V 市电，输出 12V 的直流电压，输出功率和效率不做要求，电路越简单越好。**

#### **56. 半导体工艺中，掺杂有哪几种方式？（仕兰微面试题目）**

根据掺入的杂质不同，杂质半导体可以分为 N 型和 P 型两大类。N 型半导体中掺入的杂质为磷等五价元素，磷原子在取代原晶体结构中的原子并构成共价键时，多余的第五个价电子很容易摆脱磷原子核的束缚而成为自由电子，于是半导体中的自由电子数目大量增加，自由电子成为多数载流子，空穴则成为少数载流子。P 型半导体中掺入的杂质为硼或其他三价元素，硼原子在取代原晶体结构中的原子并构成共价键时，将因

缺少一个价电子而形成空穴，于是半导体中的空穴数目大量增加，空穴成为多数载流子，而自由电子则成为少数载流子。

## 数字电路

**1. 组合逻辑：**输出只是当前输入逻辑电平的函数（有延时），与电路的原始状态无关的逻辑电路。（无记忆）由与、或、非门组成的网络，常见的有多路器，数据通路开关，加法器，乘法器等。

**时序逻辑：**输出不只是当前输入逻辑电平的函数，还与电路目前所处的状态有关的逻辑电路。（有记忆）由多个触发器和多个组合逻辑块组成的网络，常见的有计数器，运算控制逻辑，指令分析和操作控制逻辑。

**2. 流水线设计：**把规模较大，层次较多的组合逻辑分为几个级，在每一级插入寄存器组并暂存中间数据。在性能上的提高是以消耗较多的寄存器资源为代价的。

**3. 同步时序逻辑：**表示状态的寄存器组的值只可能在唯一确定的触发条件发生时改变，只能有时钟的正跳沿或负跳沿出发的状态机就是一例。异步时序逻辑：触发条件有多个控制因素组成，任何一个因素的跳变都可以引起触发。

同步电路和异步电路的区别是什么？

**同步电路：**存储电路中所有触发器的时钟输入端都接同一个时钟脉冲源，因而所有触发器的状态的变化都与所加的时钟脉冲信号同步。**异步电路：**电路没有统一的时钟，有些触发器的时钟输入端与时钟脉冲源相连，这有这些触发器的状态变化与时钟脉冲同步，而其他的触发器的状态变化不与时钟脉冲同步。

### 4. 什么是 Setup 和 Holdup 时间？（汉王笔试）

**建立时间 ( $t_{su}$ )**是指在触发器的时钟上升沿到来以前，数据稳定不变的时间。如果建立时间不够，数据将不能在这个时钟上升沿被打入触发器；**保持时间 ( $t_h$ )**是指在触发器的时钟上升沿到来以后，数据稳定不变的时间。如果保持时间不够，数据同样不能被打入触发器。数据稳定传输必须满足建立时间和保持时间的要求，否则电路就会出现逻辑错误。在同步电路设计中一般采用 D 触发器，异步电路设计中一般采用 Latch

### 5. 模数转换器 (ADC)

模数转换指的是将输入的模拟量转换为数字量输出，实现这种转换功能的电路称为模数转换器，简称 ADC (Analog Digital Converter)。

ADC 按工作原理的不同可分为直接 ADC 和间接 ADC。直接 ADC 有并联比较型和逐次渐进型等，直接 ADC 的转换速度快。间接 ADC 的转换速度慢，如双积分型 ADC。并联比较型 ADC、逐次渐进型 ADC 和双积分型 ADC 各有特点，应用在不同的场合。高速且精度要求不高，可以选用并联比较型 ADC；低速、精度高且抗干扰强的场合，可以选用双积分型 ADC；逐次渐进型 ADC 兼顾了两者的优点，速度较快、精度较高、价格适中，应用较为普遍。

AD 转换要经过采样、保持、量化和编码等过程。采样-保持电路对输入模拟信号进行采样并保持，量化是对采样信号进行分级，编码则将分级后的信号转换成二进制代码。对模拟信号采样时，必须满足采样定理。

### 6. 数模转换器

常见的数-模转换电路 (DAC) 有多种类型：权电阻网络 DAC、倒 T 形电阻网络 DAC、权电流网络 DAC 等。

数模转换器将输入的二进制数字量转换成与之成正比的模拟量；模数转换器将输入的模拟电压转换成与之成正比的二进制数字量

A/D 转换=模拟/数字转换，意思是模拟讯号转换为数字讯号；D/A 转换=数字/模拟转换，意思是数字讯号转换为模拟讯号；ADC=模拟/数字转换器，DAC=数字/模拟转换器

### 7. A/D 电路组成、工作原理。

ADC 电路通常由两部分组成，它们是：采样、保持电路和量化、编码电路。其中量化、编码电路是最核心的部件，任何 ADC 转换电路都必须包含这种电路。



ADC 电路的形式很多，通常可以并为两类：

间接法：它是将采样-保持的模拟信号先转换成与模拟量成正比的时间或频率，然后再把它转换成数字量。这种通常是采用时钟脉冲计数器，它又被称为计数器式。它的工作特点是：工作速度低，转换精度高，抗干扰能力强。

直接法：通过基准电压与采样-保持信号进行比较，从而转换成数字量。它的工作特点是：工作速度高，转换精度容易保证。

## 8. 组合电路与时序电路区别

组合逻辑电路是具有—组输出和—组输入的非记忆性逻辑电路，它的基本特点是任何时刻的输出信号状态仅取决于该时刻各个输入信号状态的组合，而与电路在输入信号作用前的状态无关。组合电路是由门电路组成的，但不包含存储信号的记忆单元，输出与输入间无反馈通路，信号是单向传输，且存在传输延迟时间。组合逻辑电路的功能描述方法有真值表、逻辑表达式、逻辑图、卡诺图和波形图等。

时序逻辑电路与组合逻辑电路不同，在逻辑功能及其描述方法、电路结构、分析方法和设计方法上都有区别于组合电路的明显特点。在时序逻辑电路中，任意时刻的输出信号不仅和当时的输入信号有关，而且还与电路原来的状态有关，这是时序逻辑电路在逻辑功能上的特点。因而时序逻辑电路必然包含存储记忆单元电路。描述时序电路逻辑功能的方法有：三个方程（输出方程、驱动方程（或激励函数）、状态方程）、状态转换表、状态转换图和时序图等。

## 9. 什么是“线与”逻辑，要实现它，在硬件特性上有什么具体要求？（汉王笔试）

线与与逻辑是两个输出信号相连可以实现与的功能。在硬件上，要用 oc 门来实现，由于不用 oc 门可能使灌电流过大，而烧坏逻辑门。同时在输出端口应加一个上拉电阻。

## 10. 你知道那些常用逻辑电平？TTL 与 COMS 电平可以直接互连吗？（汉王笔试）

常用逻辑电平：12V，5V，3.3V；TTL 和 CMOS 不可以直接互连，由于 TTL 是在 0.3~3.6V 之间，而 CMOS 则是有在 12V 的有在 5V 的。CMOS 输出接到 TTL 是可以直接互连。TTL 接到 CMOS 需要在输出端口加一上拉电阻接到 5V 或者 12V。

CMOS 门的  $V_T = 0.5V_{DD}$ ，TTL 门的  $V_T$  一般在 1.0~1.4V。

CMOS 门输出：高电平为  $V_{OH} = V_{DD}$ ，低电平为  $V_{OL} = 0V$ 。

TTL 门输出：高电平为  $V_{OH} = 3.6V$ ，低电平为  $V_{OL} = 0.3V$ 。

## 11. 如何解决亚稳态。（飞利浦—大唐笔试）

亚稳态是指触发器无法在某个规定时间段内达到一个可确认的状态。当一个触发器进入亚稳态时，既无法预测该单元的输出电平，也无法预测何时输出才能稳定在某个正确的电平上。在这个稳定期间，触发器输出一些中间级电平，或者可能处于振荡状态，并且这种无用的输出电平可以沿信号通道上的各个触发器级联式传播下去。

## 13. 设计一个一位的全加器（输入加数 A，B 和低位的进位 CI，输出 Y 和向高位进位 CO）要求使用器件为与门，或门，非门，异或门和同或门。

## 14. MOORE 与 MEELEY 状态机的特征。（南山之桥）

两种典型的状态机是摩尔（Moore）状态机和米立（Mealy）状态机。摩尔有限状态机输出只与当前状态有关，与输入信号的当前值无关，是严格的现态函数。在时钟脉冲的有效边沿作用后的有限个门延后，输出达到稳定值。即使在时钟周期内输入信号发生变化，输出也会保持稳定不变。从时序上看，Moore 状态机属于同步输出状态机。Moore 有限状态机最重要的特点就是将输入与输出信号隔离开来。

Mealy 状态机的输出是现态和所有输入的函数，随输入变化而随时发生变化。从时序上看，Mealy 状态机属于异步输出状态机，它不依赖于时钟。

## 15. 什么是竞争与冒险？怎样判断？如何消除？

在组合逻辑中，由于门的输入信号通路中经过了不同的延时，导致到达该门的时间不一致叫竞争。产生毛刺叫冒险。如果布尔式中有相反的信号则可能产生竞争和冒险现象。解决方法：一是添加布尔式的消去项，二是在芯片外部加电容

16. 给了 reg 的 setup, hold 时间，求中间组合逻辑的 delay 范围。（飞利浦一大唐笔试）

$Delay < period - setup - hold$                        $Delay < period - setup - hold$

17. 时钟周期为 T, 触发器 D1 的建立时间最大为  $T_{1max}$ ，最小为  $T_{1min}$ 。组合逻辑电路最大延迟为  $T_{2max}$ ，最小为  $T_{2min}$ 。问，触发器 D2 的建立时间  $T_3$  和保持时间应满足什么条件。（华为）

$T_{3setup} > T + T_{2max}$ ,  $T_{3hold} > T_{1min} + T_{2min}$

18. 给出某个一般时序电路的图，有  $T_{setup}$ ,  $T_{delay}$ ,  $T_{ck \rightarrow q}$ ，还有 clock 的 delay，写出决定最大时钟的因素，同时给出表达式。（威盛 VIA 2003. 11. 06 上海笔试试题）

19. 说说静态、动态时序模拟的优缺点。（威盛 VIA 2003. 11. 06 上海笔试试题）

$T + T_{clkdealy} > T_{setup} + T_{co} + T_{delay}$ ;

$T_{hold} > T_{clkdelay} + T_{co} + T_{delay}$ ;

20. 一个四级的 Mux，其中第二级信号为关键信号如何改善 timing。（威盛 VIA 2003. 11. 06 上海笔试试题）

## 21. 静态和动态时序

静态时序分析是采用穷尽分析方法来提取出整个电路存在的所有时序路径，计算信号在这些路径上的传播延时，检查信号的建立和保持时间是否满足时序要求，通过对最大路径延时和最小路径延时的分析，找出违背时序约束的错误。它不需要输入向量就能穷尽所有的路径，且运行速度很快、占用内存较少，不仅可以对芯片设计进行全面的时序功能检查，而且还可利用时序分析的结果来优化设计，因此静态时序分析已经越来越多地被用到数字集成电路设计的验证中。

动态时序模拟就是通常的仿真，因为不可能产生完备的测试向量，覆盖门级网表中的每一条路径。因此在动态时序分析中，无法暴露一些路径上可能存在的时序问题；

22. 给出一个门级的图，又给了各个门的传输延时，问关键路径是什么，还问给出输入，使得输出依赖于关键路径。（未知）

23. 触发器有几种（区别，优点），全加器等。

24. 什么是正负逻辑？

在数字电路中，一般用高电平代表 1、低电平代表 0，即所谓的正逻辑系统。反之，用高电平代表 0、低电平代表 1，即所谓的负逻辑系统。

25. 化简  $F(A, B, C, D) = m(1, 3, 4, 5, 10, 11, 12, 13, 14, 15)$  的和。（威盛）

26. 为什么一个标准的倒相器中 P 管的宽长比要比 N 管的宽长比大？（仕兰微电子）

和载流子有关，P 管是空穴导电，N 管电子导电，电子的迁移率大于空穴，同样的电场下，N 管的电流大于 P 管，因此要增大 P 管的宽长比，使之对称，这样才能使得两者上升时间下降时间相等、高低电平的噪声容限一样、充电放电的时间相等

28. 时钟周期为 T, 触发器 D1 的建立时间最大为  $T_{1max}$ ，最小为  $T_{1min}$ 。组合逻辑电路最大延迟为  $T_{2max}$ ，最小为  $T_{2min}$ 。问，触发器 D2 的建立时间  $T_3$  和保持时间应满足什么条件。（华为）

29. 画出 CMOS 的图，画出 two-to-one mux gate。（威盛 VIA 2003. 11. 06 上海笔试试题）

30. 怎样用 D 触发器、与或非门组成二分频电路？

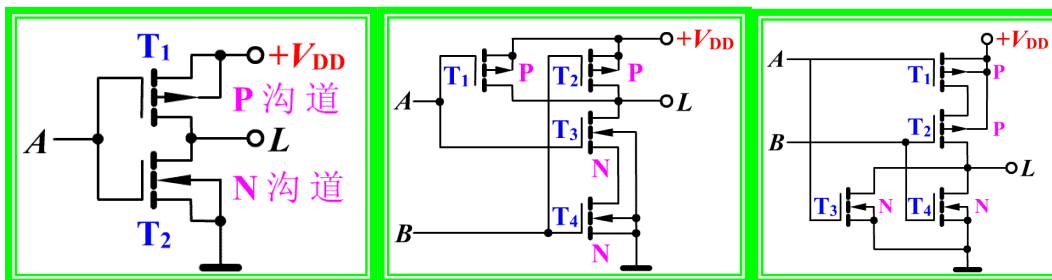
31. 名词解释: VLSI, CMOS, EDA, VHDL, Verilog, HDL, ROM, RAM, DRC, LVS, SRAM, DRAM, FLSAH, SSRAM, SDRAM, IRQ, BIOS, USB, SDR。

由 PMOS 管和 NMOS 管共同构成的互补型 MOS 集成电路即为 CMOS

sram: 静态随机存储器, 存取速度快, 但容量小, 掉电后数据会丢失; flash: 闪存, 存取速度慢, 容量大, 掉电后数据不会丢失; dram: 动态随机存储器, 必须不断的重新加强(REFRESHED) 电位差量, 否则电位差将降低至无法有足够的能量表现每一个记忆单位处于何种状态。价格比 sram 便宜, 但访问速度较慢, 耗电量较大, 常用作计算机的内存使用; ssram: 同步静态随机存储器; SDRAM: 同步动态随机存储器; IRQ: Interrupt ReQuest; BIOS: Basic Input Output System; USB: Universal Serial Bus; ; SDR: Single Data Rate; 压控振荡器的英文缩写 (VCO)。

32. 简述 CMOS 工艺流程。

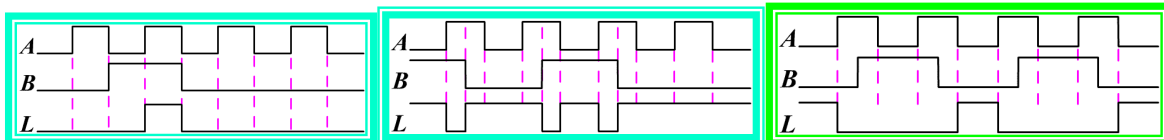
33. 画出 CMOS 非门, 与非门和或非门的电路, 并画出波形图简述其功能。



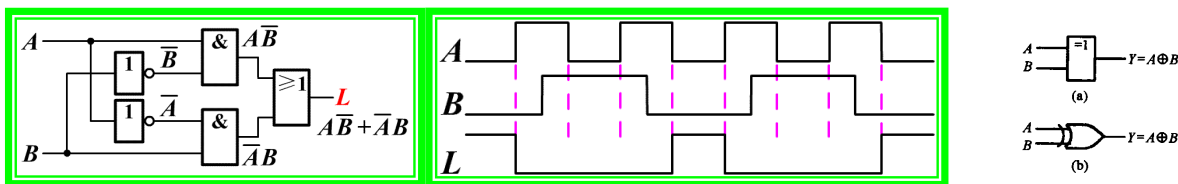
非门工作原理: A 为高电平, T1 截止 T2 导通, L 为低电平, 符合非逻辑关系。

与非门工作原理: A、B 同为高电平时 T1、T2 截止, T3、T4 导通, L 为低电平, 符合与非逻辑关系。反之亦然。

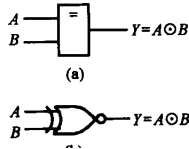
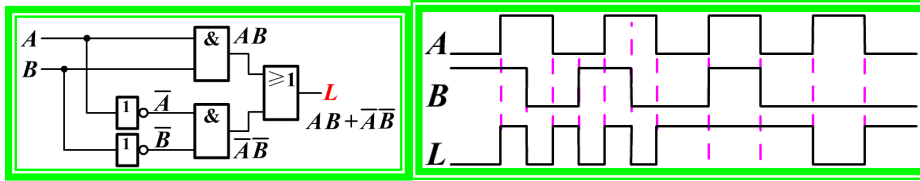
或非门工作原理: 当 A、B 两个输入端均为低电平时, T1、T2 截止, T3、T4 导通, 输出 Y 为高电平; 当 A、B 两个输入端中有一个为高电平时, T1、T2 中必有一个导通, T3、T4 中必有一个截止, 输出为低电平。



异或门电路:



同或门电路:



①NMOS 管的串联可实现“与逻辑”，并联可实现“或逻辑”，其输出是该逻辑的反。

②每个 CMOS 门电路都由互补的 NMOS 管和 PMOS 管组合而成，且两互补的 NMOS 管、PMOS 管的栅极连接在一起作为输入端。

③要实现“与逻辑”，可将相应的 NMOS 管组合串联；要实现“或逻辑”，可将 NMOS 管组合并联。

④NMOS 管串联时，其对应的 PMOS 管一定并联；NMOS 管并联时，其对应的 PMOS 管一定串联。

34. mos 与非门，多余的输入、输出端该怎么接，悬空？接地？接高电位？

门电路中多余的输入端一般不要悬空，因为干扰信号易从这些悬空端引入，使电路工作不稳定。

与门和与非门：多余输入端接正电源或与有用输入端并接

或门和或非门：多余输入端接地或与有用输入端并接

CMOS 电路多余输入端与有用输入端的并接仅适用于工作频率很低的场合。

TTL 电路输入端悬空时相当于输入高电平，CMOS 电路多余输入端不允许悬空。

35. 用逻辑门和 cmos 电路实现  $ab+cd$ 。

36. 什么是 NMOS、PMOS、？什么是增强型、耗尽型？什么是 PNP、NPN？他们有什么差别？（仕兰微面试题）

NMOS 是指沟道在栅电压控制下 p 型衬底反型变成 n 沟道，靠电子的流动导电；PMOS 是指 n 型 p 沟道，靠空穴的流动导电。

增强型是指不加栅源电压时，FET 内部不存在导电沟道，这时即使漏源间加上电源电压也没有漏极电流产生。耗尽型是指当栅源电压为 0 时，FET 内部已经有沟道存在，这时若在漏源间加上适当的电源电压，就有漏极电流产生。

PNP 由 2 块 P 型半导体中间夹着一块 N 型半导体所组成，载流子以空穴为主；NPN 管是由 2 块 N 型半导体中间夹着一块 P 型半导体所组成，载流子以电子为主。

37. 画出  $Y=A*B+C$  的 cmos 电路图。

38. 利用 4 选 1 实现  $F(x,y,z)=xz+yz$ 。

39. 用波形表示 D 触发器的功能。

40. 用传输门和倒向器搭一个边沿触发器。

41. 用逻辑门画出 D 触发器。

42. 画出 DFF 的结构图,用 verilog 实现之。

43. 画出一种 CMOS 的 D 锁存器的电路图和版图。

44. D 触发器和 D 锁存器的区别。

45. 用 D 触发器做个 4 进制的计数。

46. 用一个二选一 mux 和一个 inv 实现异或。

47. 用与非门等设计全加法器。

48. 史密斯特电路,求回差电压。

### 单片机、MCU、计算机原理

1、简单描述一个单片机系统的主要组成模块，并说明各模块之间的数据流流向和控制流流向。简述单片机应用系统的设计原则。

CPU，片内 ROM/EPROM、RAM，片内并行 I/O 接口，片内 16 位定时器/计数器，片内中断处理系统，片内全双工串行 I/O 口。原则：可靠性，操作维护方便，性价比，设计周期短

2、画出 8031 与 2716 (2K\*8ROM) 的连线图，要求采用三-八译码器，8031 的 P2.5,P2.4 和 P2.3 参加译码，基本地址范围为 3000H-3FFFH。该 2716 有没有重叠地址？根据是什么？若有，则写出每片 2716 的重叠地址范围。（仕兰微面试题目）

3、用 8051 设计一个带一个 8\*16 键盘加驱动八个数码管（共阳）的原理图。（仕兰微面试题目）

4、PCI 总线的含义是什么？PCI 总线的主要特点是什么？（仕兰微面试题目）

PCI 总线是一种不依附于某个具体处理器的局部高速同步总线。

PCI 总线的主要性能：支持 10 台外设 总线时钟频率 33.3MHz/66MHz · 最大数据传输速率 133MB/s 时钟同步方式 与 CPU 及时钟频率无关 总线宽度 32 位 (5V) /64 位 (3.3V) 能自动识别外设 特别适合与 Intel 的 CPU 协同工作

5、中断的概念？简述中断的过程。（仕兰微面试题目）

CPU 在执行一个程序时，对系统发生的某个事件（程序自身或外界的原因）作出的一种反应：CPU 暂停正在执行的程序，保留现场后自动转去处理相应的事件，处理完该事件后，到适当的时候返回断点，继续完成被打断的程序。（如有必要，被中断的程序可以在后来某时间恢复，继续执行。）

6、（未知）What is PC Chipset?（扬智电子笔试）

芯片组（Chipset）是主板的核心组成部分，按照在主板上的排列位置的不同，通常分为北桥芯片和南桥芯片。北桥芯片提供对 CPU 的类型和主频、内存的类型和最大容量、ISA/PCI/AGP 插槽、ECC 纠错等支持。南桥芯片则提供对 KBC（键盘控制器）、RTC（实时时钟控制器）、USB（通用串行总线）、Ultra DMA/33(66)EIDE 数据传输方式和 ACPI（高级能源管理）等的支持。其中北桥芯片起着主导性的作用，也称为主桥（Host Bridge）。

除了最通用的南北桥结构外，目前芯片组正向更高级的加速集线架构发展，Intel 的 8xx 系列芯片组就是这类芯片组的代表，它将一些子系统如 IDE 接口、音效、MODEM 和 USB 直接接入主芯片，能够提供比 PCI 总线宽一倍的带宽，达到了 266MB/s。

7、如果简历上还说做过 cpu 之类，就会问到诸如 cpu 如何工作，流水线之类的问题。（未知）

## 8、计算机的基本组成部分及其各自的作用。（东信笔试题）

计算机的主要组成部分可以归纳为以下五个部分：输入设备、存储器、运算器、控制器和输出设备。

输入设备的作用是将程序、原始数据、文字、字符、控制命令或现场采集的数据等信息输入到计算机。

存储器的功能是存储程序、数据和各种信号、命令等信息，并在需要时提供这些信息。

运算器的功能是对数据进行各种算术运算和逻辑运算，即对数据进行加工处理。

控制器是整个计算机的中枢神经，其功能是对程序规定的控制信息进行解释，根据其要求进行控制，调度程序、数据、地址，协调计算机各部分工作及内存与外设的访问等。

输出设备把外算机的中间结果或最后结果、机内的各种数据符号及文字或各种控制信号等信息输出出来。

## 9、请画出微机接口电路中，典型的输入设备与微机接口逻辑示意图（数据接口、控制接口、所存器/缓冲器）。（汉王笔试）

## 10、cache 的主要部分什么的。（威盛 VIA 2003.11.06 上海笔试试题）

Cache 是一种特殊的存储器，它由 Cache 存储部件和 Cache 控制部件组成。Cache 存储部件一般采用与 CPU 同类型的半导体存储器件，存取速度比内存快几倍甚至十几倍。而 Cache 控制器部件包括主存地址寄存器、Cache 地址寄存器，主存—Cache 地址变换部件及替换控制部件等。

## 11、RS232c 高电平脉冲对应的 TTL 逻辑是?(负逻辑?)（华为面试题）

## 12、单片机上电后没有运转，首先要检查什么？

首先应该确认电源电压是否正常。用电压表测量接地引脚跟电源引脚之间的电压，看是否是电源电压，例如常用的 5V。

接下来就是检查复位引脚电压是否正常。分别测量按下复位按钮和放开复位按钮的电压值，看是否正确。然后再检查晶振是否起振了，一般用示波器来看晶振引脚的波形，注意应该使用示波器探头的“X10”档。另一个办法是测量复位状态下的 I/O 口电平，按住复位键不放，然后测量 I/O 口（没接外部上拉的 P0 口除外）的电压，看是否是高电平，如果不是高电平，则多半是因为晶振没有起振。

另外还要注意的地方是，如果使用片内 ROM 的话（大部分情况下如此，现在已经很少有用外部扩 ROM 的了），一定要将 EA 引脚拉高，否则会出现程序乱跑的情况。有时用仿真器可以，而烧入片子不行，往往是因为 EA 引脚没拉高的缘故（当然，晶振没起振也是原因只一）。经过上面几点的检查，一般即可排除故障了。如果系统不稳定的话，有时是因为电源滤波不好导致的。在单片机的电源引脚跟地引脚之间接上一个 0.1uF 的电容会有所改善。如果电源没有滤波电容的话，则需要再接一个更大滤波电容，例如 220uF 的。遇到系统不稳定时，就可以并上电容试试（越靠近芯片越好）。

## 13.cpu 在上电后，进入操作系统的 main()之前必须做什么工作？

过程如下：

bios 自举:检查硬件等

读取 MBR

转到 MBR 执行它的代码,它会检测活动分区

把活动分区的引导扇区的引导代码装入内存

运行引导代码

引导代码装入该分区的操作系统

也就是进入 main() (当然不一定叫 main,如 linux 下叫 start\_kernel) 执行一系列的初始化,然后最终启动登录界面

实现启动过程

## 14. 单片机中断几个/类型，编中断程序注意什么问题。

按中断源的不同，中断可分为：内中断：即程序运行错误引起的中断；外中断：即由外部设备、接口卡引起的中断；软件中断：由写在程序中的语句引起的中断程序的执行，称为软件中断



从 CPU 要不要接收中断即能不能限制某些中断发生的角度, 中断可分为: 可屏蔽中断 : 可被 CPU 通过指令限制某些设备发出中断请求的中断; 不可屏蔽中断: 不允许屏蔽的中断如电源掉电

15. 机器周期: 完成一个基本操作所需要的时间。一个机器周期由 12 个时钟周期组成

指令周期: 一条指令的执行时间。以机器周期为单位: 单周期、双周期和四周期指令。

16. 普林斯顿结构: 程序和数据共用一个存储器逻辑空间, 统一编址。

哈佛结构: 程序与数据分为两个独立存储器逻辑空间, 分开编址。

17. 计数的脉冲如果来源于单片机内部的晶振, 由于其周期极为准确, 这时称为定时器。计数的脉冲如果来源于单片机外部的引脚, 由于其周期一般不准确, 这时称为计数器。

## 信号与系统

1、的话音频率一般为 300~3400HZ, 若对其采样且使信号不失真, 其最小的采样频率应为多大? 若采用 8KHZ 的采样频率, 并采用 8bit 的 PCM 编码, 则存储一秒钟的信号数据量有多大? (仕兰微面试题目)

$3400\text{Hz} \times 2 = 6800\text{Hz}$

2、什么奈奎斯特和香农定律, 怎么由模拟信号转为数字信号。(华为面试题)

奈奎斯特采样定律, 只要采样频率高于原始信号中的最高频率的两倍, 就可以从采样中无失真地恢复原始的信号。

香农定理: 描述了有限带宽, 有随机热噪声信道的最大传输速率与信道带宽, 信号噪声功率比之间的关系。

香农定理由如下的公式给出:  $C = B \log_2(1 + S/N)$ , 其中 C 是信道容量, B 是信道带宽, S 是平均信号功率, N 是平均噪声功率, 信噪比 (S/N) 通常用分贝 (dB) 表示, 分贝数 =  $10 \times \log_{10}(S/N)$

信道容量(channel capacity): 是指存在一种方式可以以数据率和随意的低误差概率将数据通过含噪声的有限频带信道传送。

带宽和信噪比是人们可以得胜的两个自由度以提高通过一个信道发送信息的数据率。

模拟信号是连续的, 数字信号是离散的, 这里的离散包括时间上的离散和幅度上的离散。所以要将模拟信号转化为数字信号, 就要经过采样, 量化以及编码三步。模拟信号转化为数字信号可以通过 A/D 转换器件来实现。

3、如果模拟信号的带宽为 5kHz, 要用 8K 的采样率, 怎么办? (lucent) 两路?

4、信号与系统: 在时域与频域关系。(华为面试题)

5、有一时域信号  $S = V_0 \sin(2\pi f_0 t) + V_1 \cos(2\pi f_1 t) + V_2 \sin(2\pi f_3 t + 90^\circ)$ , 当其通过低通、带通、高通滤波器后的信号表示方式。(未知)

6、给出一时域信号, 要求 (1) 写出频率分量, (2) 写出其傅立叶变换级数; (3) 当波形经过低通滤波器滤掉高次谐波而只保留一次谐波时, 画出滤波后的输出波形。(未知)

7、sketch 连续正弦信号和连续矩形波(都有图)的傅立叶变换。(Infineon 笔试试题)

8、拉氏变换、Z 变换和傅立叶变换的表达式及联系。(新太硬件面试题)

$$F(p) = \int_0^{+\infty} f(t) e^{-pt} dt$$

$$X(z) = \sum_{n=-\infty}^{\infty} x(n) z^{-n}$$

$$F(j\omega) = \int_{-\infty}^{\infty} f(t) e^{-j\omega t} dt$$

## 9、TDMA, CDMA 是什么？

TDMA 叫做时分多址，是一种空中接口技术，它是将不同用户放在同一频率不同时间段内进行通信，它应用在手机和基站之间的通信。

CDMA 是码分多址的英文缩写(Code Division Multiple Access)，它是在数字技术的分支--扩频通信技术上发展起来的一种崭新而成熟的无线通信技术。CDMA 技术的原理是基于扩频技术，即将需传送的具有一定信号带宽信息数据，用一个带宽远大于信号带宽的高速伪随机码进行调制，使原数据信号的带宽被扩展，再经载波调制并发送出去。接收端使用完全相同的伪随机码，与接收的带宽信号作相关处理，把宽带信号换成原信息数据的窄带信号即解扩，以实现信息通信。

## 10. 串行通信与同步通信异同,特点,比较。(华为面试题)

串行通信的数据是逐位传送的，发送方发送的每一位都具有固定的时间间隔，这就要求接收方也要按照发送方同样的时间间隔来接收每一位，可以大大节省传输线，但是速度慢。并行通信是多位数据同时传送，传送速度快，但需要较多的传输线，通信成本高，只适用于近距离的传送。

## 11. 同步异步传输的差异 (未知)

同步通信是指在约定的通信速率下，发送端和接收端的时钟信号频率和相信始终保持一致(同步)，这就保证了通信双方在发送和接收数据时具有完全一致的定时关系。异步通信是指通信中两个字符之间的时间间隔是不固定的，而在一个字符内各位的时间间隔是固定的。

## 12. 什么是 SDH?

SDH (Synchronous Digital Hierarchy, 同步数字体系) 是一种将复接、线路传输及交换功能融为一体、并由统一网管系统操作的综合信息传送网络，是美国贝尔通信技术研究出来来的同步光网络 (SONET)。

## DSP、嵌入式、软件等

1、请用方框图描述一个你熟悉的实用数字信号处理系统，并做简要的分析；如果没有，也可以自己设计一个简单的数字信号处理系统，并描述其功能及用途。(仕兰微面试题目)

见下图数字滤波器

2、数字滤波器的分类和结构特点。(仕兰微面试题目)

数字滤波器的框图如图 4-1 所示。

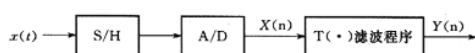


图 4-1 微机保护中数字滤波器的框图

按滤波器的冲激响应分类，数字滤波器可分为有限冲激响应滤波器(称为 FIR 滤波器)和无限冲激响应滤波器(称为 IIR 滤波器)。按照实现方法来分类，数字滤波器可分为三类：递归型数字滤波器、非递归型数字滤波器和快速傅立叶变换型(FFT)。

## 3、IIR, FIR 滤波器的异同。(新太硬件面试题)

IIR 数字滤波器与 FIR 滤波器相比，前者保留了模拟滤波器的优点，幅频特性较好，但存在相位失真。后者相频特性较好，可实现线性相位，但在相同指标要求下要比前者的阶数高的多。IIR 数字滤波器的设计方法主要有双线性 Z 变换法和冲激响应不变法；FIR 数字滤波器的设计方法主要有窗函数法、频率抽样法和切比雪夫逼近法等。

4、DSP 和通用处理器在结构上有什么不同，请简要画出你熟悉的一种 DSP 结构图。(信威 dsp 软件面试题)

5、说说定点 DSP 和浮点 DSP 的定义 (或者说出他们的区别) (信威 dsp 软件面试题)

定点 DSP 以成本低见长,浮点 DSP 以速度快见长。浮点运算 DSP 比定点运算 DSP 的动态范围要大很多。寻址空间也要大得多

6、请写出【-8, 7】的二进制补码, 和二进制偏置码。用 Q15 表示出 0.5 和 -0.5。(信威 dsp 软件面试题)

### 7、DSP 的结构(哈佛结构)(未知)

乘法器/乘加器(MAC), 算术逻辑运算单元(ALU), 移位器, 数据地址发生器(DAG), 程序定序器, 又称指令定序器, 存储器

### 8、说出 OSI 七层网络协议中的四层(任意四层)。(仕兰微面试题目)

七层指: 由低到高, 依次是物理层, 数据链路层, 网络层, 传输层, 会话层, 表示层和应用层。

### 9. TCP/IP 协议体系结构

答: TCP/IP 是一个协议系列, 目前已制定了 100 多个协议, 用于将各种计算机和数据通信设备组成计算机网络。TCP/IP 协议具有如下特点: 1, 协议标准具有开放性, 其独立于特定的计算机硬件与操作系统, 可以免费使用; 2, 统一分配网络地址, 使得整个 TCP/IP 设备在网络中都具有惟一的 IP 地址。

## 面试问题

1.请你自我介绍一下。Tell us something about yourself please.

这个是必备。大概花一分半钟, 了解求职者的格特点和能力, 看是否适合目前应聘岗位的工作.重点是介绍自己与所求职位有关的优势, 能力和经历。如"学习方面", "项目研究方面", "实习方面", "社会工作方面"。最后, 最好加上对自己性格特点的总结, 以及自己的职业生涯规划。

2.你为什么来我们公司应聘? Why are you interested in working with this company?

1、面试官试图从中了解你求职的动机、愿望以及对此项工作的态度。 2、 建议从行业、企业和岗位这三个角度来回答。

3.你能为公司做什么? /我们为什么要聘请你?

1、 基本上“投其所好”。 2、 回答这个问题前应聘者最好能“先发制人”, 了解招聘单位期待这个职位所能发挥的作用。 3、 应聘者可以根据自己的了解, 结合自己在专业领域的优势来回答这个问题。

4.找工作时你最看重什么?

参考: 工作的性质。这是不是我感兴趣的领域, 是不是我喜欢的工作。只有当你在真正喜欢一件事的时候, 你才会全身心的投入进去, 并且会尽自己最大的努力去追求完美。当然, 你在享受一件事的时候, 事情通常会变得很容易。

5.谈谈你最大的优点和缺点是什么? What are your weak points (faults, weaknesses) and strong points (strengths)?

优点尽量找有助于你所应聘职位的。至于缺点, 面试官并不是真的想知道你有什么弱点, 他关心的是你是否有自知之明、是否有解决问题能力、是否善于总结经验。1、 不宜说自己没缺点。 2、 不宜把那些明显的优点说成缺点。 3、 不宜说出严重影响所应聘工作的缺点。 4、 不宜说出令人不放心、不舒服的缺点。 5、 可以说出一些对于所应聘工作“无关紧要”的缺点, 甚至是一些表面上看是缺点, 从工作的角度看却是优点的缺点。

这里有一个范本可供大家参考：1.我记人名的能力比较差；经常闹笑话； 2.我买了一个具有一定 PDA 功能手机； 3.基本可以保证结交新朋友的时候不忘记别人的名字。

6. 你在未来五年里计划做什么？五年后你要做到什么程度？

主要是考察你对自己的人生有没有一个清晰的规划。

7. 你喜欢和什么样的上司共事？What personality /traits do you admire？

思路： 1、 通过应聘者对上级的“希望”可以判断出应聘者对自我要求的意识，这既上一个陷阱，又上一次机会。 2、 最好回避对上级具体的希望，多谈对自己的要求。 3、 如“做为刚步入社会新人，我应该多要求自己尽快熟悉环境、适应环境，而不应该对环境提出什么要求，只要能发挥我的专长就可以了。”

8. 你认为自己取得的最辉煌的成就是什么？为什么？What your greatest accomplishment in the past several years?你的一次失败的经历是什么。What your greatest failure in the past several years?

在回答这类问题时，可以采取三段式回答：我的失败是什么，我做了哪些弥补措施，成效如何。

9. 除了本公司外，你还应聘过其他公司吗？Have you applied for a similiar post to any other company?

应聘过。但根据我个人的专业及性格特点，我认为现在我所应聘的公司，我所应聘的职位，最符合也最能发挥我的专业和个人特长，也最有可能为公司做出较大的贡献，同时实现自我价值。因此，如果能够被公司录用的话，我会毫不犹豫的加盟公司。

10. 谈谈你对薪水的要求。What salary would you expect to get?

参考：作为一名刚刚毕业的新人，我注重的是未来发展的机会，这也我来公司求职的一大原因。我应该得到多少薪水，不是取决与我想要多少，而是取决于我能力的大小，我能为公司创造多少价值。而且我也相信公司在处理我的薪水问题上会友善合理，所以只要条件公平，我不会计较太多的。

11. 你的好友怎样评价你？/你觉得自己是什么样的人？/用一个词描述你自己。How would your friends or colleagues describe you?/What kind person you are ?

12. 与上级意见不一致，你将怎么办？

这道题主要考你的沟通能力和对自我角色的认定。你可以说，如果遇到这种情况，有效沟通是解决问题的最佳方法。首先，应该向上司表明自己希望沟通的愿望和诚意；在沟通的过程中，应该站在上司的角度去考虑问题，说明上司这样决定的道理。然后再阐释自己的理由。此时一定要注意自己的语气和态度，应该是谦诚的、实事求是的，而不是胜利在握的，或者激愤的。另外，还要尽量照顾上司的面子。

13. 如何与同事相处？如何与你不喜欢的人相处？How do you handle your conflict with your colleagues in your work?

14. 你如何说服别人接受你的观点？How do you persuade others?

举实际例子

15. 如果我录用你，你将怎样开展工作? If we employ you ,how do you start your work?

1、 如果应聘者对于应聘的职位缺乏足够的了解，最好不要直接说出自己开展工作的具体办法， 2、 可以尝试采用迂回战术来回答，如“首先听取领导的指示和要求，然后就有关情况进行了解和熟悉，接下来制

定一份近期的工作计划并报领导批准，最后根据计划开展工作。”

16.你有什么爱好？/你空余时间喜欢做什么？What do you usually do in your spare time./ What are your hobbies?

思路： 1、 业余爱好能在一定程度上反映应聘者的性格、观念、心态，这是招聘单位问该问题的主要原因 2、 最好不要说自己没有业余爱好。 3、 不要说自己有那些庸俗的、令人感觉不好的爱好。 4、 最好不要说自己仅限于读书、听音乐、上网，否则可能令面试官怀疑应聘者性格孤僻。 5、 最好能有一些户外的业余爱好来“点缀”你的形象。

17 你对加班有什么看法？How do you think of working overtime?

首先说明，高效工作是人才的一个必备素质，也是为企业提高效率的一个途径。因此，能在工作时间内完成的就不要拖到休息时间。但如果是工作需要，或者公司做了临时的安排，那加班完成工作当然是义不容辞。

18.为什么选择这个专业？

19.你最喜欢和最不喜欢的大学课程(老师)是什么？

20. 谈谈你的家庭。