第六章 金属-氧化物-半导体场效应晶体管

一、简答题

1、写出 MOSFET 器件的工作原理。

答:对于 MOSFET 器件,源极、衬底和漏极构成两个背靠背的二极管,如果不加栅极偏压,那么不论源极和漏极间的偏压如何,都只有很小的反向饱和电流通过。如果栅极相对半导体加上足够大的正电压,那么栅极下方半导体表面会反型,即:栅极下方半导体表面会变成 n 型薄层。这个 n 型薄层把 n 型源区和漏区连起来。这时,如果在漏极相对于源极加上正偏压,就会有较大的电流从漏极流入源极,这个电流称为漏极电流。n 型反型层称为导电沟道。导电沟道的电导受控于栅极偏压,这种现象称为场效应。可以看出:由于导电沟道的电导受控于栅极偏压,这种现象称为场效应。可以看出:由于导电沟道的电导受控于栅极偏压,所以漏极电流的大小不仅受漏极电压的控制,也受栅极电压的调制,即 MOSFET 晶体管工作的基本原理。

或:

当漏极加上正电压 V_D ,而栅极未加电压时,从源极到漏极相当于两个背靠背的 pn 结。 当栅极加上足够大的正电压 V_G 时,半导体表面发生反型,在两个 n^+ 区之间的 p 型半导体形成一个表面反型层(即导电沟道)。这个沟道的电导可以用改变栅电压来调制(场效应)。

给栅极加一正电压,使半导体表面反型。在漏极和源极之间加上漏极电压 V_D ,电子通过沟道从源极流到漏极,相应的电流称为漏极电流 I_D 。漏极电流使导电沟道上产生电压降,从漏端的 V_D 下降到源端的零电位。沟道上的电压降使 p_D 结反偏,空间电荷区变宽。此外,对栅极偏压也起抑制作用,使导电沟道从 $0\sim L$ 逐渐变窄,沟道电导逐渐变小。 V_D 较小时,沟道变窄不明显,漏极电流 I_D 和漏极电压 V_D 成正比,沟道相当于一个电阻。即线性区,可用一条恒定电阻的直线来表示。

当漏极电压较大时,漏极电流 ID 的增加变得缓慢。

当漏极电压继续增大,当 $V_G-V_D=V_{TH}$ 时,y=L 处反型层宽度减小到零,这种现象称为沟道夹断。沟道夹断发生的地点叫夹断点,用 P 表示。沟道夹断首先发生在漏端附近。夹断时的漏极电压记为 V_{Ds} 。夹断后,漏极电流基本上保持不变。当 $V_D>V_{Ds}$ 时,夹断点左移到 y=L 处,夹断点的电压 $V_G-V(L')$ 仍等于阈值电压,即导电沟道两端的电压保持不变。但 L 缩短到 L'。忽略沟道长度的变化(沟道长度调制效应),那么漏极电流将保持不变。称为饱和工作状态。饱和漏极电流用 I_{Ds} 表示。载流子在 P 点注入漏极耗尽区,被

反偏压的耗尽区电场漂移进入漏极。

2、什么是沟道?什么是沟道电导?什么是阈值电压?写出理想 MOS 结构的阈值电压公式, 并解释各项的意义。

答:(1)在 MOS 晶体管的栅极上加一足够大的正电压,在栅极下面半导体表面就出现一层反型层,这层反型层在源极和漏极之间提供了一条导电通道,称为沟道。

- (2) 沟道电导是指反型层导电沟道的电导。
- (3) 阈值电压 VTH 定义为形成强反型所需要最小栅电压。
- (4) 理想 MOS 结构的阈值电压公式:

$$V_{TH} = -\frac{Q_B}{C_o} + \varphi_{si}$$

阈值电压 V_{TH} 的第一项表示: 在形成强反型时, 要用一部分电压去支撑空间电荷 Q_B ; 第二项表示: 要用一部分电压为半导体表面提供达到强反型时所需要的表面势 o_{Si} 。

3、在二氧化硅、二氧化硅-硅界面系统中存在哪些类型的电荷?说明这些类型电荷的物理意义,以及如何去消除这些电荷?

答:热平衡时,MOS 系统除功函数差之外,还受氧化层电荷和 Si-SiO₂ 界面陷阱的影响,这些陷阱和电荷的基本分类包括:界面陷阱电荷、氧化物固定电荷、氧化物陷阱电荷和可动离子电荷。

- (1)界面陷阱电荷 Q_{it} : 起因于 $Si-SiO_2$ 界面的性质,并取决于界面的化学成分。在 $Si-SiO_2$ 界面上的陷阱,其能级位于硅禁带之内。界面态密度(即单位面积陷阱数)和晶面取向有关。在 <100> 面,界面态密度比 <111> 面的约少一个数量级。因此,对于硅 <100> 面, Q_{it} 很低。因此,为减少 Q_{it} 的影响,可选取 <100> 面的硅。
- (2) 氧化物固定电荷 Q_f : Q_f 位于 $Si\text{-}SiO_2$ 界面约 3 nm 的范围内,这些电荷是固定的,在表面势 φ_s 大幅度变化时,它们不能充放电。 Q_f 通常是正的,并和氧化、退火条件以及 Si 的晶面取向有关,因为 <100> 面的 Q_{it} 和 Q_f 较低,故硅 MOSFET 一般多使用 <100> 晶面。
- (3)氧化物陷阱电荷 Q_{ot} : Q_{ot} 和二氧化硅缺陷有关。例如,在受到 x 射线辐射或高能电子轰击时就可能产生这类电荷。这些陷阱分布在二氧化硅层内。这些电荷和工艺过程有关,大都可以通过低温退火消除。
- (4) 可动离子电荷 Q_m : 对于诸如钠离子和其他碱金属离子,在高温和高压下工作时,它们能在氧化层内移动。半导体器件在高偏置电压和高温条件下工作时的可靠性问题可能和

微量的碱金属离子玷污有关。在高偏置电压和高温条件下,可动离子随着偏置条件的不同可以在氧化层内来回移动,引起 C-V 曲线沿电压轴移动。因此,在器件制造过程中,要特别注意可动离子玷污问题。

4、写出实际的 MOS 的阈值电压公式,并说明每一项的物理意义。

答:实际的 MOS 阈值电压公式为:

$$V_{TH} = \phi'_{MS} - \frac{Q_o}{C_O} - \frac{Q_B}{C_O} + \varphi_{si}$$

第一项:为消除半导体和金属的功函数差的影响,在金属电极上相对于半导体所加的外加电压;

第二项:为了把绝缘层中正电荷发出的电力线全部吸引到金属电极一侧,即消除硅-二氧化硅界面陷阱和二氧化硅电荷的影响所需要加的外加电压;

第三项: 当半导体表面开始出现强反型层时,半导体空间电荷区中的体电荷 Q_B 与金属电极的相应电荷在绝缘层上所产生的电压降,即支撑出现强反型层时所需体电荷 Q_B 所需要的外加电压:

第四项: 开始出现强反型层时,半导体表面所需的表面势,也就是跨在空间电荷区上的电压降。

二、计算题

1、在受主浓度为 10^{16} cm^{-3} 的 p 型硅衬底上,理想的 MOS 电容具有 0.1 μ m 厚度的氧化层,二氧化硅相对介电常数 $\varepsilon_{r0}=4$,计算下列条件下的电容值:(1) $V_G=+2$ V 和 f=1 Hz;(2) $V_G=20$ V 和 f=1 Hz;(3) $V_G=+20$ V 和 f=1 MHz。($q=1.6\times10^{-19}$,硅相对介电常数 k=11.9, $\varepsilon_0=8.85\times10^{-14}$ F/M, $n_i=1.5\times10^{10}$ cm^{-3} , $V_T=0.026$ V)

解: (1) 已知 $V_G = +2V$ 和 f = 1Hz,由

$$\begin{split} V_{TH} &= -\frac{Q_B}{C_o} + \varphi_{si} \\ C_O &= \frac{\varepsilon_o}{x_o} = \frac{\varepsilon_{r0}\varepsilon_0}{x_o} = \frac{4\times 8.85\times 10^{-14}}{0.1\times 10^{-4}} = 3.54\times 10^{-8} \, (F/cm^{-2}) \\ \varphi_{si} &= 2\phi_f = 2V_T ln \frac{N_a}{n_i} = 2\times 0.026 ln \frac{10^{16}}{1.5\times 10^{10}} = 0.70 \, V \end{split}$$

$$Q_B = -qN_a x_{dm} = -\sqrt{2k\varepsilon_0 q N_a \varphi_{si}} = -\sqrt{2 \times 11.9 \times 8.85 \times 10^{-14} \times 1.6 \times 10^{-19} \times 10^{16} \times 0.7}$$
$$= -4.86 \times 10^{-8} \ (C/cm^{-2})$$

$$V_{TH} = -\frac{Q_B}{C_o} + \varphi_{Si} = \frac{4.86 \times 10^{-8}}{3.54 \times 10^{-8}} + 0.70 = 2.07 V$$

因为 $V_G < V_{TH}$,所以:

$$C = \frac{C_o C_s}{C_o + C_s} = \frac{C_o}{\left(1 + \frac{2C_o^2 V_G}{q N_a k \varepsilon_0}\right)^{1/2}} = \frac{3.54 \times 10^{-8}}{\left[1 + \frac{2 \times (3.54 \times 10^{-8})^2 \times 2}{1.6 \times 10^{-19} \times 10^{16} \times 11.9 \times 8.85 \times 10^{-14}}\right]^{1/2}}$$
$$= 1.78 \times 10^{-8} (F/cm^{-2})$$

(2) 已知 $V_G = +2V$ 和 f = 1Hz,因为 $V_G > V_{TH}$,低频,所以:

$$C = C_0 = 3.54 \times 10^{-8} (F/cm^{-2})$$

(3)已知 $V_G=+20\,V$ 和 $f=1\,MHz$,因为 $V_G>V_{TH}$,高频,总电容为 C_o 与 C_s 串联,所以:

$$C_{s} = C_{s \, min} = \frac{\varepsilon_{s}}{x_{dm}} = \frac{k\varepsilon_{0}}{\sqrt{\frac{2k\varepsilon_{0}\varphi_{si}}{qN_{a}}}} = \sqrt{\frac{k\varepsilon_{0}qN_{a}}{2\varphi_{si}}} = \sqrt{\frac{11.9 \times 8.85 \times 10^{-14} \times 1.6 \times 10^{-19} \times 10^{16}}{2 \times 0.7}}$$
$$= 3.47 \times 10^{-8} \, (F/cm^{-2})$$

故:

$$C = \frac{C_o C_s}{C_o + C_s} = \frac{3.54 \times 10^{-8} \times 3.47 \times 10^{-8}}{3.54 \times 10^{-8} + 3.47 \times 10^{-8}} = 1.75 \times 10^{-8} \ (F/cm^{-2})$$

2、在 $n_a=10^{15}$ cm⁻³ 的 p 型<111>硅衬底上制成一铝栅 MOS 晶体管。栅极氧化层厚度为 120 nm,在氧化硅-硅界面的表面电荷密度为 3×10^{11} cm⁻²。计算阈值电压。 $(q=1.6\times 10^{-19}$,二氧化硅相对介电常数 $\varepsilon_{r0}=4$,硅相对介电常数 k=11.9, $\varepsilon_0=8.85\times 10^{-14}$ F/M, $n_i=1.5\times 10^{10}$ cm⁻³, $V_T=0.026$ V, $E_g=1.1$ eV)

解:由于:

$$\phi_f = V_T ln \frac{N_a}{n_i} = 0.026 ln \frac{10^{15}}{1.5 \times 10^{10}} = 0.289 V$$

$$\varphi_{si} = 2\phi_f = 2 \times 0.289 = 0.578 V$$

$$x_{dm} = \sqrt{\frac{2k\varepsilon_0 \varphi_{si}}{qN_a}} = \sqrt{\frac{2 \times 11.9 \times 8.85 \times 10^{-14} \times 0.578}{1.6 \times 10^{-19} \times 10^{15}}} = 8.72 \times 10^{-5} (cm)$$

$$Q_B = -qN_a x_{dm} = -1.6 \times 10^{-19} \times 10^{15} \times 8.72 \times 10^{-5} = -1.40 \times 10^{-8} (F/cm^{-2})$$

$$C_O = \frac{\varepsilon_O}{x_O} = \frac{\varepsilon_{r_O} \varepsilon_O}{x_O} = \frac{4 \times 8.85 \times 10^{-14}}{120 \times 10^{-7}} = 2.95 \times 10^{-8} (F/cm^{-2})$$

$$\phi'_{ms} = \phi'_m - \phi'_s = \phi'_m - \left(\chi' + \frac{E_g}{2} + \phi_f\right) = 3.2 - \left(3.25 + \frac{1.1}{2} + 0.289\right) = 0.889 V$$
则阈值电压为:

$$V_{TH} = \phi_{ms}^{'} + \varphi_{si} - \frac{Q_B}{C_o} - \frac{Q_o}{C_o} = -0.889 + 0.578 - \frac{-1.40 \times 10^{-8}}{2.95 \times 10^{-8}} - \frac{3 \times 10^{11} \times 1.6 \times 10^{-19}}{2.95 \times 10^{-8}}$$
$$= -1.46 V$$