

罗腾

17789757294 | luoteng24@mailsucas.ac.cn | 北京

<https://github.com/luot-ai>

在读 | 北京 | 芯片设计/架构/验证



个人总结

计算机体系结构专业研一在读，熟悉硬件描述语言Verilog，Chisel，具有芯片架构设计及比赛经验

熟悉CPU微架构及RISC-V指令集，善于使用GEM5框架等工具探索处理器微架构设计

熟悉C语言，了解C++及汇编，了解GPU及CUDA

具有积极主动的工作态度和较强的学习能力，具备良好的沟通写作能力和较强的责任心

教育经历

中国科学院计算技术研究所

2024年09月 - 2027年06月

计算机科学与技术 硕士 处理器全国重点实验室

北京

GPA : 3.85 / 4.00

哈尔滨工业大学 985

2020年09月 - 2024年06月

计算机科学与技术 本科 未来技术学院

哈尔滨

平均学分绩：92 (专业前10%)

项目经历

支持MIPS基准指令集的MIPS微系统设计

2023年03月 - 2023年08月

该项目旨在开发一个以MIPS CPU为核心的计算机系统，包括差分测试环境搭建、CPU核设计、SOC设计以及操作系统启动等内容，作为参赛作品在2023年“龙芯杯”全国大学生计算机系统能力培养大赛中获得了全国总决赛一等奖。

本人在项目中主要负责基于chisel的乱序CPU核的设计，是项目的主要负责人之一。

基于RISC-V扩展指令的AI卷积加速设计

2023年12月 - 2024年06月

该项目旨在通过RISC-V扩展指令实现卷积的软硬件协同加速设计，包括使用体系结构模拟器Gem5进行算法性能分析，设计RISC-V自定义扩展指令并在模拟器乱序CPU中实现，以及交叉编译工具链的适配和卷积算法的修改。

该项目为本人的本科毕业论文设计，由本人独立完成。

基于verilog的顺序双发射MIPS处理器设计

2022年10月 - 2023年02月

该项目由本人独立完成，为课程实验的拓展内容。所设计的处理器能够支持一个较为完整的MIPS指令的子集，包括基本指令的实现以及中断异常的处理，并能够通过龙芯竞赛的89个功能测点。处理器采用顺序双发射架构，由Instbuffer将前后端分离，并在标准配置下实现了基本的旁路网络。

荣誉奖项

- 竞赛：2023年“龙芯杯”全国大学生计算机系统能力培养大赛全国总决赛一等奖，2022全国大学生英语竞赛二等奖
- 奖项：2022-2023年度本专科生国家奖学金，2022年哈尔滨工业大学校级优秀学生