

Kintex MK7X900B 核心板硬件使用手册 V1.0

米联客官方社区: www.uisrc.com

米联客社区 FPGA/SOC QQ 群:

群 1:516869816

群 2:543731097

群 3:86730608

群 4:34215299

技术微信: 18951232035

技术电话: 18951232035

官方微信公众号:



销售电话: 18921033576

公司地址: 常州溧阳总部: 常州溧阳市天目云谷 3#楼北 201B/201C

南京研发基地: 南京市栖霞区仙林大道 181 号 5 幢 2220/2221

目录

Kintex MK7X900B 核心板硬件使用手册 V1.0	1
目录	2
用户须知—使用必看	3
一、整体概述	4
二、应用领域及人群	5
三、硬件配置	5
四、开发板图示	6
4.1 开发板	6
五、开发板功能描述	7
5.1 Kintex MK7X900B	7
5.2 内存 (Memory)	7
5.2.1 DDR3	7
5.2.2 PROM SPI FLASH	8
5.3 系统时钟	9
5.3.1 核心板单端时钟	9
5.3.2 核心板差分时钟	10
5.4 系统复位	10
5.5 电源管理	11
5.6 按键	12
5.7 LED	12
5.8 风扇及散热片	13
5.9 扩展接口	14
5.10 BANK 电压介绍	17
5.12 结构尺寸图及器件重量	24
六、ZU - XC7K325T-2FFG900I BANK 分布	25
七、版本型号	25
八、联系方式	25

用户须知—使用必看

开发板使用人员：

您好！感谢您使用我公司产品，为避免在开发过程中遇到问题，请您在使用前阅读以下几点内容。

- 1、硬件手册对开发板参数说明来源于开发板原理图，如有疑问请查看原理图 或联系销售、技术支持。
- 2、请使用稳压电源供电，不要使用纹波较大的电源供电。
- 3、请不要对核心板上的元件进行改动，如有必要，请联系客服或技术支持。
- 4、未联系客服或技术支持，对开发板进行改动，造成开发板损坏，不在质保范围，需使用者自行承担。

常州一二三电子科技有限公司/溧阳米联电子科技有限公司

技术服务部

一、整体概述

MK7X900B 是米联客电子 Kintex-7 系列开发平台的一款全新高端产品。

主要特色是：

1) 高性价比：

核心板集成电源管理：1.0V 核心电源，最大输出 30A

核心板+底板设计:用户基于核心板设计功能底板（提供底板设计方案）。降低项目底板设计难度和生产成本，加速项目开发。

2) 设计紧凑：核心板 68(mm)x80(mm)x9.5(mm)。

3) 资源丰富：

主芯片：XC7K325T-2FFG900I

DDR： PL:DDR3x4 (2GB)，数据时钟 1600MHZ*64bit

核心板接出 HR BANK 5 个共 240GPIO/120 对差分对(BANK12/13 电压 ADJ,BANK15/16 电压 3V3, BANK18 电压 ADJ); HR BANK 全部组内做 5mil 等长。

ADJ 电压：1.8V-3.3V 可调(ADJ BANK 电压默认 1V8);

4 路 GTX 高速收发器：包括 16 组 GTX 差分对和 8 对 GTX CLK。

4) DEMO 丰富：PCIE 通信；千兆/万兆光通信、图像采集处理等；

5) 贴心技术支持：为客户提供开发板相关的硬件和软件技术支持，加速产品化开发过程。

二、应用领域及人群

- 高速通信;
- 机器视觉、机器人;
- 伺服系统、运动控制;
- 视频采集、视频输出、消费电子;
- 项目研发前期验证;
- 电子信息工程、自动化、通信工程等电子类相关专业开发人员学习。

三、硬件配置

名称	具体参数
FPGA	XC7K325T-2FFG900I
DDR3	2GB DDR3 (单片 512MB*4 片) 数据带宽 64bit*1600Mbps
FLASH	256Mbit QSPI FLASH 1 片, 速度 4bit*125Mbps
时钟管理	1 颗 100M 单端时钟, 1 颗 100M 差分时钟(默认 NC)
电源管理	1.0V 核心电源, 最大输出 30A
按键	核心板 1 个
LED	核心板 3 个
外形	核心板 68mm*80mm*9.5mm
板载连接器	FX10A-168P-SV x2, FX10A-140P/14-SVx1
电源	DC-12V

四、开发板图示

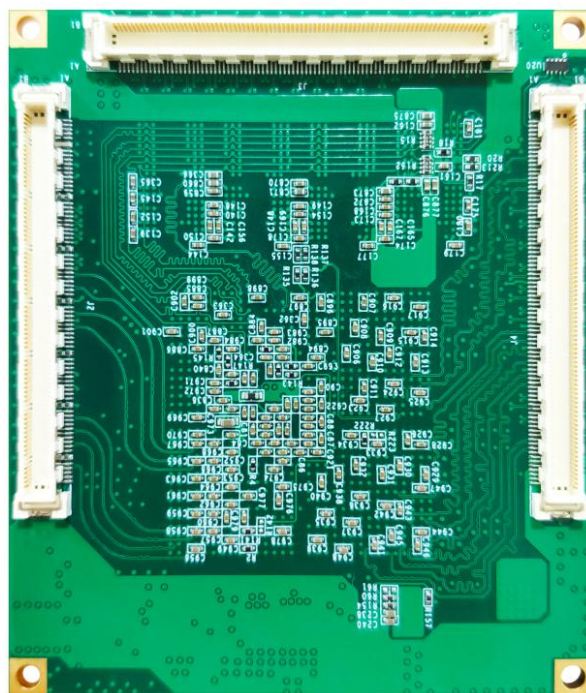
注意：示意图只标注芯片位置，并不代表实物，使用者请根据实际使用的开发板进行开发

4.1 开发板

核心板正面



核心板反面



五、开发板功能描述

5.1 Kintex MK7X900B



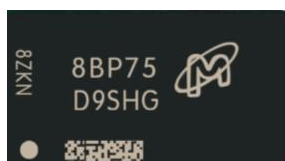
MK7X900B 核心板搭载了一颗 Xilinx Kintex-7 FPGA 片 XC7K325T-2FFG900I。此芯片封装是 FFG900，速度等级是-2，温度等级是工业级。

表 5-1 核心板 FPGA 芯片资源

名称	具体参数
Logic Cells	326,080
Slices	50950
Total Block RAM	16020
DSP48 Slices	840
CLB Flip-Flops	407,600
GTX Transceiver	16 对 GTX
速度等级	-2
温度等级	工业级

5.2 内存 (Memory)

5.2.1 DDR3



MK7X900B 核心板搭载了 4 片镁光 (Micron) 的 DDR3 内存。单片内存大小为 512MB，数据接口 16bit，四片 DDR3 内存共有 2GB。内存数据主频高达 1600MHz，数据带宽可达 1600MHz*64bit；

表 5-2-1-1 MK7X900B 系列使用 DDR 型号

核心板型号	DDR 型号	DDR 容量	厂家	位号
MK7X900B (工业级)	MT41K256M16TW-107 IT	单片 512MB, 4 片共 2GB	Micron	U3,U4,U5,U6

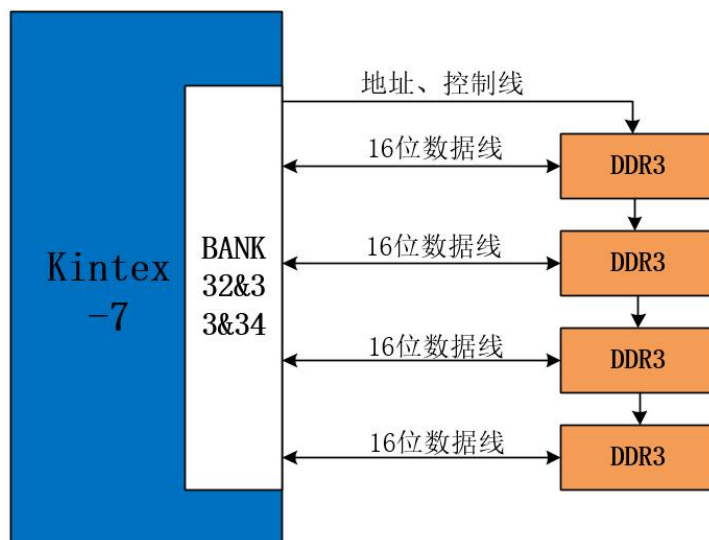
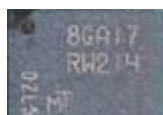


图 5-2-1-1 DDR3 原理图

5.2.2 PROM SPI FLASH



MK7X900B 核心板具有 1 片 4bit SPI FLASH，型号是 MT25QL256ABA1EW9-0SIT。FLASH 可用于保存数据和代码，初始化 PL 部分子系统。

MT25QL256ABA1EW9-0SIT 主要技术参数

- 256Mbit
- x1, x2, and x4 支持
- 工作于 3.3V

表 5-2-2-1 FLASH 型号

位号	芯片型号	容量	厂家
IC1	MT25QL256ABA1EW9-0SIT	256Mbit	Micron

表 5-2-2-2 SPI FLASH 的管脚定义

Signal Name	Description	FPGA Pin	QSPI Pin
SDI/DQ0	Data0	P27	5
SD0/DQ1	Data1	R25	2
WP/DQ2	Data2	R20	3
HOLD/DQ3	Data3	R21	7
SCK	Serial Data Clock	B10	6
CS	Chip Select	U19	1

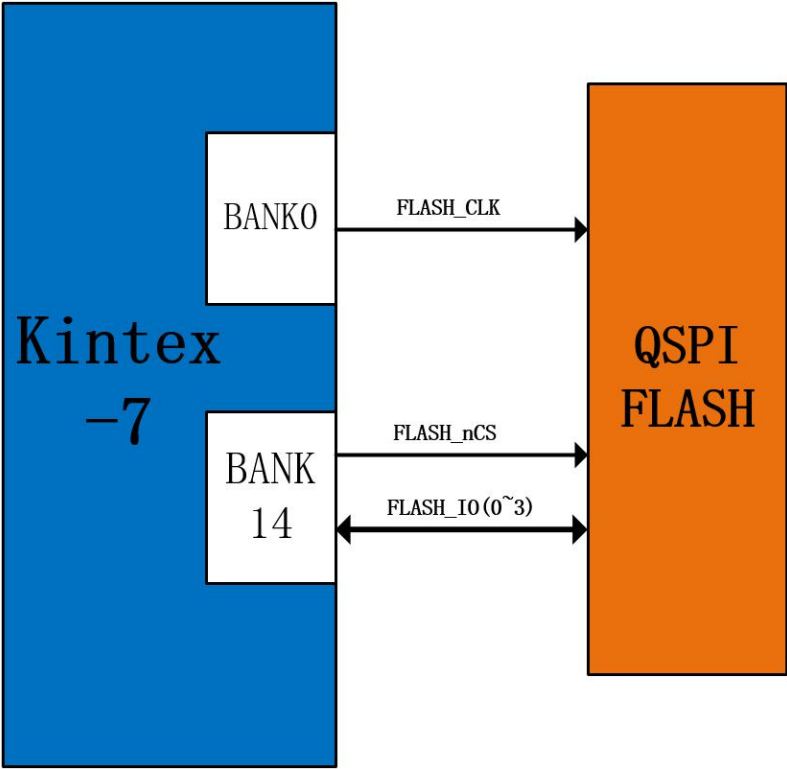


图 5-2-2-1 FLASH 原理图

5.3 系统时钟

MK7X900B 核心板上具备一颗 100MHZ 的单端时钟，一颗 100MHZ 差分时钟（默认 NC）；

5.3.1 核心板单端时钟

核心板单端时钟 1：100MHZ

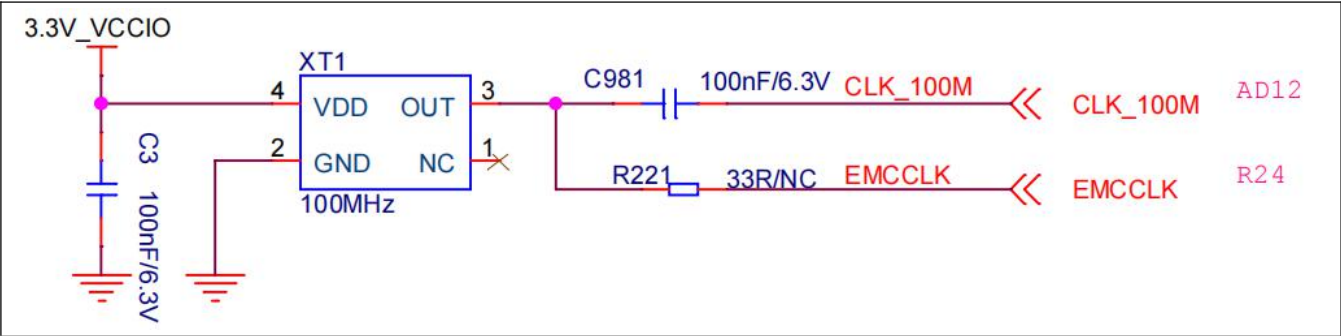


表 5-3-1-1 100MHZ 单端时钟管脚定义

Signal Name	FPGA Pin
CLK_100M	AG16
EMCCLK(默认 NC)	R24

5.3.2 核心板差分时钟

核心板差分时钟 2: 100MHZ(默认 NC)

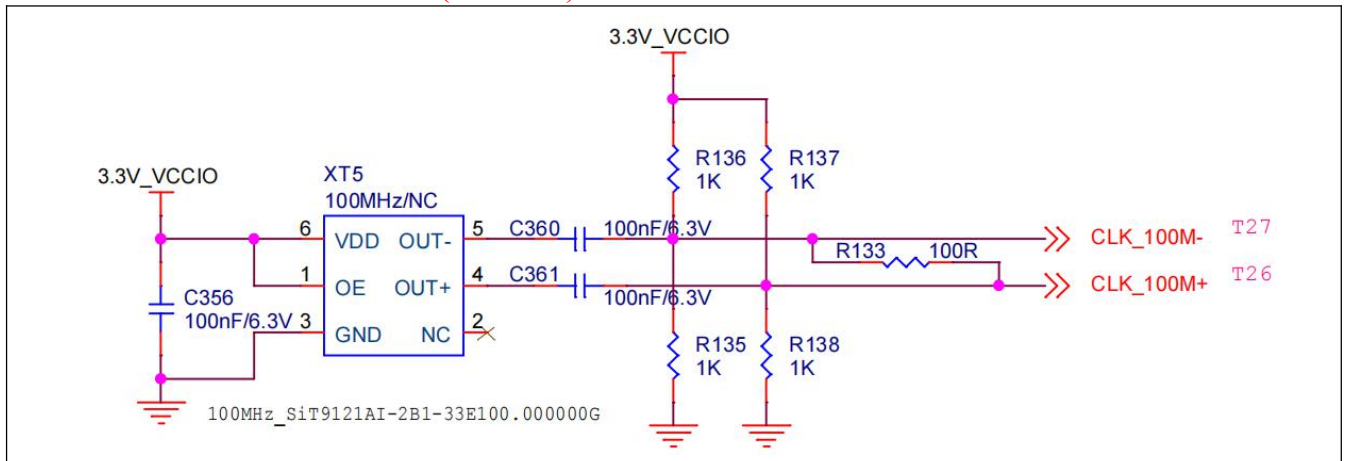
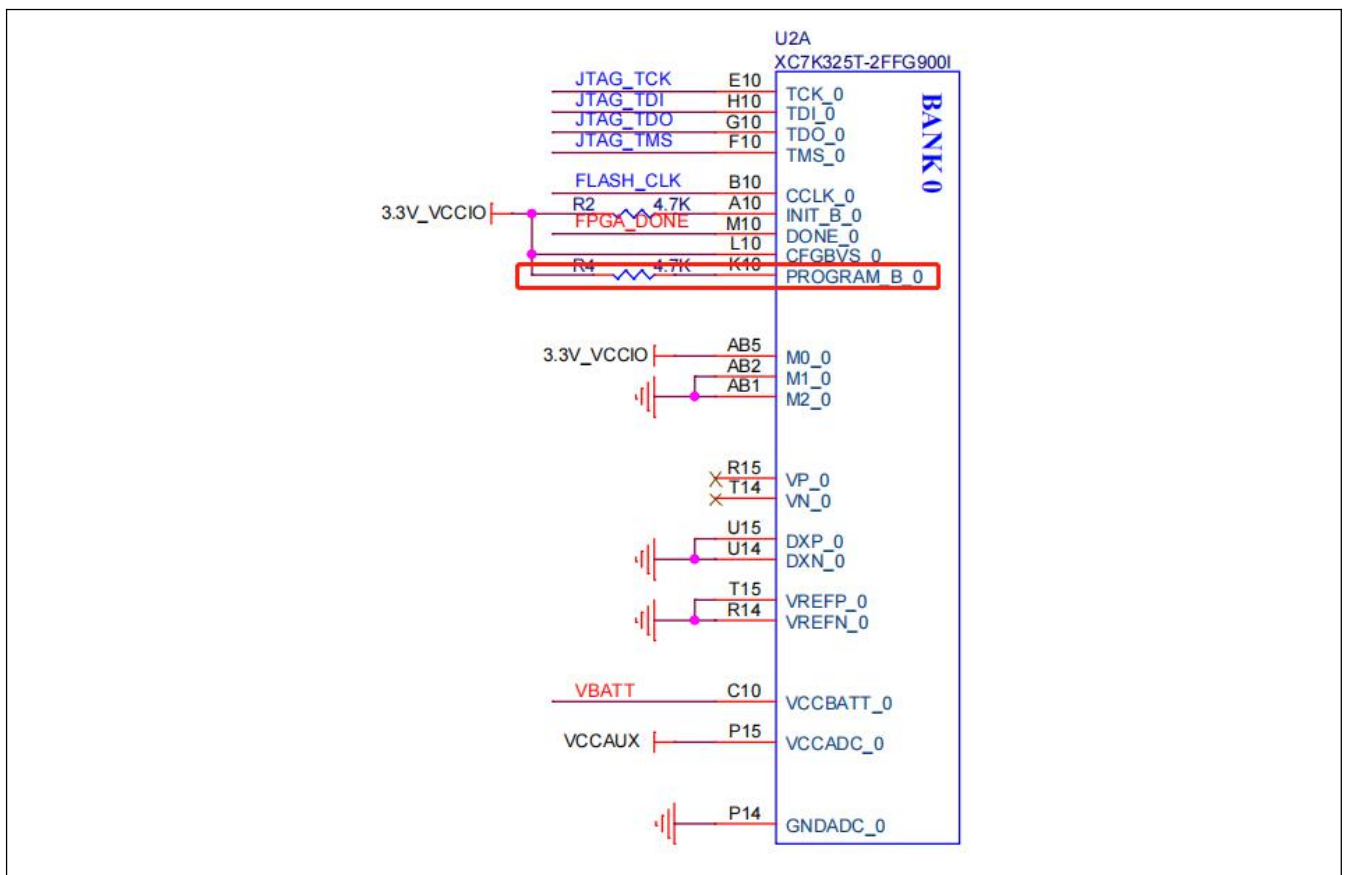


表 5-3-2-1 100MHZ 差分时钟管脚定义

Signal Name	FPGA Pin
CLK_100M+	T26
CLK_100M-	T27

5.4 系统复位

芯片支持上电复位，复位整个芯片。



5.5 电源管理

核心板集成电源管理，核心板输入电压 12V，最大功耗 30w 左右。

- 1、核心板提供 1.0V 核心电源，最大输出 30A。
- 2、核心板提供 1.0V、1.8V、3.3V、2.0V、1.35V、1.2V 等电源。
- 3、核心板电源由底板供电。

核心板上电时序如下：

MGTVCCAUX不参与时序

POWER-on sequence

ALL

VCCADC/VCCAUX_IO VCCADJ
1.0V_MGTAVCC MGTVCCAUX ADJ_VCCIO
VCC_12V --> VCC_5V0 --> VCCINT --> VCCAUX --> DDR_VCCIO
1.2V_MGTAVTT 3.3V_VCCIO --> DDR_VREF
DDR_VTT

GT

VCCINT --> 1.0V_MGTAVCC --> 1.2V_MGTAVTT

图 5-5-1 核心板电源启动顺序

官方时序要求如下：具体可见赛灵思 DCAC 手册

Power-On/Off Power Supply Sequencing

The recommended power-on sequence is V_{CCINT} , V_{CCBRAM} , V_{CCAUX} , V_{CCAUX_IO} , and V_{CCO} to achieve minimum current draw and ensure that the I/Os are 3-stated at power-on. The recommended power-off sequence is the reverse of the power-on sequence. If V_{CCINT} and V_{CCBRAM} have the same recommended voltage levels then both can be powered by the same supply and ramped simultaneously. If V_{CCAUX} , V_{CCAUX_IO} , and V_{CCO} have the same recommended voltage levels then they can be powered by the same supply and ramped simultaneously.

图 5-5-2 核心板电源启动顺序

5.6 按键



核心板具备 1 个（可用）按键输入，默认上拉，当按键按下时，接 GND。
核心板按键由 BANK17 控制。

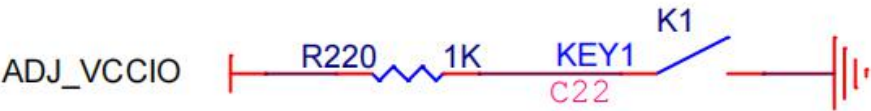


表 5-6-1 核心板按键接口定义

Signal Name	FPGA pin
KEY1	C22

5.7 LED



核心板具备 3 个（可用）LED，
核心板 LED 由 14 控制。

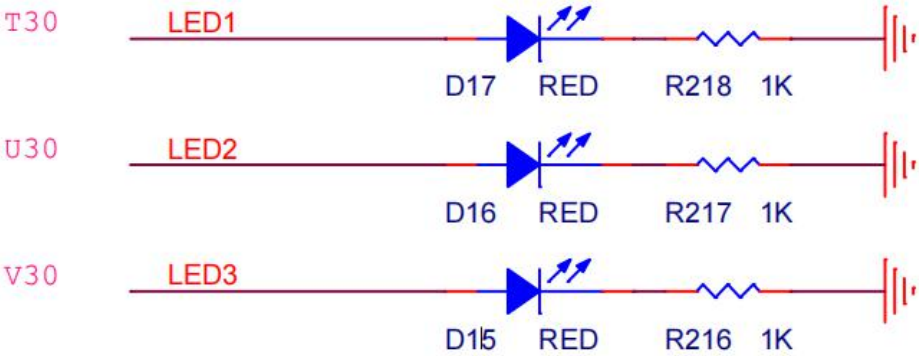
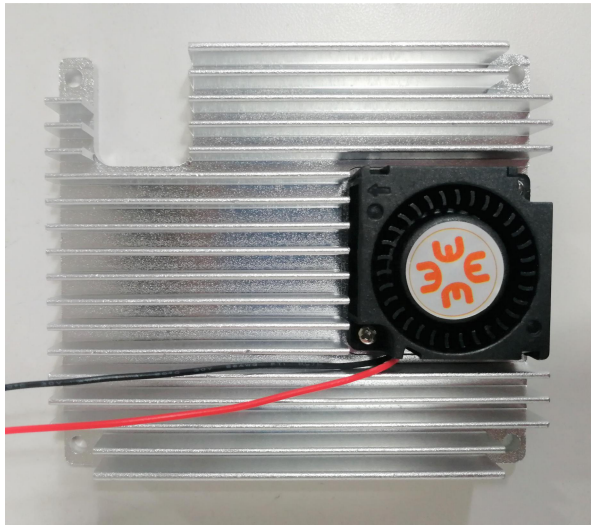


表 5-7-1 核心板 LED 接口定义

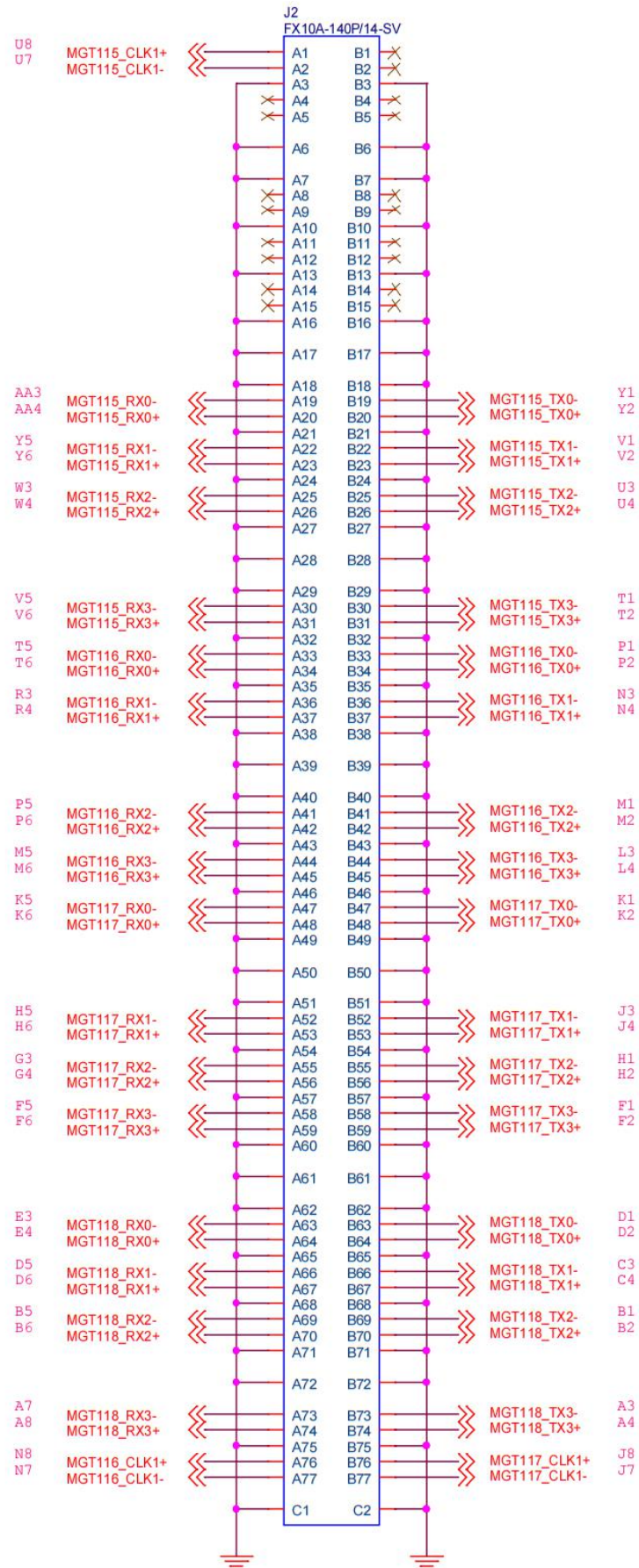
Signal Name	FPGA pin
LED1	T30
LED2	U30
LED3	V30

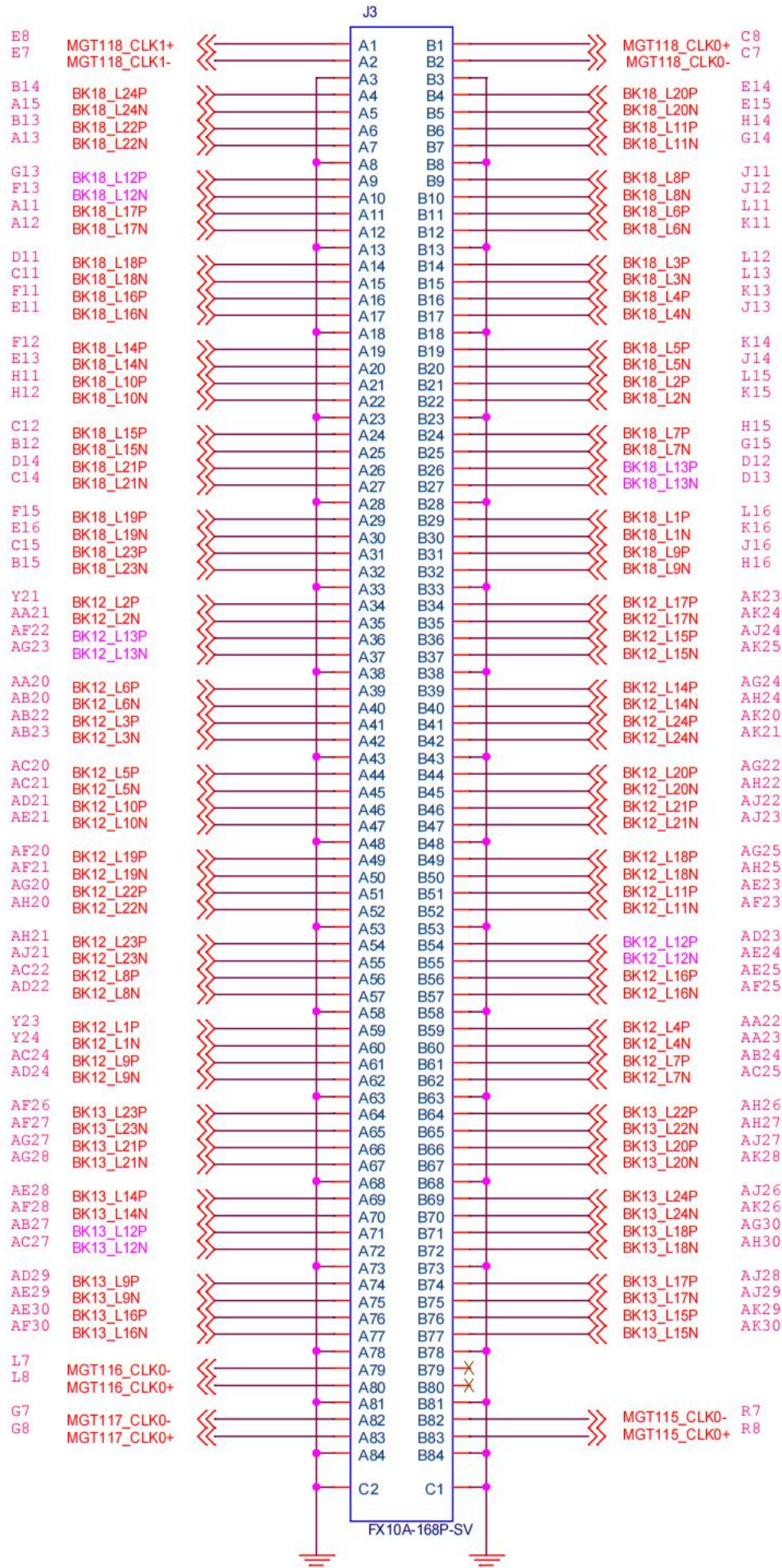
5.8 风扇及散热片

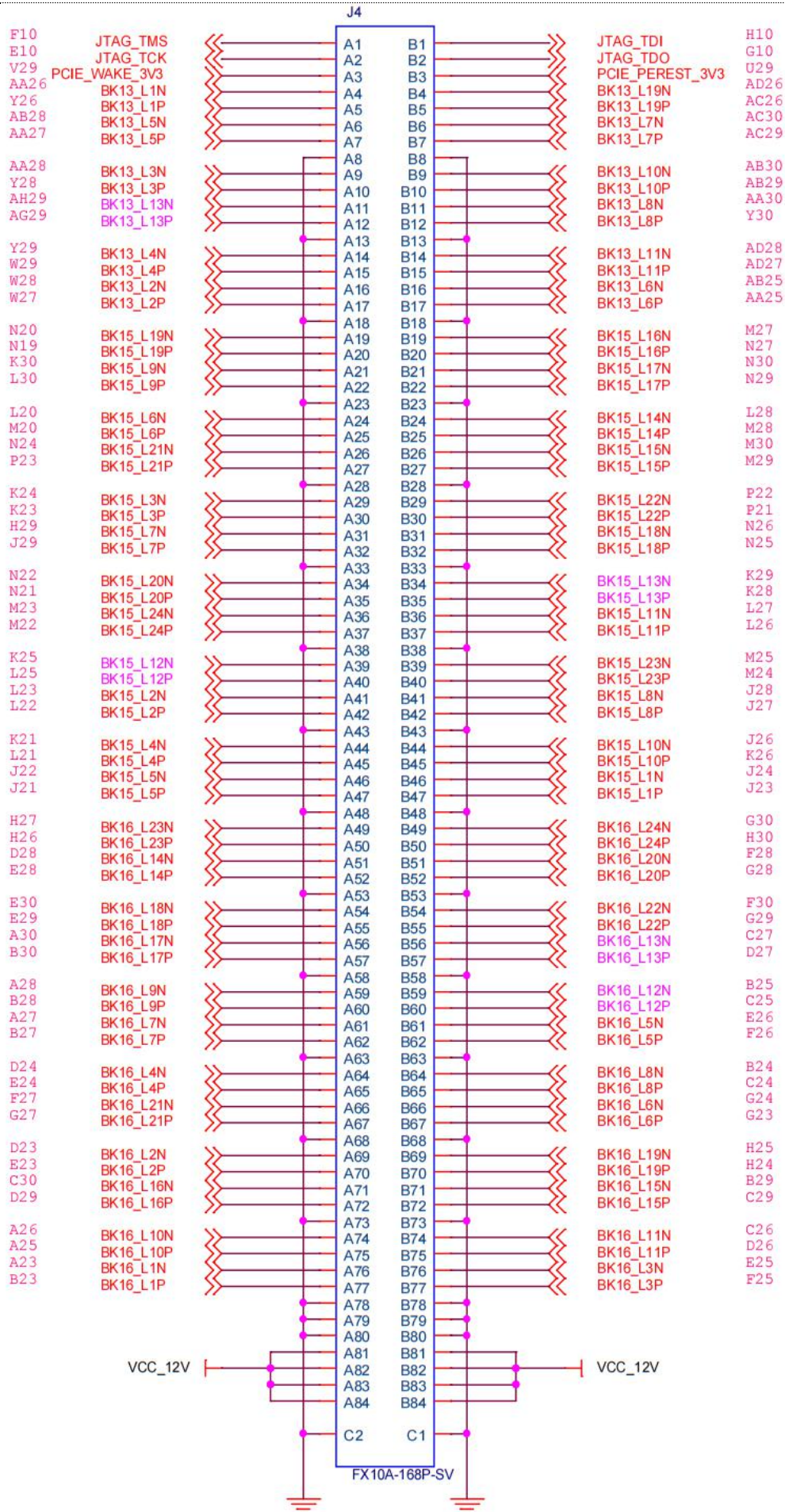


FPGA 芯片正常工作时会产生大量的热量。MK7X900B 开发板安装了一套散热装置（散热盘+风扇）,防止芯片过热。

5.9 扩展接口

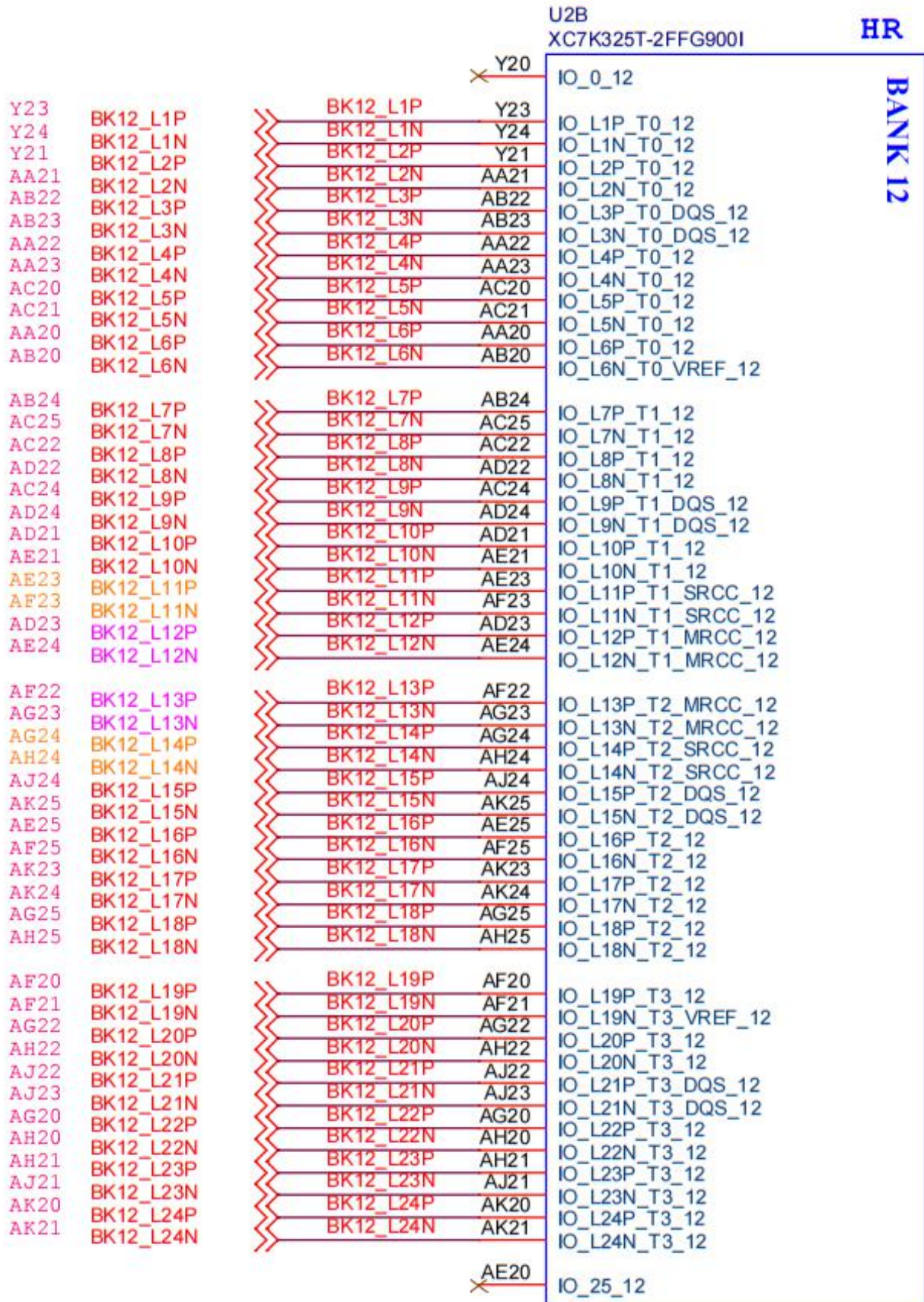


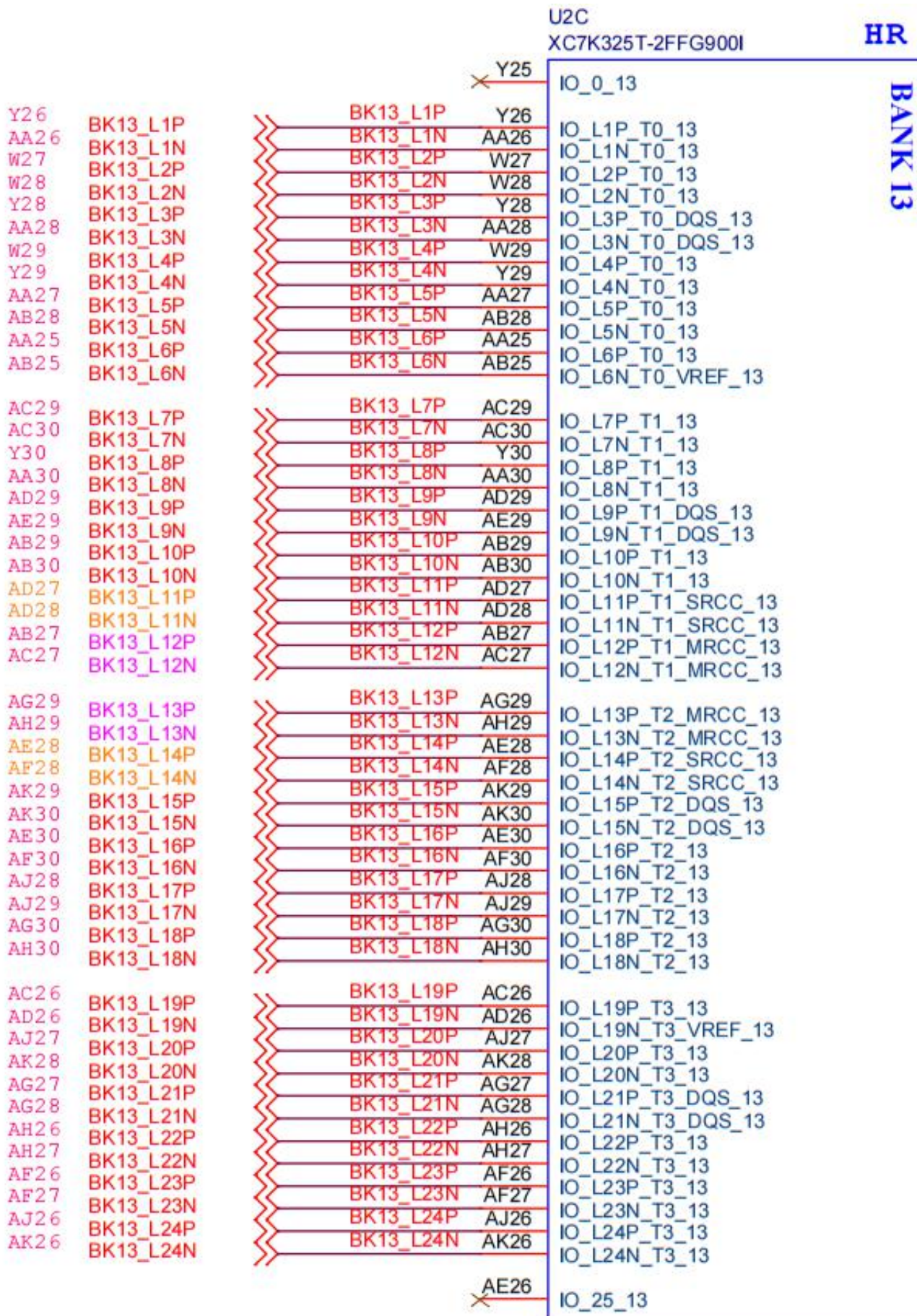




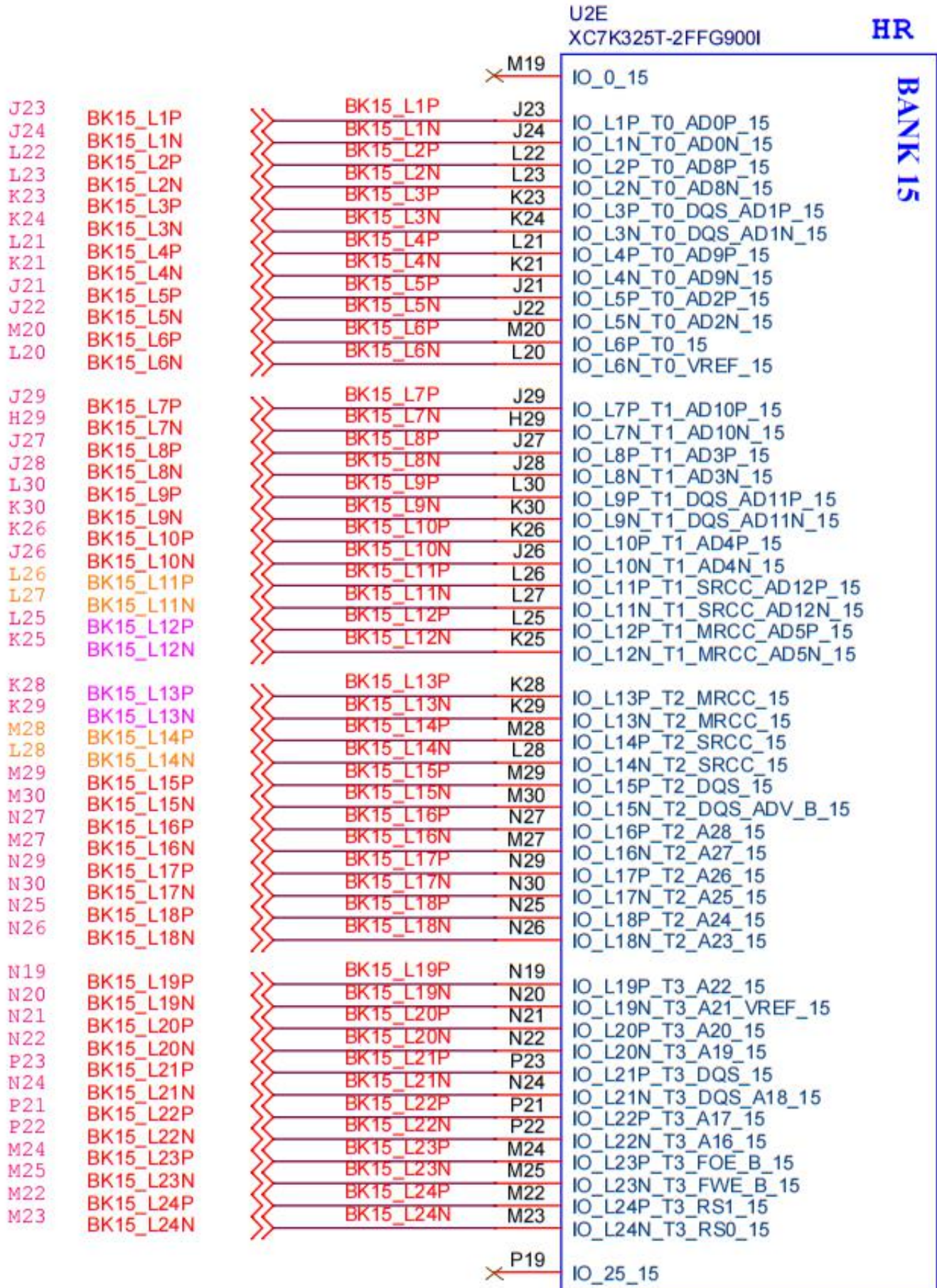
5.10 BANK 电压介绍

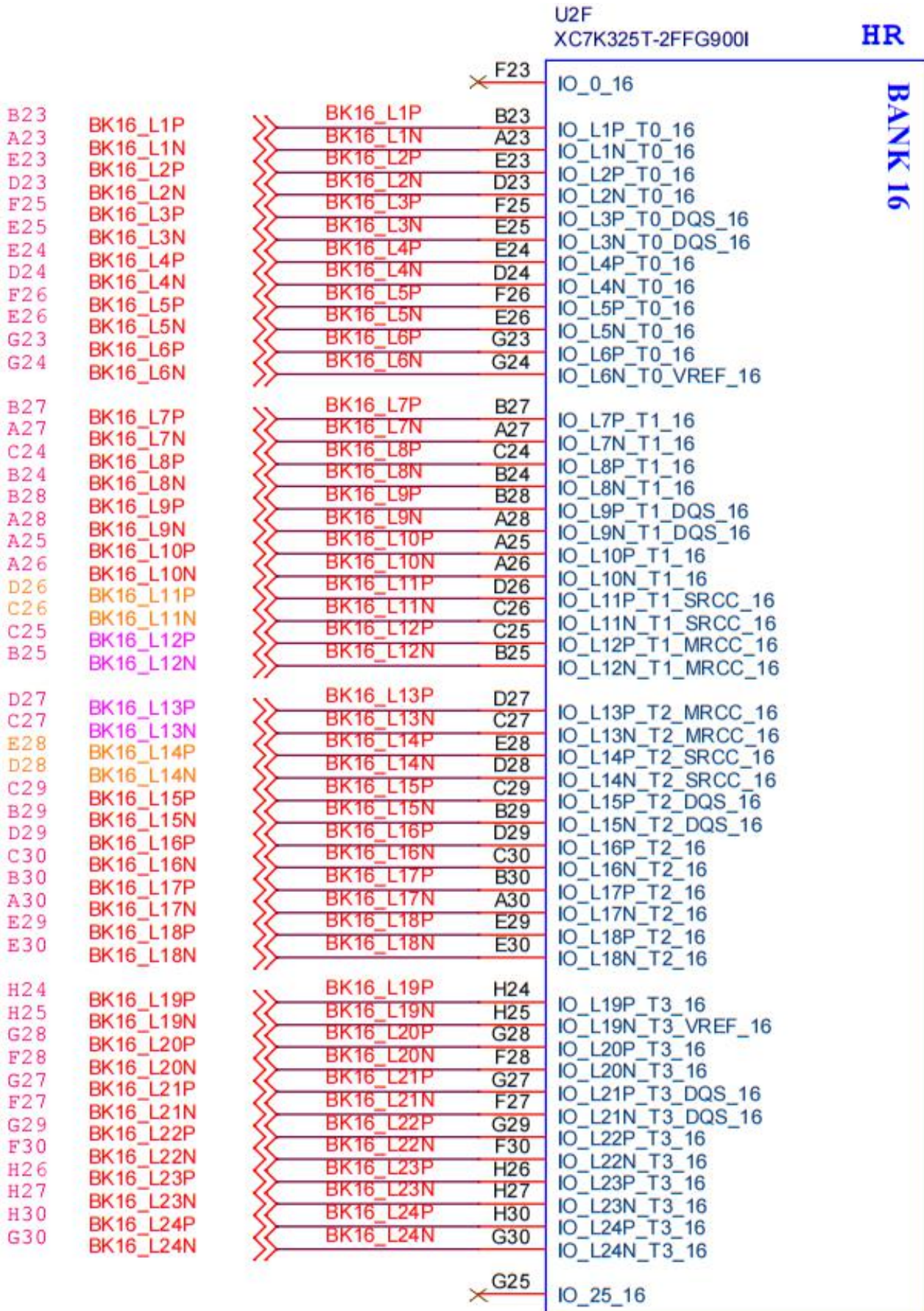
HR BANK:ADJ_VCCIO->1.2V-1.8V 可调; (BANK12-BANK13)



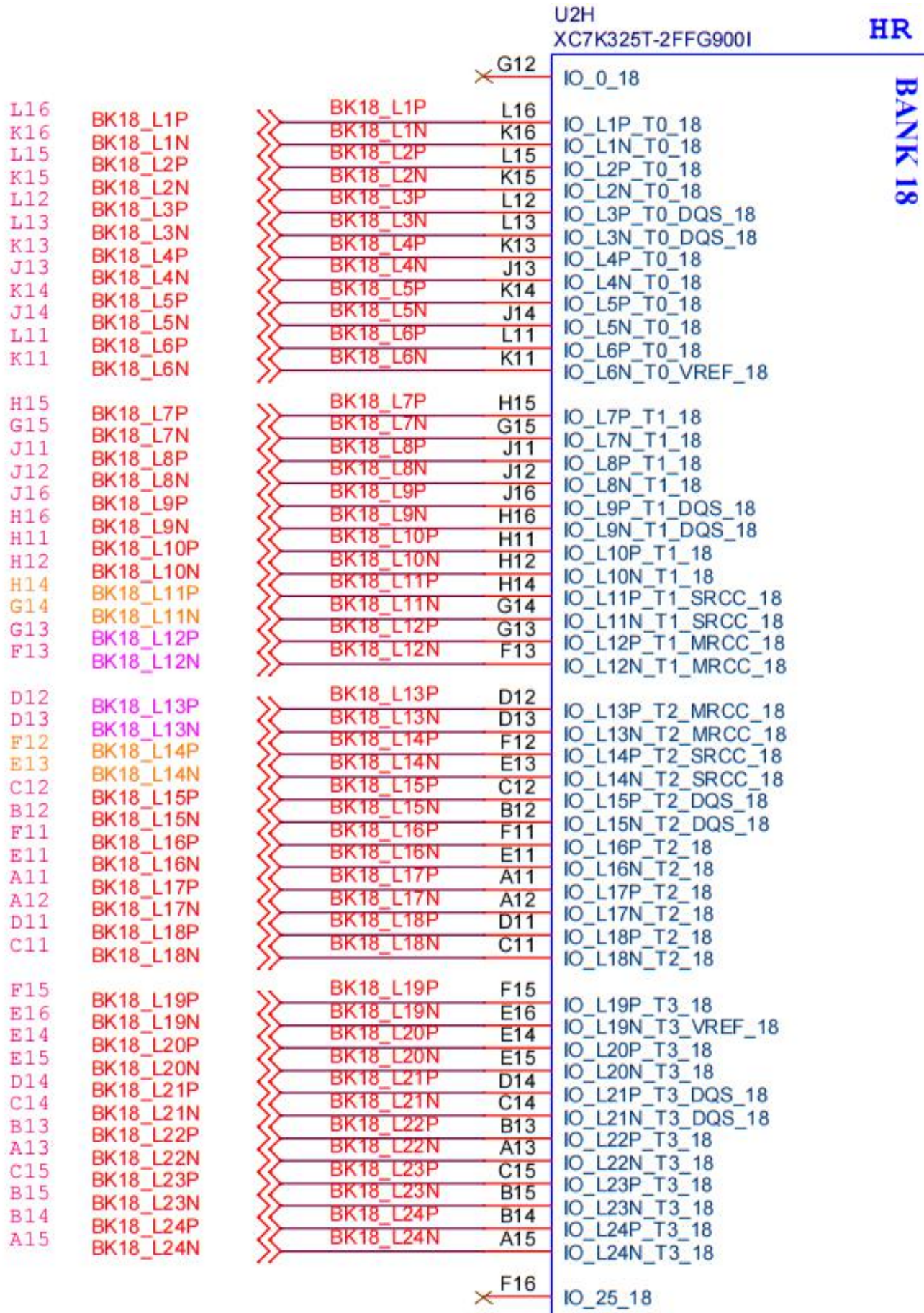


HR BANK:3.3V_VCCIO->3.3V;(BANK15-BANK16)

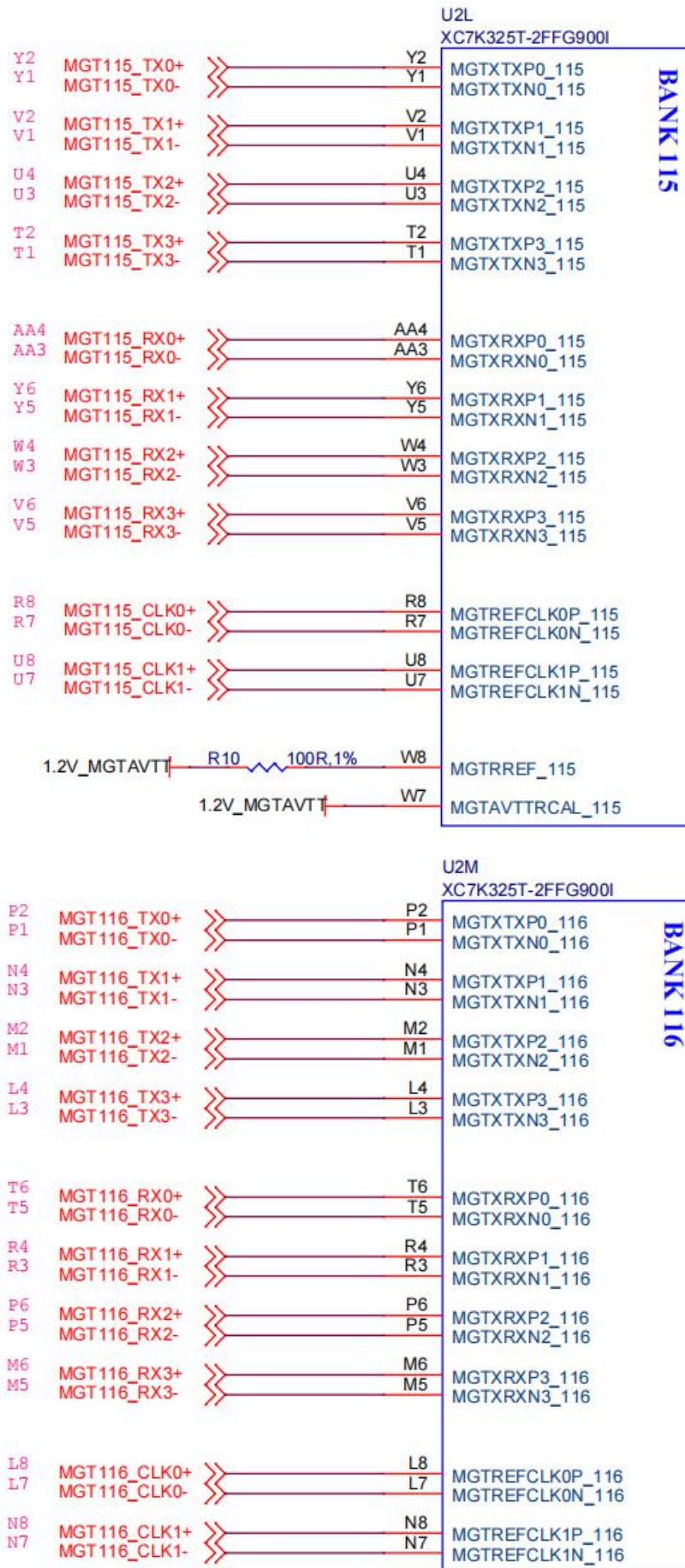




HR BANK:VCCADJ->3.3V;(1.8V-3.3V 可调, 默认 1.8V,BANK18)



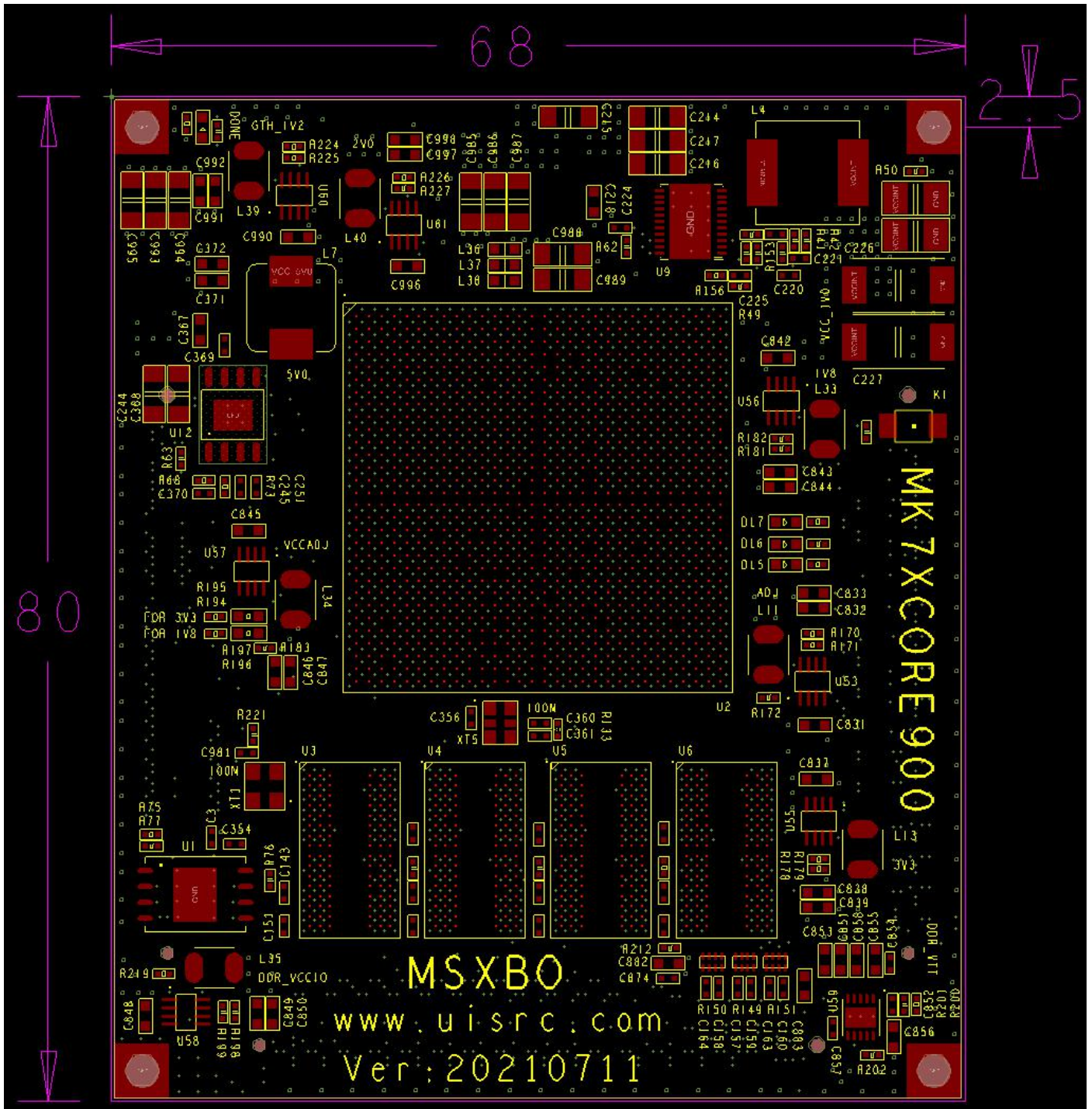
GTX





5.12 结构尺寸图及器件重量

核心板尺寸为 68(mm)x80(mm)x9.5(mm),核心板 PCB 采用 14 层设计;
核心板结构尺寸如下图所示:



六、ZU - XC7K325T-2FFG900I BANK 分布

FBG900, FBV900, FFG900, FFV900, and RF900 Packages

All HR and HP I/O banks and the GTX Quads are fully bonded out in these packages.

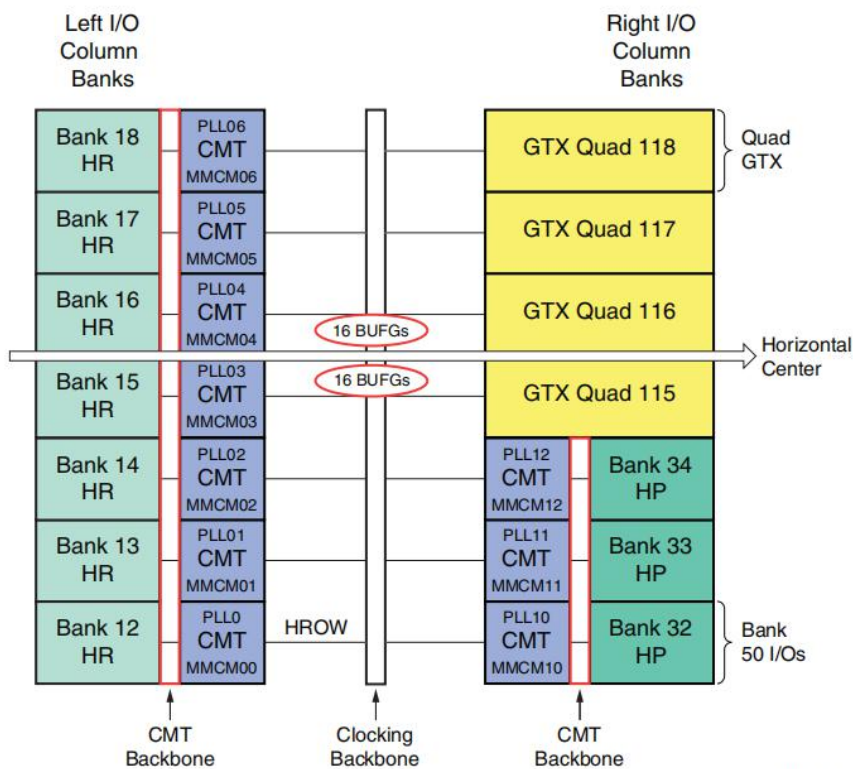


Figure 1-13: XC7K325T and XQ7K325T Banks

七、版本型号

版本日期	版本号	修改原因
2021-09-02	1.0	初始版本

八、联系方式

联系电话：0519-80699907

地址：溧阳市江苏软件园（天目云谷）3#楼

官方论坛：<https://www.uisrc.com>

淘宝店铺：<https://milianke.taobao.com>