

Prueba de oposición

Lucas Gabriel Vuotto

9 de octubre de 2014

Índice

1 Entorno

- Contexto
- Objetivos
- Justificación de la elección

2 Ejercicio

Contexto

Para este ejercicio, se asume que los alumnos tienen conocimientos sobre los siguiente temas:

- compuertas lógicas básicas
- operaciones con números binarios.
- diseño de circuitos combinatorios.

Se recomienda dar este ejercicio **a modo integratorio**, antes de comenzar con circuitos secuenciales.

Objetivos

- Repasar circuitos combinatorios, en particular, aritméticos.
- Mostrar cómo se realizan los circuitos en la vida real.

Justificación de la elección

Se eligió este ejercicio por ser interesante en el sentido de que ayuda a darle a los alumnos un vistazo de cómo se hacen las cosas en el mundo real.

También se lo eligió porque al menos se suele dar en clase el circuito del *sumador simple*, mas no su implementación con NANDs.

Enunciado

Ejercicio 11 Organización del Computador I - práctica 2 (lógica digital) - segundo cuatrimestre del 2014.

- 1 Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND.
- 2 Suponiendo que todas las compuertas elementales tienen el mismo retardo (*delay*) t , calcule el retardo total del circuito para producir todas sus señales de salida.

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Tablas de verdad

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Tablas de verdad

e_0	e_1	c	s
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Sumador simple

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Tablas de verdad

e_0	e_1	c	s
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

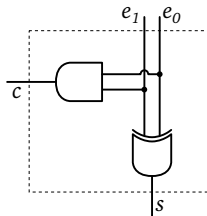
Sumador simple

e_0	e_1	c_e	s	c_s
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1

Sumador completo

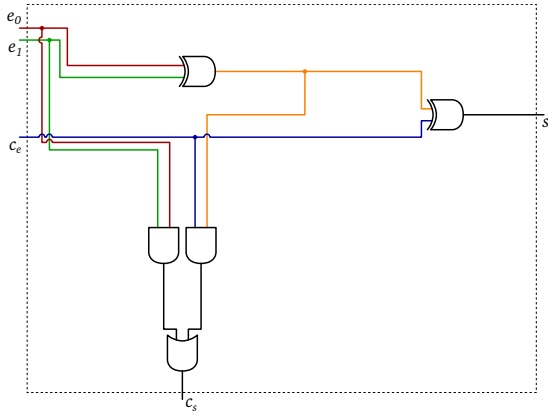
Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Figura: Sumador simple



Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Figura: Sumador completo



Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Para los que no recuerdan, esto es la tabla de verdad de un NAND:

e_0	e_1	$e_0 \text{ NAND } e_1$
0	0	1
0	1	1
1	0	1
1	1	0

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Método matemático

$$s = e_0 \oplus e_1 \oplus c_e$$

$$c_s = (e_0 \cdot e_1) + (e_0 \oplus e_1) \cdot c_e$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Método matemático

$$s = e_0 \oplus e_1 \oplus c_e$$

$$c_s = (e_0 \cdot e_1) + (e_0 \oplus e_1) \cdot c_e$$

¡Aburrido!

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Método gráfico

(sigue siendo medio matemático)

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

AND

$$x|y = \overline{x \cdot y} \Rightarrow$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

AND

$$x|y = \overline{x \cdot y} \Rightarrow$$

$$x \cdot y =$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

AND

$$x|y = \overline{x \cdot y} \Rightarrow$$

$$x \cdot y = \overline{\overline{x \cdot y}} =$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

AND

$$x|y = \overline{x \cdot y} \Rightarrow$$

$$x \cdot y = \overline{\overline{x \cdot y}} = \overline{x|y}$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

OR

$$x|y = \overline{x \cdot y} = \bar{x} + \bar{y} \Rightarrow$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

OR

$$\begin{aligned}x|y &= \overline{x \cdot y} = \bar{x} + \bar{y} \Rightarrow \\ \bar{x}|\bar{y} &= \overline{\bar{x} \cdot \bar{y}} = \bar{\bar{x}} + \bar{\bar{y}} = x + y\end{aligned}$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

XOR

$$x \oplus y = (x + y).(\bar{x} + \bar{y})$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

XOR

$$\begin{aligned}x \oplus y &= (x + y) \cdot (\bar{x} + \bar{y}) \\ &= (\bar{x}|\bar{y}) \cdot (x|y)\end{aligned}$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

XOR

$$\begin{aligned}x \oplus y &= (x + y).(\bar{x} + \bar{y}) \\&= (\bar{x}|\bar{y}).(x|y) \\&= \overline{(\bar{x}|\bar{y})|(x|y)}\end{aligned}$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

NOT

$$x = x.x \Rightarrow$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

NOT

$$x = x.x \Rightarrow \bar{x} = \overline{x.x}$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

NOT

$$x = x.x \Rightarrow \bar{x} = \overline{x.x} = x|x$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Resumen

$$x \cdot y = \overline{x|y}$$

$$x + y = \bar{x}|\bar{y}$$

$$x \oplus y = \overline{(\bar{x}|\bar{y})|(x|y)}$$

$$\bar{x} = x|x$$

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

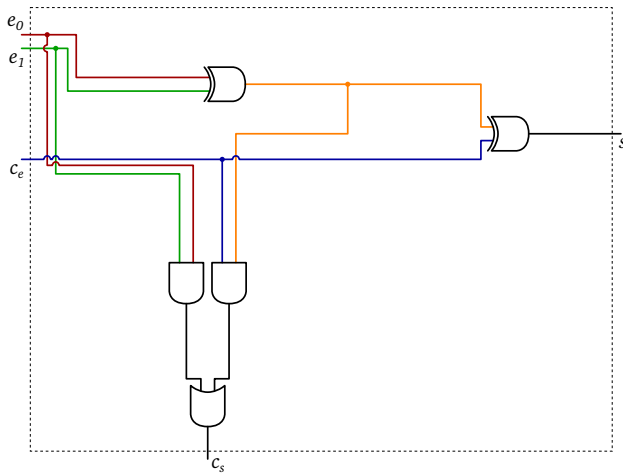
Resumen

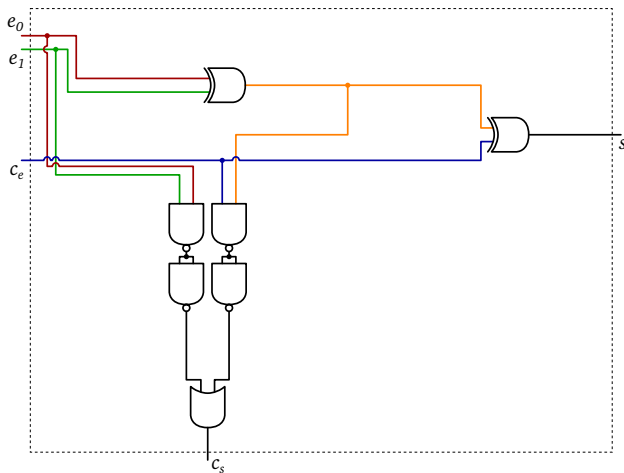
$$x \cdot y = (x|y)|(x|y)$$

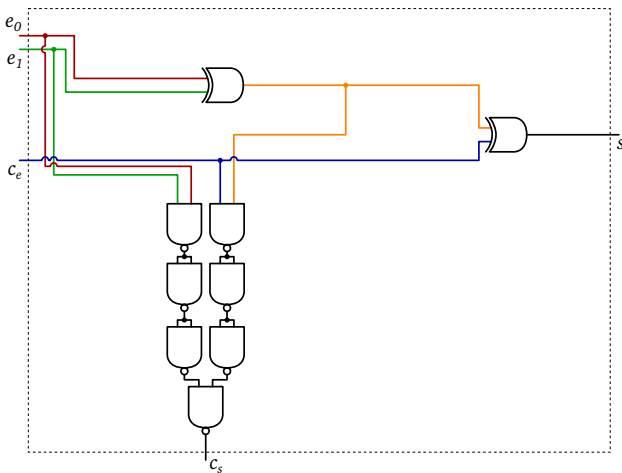
$$x + y = (x|x)|(y|y)$$

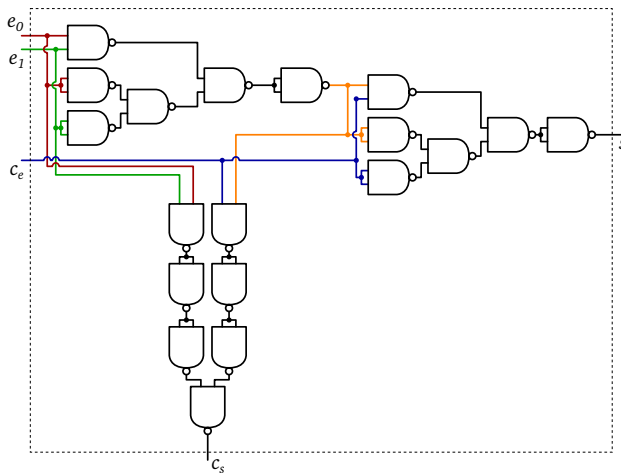
$$x \oplus y = [((x|x)|(y|y)) | (x|y)] | [((x|x)|(y|y)) | (x|y)]$$

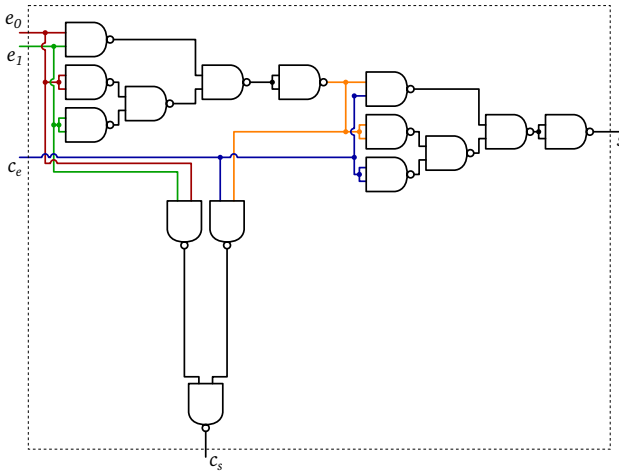
$$\bar{x} = x|x$$

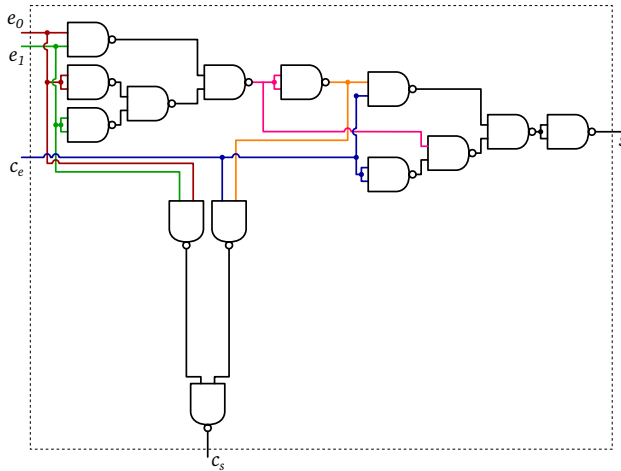
Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

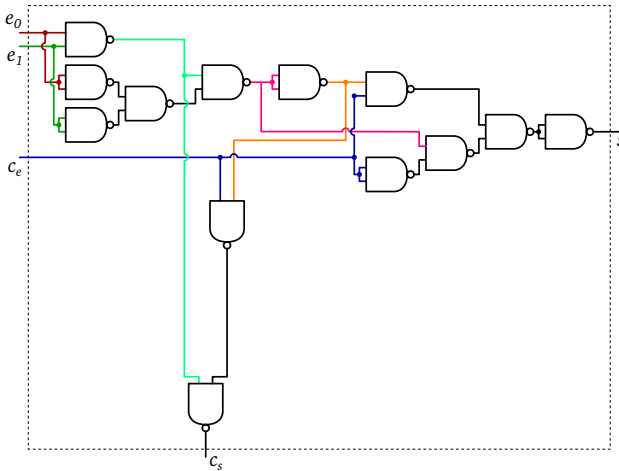
Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

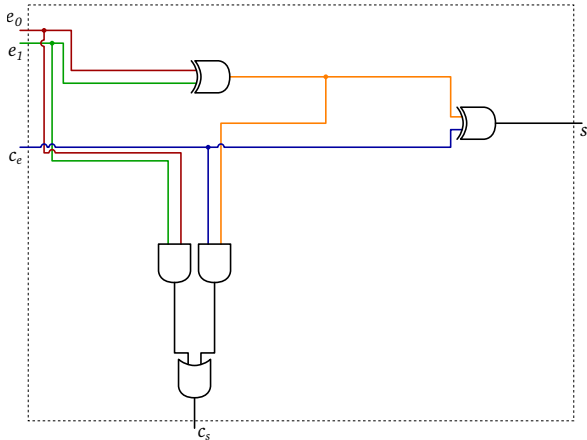
Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND

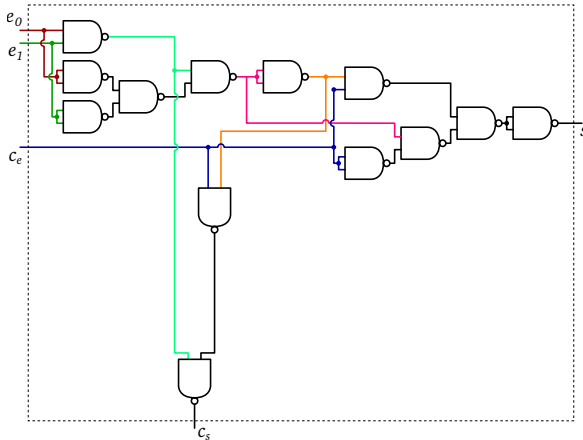
Diseñar un *sumador completo* de 1 bit usando sólo compuertas NAND



Sabiendo que las compuertas elementales tienen un delay de t , calcular el retardo total del circuito



Sabiendo que las compuertas elementales tienen un delay de t , calcular el retardo total del circuito



Sabiendo que las compuertas elementales tienen un delay de t , calcular el retardo total del circuito

■ Sumador completo convencional:

■ $s \rightarrow 2t$

■ $c_s \rightarrow 3t$

Sabiendo que las compuertas elementales tienen un delay de t , calcular el retardo total del circuito

■ Sumador completo convencional:

■ $s \rightarrow 2t$

■ $c_s \rightarrow 3t$

■ Sumador completo con NANDs:

■ $s \rightarrow 8t$

■ $c_s \rightarrow 6t$

¿Preguntas?