

# Prueba de oposición

Lucas Gabriel Vuotto

6 de octubre de 2014

# índice

- 1 Entorno
- 2 Objetivos
- 3 Ejercicio

Acá iría en qué contexto se da el ejercicio. Posiblemente sería para cerrar esta sección antes de empezar con circuitos con retroalimentación.

# Objetivos

- Repasar circuitos secuenciales.
- Demostrar que se puede hacer todo con NAND y mostrar las pros y contras de hacerlo.
- Implementar un full-adder.
- Transformarme en ayudante.

# Enunciado

## Ejercicio 11

- 1 Diseñar un *full adder* de 1 bit usando sólo compuertas NAND.
- 2 Suponiendo que todas las compuertas elementales tienen el mismo retardo (*delay*)  $t$ , calcule el retardo total del circuito para producir todas sus señales de salida.

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

Tabla de verdad de un *full adder*

$e_0$	$e_1$	$c_e$	$s$	$c_s$
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

# dummy

Acá comentaría que tirarse a hacer el problema a lo cabeza puede ser un quilombo, que lo mejor es partirlo en problemas chiquititos y empezar a resolver desde ahí.

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

Para los que no recuerdan, esto es la tabla de verdad de un NAND:

$e_0$	$e_1$	$e_0 \text{ NAND } e_1$
0	0	1
0	1	1
1	0	1
1	1	0



# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

*half adder*  
¡Grafiquito!

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

*full adder*

¡Grafiquito! Half adder + Half adder, salida del primero con carry in, or de los carries de salida.

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

*full adder*

¡Grafiquito full adder en la derecha! tabla de verdad de un AND en la izquierda  $\Rightarrow$  nos damos cuenta que es un NAND es un NOT-AND.

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

*full adder*

¡Grafiquito full adder en la derecha! hacemos una tablita para hacer un NOT con un NAND.

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

*full adder*

¡Grafiquito full adder en la derecha! updateamos la tablita del AND con la nueva info.

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

*full adder*

¡Grafiquito full adder en la derecha! ahora hacemos un OR con NANDs, pensandolo un poquito ⇒ **ARMAR LA IDEA.**

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

*full adder*

¡Grafiquito full adder en la derecha! cerramos haciendo un XOR con NANDs, también con alguna idea de cómo inferirlo.

# Diseñar un *full adder* de 1 bit usando sólo compuertas NAND

*full adder*

¡Grafiquito full adder en la derecha! ahora vamos reemplazando en el grafico del full adder las compuertas AND, OR y XOR por sus equivalentes en NANDs.



Sabiendo que las compuertas elementales tienen un delay de  $t$ , calcular el retardo total del circuito

*Comparativa con un gráfico de cada lado*

Contar numeritos, hablar sobre pese a que te resuelve la vida especializarte en un solo tipo de compuerta, tenés que meter más cosas en el medio y pueden ser menos eficientes los circuitos  $\Rightarrow$  *¿es chamuyo eso?*

¿Preguntas?