

§ 7.5 差动运放电路

lugh@ustc.edu.cn 2016年12月7日



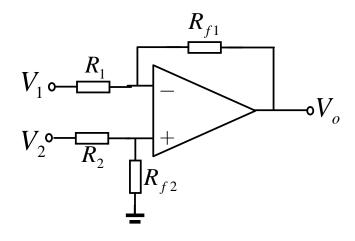


- 2. 同相并联型
- 3. 仪用三运放电路

■ 必要性

- □ 电路中的干扰多为共模形式存在,故我们可以将信号 按差模方式传输,所以差动电路应用十分广泛
- □ 运放本身就具有差动电压传输特性,但是,运放直接 作差动运算时,因接近理想运放,开环应用时线性范 围太小,应用时必须加深度负反馈,增益主要取决于 外加反馈网络

■电路结构





$$\begin{cases} V_{-} = V_{+} = V_{2} \cdot \frac{R_{f2}}{R_{2} + R_{f2}} \\ \frac{V_{1} - V_{-}}{R_{1}} = \frac{V_{-} - V_{o}}{R_{f1}} \\ \Rightarrow V_{o} = -\frac{R_{f1}}{R_{1}} V_{1} + (1 + \frac{R_{f1}}{R_{1}}) \cdot \frac{R_{f2}}{R_{2} + R_{f2}} \cdot V_{2} \end{cases}$$

□两种放大的线性叠加,对V₁的反相放大和对V₂分压后的同相放大

§ 7.5 差动运放电路

将
$$V_1 = V_c - V_d$$
, $V_2 = V_c + V_d$ 代入 V_o 表达式,得到

$$\begin{split} V_o &= V_c \cdot \left[(1 + \frac{R_{f1}}{R_1}) \cdot \frac{R_{f2}}{R_2 + R_{f2}} - \frac{R_{f1}}{R_1} \right] + V_d \cdot \left[(1 + \frac{R_{f1}}{R_1}) \cdot \frac{R_{f2}}{R_2 + R_{f2}} + \frac{R_{f1}}{R_1} \right] \\ &= V_c A_c + V_d A_d \end{split}$$

$$CM_{\text{\tiny PB}} = \frac{\alpha_2(1+\alpha_1) + \alpha_1(1+\alpha_2)}{\alpha_2(1+\alpha_1) - \alpha_1(1+\alpha_2)}$$

■ (1)两对电阻完全匹配、运放理想 $\alpha_1 = \alpha_2 = \alpha$

$$V_o = \alpha (V_2 - V_1)$$

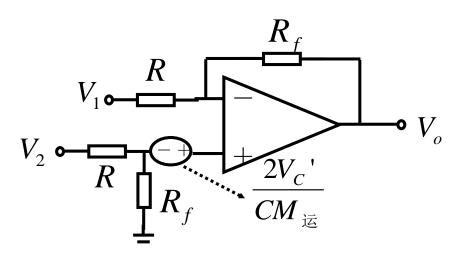
$$\begin{cases} A_d = 2\alpha \\ A_c = 0 \\ CM_{\text{\tiny \it e}B} = \infty \end{cases}$$

■ (2)两对电阻不完全匹配、运放理想

$$\alpha = \frac{\alpha_1 + \alpha_2}{2}, \quad \Delta \alpha = |\alpha_2 - \alpha_1|$$

$$CM_{\text{\tiny phi B}} = \frac{2\alpha(1+\alpha)}{\Delta\alpha} \approx \frac{2\alpha^2}{\Delta\alpha}$$

■ (3)两对电阻完全匹配,运放为有限CMRR



$$V_c' = V_+ = V_- = \frac{R_f}{R + R_f} \cdot V_2$$

$$V_o = \frac{R_f}{R} (V_2 - V_1) + (1 + \frac{R_f}{R}) \frac{2V_c'}{CM_{1\bar{z}}}$$

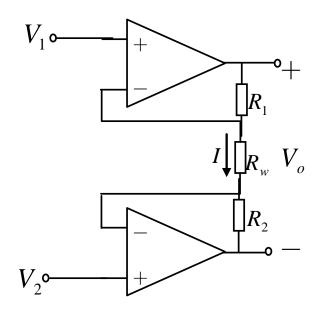
□ 电路的CMRR最多可达到运放水平

■说明

- □要达到电路的CMRR很大,必须采用CMRR很高的运 放
- □两对电阻必须完全匹配,但实际中,总有些差异
- □电路的输入阻抗不高
- □增益调节很麻烦。两路必须同步调节

2. 同福并联型

■电路分析



$$V_{+} = V_{-} \Rightarrow I = \frac{V_{1} - V_{2}}{R_{w}}$$

$$\Rightarrow V_{o} = I(R_{1} + R_{2} + R_{w}) = (1 + \frac{R_{1} + R_{2}}{R_{w}})(V_{1} - V_{2})$$

2. 同相并联型

$$CM_{\text{电路}} = \infty$$

□电路解决了上面提到的所有问题

2. 同相并联型

■ 运放为有限CMRR

加入两个等效源
$$\frac{2V_1}{CM_{运放1}}$$
和 $\frac{2V_2}{CM_{运放2}}$

$$I = \frac{V_1 - V_2}{R_w} + \frac{2\frac{V_1}{CM_{\Xi D1}} - 2\frac{V_2}{CM_{\Xi D2}}}{R_w}$$

$$V_o = (1 + \frac{R_1 + R_2}{R_w})(V_1 - V_2) + 2(\frac{V_1}{CM_{\boxtimes bl}} - \frac{V_2}{CM_{\boxtimes bl}})(1 + \frac{R_1 + R_2}{R_w})$$

2. 同個并联型

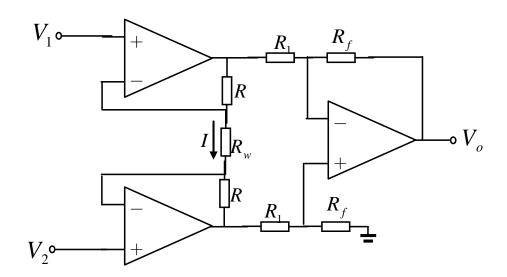
$$CM_{\text{\tiny BB}} = \frac{1 + \frac{1}{CM_{\text{\tiny Ebl}1}} + \frac{1}{CM_{\text{\tiny Ebl}2}}}{\left| \frac{1}{CM_{\text{\tiny Ebl}1}} - \frac{1}{CM_{\text{\tiny Ebl}2}} \right|} \approx \frac{1}{\left| \frac{1}{CM_{\text{\tiny Ebl}1}} - \frac{1}{CM_{\text{\tiny Ebl}2}} \right|}$$

$$= \frac{CM_{\text{\tiny Ebl}2} \cdot CM_{\text{\tiny Ebl}1}}{\left| CM_{\text{\tiny Ebl}2} - CM_{\text{\tiny Ebl}1} \right|}$$

- □两只基本一致的运放得到很高的电路CMRR,对运放要求较低
- □ 此运放基本满足设计要求,只是为悬浮输出,改进 为仪用三运放电路

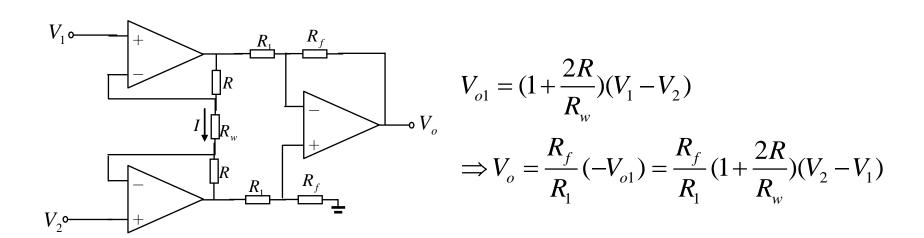
3. 仪用三运放电路

■电路结构



3. 仪用三运放电路

■ 工作原理



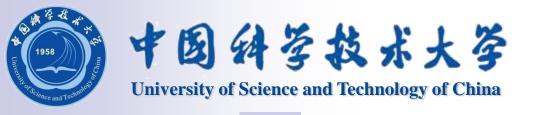
3. 仪用三运放电路

$$CM_{运放3} \neq \infty$$

加入
$$\frac{2V_c'}{CM_{运放3}}$$
, $V_c' = (V_2 - \frac{V_1 - V_2}{R_w} \cdot R) \cdot \frac{R_f}{R_1 + R_f}$

$$CM_{\oplus \mathbb{B}} = (1 + \frac{2R}{R_{w}}) \cdot CM_{\boxtimes \mathring{\boxtimes} 3}$$

仪用三运放电路得到了广泛的应用



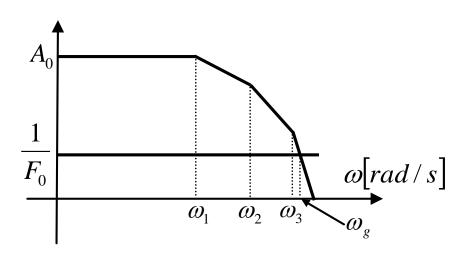
§ 7.7 实际运放的频 率特性及补偿

lugh@ustc.edu.cn 2016年12月7日

1. 稳定性分析



$$A(j\omega) = \frac{A_0}{(1+j\frac{\omega}{\omega_1})(1+j\frac{\omega}{\omega_2})(1+j\frac{\omega}{\omega_3})}$$



$$\left| A(j\omega_g) \right| = \frac{1}{|F_0|}$$

$$\varphi_A(j\omega_g) \le -180^\circ$$

$$\varphi_A(j\omega_g) > -180^\circ$$

1. 稳定性分析

■ 稳定性问题

□集成运放一般为三级以上,导致运放电路附加相移严重,而且运放本身增益很高,应用时为深度负反馈,故很容易自激

■ 分析方法

□ 运放的开环增益至少有三个极点,而反馈网络一般为纯阻,常用Bode图方法来进行稳定性分析

■必要性

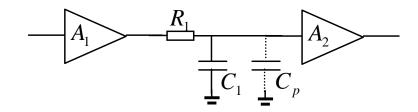
□ 当运放电路不稳定时,而运放的反馈网络又不能改变,则必须对运放的频率特性进行修正,使增益交界频率减小,最终使附加相移小于180度,破坏产生自激的幅相条件

■简单电容补偿

□设计目标

并接 C_p , 调整主极点,使得 ω_g '< ω_g , 最终使附加相移小于180°

■电路结构

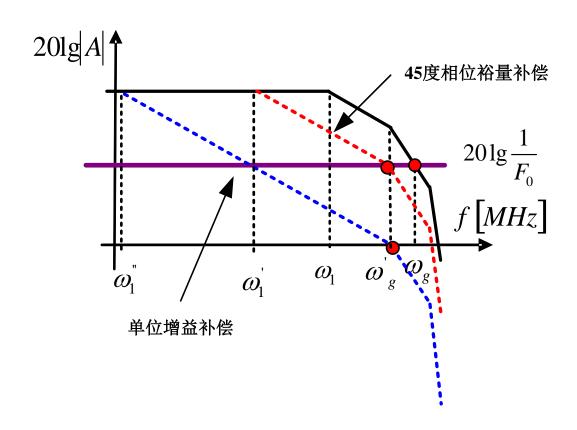


- 两种具体补偿方式
 - □ 45度相位裕量补偿

$$\varphi_A(j\omega_g') = -135^\circ \Rightarrow \gamma = 45^\circ$$

□单位增益补偿

$$\begin{cases} \left| A(j\omega_g') \right| = 1 \\ \varphi_A(j\omega_g') = -135^\circ \end{cases}$$



■ 例: 简单电容补偿

一个三极点运放, $A_0=2000$, $f_1=0.8MHz$, $f_2=4MHz$, $f_3=40MHz$,该运放有频率补偿端,等效的 $C_1=5pF(R_1,C_1$ 形成极点 f_1)

- (1) 加纯阻负反馈,求使得系统稳定的 F_{omax}
- (2) 若要求 F_0 =0.0125,相位裕量 $\gamma = 45^\circ$,求修正电容 C_p 及修正后的 f_1 '

解: (1) 依
$$\varphi_{A}(jf_{p}) = -180^{\circ}$$
,先求 f_{p} ,即
$$-45^{\circ}(\lg \frac{f_{p}}{0.08} + \lg \frac{f_{p}}{0.4} + \lg \frac{f_{p}}{4}) = -180^{\circ} \Rightarrow f_{p} = 10.86MHz$$
分析可知,上式需要修正为
$$-90^{\circ} - 45^{\circ}(\lg \frac{f_{p}}{0.4} + \lg \frac{f_{p}}{4}) = -180^{\circ} \Rightarrow f_{p} = 12.65MHz$$
令 $f_{p} = f_{g}$,由 $F_{0\text{max}} = \frac{1}{|A(jf_{g})|}$ 可知,
$$20\lg |A(jf_{g})| = 66 - 20\lg \frac{12.65}{0.8} - 20\lg \frac{12.65}{4} = 32(dB)$$

$$\Rightarrow F_{0\text{max}} = 0.025$$

(2)

假定
$$f_1' << f_2$$
,由 $\varphi_A(jf_g') = -135^\circ$ 可得

$$-90^{\circ} - 45^{\circ} (\lg \frac{f_{g'}}{0.4} + \lg \frac{f_{g'}}{4}) = -135^{\circ} \Rightarrow f_{g'} = 4MHz$$

则由

$$20\lg |A(jf_g')| = 66 - 20\lg \frac{4}{f_1'} - 3 = -20\lg 0.0125(dB)$$

求出 $f_1' = 0.226MHz$,假设成立

于是根据
$$\begin{cases} 2\pi f_1 = \frac{1}{R_1 C_1} \\ 2\pi f_1' = \frac{1}{R_1 (C_1 + C_p)} \Rightarrow C_p = 12.7 \, pF \end{cases}$$





- □熟悉集成运放的内部基本结构和主要特性参数
- □熟悉集成运放的两种工作区及其判别方法
- □熟悉集成运放的电路符号
- □牢记集成运放的理想模型(理想运放)及其工作特点





- □掌握理想运放的非线性应用条件和分析方法
- □掌握理想运放反馈极性的判断方法
- □ 熟悉单门限比较器、迟滞比较器的电路结构及工作原 理



■ 理想运放的线性应用

- □掌握理想运放的线性应用条件和分析方法
- □熟悉由理想运放构成的反相运放电路的基本型结构和 功能
- □熟悉由理想运放构成的同相运放电路基本型结构和功能
- □掌握基本差动运放电路的基本结构和分析方法
- □掌握仪用三运放电路的基本结构、功能和分析方法





- □理解集成运放电路的稳定性问题的由来
- □掌握运放电路的稳定性分析方法
- □熟悉对运放电路进行基于简单电容补偿的**45°**相位裕量 补偿及单位增益补偿