



中国科学技术大学

University of Science and Technology of China

第四章 场效应晶体管 及其基本放大电路

lugh@ustc.edu.cn

2016年10月26日

- 利用电场效应来控制导电性的有源器件
- 高输入阻抗，一种载流子参与导电
- 工作频率高、成本低、易于集成等特点

本章主要内容

- § 4.1 结型场效应管
- § 4.2 绝缘栅型场效应管
- § 4.3 直流偏置电路
- § 4.4 场效应管的交流小信号模型
- § 4.5 三种组态场效应管放大器的中频特性
- § 4.6 单级共源放大器的频率特性



中国科学技术大学

University of Science and Technology of China

§ 4.1 结型场效应管

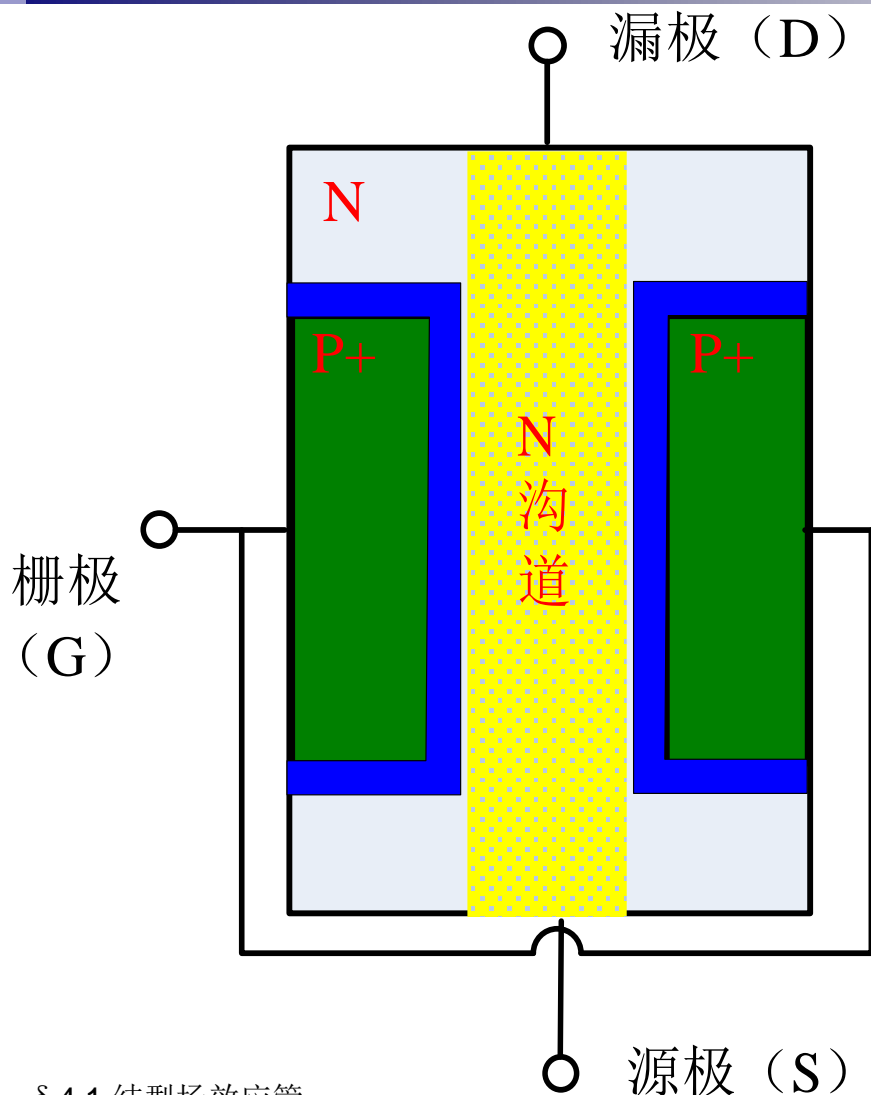
lugh@ustc.edu.cn

2016年10月26日

提纲

- 1. 器件结构
- 2. 漏极伏安特性
- 3. 转移特性

1. 器件结构



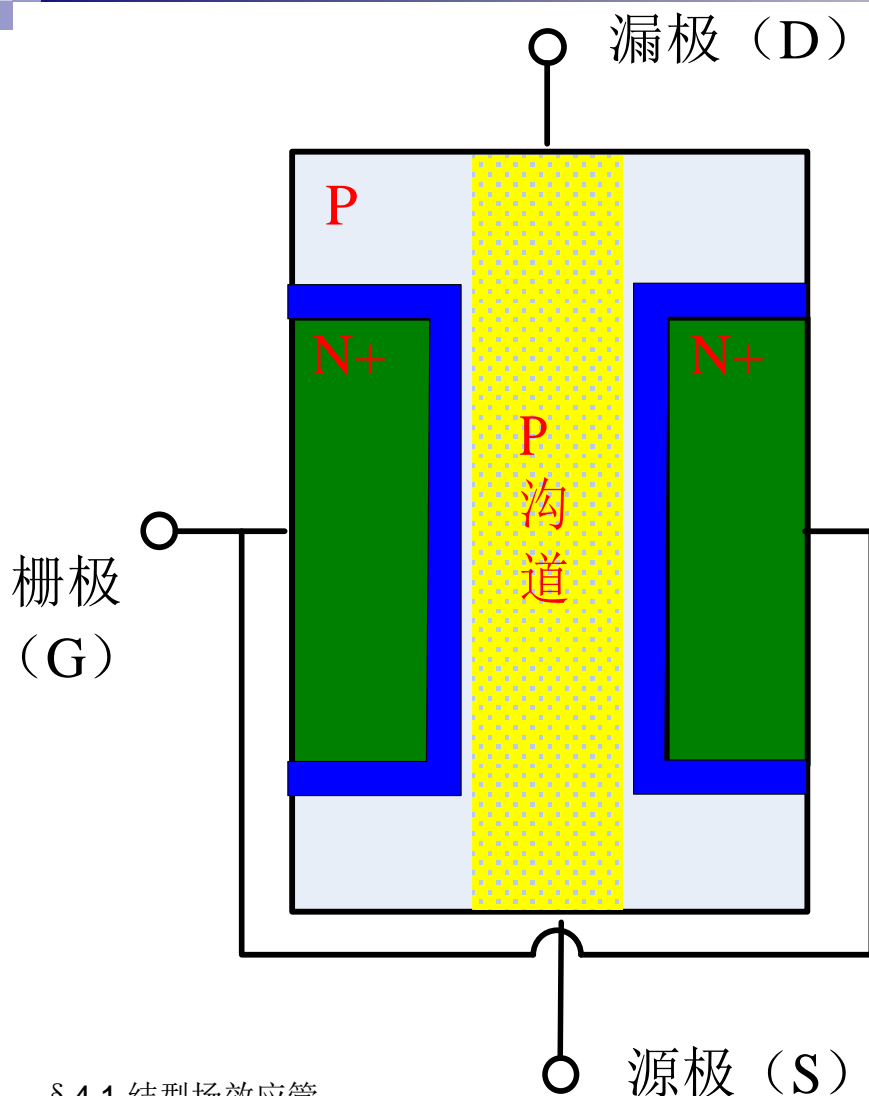
■ 结构要素

- 两个PN结
- 三个电极（栅极、源极、漏极）
- 一条导电沟道

■ N沟道

- 漏源之间以自由电子为载流子的导电区域，称为N沟道
- N-JFET

1. 器件结构



■ P沟道

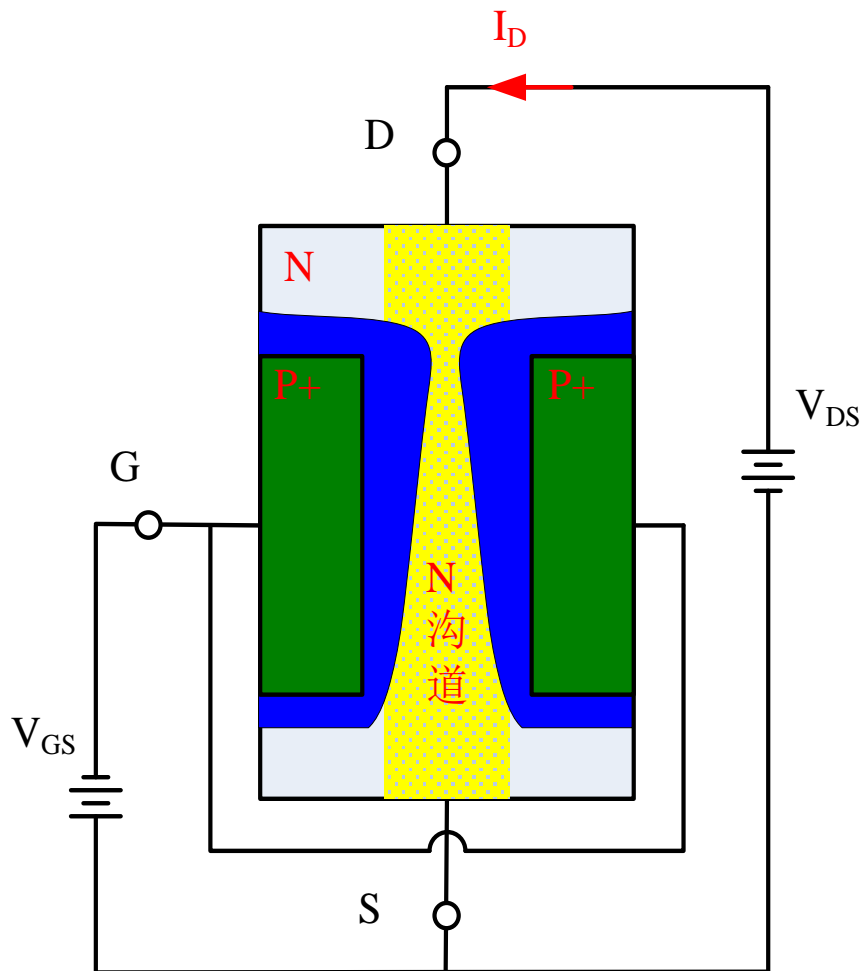
- 漏源之间以空穴为载流子的导电区域，称为P沟道

□ P-JFET

■ 单极型晶体管

- 导电沟道中仅有一种载流子参与导电，故场效应管也称为单极型晶体管

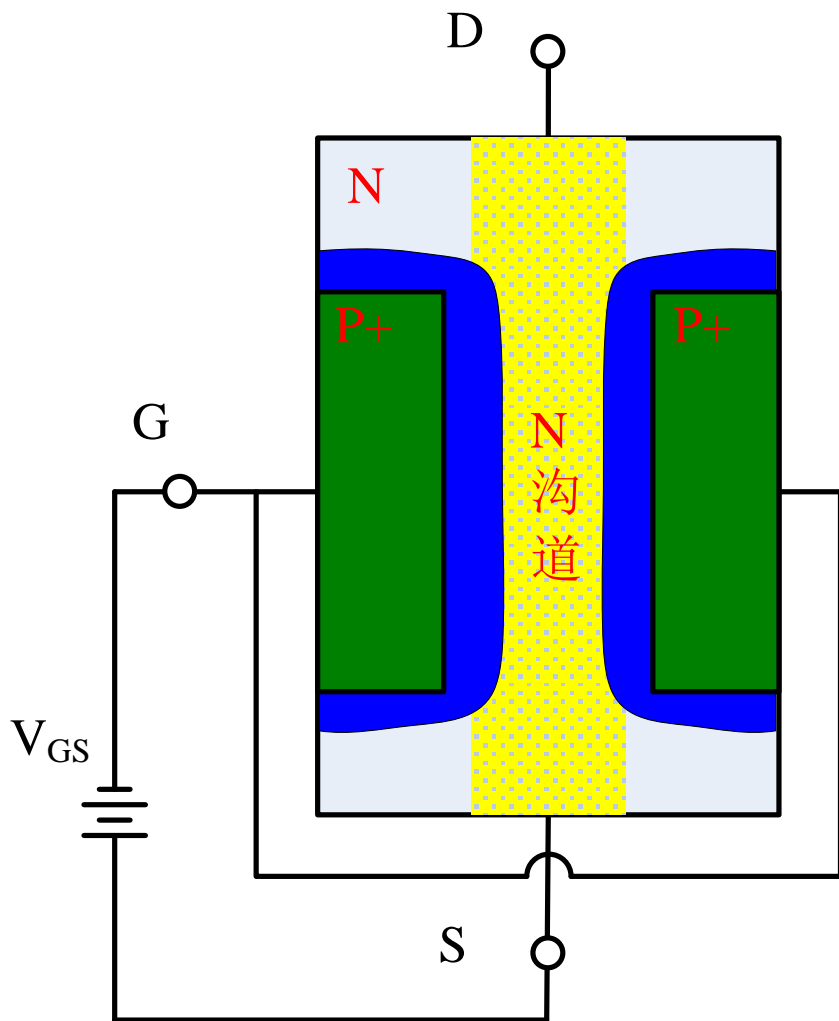
2. 工作原理



■ 工作原理

- 通过栅-源电压 V_{GS} 将N-JFET的两个PN结反向偏置，利用PN结耗尽层的厚度来控制沟道导电率，最终达到控制漏极电流 I_D 的目标

2. 工作原理



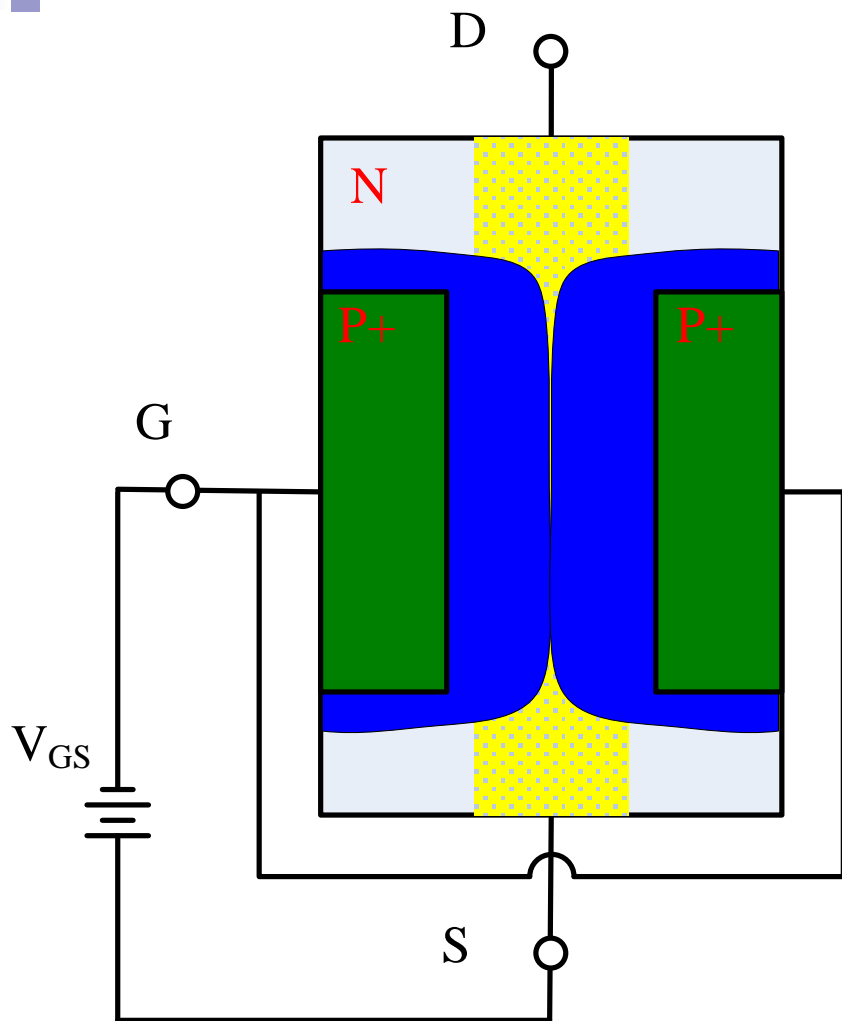
■ V_{GS} 控制特点

- 对N-JFET而言，两PN结应反向偏置，即

$$V_{GS} \leq 0$$

- 对N-JFET而言，随着 V_{GS} 逐渐减小，沟道逐渐变窄，导电率逐渐降低

2. 工作原理



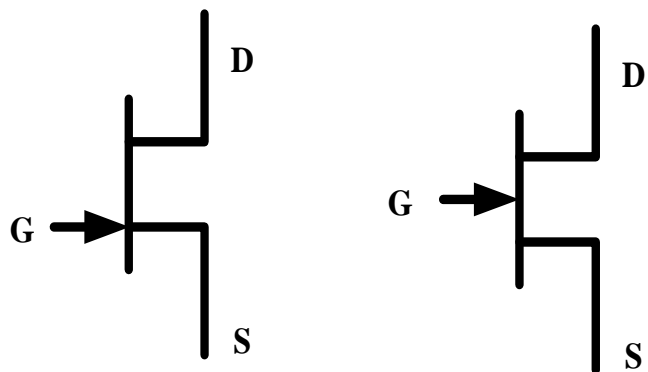
□ 对N-JFET而言，当 V_{GS} 小于某电压值时，沟道将被完全夹断，漏源之间呈极高阻抗

■ 夹断电压 V_{P0}

□ 导电沟道刚刚全部被夹断时所对应的 V_{GS} 电压模值，称为夹断电压，记为 V_{P0}

2. 工作原理

■ 电路符号

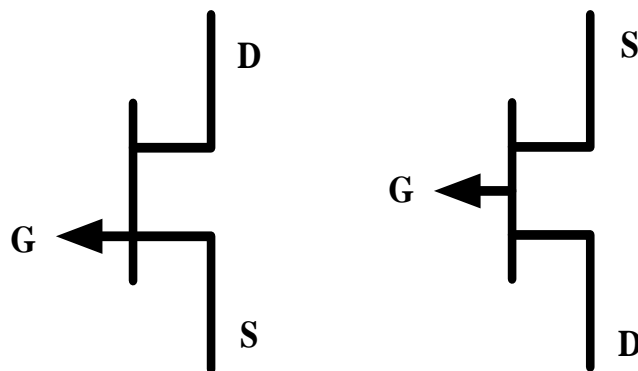


N-JFET电路符号
(左为基本型, 右为增强型)

■ 说明

- 电路符号中的箭头指向, 表示栅源之间正向偏置时, 栅极电流的流向

2. 工作原理

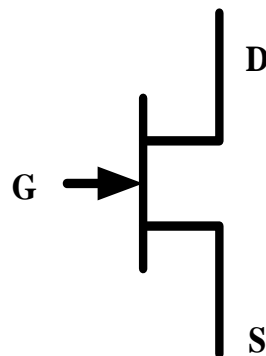
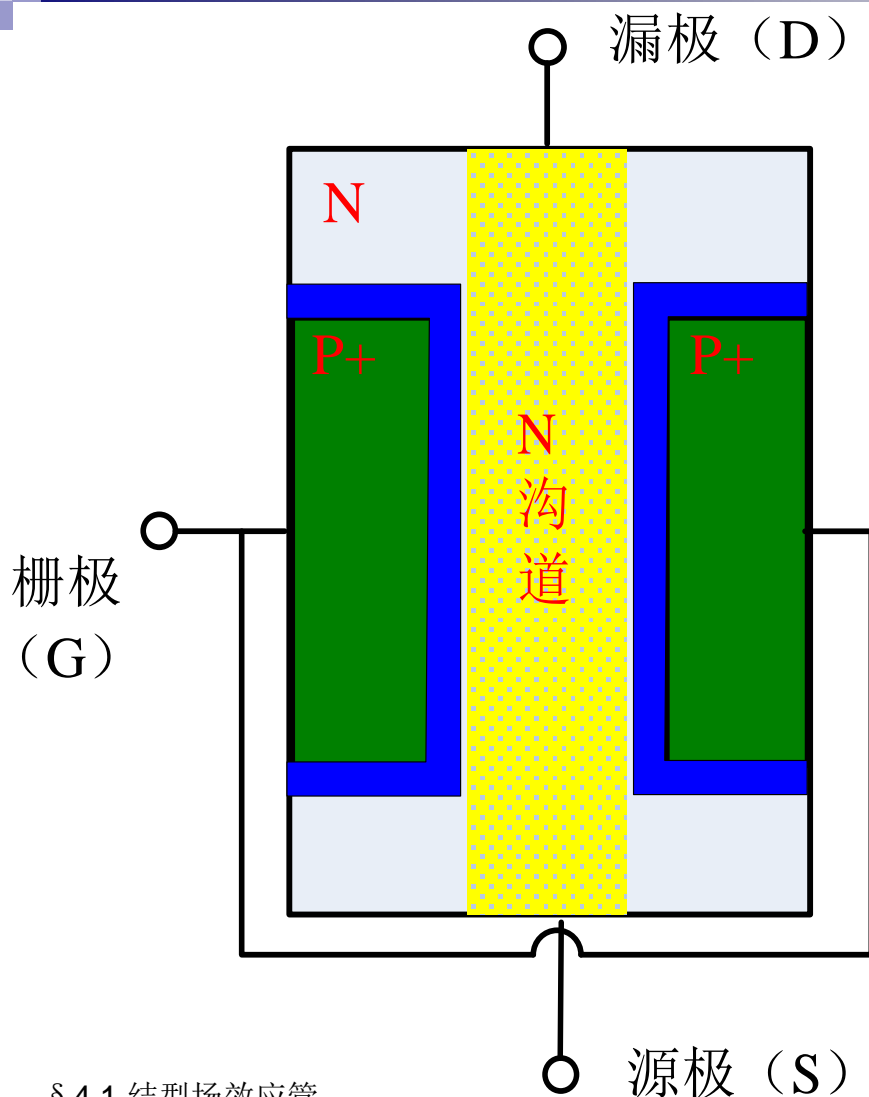


P-JFET电路符号
(左为基本型, 右为增强型)

■ 说明

- **JFET**正常工作时, 栅源之间一定反向偏置, 栅极电流很小; 电路符号中的箭头指向并非真正的电流方向

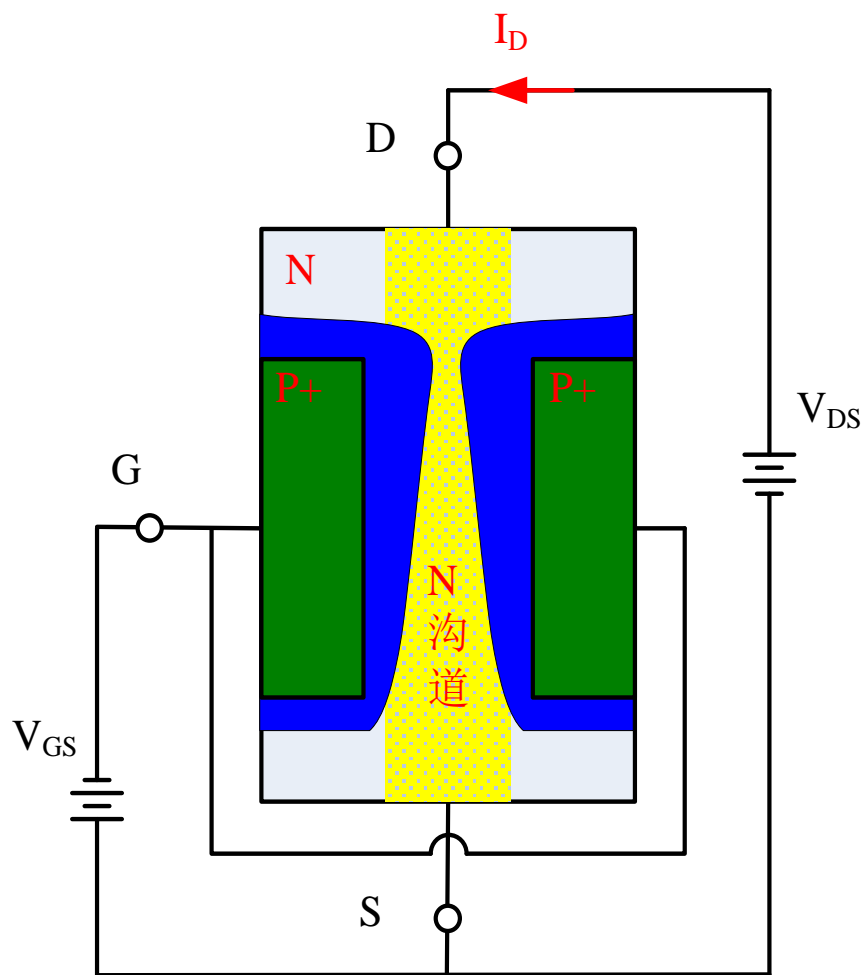
2. 工作原理



■ 说明

- 对于基本型JFET器件，内部结构中的源极D与漏极S具有对称性，D与S可互换使用，但是电路连接关系一旦确定，则应在电路中标明D极与S极，区别对待

3. 漏极伏安特性



■ 输入端伏安特性

- JFET的栅源之间PN结是反向偏置的，栅极电流 I_G 忽略不计，输入端近似为开路，伏安特性无需讨论

$$I_G = 0$$

3. 漏极伏安特性

■ 漏极伏安特性

- 漏极作为**JFET**静态输出级，故输出端伏安特性又称为漏极伏安特性，即研究在给定栅源电压 **V_{GS}** 情况下，漏极电流 **I_D** 与漏源电压 **V_{DS}** 之间的关系

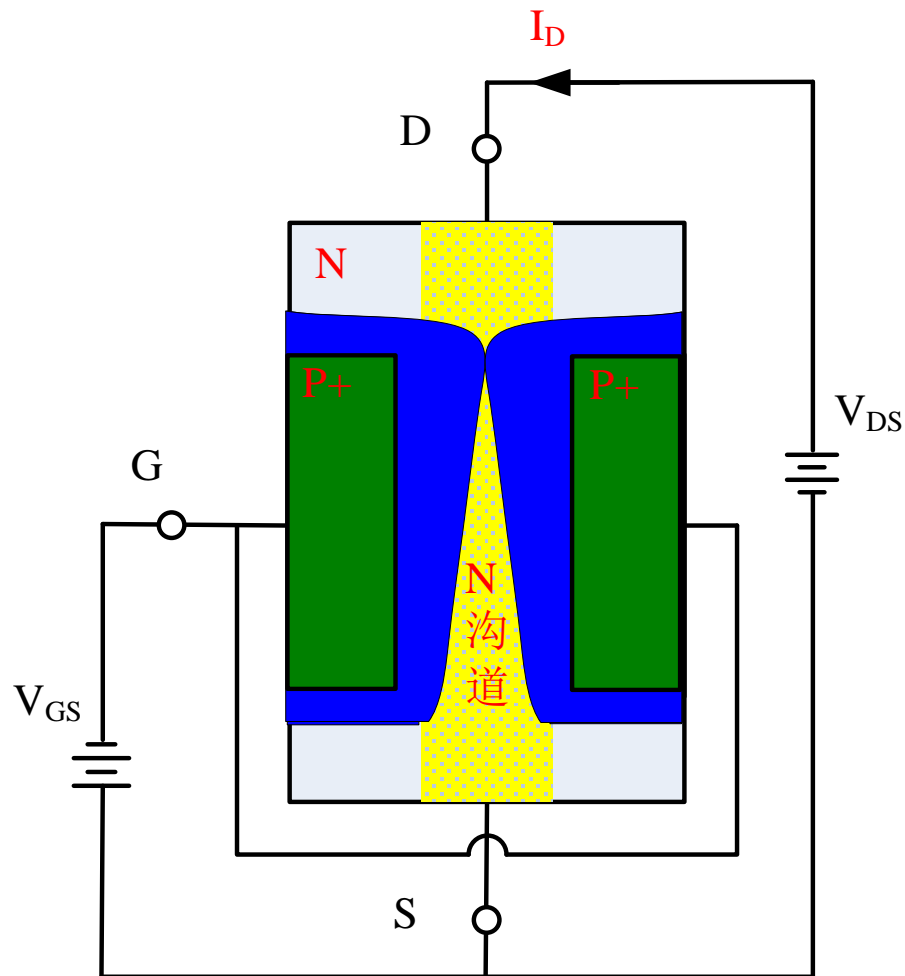
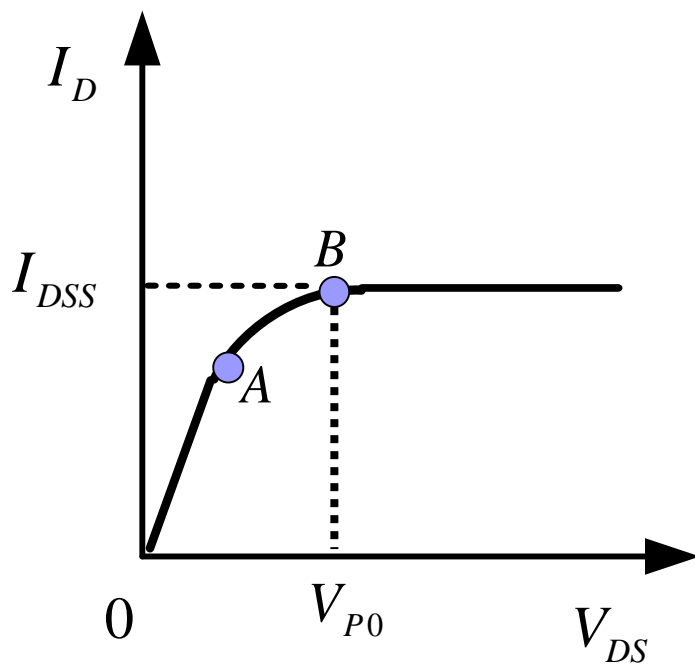
$$I_D = f(V_{DS}, V_{GS}) = f(V_{DS}) \Big|_{V_{GS}=C}$$

■ 说明

- 与**BJT**伏安特性类似，漏极伏安特性将形成一族曲线

3. 漏极伏安特性

■ 情况-1: $V_{GS} = 0$



3. 漏极伏安特性

■ 饱和漏电流 I_{DSS}

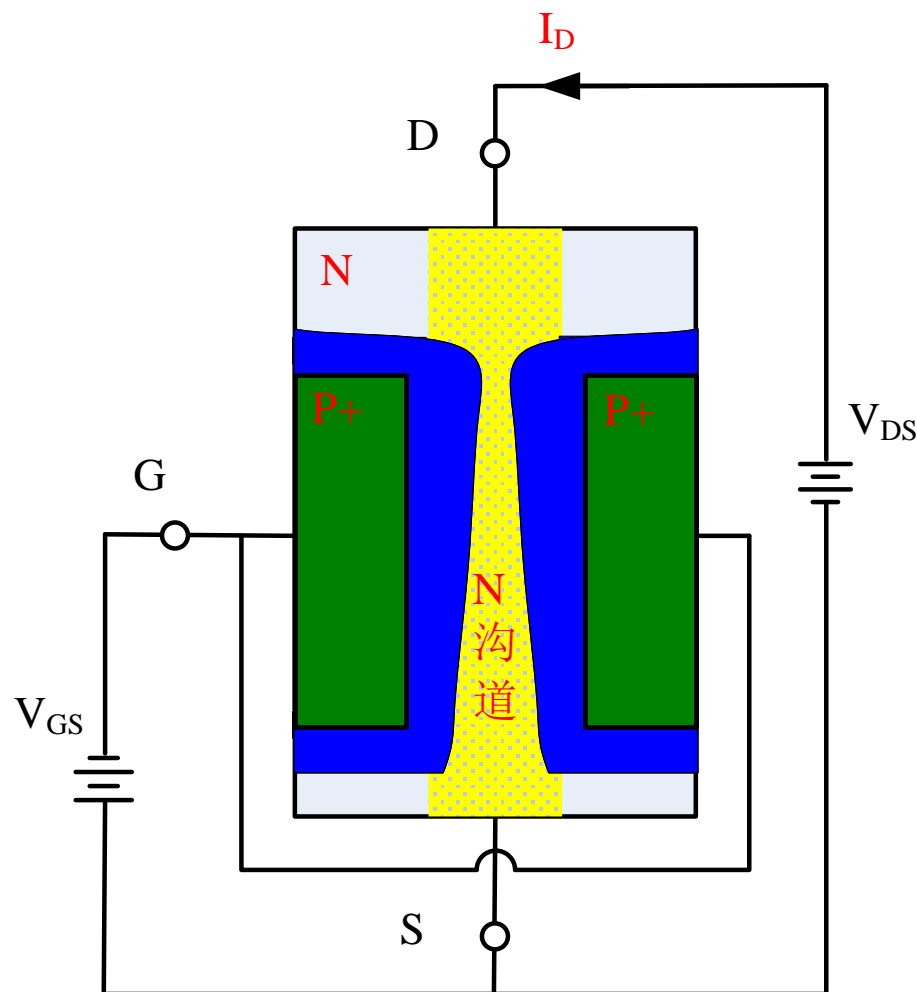
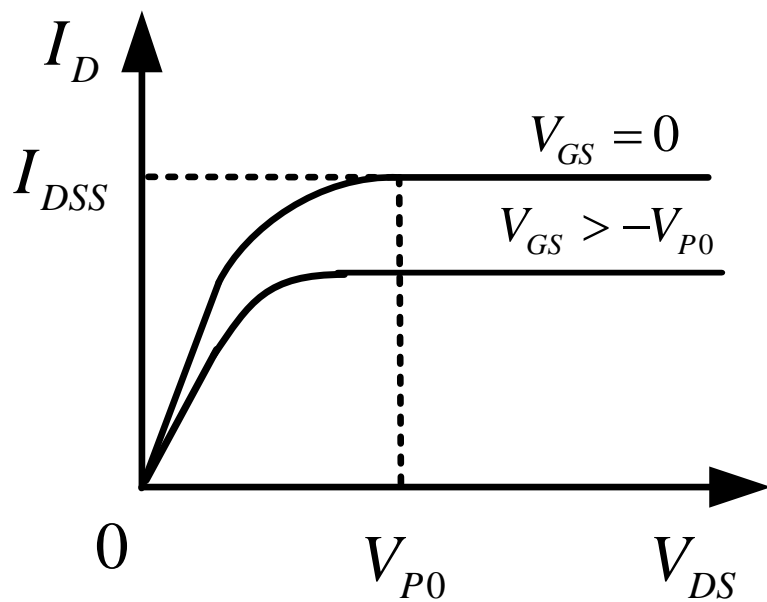
- 栅源 $V_{GS}=0$ ，且导电沟道预夹断时对应的漏极电流，称为饱和漏电流，记为 I_{DSS}

■ 恒流特性

- 当 $V_{DS} > V_{P0}$ ，而 V_{DS} 再增大时， I_D 不再增大，而是保持一定值 I_{DSS} ，呈现出恒流特性
- 增加部分的电压几乎全部加在耗尽层上，导致夹断部分越来越大，而沟道上加的电压不变
- 此时电子仍然可以从源极到达漏级

3. 漏极伏安特性

■ 情况-2: $-V_{P0} < V_{GS} < 0$



3. 漏极伏安特性

■ 说明

- 在未加 V_{DS} 时PN结已经反偏，耗尽层较零栅压时为厚。相应的沟道电阻也较大，沟道的夹断电压 V_P 比 V_{P0} 小，漏极饱和电流 I_D 和PN结的反向击穿电压也较小
- 在相同漏源电压 V_{DS} 情况下，漏极饱和电流以及预夹断电压 V_P 均随着栅源控制电压 V_{GS} 降低而减小

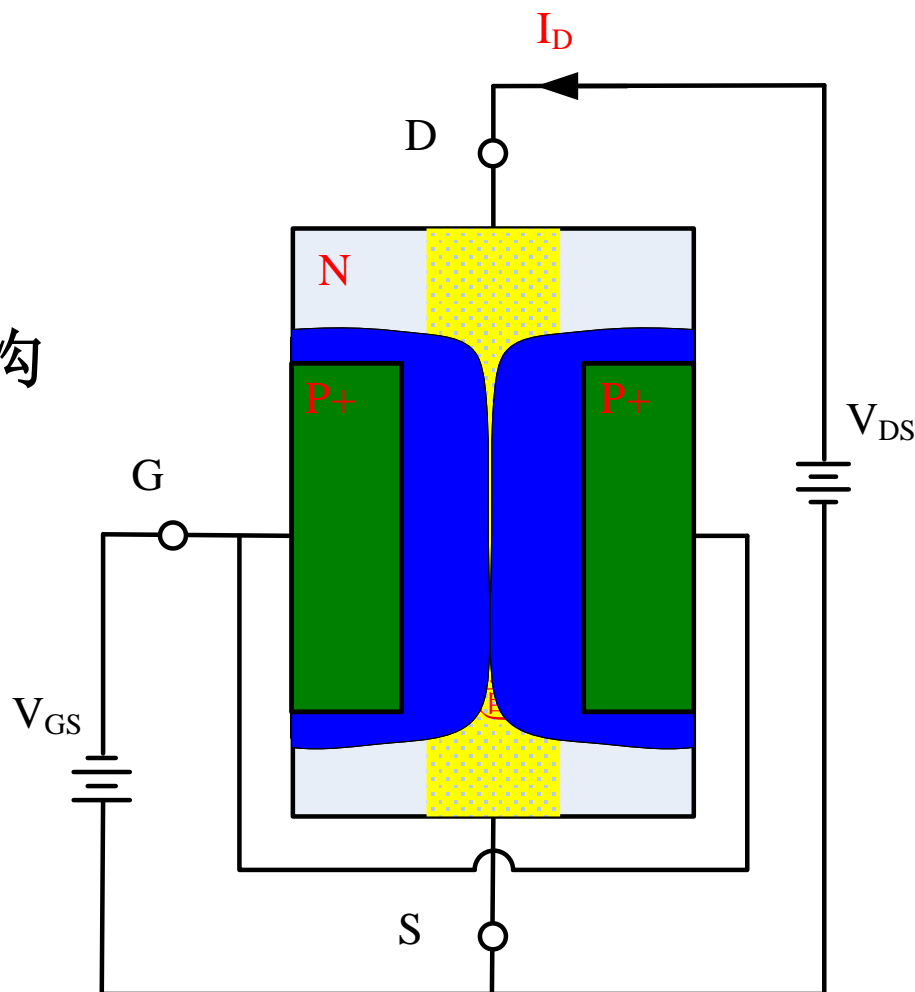
3. 漏极伏安特性

■ 情况-3: $V_{GS} \leq -V_{P0}$

■ 说明

- 不论 V_{DS} 为何值，导电沟道始终处于夹断状态，N-JFET截止，即

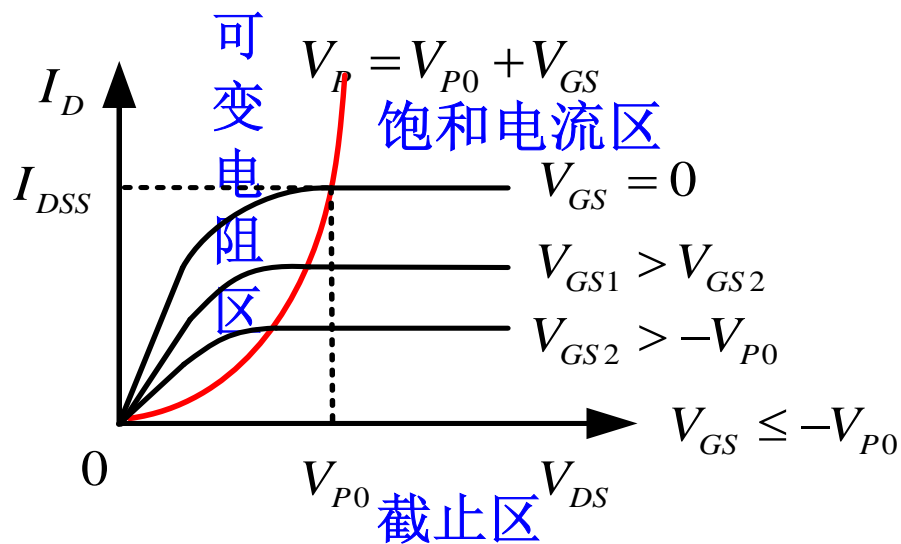
$$I_D = 0$$



3. 漏极伏安特性

■ N-JFET正常工作的前提条件

$$-V_{P0} < V_{GS} \leq 0$$



3. 漏极伏安特性

■ 三个工作区

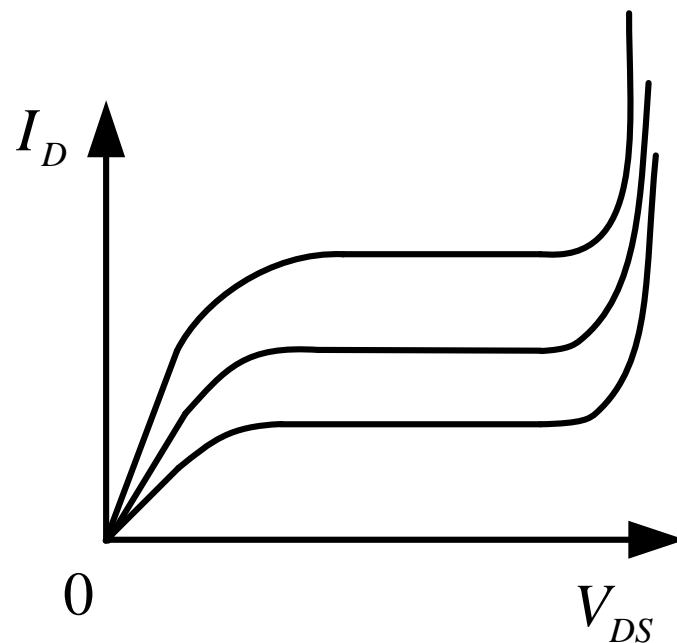
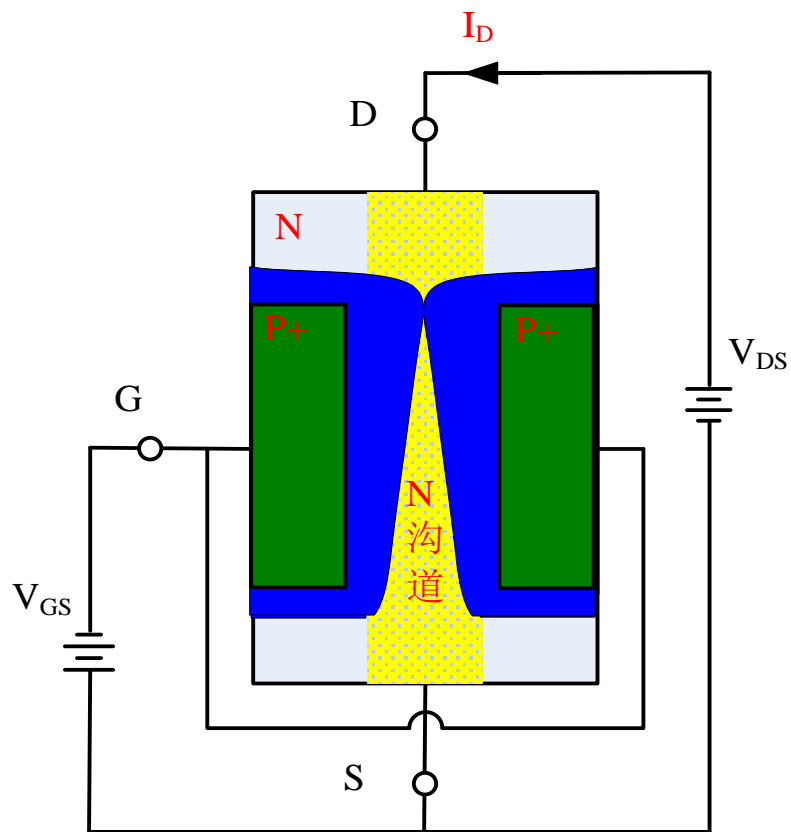
$$\text{饱和电流区: } \begin{cases} V_{DS} \geq V_P \\ -V_{P0} < V_{GS} \leq 0 \end{cases}$$

$$\text{可变电阻区: } \begin{cases} V_{DS} < V_P \\ -V_{P0} < V_{GS} \leq 0 \end{cases}$$

$$\text{截止区: } V_{GS} \leq -V_{P0}$$

3. 漏极伏安特性

■ 反向击穿区



3. 漏极伏安特性

■ 说明

- 当导电沟道被夹断后，若漏源电压 V_{DS} 继续增大，则可能导致PN结反向击穿，此时漏电流 I_D 将急剧增大，JFET进入反向击穿区，但是这种情况可能会毁坏JFET，因此，禁用反向击穿区

4. 转移特性

■ 转移特性

- 研究**JFET**处于饱和态时，漏极电流 I_D 与栅源电压 V_{GS} 之间的关系

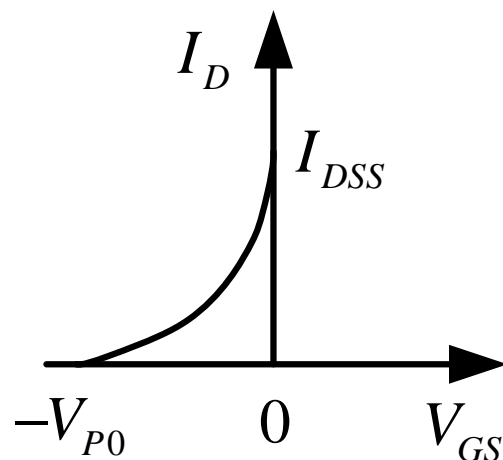
$$I_D = f(V_{DS}, V_{GS})$$

$$\Rightarrow I_D = f(V_{GS}) \Big|_{V_{DS} \geq V_P}$$

■ 说明

- 处于饱和态的**JFET**，其漏极电流 I_D 与 V_{DS} 无关

4. 转移特性



■ 转移特性方程

$$I_D = I_{DSS} \left(1 + \frac{V_{GS}}{V_{P0}} \right)^2$$

4. 转移特性

■ 说明

- 当JFET处于可变电阻区时，漏极电流 I_D 不仅与栅源控制电压 V_{GS} 有关，还会与漏源电压 V_{DS} 有关

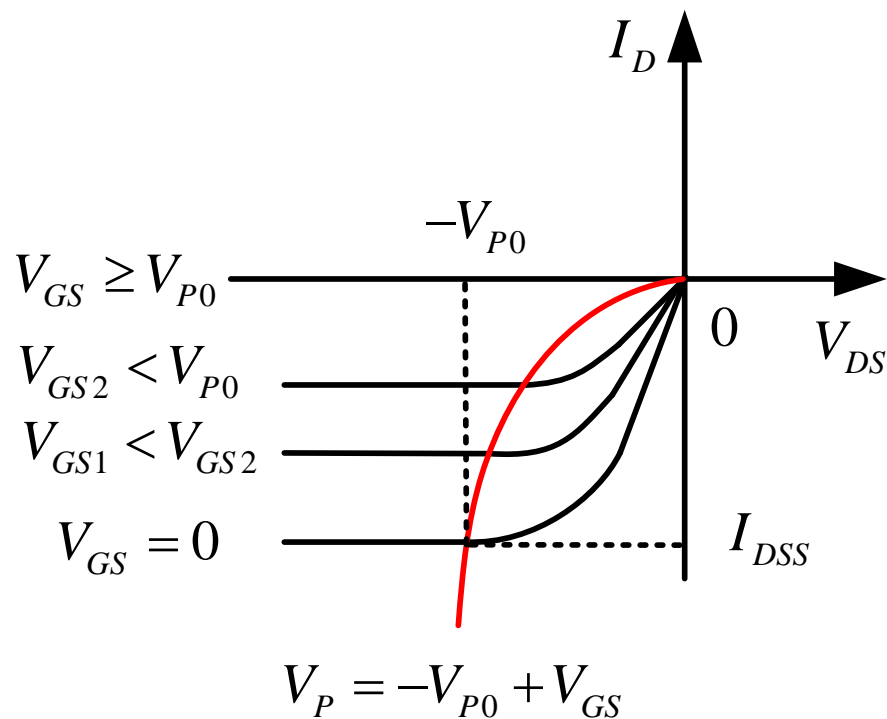
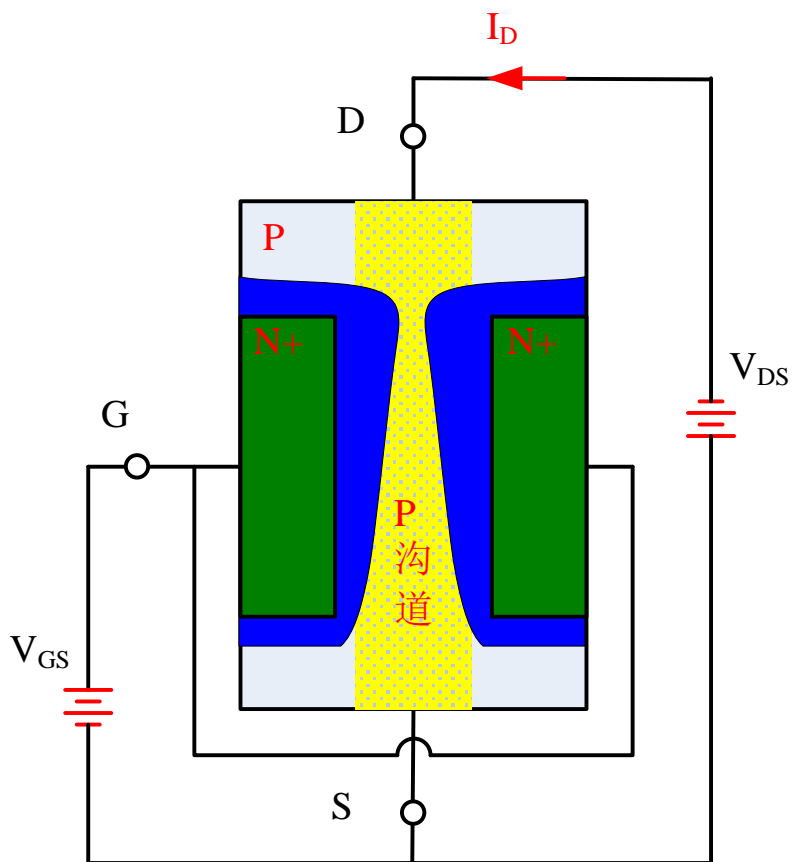
$$I_D = I_{DSS} \left[\frac{2V_{DS}}{V_{P0}} \left(1 + \frac{V_{GS}}{V_{P0}} \right) - \left(\frac{V_{DS}}{V_{P0}} \right)^2 \right]$$

■ JFET器件参数

$$\begin{cases} \text{饱和漏电流 } I_{DSS} \\ \text{夹断电压 } V_{P0} \end{cases}$$

4. 转移特性

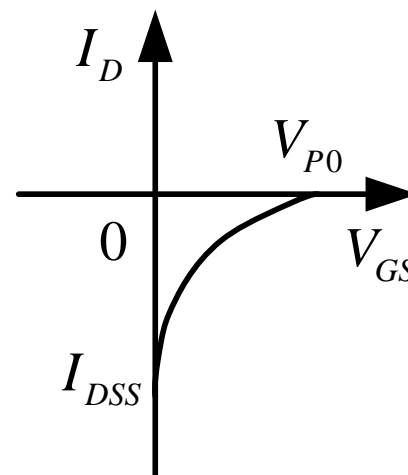
■ P-JFET的漏极伏安特性及其转移特性



4. 转移特性

■ 转移特性方程

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{P0}} \right)^2$$



■ 说明

- P-JFET与N-JFET工作原理相同，区别仅在于栅源控制电压 V_{GS} 以及漏极电流 I_D 均反相