

移位寄存器及应用

实验报告

信息科学技术学院 吴海垚 PB22051035

信息科学技术学院 李 毅 PB22051031

教室：电四楼 112 室 座位号：12

2023 年 4 月 1 日

第一部分实验目的

1. 进一步掌握时序逻辑电路的设计步骤和方法
2. 熟悉和了解移位寄存器的工作原理功能及应用方法
3. 熟悉中规模 4 位双向移位寄存器的逻辑功能

第二部分实验原理

1.D 触发器

本实验使用 D 触发器搭建寄存器，D 触发器特性方程为 $Q^* = D$ 。其结构如图 2.1 所示

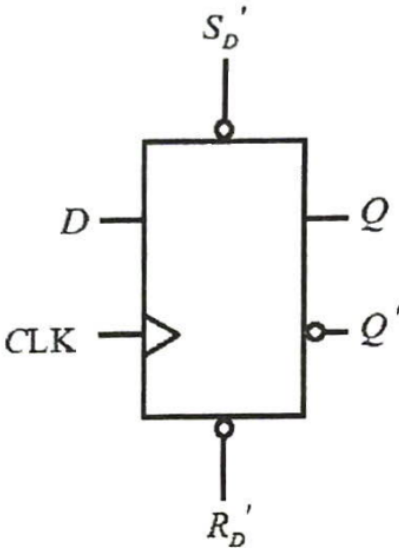


图 2.1 D 触发器

2. 移位寄存器

移位寄存器是指寄存器中所存的代码能够在移位脉冲的作用下依次左移或右移。既能左移又能右移的移位寄存器称为双向移位寄存器。

根据存取信息的不同，移位寄存器可以分为：串入串出，串入并出，并入串出，并入并出四种形式。

图 2.2 为移位寄存器逻辑电路示例：

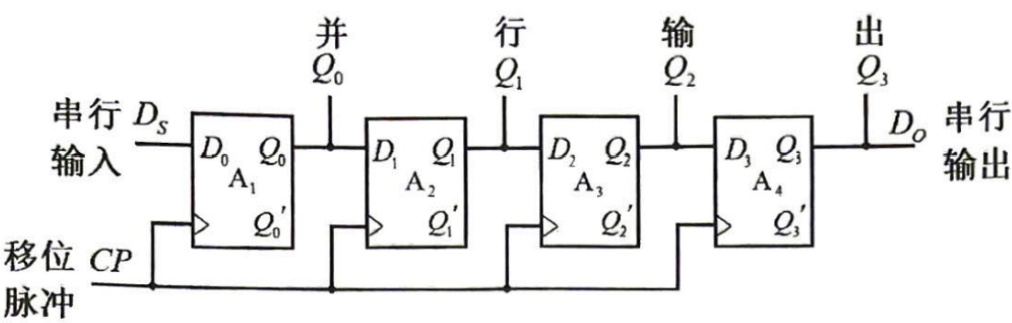


图 2.2 移位寄存器逻辑电路示例

3. 中规模双向移位寄存器

中规模双向移位寄存器 74LS194 如图 2.3 所示：

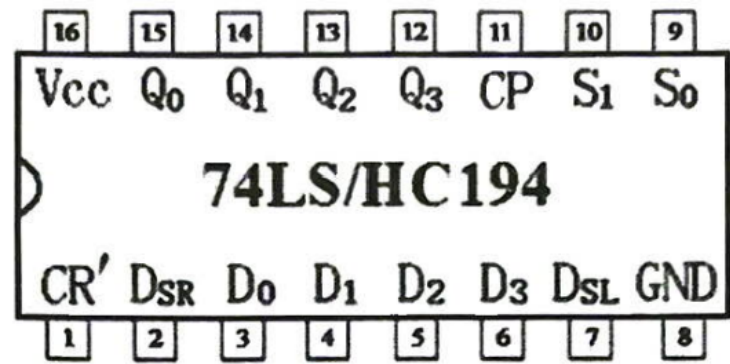


图 2.3 中规模双向移位寄存器 74LS194

其中 D_0 、 D_1 、 D_2 、 D_3 为并行输入端， Q_0 、 Q_1 、 Q_2 、 Q_3 为并行输出端。 D_{SR} 为右移串行输入端， D_{SL} 为左移串行输入端， S_1 、 S_0 为操作模式控制端， CR' 为异步清零端， CP 为移位脉冲输入端。

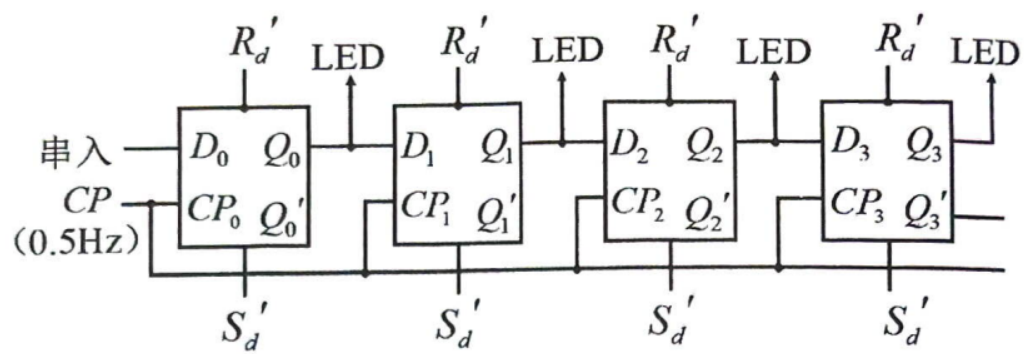
其功能表如表 1 所示：

表 1：74LS194 逻辑功能表

CP	CR'	S_1	S_0	功能
x	0	x	x	清零
↑	1	1	1	并行送数寄存
↑	1	0	1	右移（从 Q_0 到 Q_3 ）
↑	1	1	0	左移（从 Q_3 到 Q_0 ）
↑	1	0	0	保持
↓	1	x	x	保持

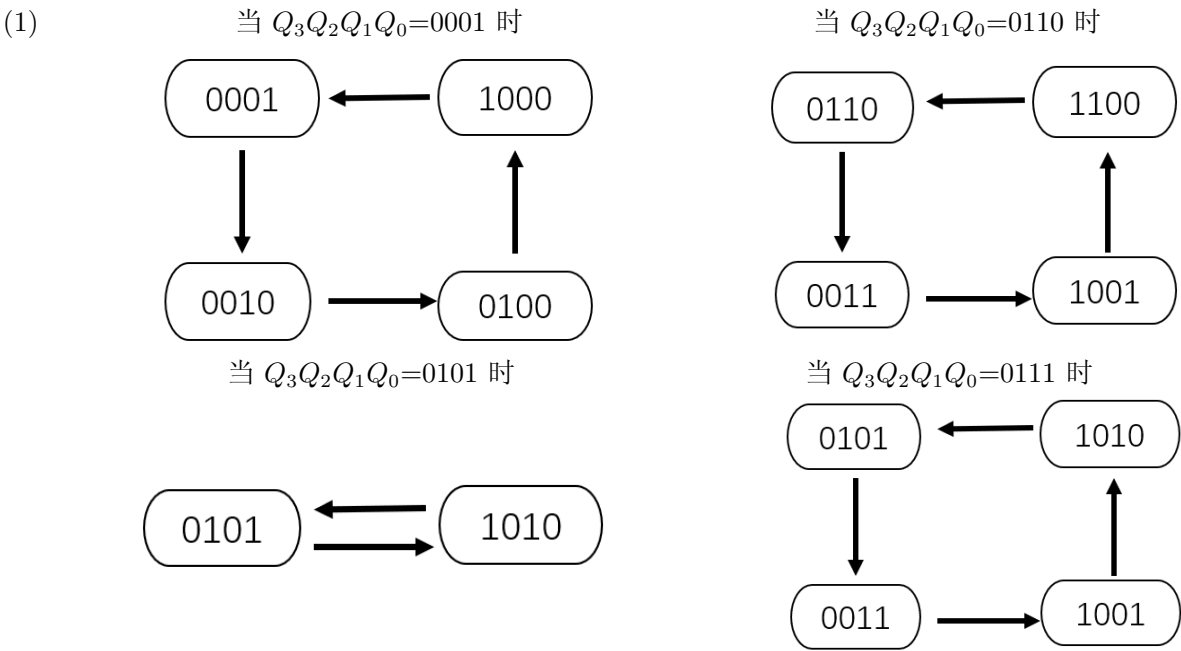
第三部分 实验内容

1. 用四块 D 型触发器接成 4 位输出的移动寄存器 (逻辑电路图如下图所示)

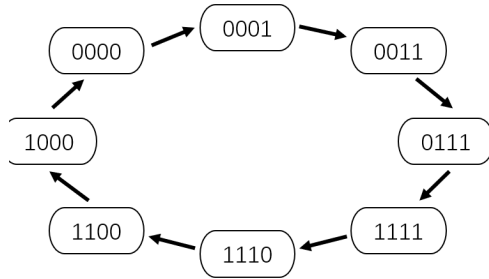


- (1) 从 D_0 端串行输入, 将寄存器的初态分别置为 $Q_3—Q_0$: 0001 , 0110 , 0101 , 0111 在每种初态下, 把 D_0 接 Q_3 , 记录在 CP 作用下 LED 的工作状态。
- (2) 从 D_0 端串行输入, 将寄存器的初态分别置成 $Q_3—Q_0$: 0000 和 0101 , 把 D_0 接 Q'_3 记录在 CP 作用下 LED 的工作状态。
- (3) 设置自启动函数为: $D_0 = ((Q_1Q'_2)'Q_3)'$ 记录在 CP 作用下 LED 的所用工作状态。

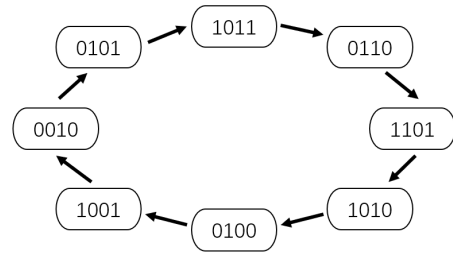
实验状态转换图记录如下:



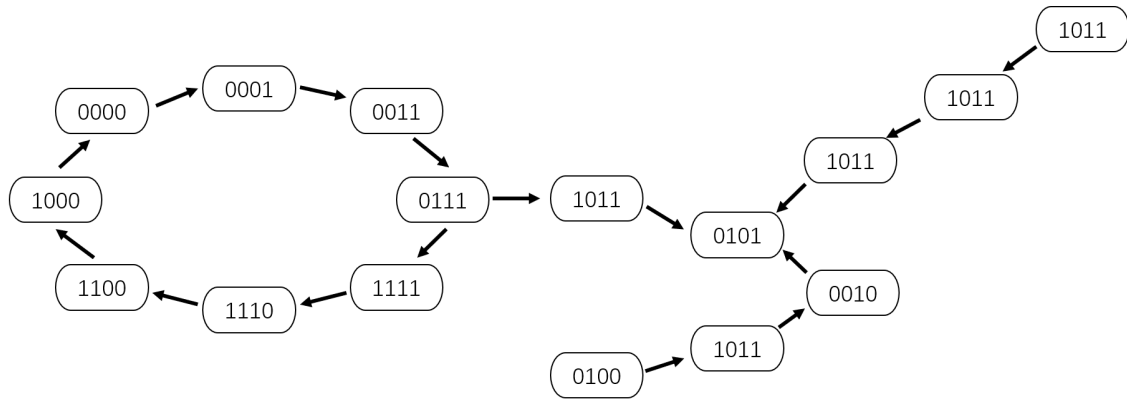
(2) 当 $Q_3Q_2Q_1Q_0=0000$ 时



当 $Q_3Q_2Q_1Q_0=0101$ 时



(3) $Q_3Q_2Q_1Q_0$ 的全状态转化图:



2. 测试双向移位寄存器的逻辑功能

将 74LS194 清零端 CR' 接 1, D_0, D_1, D_2, D_3 S_1, S_2 分别接 6 个逻辑开关, CP 接 1Hz 脉冲信号, $Q_3Q_2Q_1Q_0$ 分别接 4 个 LED, 将 S_0, S_1 分别接四个状态, 记录 $Q_3Q_2Q_1Q_0$ 的工作状态

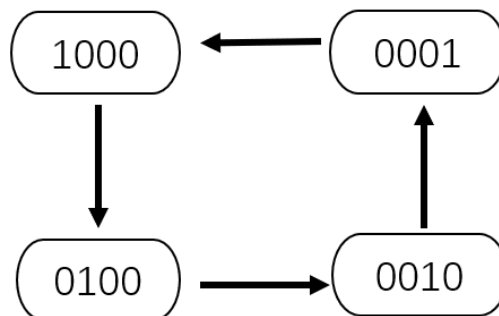
(1) 当 $D_0D_1D_2D_3=0110$ 时, $Q_3Q_2Q_1Q_0=0110$

当 $D_0D_1D_2D_3=1001$ 时, $Q_3Q_2Q_1Q_0=1001$

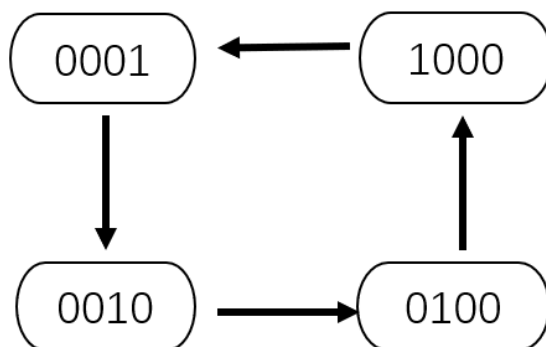
因此其置位功能有效。

(2) 测试前后发现, $D_0D_1D_2D_3$ 与 $Q_3Q_2Q_1Q_0$ 状态一样, 芯片保持功能有效

(3) 其状态转化图如下图所示:

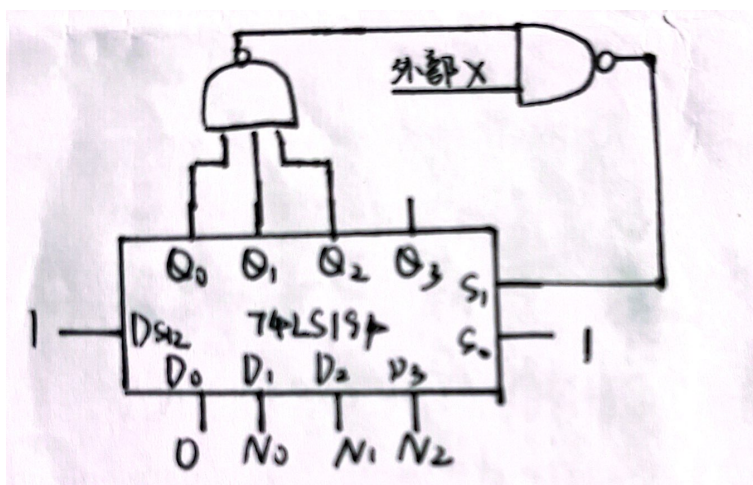


(4) 其状态转化图如下图所示:

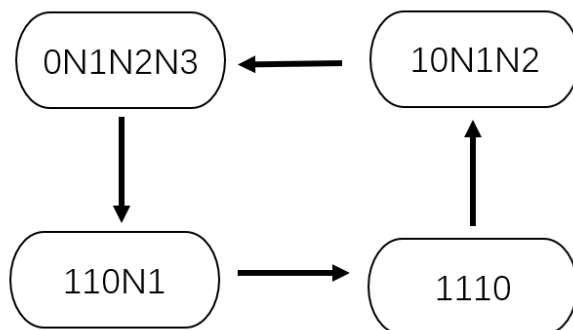


3. 用 74LS194 组成包含启动开关的 3 位串并转换电路

使用 74LS194 设计电路，使得开关置 1 时进入右移状态，并能循环输出数据 $N_3N_2N_10N_3N_2N_10\dots$ 设计电路图如下图所示：



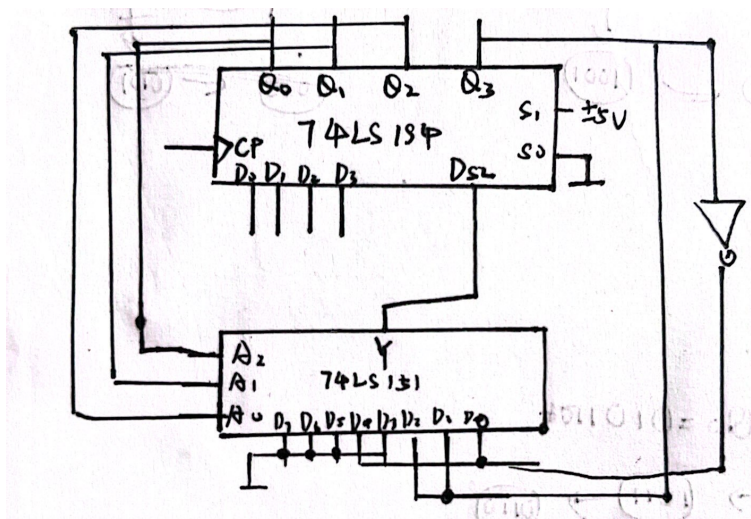
全状态转化图如下图所示：



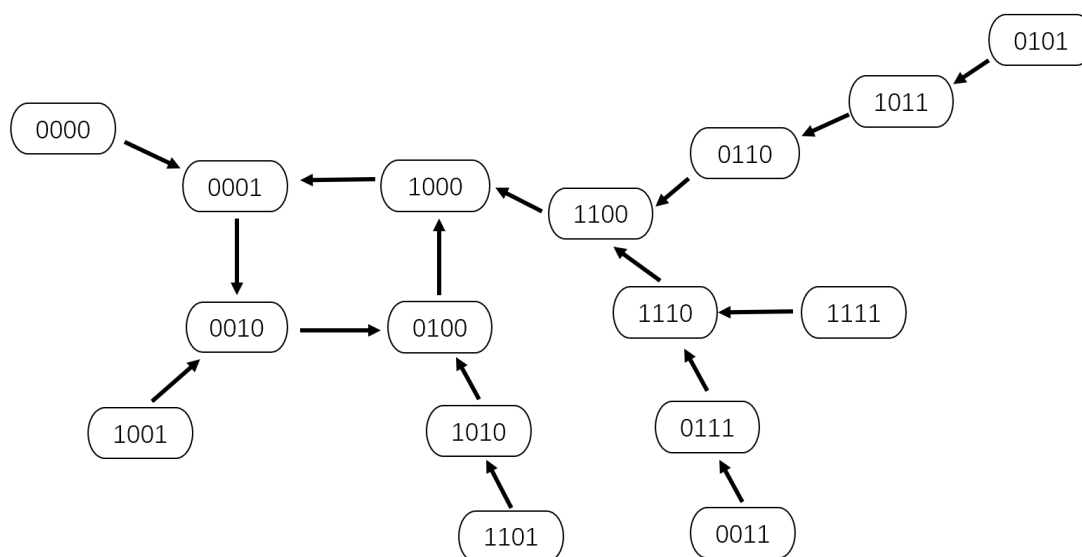
输出端循环输出： $N_3N_2N_10N_3N_2N_10\dots$

4. 用 74LS194 和 74LS151 实现能自启动的左移环形计数器。

设计电路图如下所示；



全状态转化图如图所示：



第四部分 思考题

1. 在 N 位移位寄存器中，串行输入 N 位二进制数需要多少个 CP？送数的次序应从高位至低位，还是低位至高位？

每一个 CP 进行一次右移并送数。故串行输入 N 位二进制数需要 N 个 CP。送数的次序应为从高位至低位。

2. 用 74LS194 及逻辑门实现一个按 7->14->13->11 循环计数的自启动四位环形计数器。写出设计过程，画出逻辑图

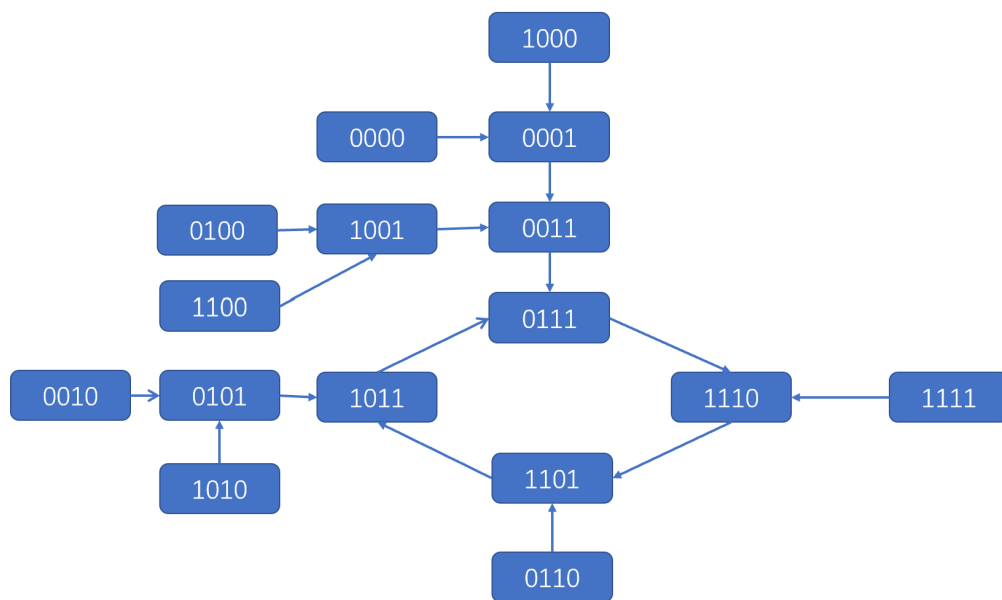
设计状态转换卡诺图 (对应 $Q_3^*, Q_2^*, Q_1^*, Q_0^*$) 如下:

Q_3Q_2/Q_1Q_0	00	01	11	10
00	xxxx	xxxx	xxxx	xxxx
01	xxxx	xxxx	1110	xxxx
11	xxxx	1011	xxxx	1101
10	xxxx	xxxx	0111	xxxx

x 表示无关项。为保证能自启动，设定无关项 $Q_3^*, Q_2^*, Q_1^*, Q_0^*$ 的值，如下表:

Q_3Q_2/Q_1Q_0	00	01	11	10
00	0001	0011	0111	0101
01	1001	1011	1110	1101
11	1001	1011	1110	1101
10	0001	0011	0111	0101

由此画出状态转换图 (对应 $Q_3Q_2Q_1Q_0$) 如下:



写出状态方程:

$$Q_3^* = Q_2$$

$$Q_2^* = Q_1$$

$$Q_1^* = Q_0$$

$$Q_0^* = Q_2' + Q_1' + Q_0'$$

74LS194 设定右移模式 (方向从 Q_0 到 Q_3) 时, $Q_0^*Q_1^*Q_2^*Q_3^* = D_{SR}Q_0Q_1Q_2$, 故 $D_{SR} = Q_0^* = Q_2' + Q_1' + Q_0' = (Q_2Q_1Q_0)'$, 为驱动方程。

画出电路图如下：

