

# 数字电路综合实验作业设计说明——方块游戏

PB17000297

罗晏宸

## 一、 电路功能简介

实现一个方块游戏的基础模型设计，完成从硬件操作逻辑到游戏显示的各项功能，具体游戏内容与规则如下：

1. 显示屏上显示受玩家操控的中等方块、从多个方向飞向屏幕内的四个小型方块与不移动的障碍条块；
2. 玩家通过上下左右四个按钮控制方块滑动，避开障碍条块并截获小型的得分方块；
3. 当玩家操作的方块接触得分方块时，获得一分；当玩家操作的方块接触障碍条块时，得分清零；
4. 玩家当前得分由数码管显示。

## 二、 硬件平台

1. 本综合实验仍基于 Nexys4 DDR 开发板，使用的端口有：
  - i. 输入：
    - 1) 板载时钟 CLK100MHZ
    - 2) 按钮 BTNU, BTNL, BTNR, BTND
  - ii. 输出：
    - 1) VGA 场扫描 VGA\_HS, VGA\_VS
    - 2) VGA 颜色信号 VGA\_R, VGA\_G, VGA\_B
    - 3) 7 段数码管 CA, CB, CC, CD, CE, CF, AN
2. 工程通过 VGA 连接线与外接 23 吋 Lenovo 显示屏设备相连；
3. 由个人笔记本通过 USTypeA - MicroUSB 向开发板下载比特流文件后持续提供电源。

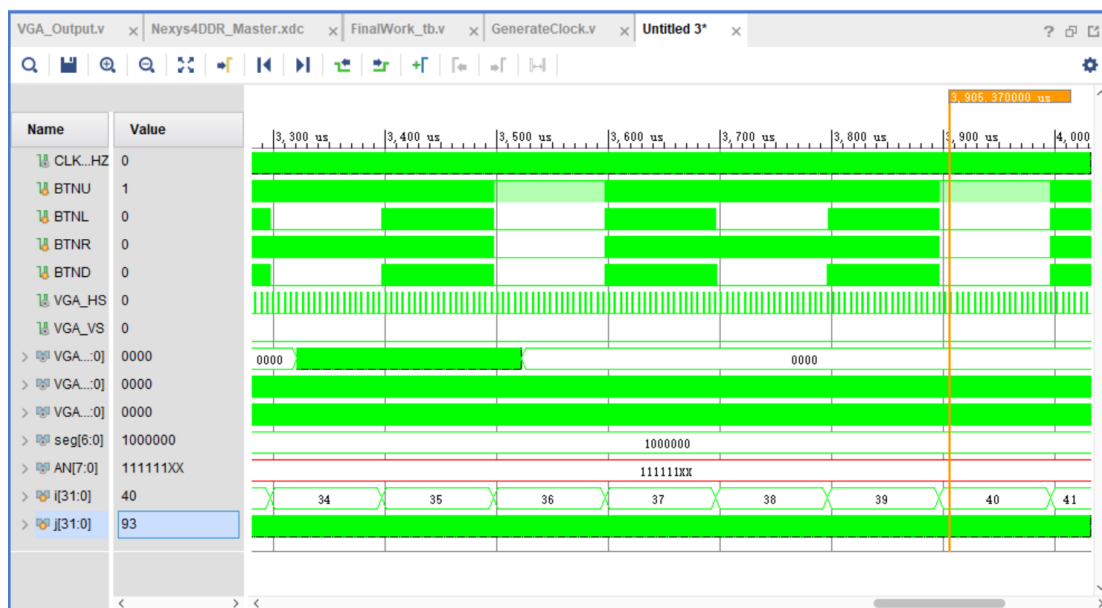
## 三、 硬件使用说明

1. 玩家通过 Nexys4 DDR 开发板上的 BTNU, BTNL, BTNR, BTND 四个按钮控制显示屏上白色方块的上、左、右、下四个方向的移动；
2. Nexys4 DDR 开发板上的七段数码管的靠右侧两位以十进制数码显示玩家当前的得分。

#### 四、 工程设计说明

1. 由例化 IP 的计时器 clock wizard 将板载频率为 100MHz 的时钟转为 40MHz 的时钟；
2. 由 ROM 读取的后台文件与 GenerateBlock 模块决定得分方块（左上角坐标为(Block\_X[], Block\_Y[])) 的产生与移动方向；
3. 在 40MHz 的上升沿时序逻辑行为级程序段中对按钮的信号做判断,控制方块的（左上角）坐标(Point\_X, Point\_Y)改变；
4. 通过 Block 与 Point 坐标判断得分方块与移动方块是否重合，重合则积分 score + 1 并且重置此得分方块；
5. 通过 Cliff 与 Point 坐标判断障碍条块与移动方块是否接触，接触则积分 score 置零并重置移动方块；
6. 在 40MHz 的上升沿时序逻辑行为级程序段中通过 x\_counter 与 y\_counter 对 VGA 的 RGB 信号输出做扫描；在另一个组合逻辑行为级模块中通过对当前扫描信号坐标 x\_counter 与 y\_counter 的位置判断确定 VGA\_R, VGA\_G, VGA\_B 三个 4 位颜色信号的值，最终在显示屏上得到图形输出；
7. 以数据流风格及此前完成的 bcdto7segment\_dataflow 模块实现得分 score 转换为两位 7 段数码管信号的输出。

## 五、 仿真截图



截图 1 综合实验仿真

由于VGA 信号输出是以扫描信号实现的,如上所见过于密集的扫描信号形成了深绿色条块的仿真波形(波沿为深绿色,波形下方面积为浅绿色,故深绿色表示大量密集的上升下降沿),这样的仿真波形对实际的显示屏显示并没有什么参考意义。

但考虑到受课程安排所限,本次综合实验所采用的 Nexys4 DDR 开发板已经上交,故本设计说明没有包含演示照片。

## 六、 实验总结

在本次实验中,我尝试初步了解了VGA 传输的原理,利用 Nexys4 DDR 开发板的板载时钟与时序逻辑电路产生了扫描与同步信号,实现了像素可控的画面并通过 Verilog 硬件语言设计制作出了一个方块游戏模型。实验过程中,我复习并使用了数据流风格设计,行为级风格设计、IP 核的例化、ROM 的读取等此前积累的硬件语言知识,巩固了自己的知识水平,进一步提高了自己硬件综合开发的能力,为今后的学习打下了基础。

## 七、 附：实验中参考的 VGA 工作原理相关资料

### 9.1.1 VGA 接口的外观和引脚功能

VGA（Video Graphics Array）接口，即视频图形阵列。VGA 接口最初是用于连接 CRT 显示器的接口，CRT 显示器因为设计制造上的原因，只能接受模拟信号输入，这就需要显卡能输出模拟信号，VGA 接口就是显卡上输出模拟信号的接口，在传统的 CRT 显示器中，使用的都是 VGA 接口。VGA 接口是 15 针/孔的梯形插头，分成 3 排，每排 5 个，如图 9-1 所示：

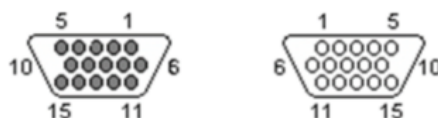


图 9-1: VGA 接口形状示意图

VGA 接口的接口信号主要有 5 个：R（Red）、G（Green）、B（Blue）、HS（Horizontal Synchronization）和 VS（Vertical Synchronization），即红、绿、蓝、水平同步和垂直同步（也称行同步和帧同步）。

### 9.1.2 VGA 的工作原理

图像的显示是以像素（点）为单位，显示器的分辨率是指屏幕每行有多少个像素及每帧有多少行，标准的 VGA 分辨率是 640×480，也有更高的分辨率，如 1024×768、1280×1024、1920×1200 等。从人眼的视觉效果考虑，屏幕刷新的频率（每秒钟显示的帧数）应该大于 24，这样屏幕看起来才不会闪烁，VGA 显示器一般的刷新频率是 60HZ。

每一帧图像的显示都是从屏幕的左上角开始一行一行进行的，行同步信号是一个负脉冲，行同步信号有效后，由 RGB 端送出当前行显示的各像素点的 RGB 电压值，当一帧显示结束后，由帧同步信号送出一个负脉冲，重新开始从屏幕的左上端开始显示下一帧图像，如图 9-2 所示。

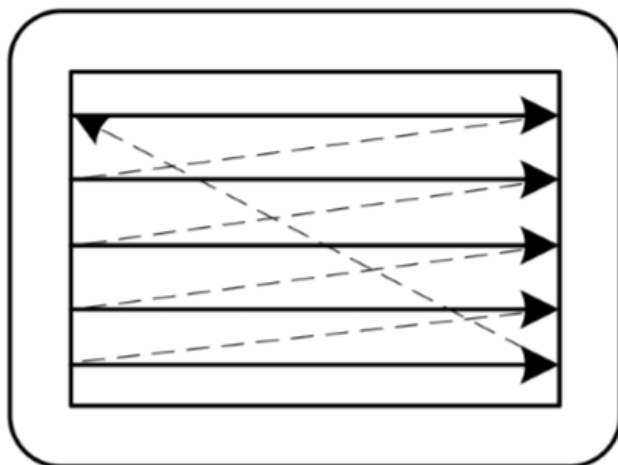


图 9-2: 显示器扫描示意图

RGB 端并不是所有时间都在传送像素信息，由于 CRT 的电子束从上一行的行尾到下一行的行头需要时间，从屏幕的右下角回到左上角开始下一帧也需要时间，这时 RGB 送的电压值为 0（黑色），这些时间称为电子束的行消隐时间和场消隐时间，行消隐时间以像素为单位，帧消隐时间以行为单位。VGA 行扫描、场扫描时序示意图如图 9-3 所示：

由图 9-3 可知，有效地显示一行信号需要  $96+48+640+16=800$  个像素点的时间，其中行同步负脉冲宽度为 96 个像素点时间，行消隐后沿需要 48 个像素点时间，每行显示 640 个像素点，行消隐前沿需要 16 个像素点的时间，一行显示时间为 640 个像素点时间，一行消隐时间为 160 个像素点时间。

有效显示一帧图像需要  $2+33+480+10=525$  行时间，其中场同步负脉冲宽度为 2 个行显示时间，场消隐后沿需要 33 个行显示时间，每场显示 480 行，场消隐前沿需要 10 个行显示时间，一帧显示时间为 525 行显示时间，一帧消隐时间为 45 行显示时间。

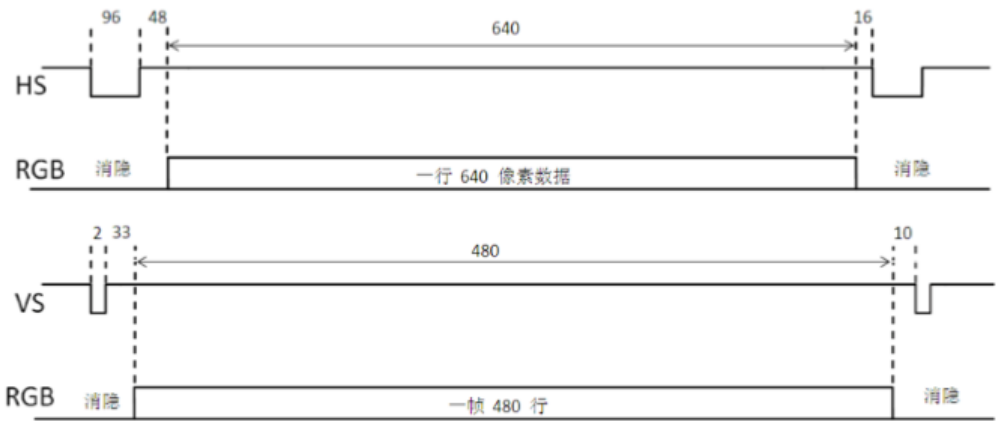


图 9-3: VGA 行扫描、场扫描时序示意图

