Verilog-A Homework 103501027 電機3B 林啟源

* **Questions and solutions**

1. Frequence divider我們之前學的是用verilog寫，因此在語法方面有些差異。Verilog-A不像verilog可以用暫存器，而是比較接近C language。
2. 因為要連接不同.va檔因此在.sp檔中必須連接正確接線名稱及名稱的順序，否則會使input、output錯誤。
3. 寫verilog-A時，需要時常注意語法，因為是第一次寫，所以上網找了蠻多資料及pll的電路介紹與code。

* **The impression of this homework**

1. 第一次使用工作站模擬電路
2. 學習到新的語言，不同語言的功能不相同，會有接近軟體及硬體的差異
3. 學習到不同工具之間的相依使用(用Hspice或Spectre可以模擬verilog、verilog-A or spice)