实验成绩:	
教师:	

计算机组成原理 实验报告

姓	名:	
班	号:	
	号:	

哈尔滨工业大学计算机硬件实验中心

2023年3月

实验二 存储系统

2.1 静态随机存储器实验

一、实验目的

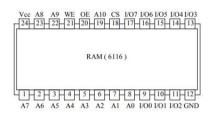
- 1.掌握静态随机存储器 RAM 工作特性及数据的读写方法。
- 2.基于信号时序图,了解读写静态随机存储器的原理。

二、实验预习

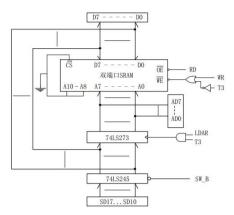
1、阅读实验指导书,然后回答问题。

实验所用的静态存储器由一片 6116 () 构成 (位于 MEM 单元), 6116 有 三个控制线: CS 表示 () , OE 表示 () , WE 表示 () 其 功能如实验指导书表 2-1-1 所示, 当片选有效 CS= () 时, OE= () 时进行运操作, WE= () 时进行写操作, 本实验将 CS 常接地。

2、根据 SRAM 6116 集成电路的管脚图回答问题。



- (1) 地址线的管脚号: ()
- (2) 数据线的管脚号: ()
- (3) 片选线管脚号: ()
- (4) 读线管脚号: ()
- (5) 写线管脚号: ()
- 3、根据存储器实验原理图回答问题。



- (1) 74LS273 的作用: () (2) 74LS245 的作用: ())
- (3) 信号 LDAR 的作用: ()
- (4) 信号 SW B 的作用: (

三、实验原始记录

(一) 本机运行

1、给存储器的 00H 和 01H 地址单元写入数据(数值自定义)。

表 2-1 00H 存储单元写操作实验结果

写操作步骤		控制信号状态			
DI 유무료바퀴	地址信息	WR	RD	SW_B	LDAR
IN 单元置地址	(1)	(2)			
Hatal 写) A D	地址信息	WR	RD	SW_B	LDAR
地址写入 AR					
DIA二里粉提	数据信息	WR	RD	SW_B	LDAR
IN 单元置数据					
数据写入 MEM	数据信息	WR	RD	SW_B	LDAR

表 2-2 01H 存储单元写操作实验结果

写操作步骤		控制信号状态			
IN 单元置地址	地址信息	WR	RD	SW_B	LDAR
IN 平儿且地址					
地址写入 AR	地址信息	WR	RD	SW_B	LDAR
地址与八 AK					
DIA二里粉提	数据信息	WR	RD	SW_B	LDAR
IN 单元置数据					
数据写入 MEM	数据信息	WR	RD	SW_B	LDAR

2、从存储器的 00H 和 01H 地址单元读出数据。

表 2-3 00H 存储单元读操作实验结果

读操作步骤		控制信号状态			
IN 单元置地址	地址信息	WR	RD	SW_B	LDAR
IN平儿直地址					
地址写入 AR	地址信息	WR	RD	SW_B	LDAR
地址与八 AK					
关闭 IN 单元输出	数据信息	WR	RD	SW_B	LDAR
大内 IN 年儿制山					
读出 MEM 数据	数据信息	WR	RD	SW_B	LDAR

表 2-4 01H 存储单元读操作实验结果

读操作步骤		控制信号状态			
IN 单元置地址	地址信息	WR	RD	SW_B	LDAR
IN 牛儿且地址					
م (تا الماليا	地址信息	WR	RD	SW_B	LDAR
地址写入 AR					
关闭 IN 单元输出	数据信息	WR	RD	SW_B	LDAR
大内 IN 半儿制山					
读出 MEM 数据	数据信息	WR	RD	SW_B	LDAR

(二) 联机运行

(1) 观测数据通路图

打开TDX-CMX 软件,选择联机软件的"【实验】—【存储器实验】",打开存储器实验的数据通路图。

(2) 观测信号时序图

点击波形图按钮,打开选择观察信号窗口,或者选择联机软件的"【调试】-【时序观测图】",选择想要观察的信号,如图2-1,点击确定。



图 2-1 选择观察信号

③) 将得到的时序图记录如下:

四、思考题:根据存储器写入数据的时序图,观察数据何时被写入存储器,受哪些信号影响?

2.2 Cache 映射机制模拟实验

一、实验目的

- (1) 掌握 Cache 的原理及其设计方法。
- (2) 熟悉 FPGA 应用设计及 EDA 软件的使用。

二、实验预习

- 1、Cache 的地址映像方式有哪些?直接映像方式的特点是什么?
- 2、简述直接地址映像方式的地址变换过程。
- 3、在实验连接图中,开关 K7 的作用是什么? H2 指示灯、L7...L0 指示灯和L15...L8 指示灯分别表示什么含义?

三、实验原始记录

将 Cache 的访问结果记录到表 2-5 中。

表 2-5 Cache 访问的实验结果

操作步骤	控制信号状态 (用 0/1 表示)				
SD17SD10 置地址	地址信息	K7 开关	H2 指示灯	L7L0 指示灯	Cache 是否命中
	0000 0001				
按动 KK 四次	地址信息	L15L8 指示灯	H2 指示灯	L7L0 指示灯	Cache 是否命中
SD17SD10 置地址	地址信息	K7 开关	H2 指示灯	L7L0 指示灯	Cache 是否命中
	0000 0011				
按动 KK 四次	地址信息	L15L8 指示灯	H2 指示灯	L7L0 指示灯	Cache 是否命中
SD17SD10 置地址	地址信息	K7 开关	H2 指示灯	L7L0 指示灯	Cache 是否命中
按动 KK 四次	地址信息	L15L8 指示灯	H2 指示灯	L7L0 指示灯	Cache 是否命中

四、思考题

实验指导书图 2-2-4 中的 Cache table 模块其输入的地址线是 A[7..2],为什么不包括地址线 A[1]和 A[0]?这两根地址线的作用是什么?

实验成绩

预习(2分)	操作(6分)	报告(2分)	实验成绩	备注
签字:	 签字 :			