

第四章 组合逻辑电路

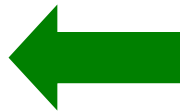
4.1 概述

4.2 组合逻辑电路的分析和设计方法

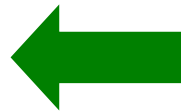
4.3 若干常用的组合逻辑电路

4.4 组合电路中的竞争与冒险

综合性组合逻辑电路
分析与设计



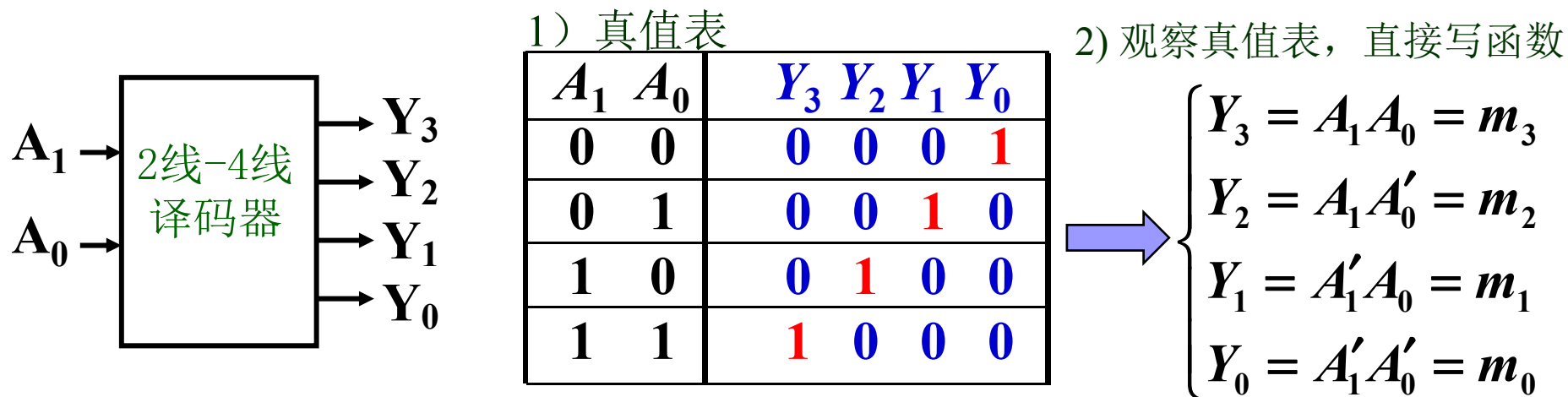
编码器, 译码器,
比较器, 选通器,
加法器



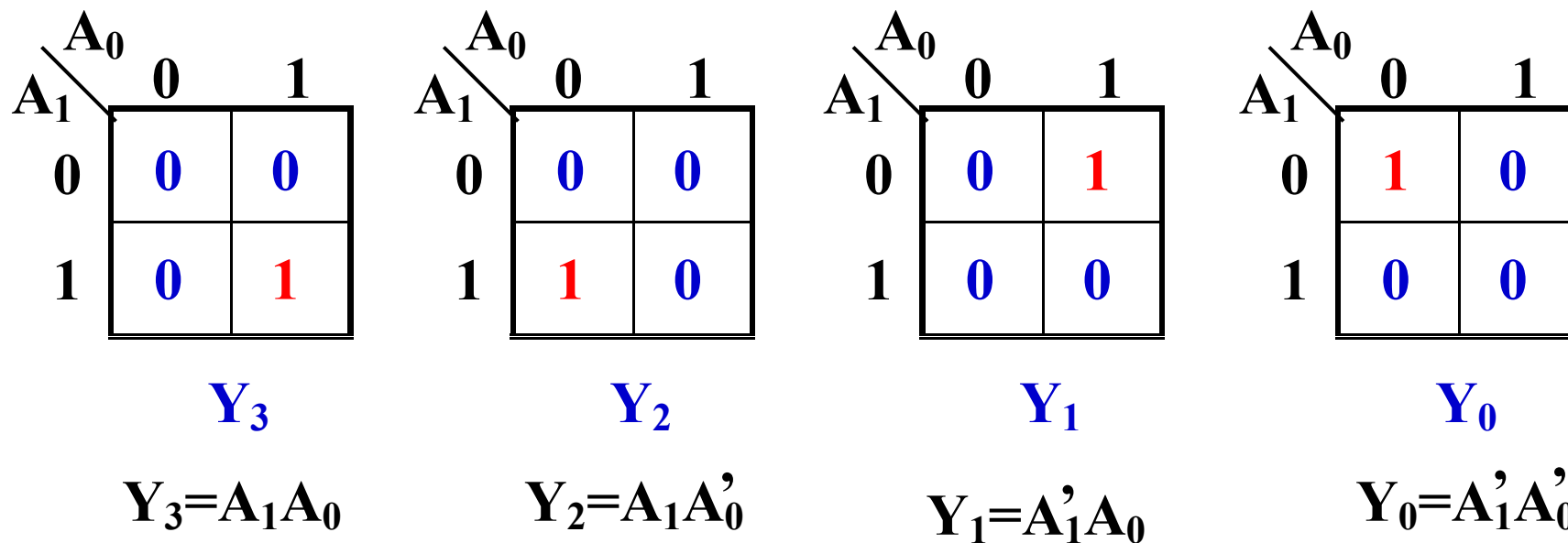
4.3.4 译码器

- 2-4译码器
- 3-8译码器
- 译码器实现逻辑函数
- 译码器级联扩展
- 显示译码器

例1 设计2线—4线译码器，功能如下。

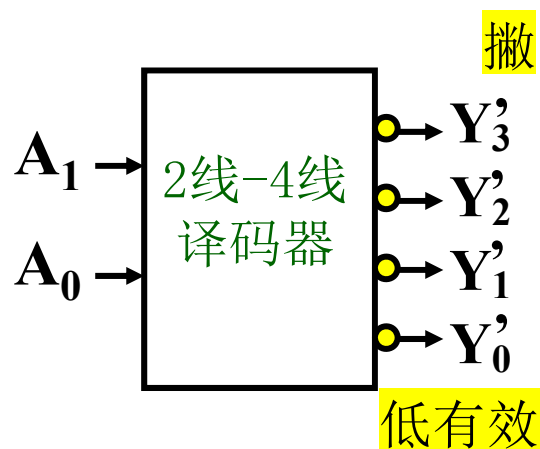


2) 根据真值表画K图及化简逻辑函数



3) 画电路图(省略)

练习1 设计2线—4线译码器，功能如下，输出低有效。



1) 真值表

| A_1 | A_0 | Y_3' | Y_2' | Y_1' | Y_0' |
|-------|-------|--------|--------|--------|--------|
| 0 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 1 | 1 |

2) 观察真值表，直接写函数

$$\begin{cases} Y_3' = \\ Y_2' = \\ Y_1' = \\ Y_0' = \end{cases}$$

2) 根据真值表画K图及化简逻辑函数

| $A_1 \backslash A_0$ | 0 | 1 |
|----------------------|---|---|
| 0 | - | - |
| 1 | | |

Y_3

$$Y_3 = \dots$$

| $A_1 \backslash A_0$ | 0 | 1 |
|----------------------|---|---|
| 0 | - | - |
| 1 | | |

Y_2

$$Y_2 = \dots$$

| $A_1 \backslash A_0$ | 0 | 1 |
|----------------------|---|----|
| 0 | - | -- |
| 1 | | |

Y_1

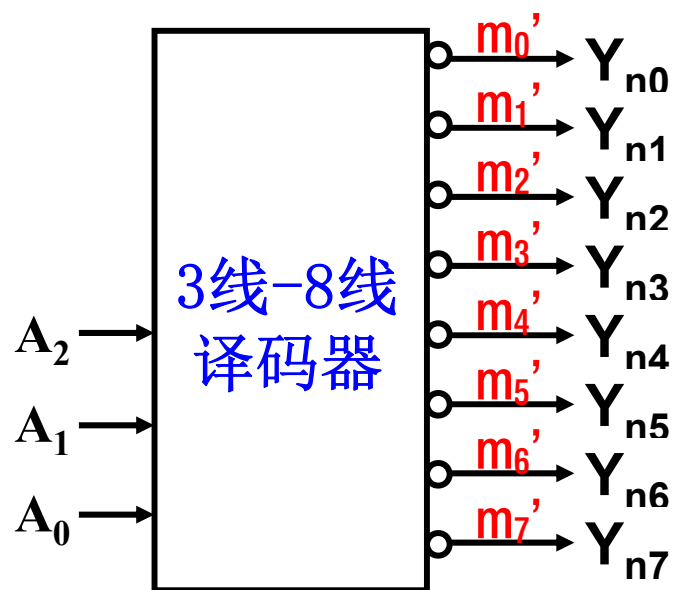
$$Y_1 = \dots$$

| $A_1 \backslash A_0$ | 0 | 1 |
|----------------------|----|---|
| 0 | -- | - |
| 1 | | |

Y_0

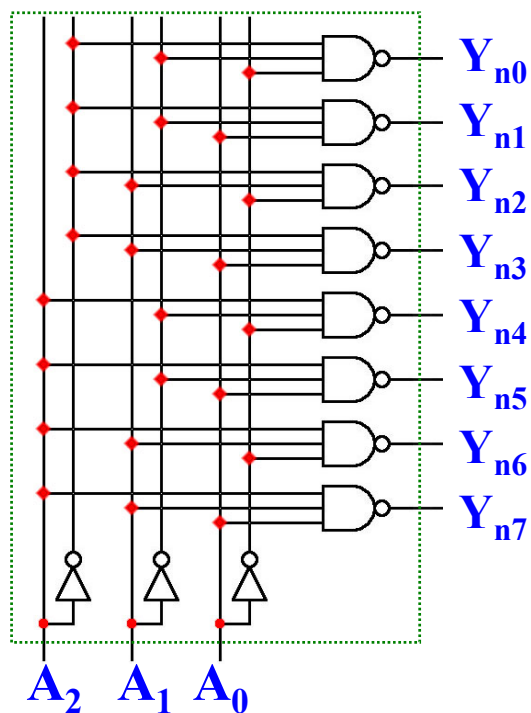
$$Y_0 = \dots$$

例2 设计3-8线译码器, 输出低有效. 1) 真值表



| A_2 | A_1 | A_0 | Y_{n7} | Y_{n6} | Y_{n5} | Y_{n4} | Y_{n3} | Y_{n2} | Y_{n1} | Y_{n0} |
|-------|-------|-------|----------|----------|----------|----------|----------|----------|----------|----------|
| 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 |
| 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

3) 电路图



2) 逻辑式

$$Y_{n0} = (A_2' A_1' A_0')' = m_0'$$

$$Y_{n1} = (A_2' A_1' A_0)' = m_1'$$

$$Y_{n2} = (A_2' A_1 A_0')' = m_2'$$

$$Y_{n3} = (A_2' A_1 A_0)' = m_3'$$

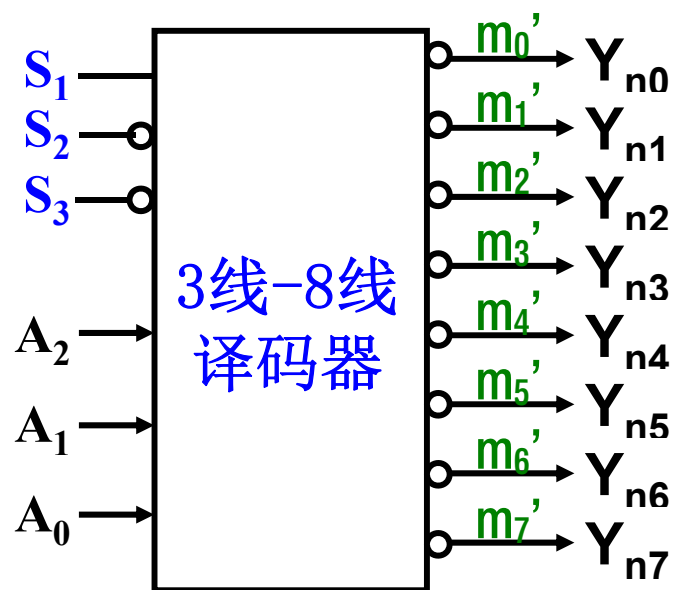
$$Y_{n4} = (A_2 A_1' A_0')' = m_4'$$

$$Y_{n5} = (A_2 A_1' A_0)' = m_5'$$

$$Y_{n6} = (A_2 A_1 A_0')' = m_6'$$

$$Y_{n7} = (A_2 A_1 A_0)' = m_7'$$

4) 3-8线译码器, 增加控制信号



$$Y_{n0} = (A_2' A_1' A_0' S)$$

$$Y_{n1} = (A_2' A_1' A_0 S)$$

$$Y_{n2} = (A_2' A_1 A_0' S)$$

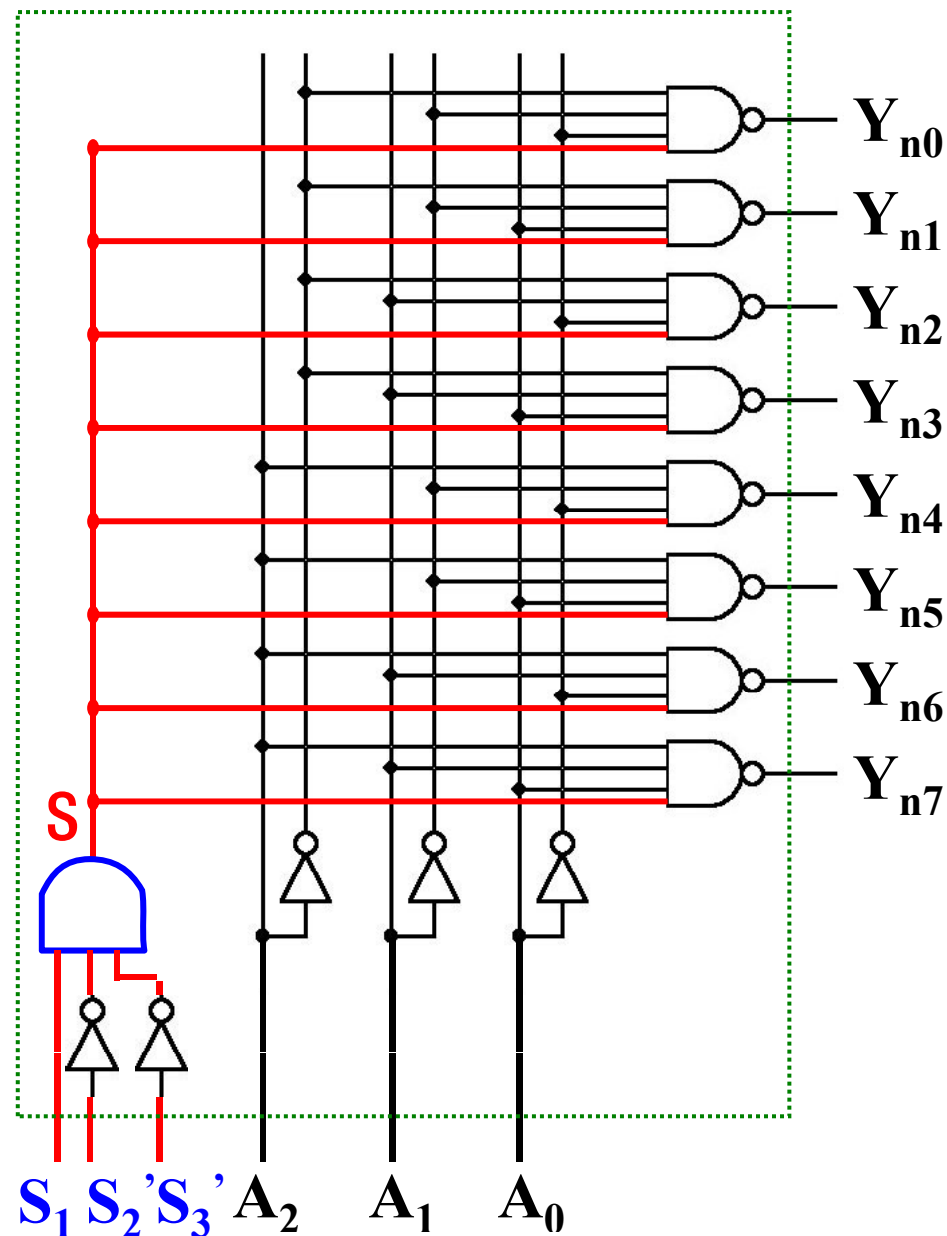
$$Y_{n3} = (A_2' A_1 A_0 S)$$

$$Y_{n4} = (A_2 A_1' A_0' S)$$

$$Y_{n5} = (A_2 A_1' A_0 S)$$

$$Y_{n6} = (A_2 A_1 A_0' S)$$

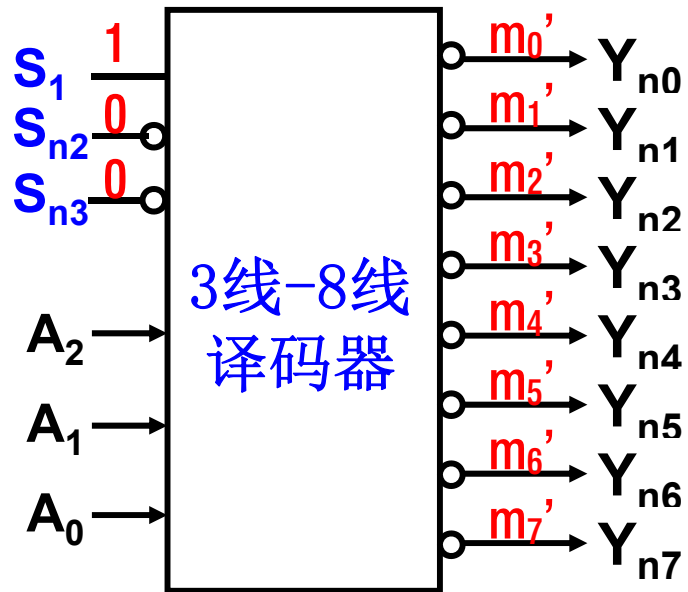
$$Y_{n7} = (A_2 A_1 A_0 S)$$



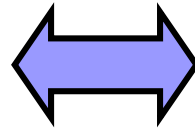
选通控制

$$S = S_1 (S_2' + S_3')$$

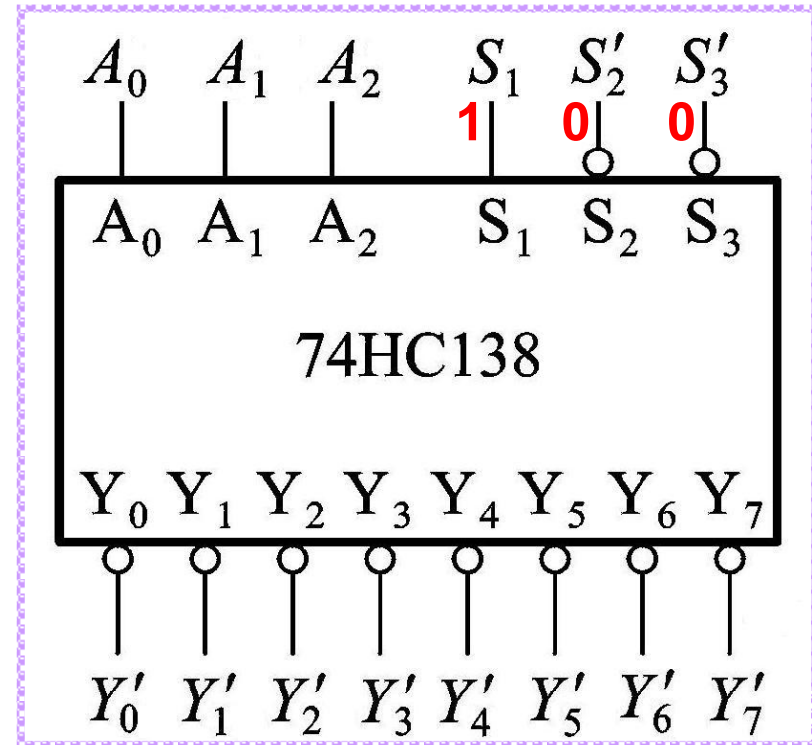
实用3-8译码器芯片74HC138



相同



撤



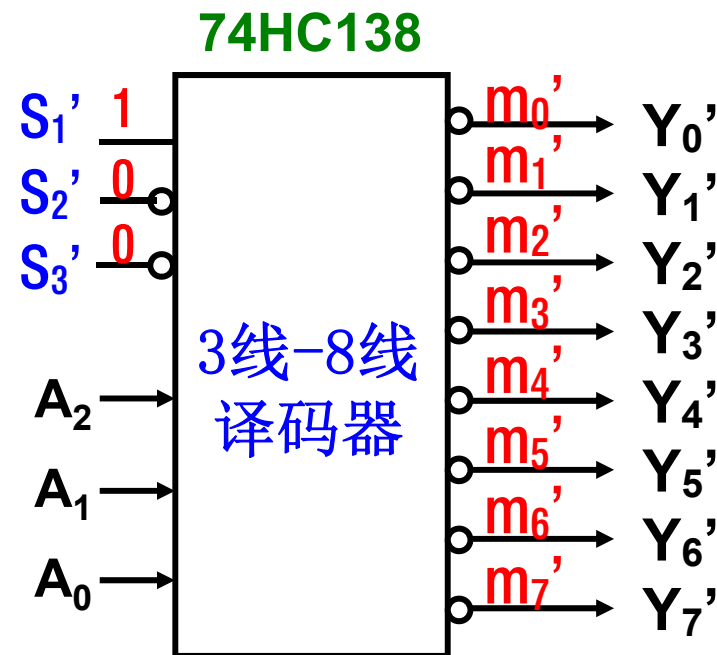
74HC138的功能表

| 输 入 | | | | | 输 出 | | | | | | | |
|-------|---------------|-------|-------|-------|--------|--------|--------|--------|--------|--------|--------|--------|
| S_1 | $S'_2 + S'_3$ | A_2 | A_1 | A_0 | Y'_7 | Y'_6 | Y'_5 | Y'_4 | Y'_3 | Y'_2 | Y'_1 | Y'_0 |
| 0 | X | X | X | X | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| X | 1 | X | X | X | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

例3 用译码器设计组合逻辑电路, 试用74HC138构成一位全加器。

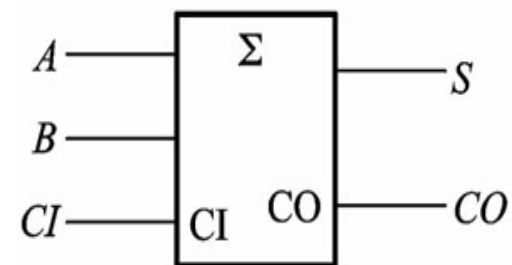
任意函数 \Rightarrow 真值表 \Rightarrow 标准与或式 (最小项之和)

$$Y = \sum m_i = m_0 + m_1 + \cdots + m_i \quad \text{与或式(与门-或门)}$$
$$= (m'_0 m'_1 \cdots m'_i)' \quad \text{与非-与非式(与非门)}$$



例3：试用74HC138构成一位全加器。

方法I：利用最小项之和的与或式



1) 真值表

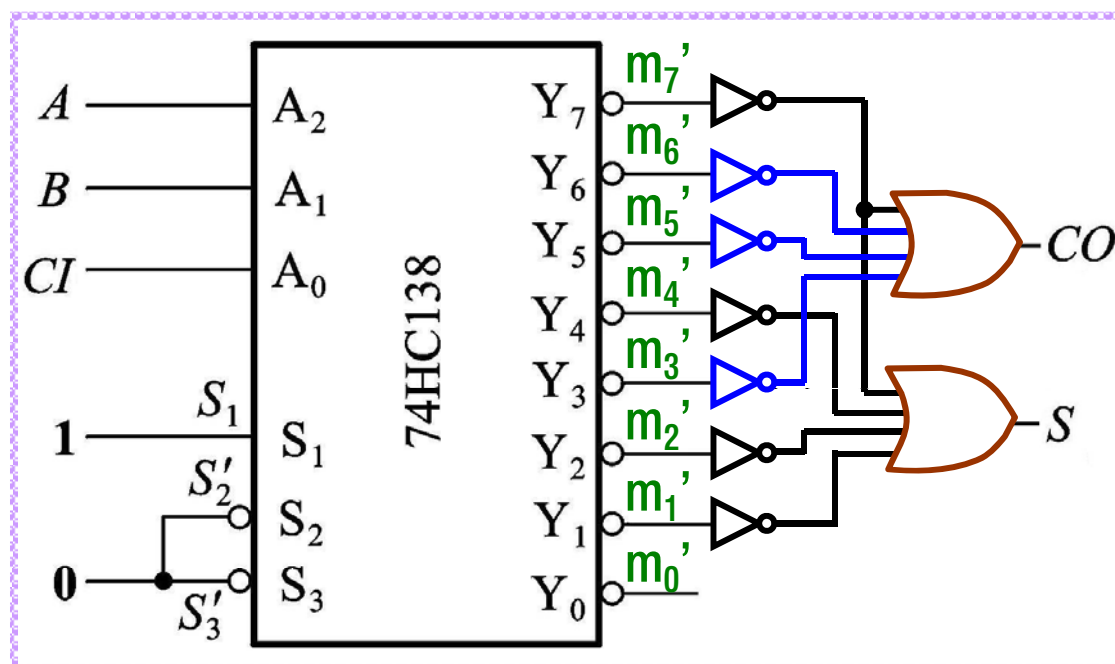
| ABC_i | S | Co |
|---------|-----|------|
| 000 | 0 | 0 |
| 001 | 1 | 0 |
| 010 | 1 | 0 |
| 011 | 0 | 1 |
| 100 | 1 | 0 |
| 101 | 0 | 1 |
| 110 | 0 | 1 |
| 111 | 1 | 1 |

2) 写最小项之和的与或式

$$S(A, B, CI) = m_1 + m_2 + m_4 + m_7$$

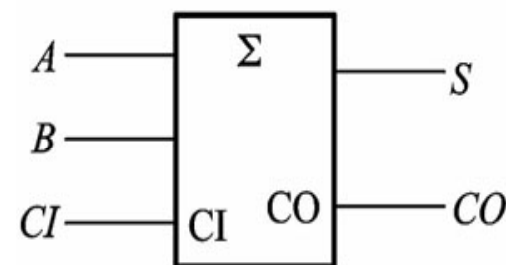
$$CO(A, B, CI) = m_3 + m_5 + m_6 + m_7$$

3) 画电路图



例3：试用74HC138构成一位全加器。

方法II：利用最小项之和的与非-与非式



1) 真值表

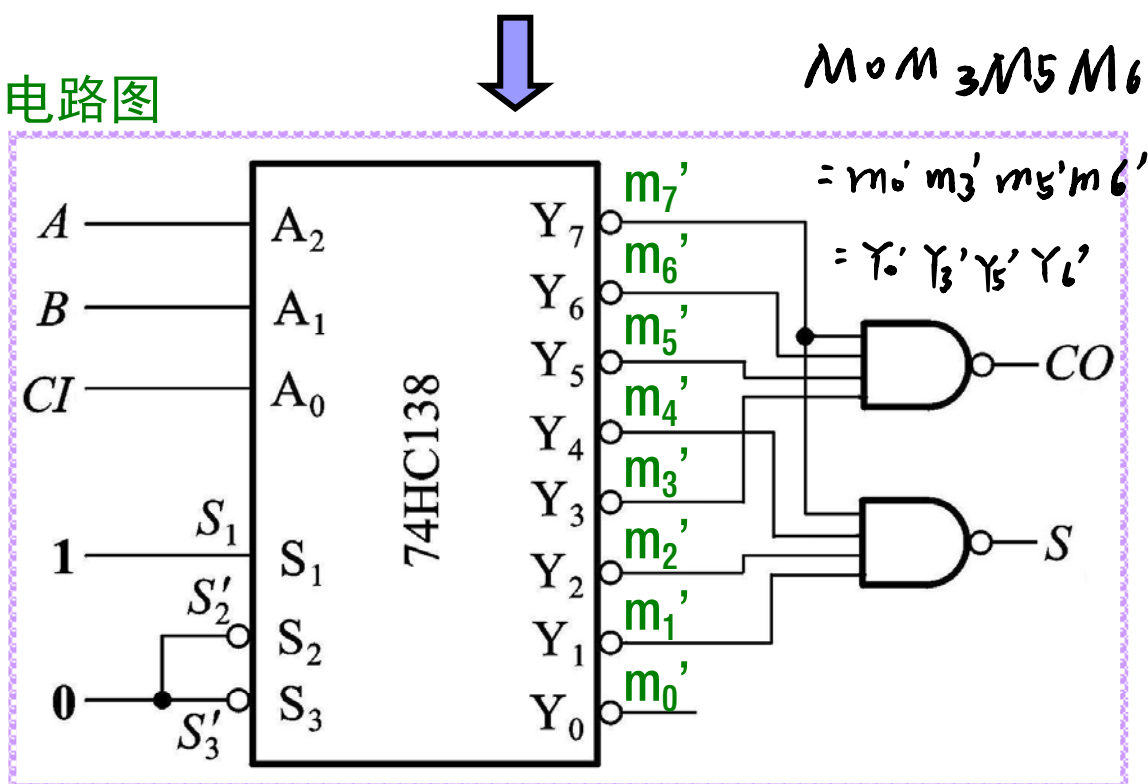
| ABC_i | S | Co |
|---------|-----|------|
| 000 | 0 | 0 |
| 001 | 1 | 0 |
| 010 | 1 | 0 |
| 011 | 0 | 1 |
| 100 | 1 | 0 |
| 101 | 0 | 1 |
| 110 | 0 | 1 |
| 111 | 1 | 1 |

2) 写最小项之和的与非-与非式

$$S_{(A,B,CI)} = m_1 + m_2 + m_4 + m_7 = (m_1' m_2' m_4' m_7')' = (Y_1' Y_2' Y_4' Y_7')'$$

$$Co_{(A,B,CI)} = m_3 + m_5 + m_6 + m_7 = (m_3' m_5' m_6' m_7')' = (Y_3' Y_5' Y_6' Y_7')'$$

3) 画电路图



练习2 利用74HC138设计一个4输出组合逻辑电路，输出函数式如下

$$Z_1 = AC' + A'BC + AB'C = \sum m(3, 4, 5, 6)$$

$$Z_2 = BC + A'B'C = \sum m(1, 3, 7)$$

$$Z_3 = A'B + AB'C = \sum m(2, 3, 5)$$

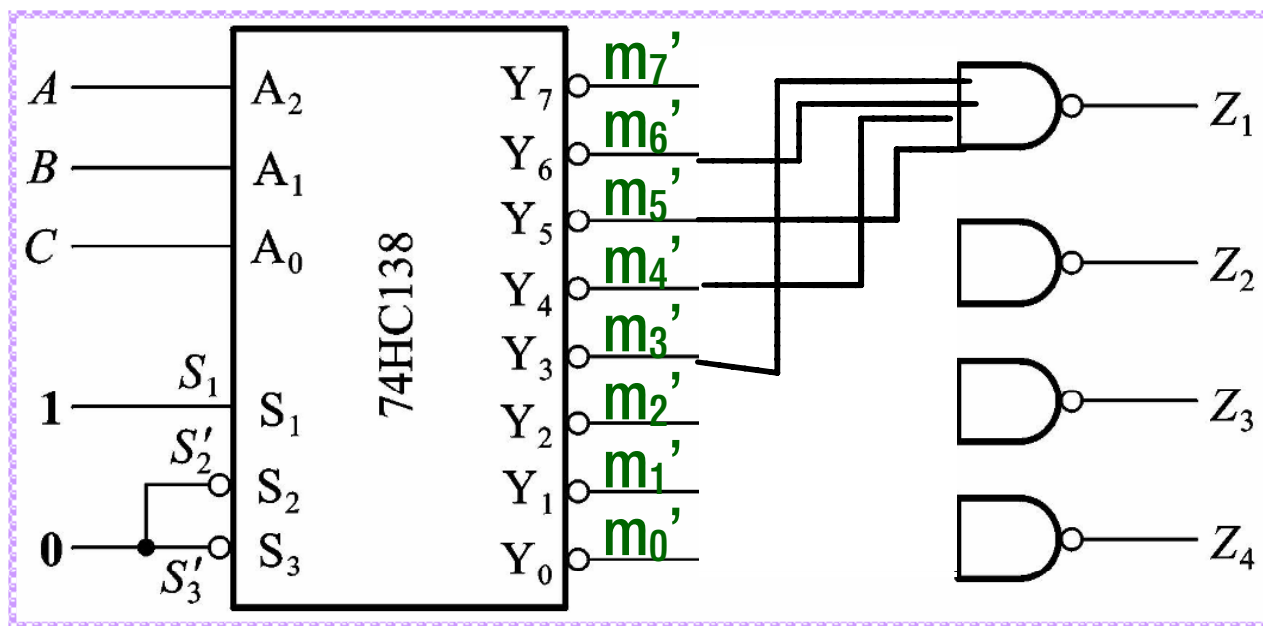
$$Z_4 = A'BC' + B'C' + ABC = \sum m(0, 2, 4, 7)$$

1) 真值表

| ABC | Z_1 | Z_2 | Z_3 | Z_4 |
|-----|-------|-------|-------|-------|
| 000 | | | | 1 |
| 001 | | 1 | | |
| 010 | | | 1 | 1 |
| 011 | 1 | 1 | 1 | |
| 100 | 1 | | | 1 |
| 101 | 1 | | 1 | |
| 110 | 1 | 1 | | |
| 111 | | 1 | | 1 |

2) 写最小项之和的与非-与非式

3) 画电路图



练习2 利用74HC138设计一个4输出组合逻辑电路，输出函数式如下

$$Z_1 = AC' + A'BC + AB'C = \sum m(3,4,5,6) = (m'_3 m'_4 m'_5 m'_6)'$$

$$Z_2 = BC + A'B'C = \sum m(1,3,7) = (m'_1 m'_3 m'_7)'$$

$$Z_3 = A'B + AB'C = \sum m(2,3,5) = (m'_2 m'_3 m'_5)'$$

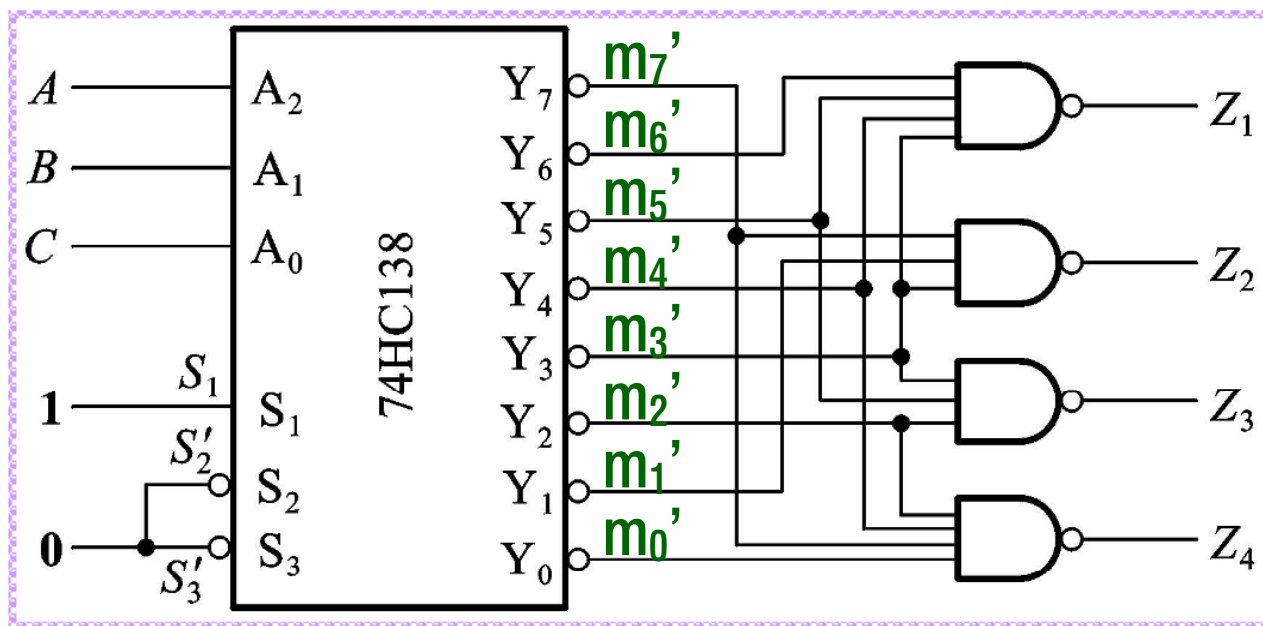
$$Z_4 = A'BC' + B'C' + ABC = \sum m(0,2,4,7) = (m'_0 m'_2 m'_4 m'_7)'$$

1)真值表

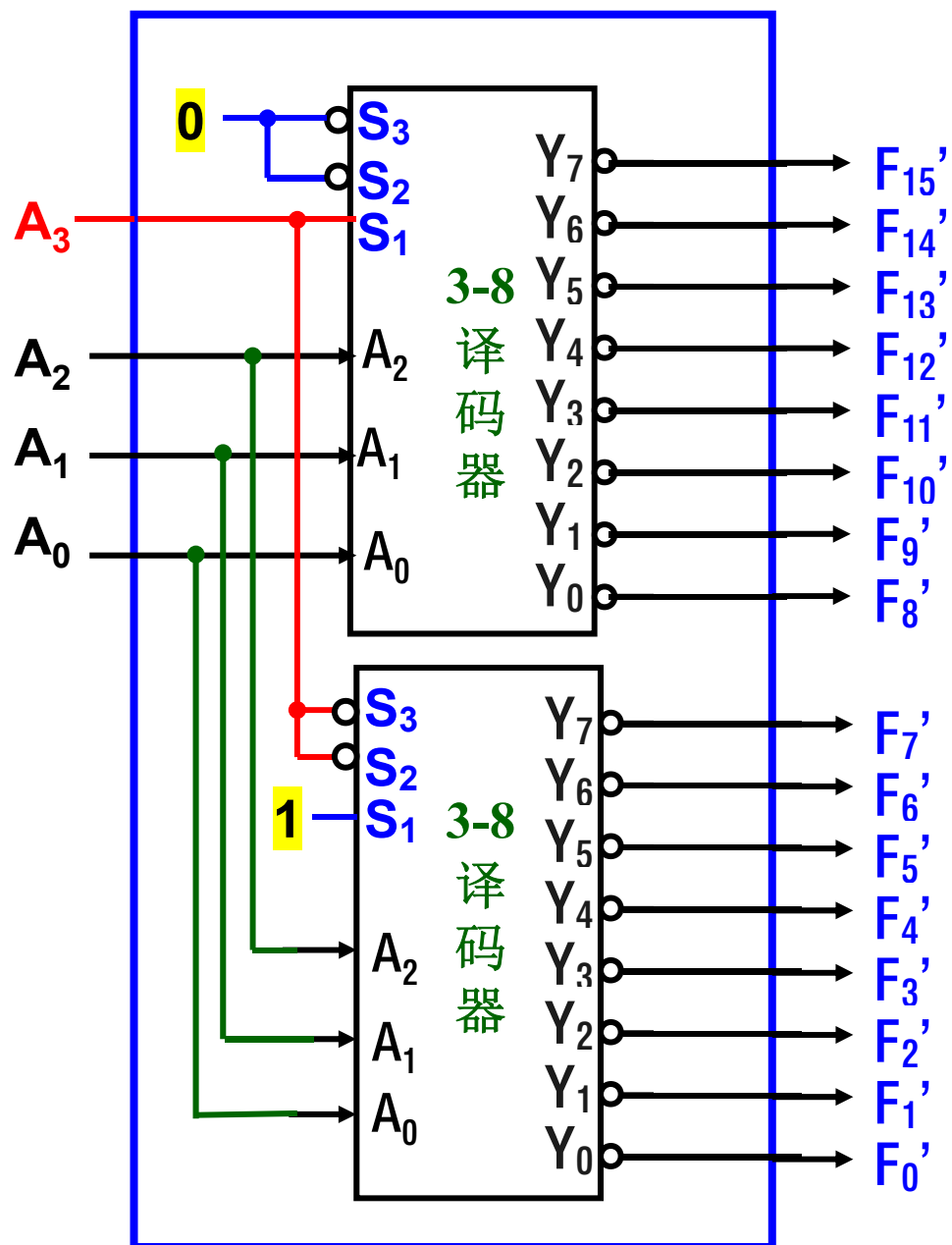
| ABC | Z_1 | Z_2 | Z_3 | Z_4 |
|-----|-------|-------|-------|-------|
| 000 | 0 | 0 | 0 | 1 |
| 001 | 0 | 1 | 0 | 0 |
| 010 | 0 | 0 | 1 | 1 |
| 011 | 1 | 1 | 1 | 0 |
| 100 | 1 | 0 | 0 | 1 |
| 101 | 1 | 0 | 1 | 0 |
| 110 | 1 | 0 | 0 | 0 |
| 111 | 0 | 1 | 0 | 1 |

2) 写最小项之和的与非-与非式

3) 画电路图



例4：用3线—8线译码器构成4线—16线译码器

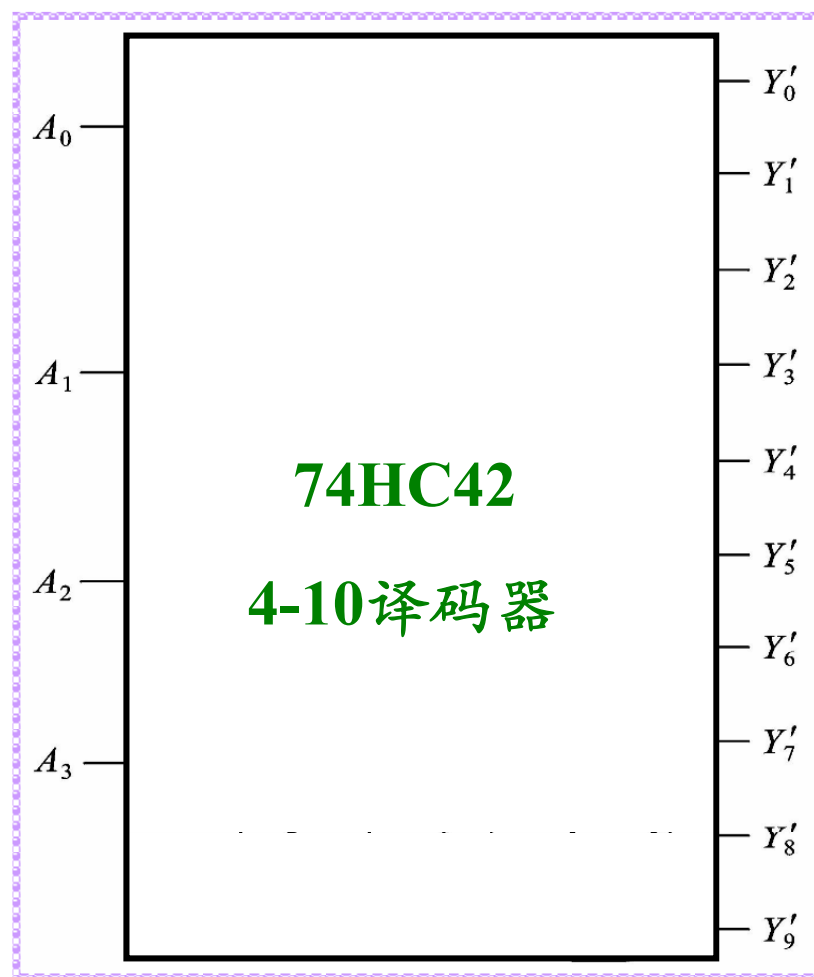


| $A_3A_2A_1A_0$ | 有效 |
|----------------|---------------|
| 0000 | $F_0' = 0$ |
| 0001 | $F_1' = 0$ |
| 0010 | $F_2' = 0$ |
| 0011 | $F_3' = 0$ |
| 0100 | $F_4' = 0$ |
| 0101 | $F_5' = 0$ |
| 0110 | $F_6' = 0$ |
| 0111 | $F_7' = 0$ |
| 1000 | $F_8' = 0$ |
| 1001 | $F_9' = 0$ |
| 1010 | $F_{10}' = 0$ |
| 1011 | $F_{11}' = 0$ |
| 1100 | $F_{12}' = 0$ |
| 1101 | $F_{13}' = 0$ |
| 1110 | $F_{14}' = 0$ |
| 1111 | $F_{15}' = 0$ |

例5 实用BCD/十进制译码器芯片74HC42（二—十进制译码器）

将输入BCD码的10个代码译成10个高、低电平的输出信号，
BCD码以外的伪码，输出均无低电平信号产生

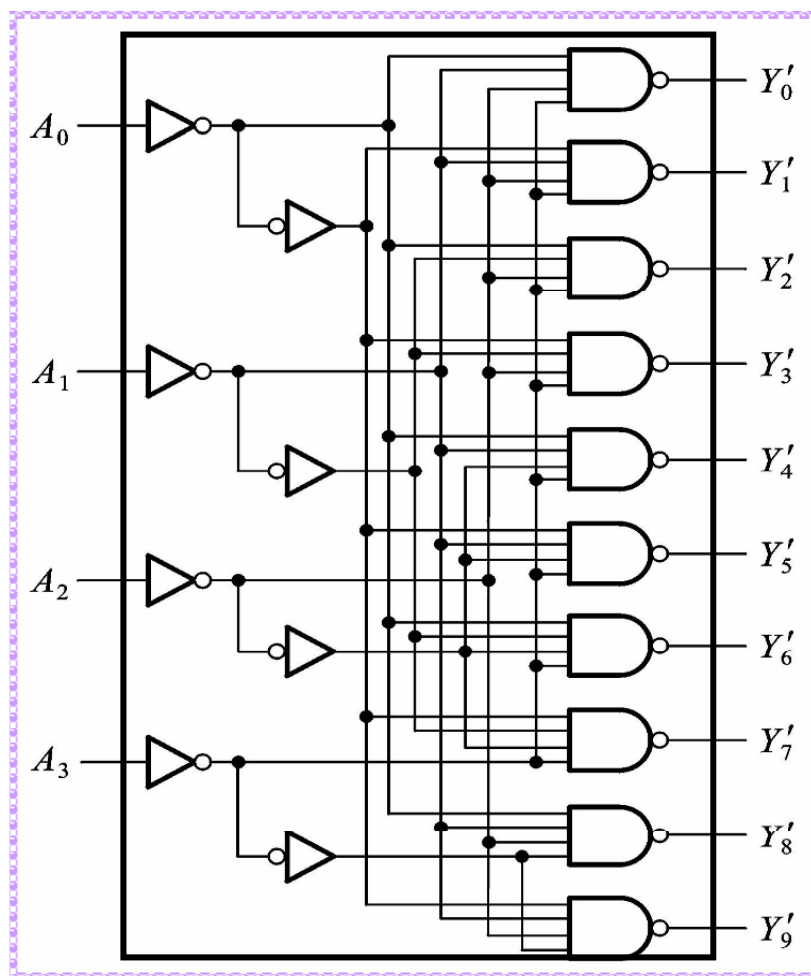
$$Y'_i = m'_i \quad (i = 0 \sim 9)$$



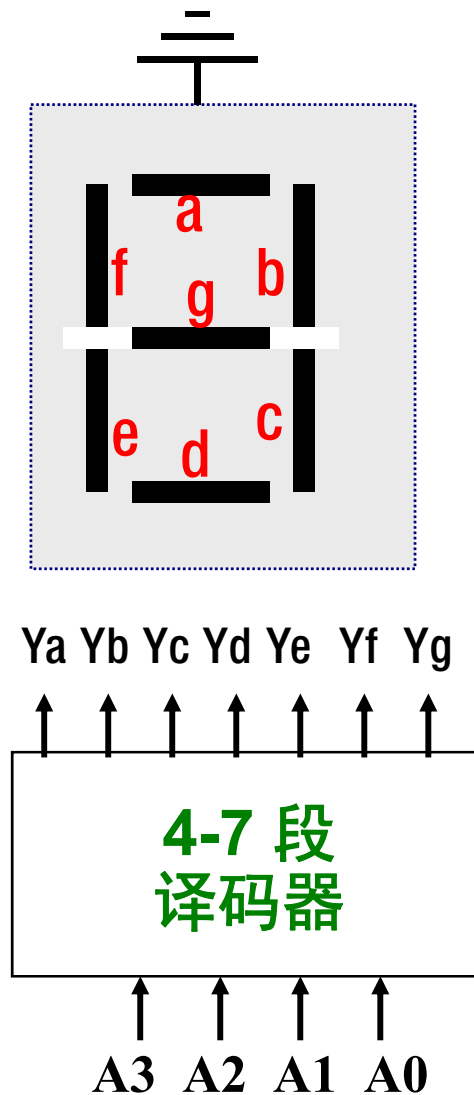
例5 实用BCD/十进制译码器芯片74HC42（二—十进制译码器）

将输入BCD码的10个代码译成10个高、低电平的输出信号，
BCD码以外的伪码，输出均无低电平信号产生

$$Y'_i = m'_i \quad (i = 0 \sim 9)$$

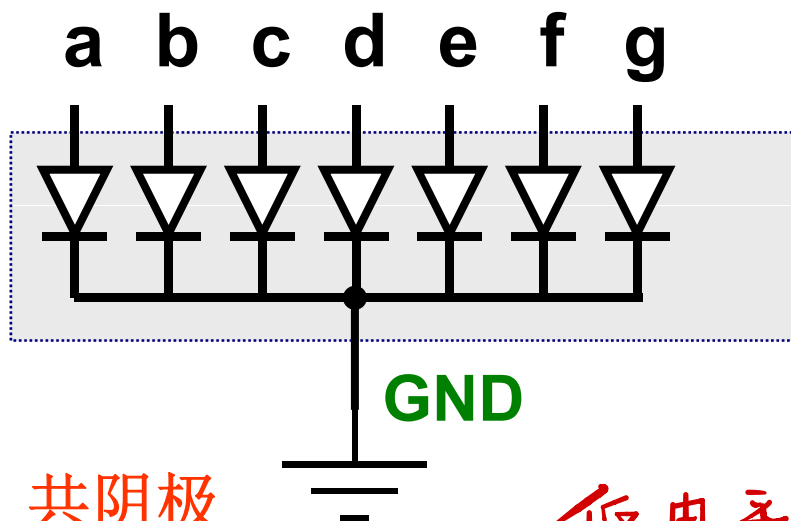
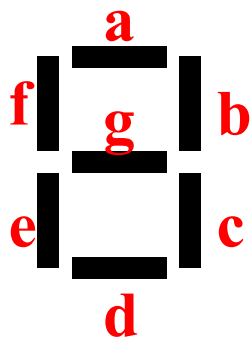
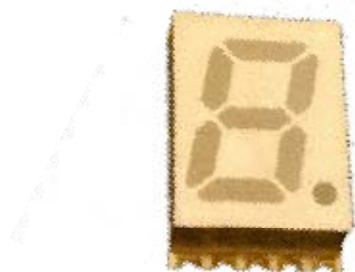


例6 BCD—七段显示译码器



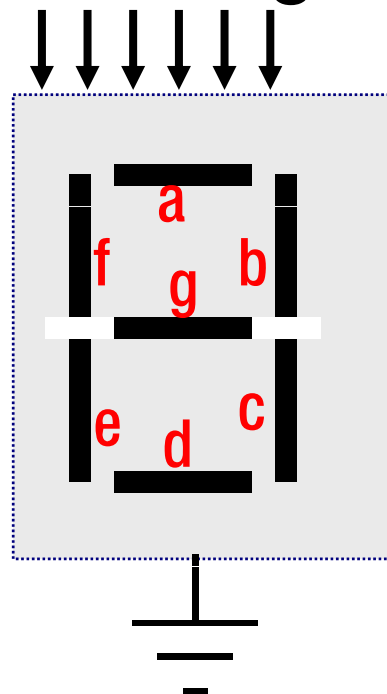
| A3A2A1A0 | abcdefg | LED |
|----------|---------|-----|
| 0000 | 1111110 | 0 |
| 0001 | 0110000 | 1 |
| 0010 | 1101101 | 2 |
| 0011 | 1111001 | 3 |
| 0100 | 0110011 | 4 |
| 0101 | 1011011 | 5 |
| 0110 | 1011111 | 6 |
| 0111 | 1110000 | 7 |
| 1000 | 1111111 | 8 |
| 1001 | 1111011 | 9 |
| 1010 | 1110111 | A |
| 1011 | 0011111 | b |
| 1100 | 1001110 | c |
| 1101 | 0111101 | d |
| 1110 | 1001111 | E |
| 1111 | 1000111 | F |

七段数码管

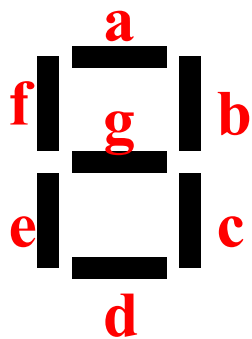
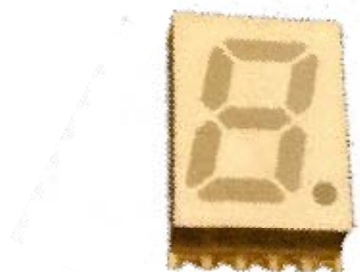


低电平被点亮

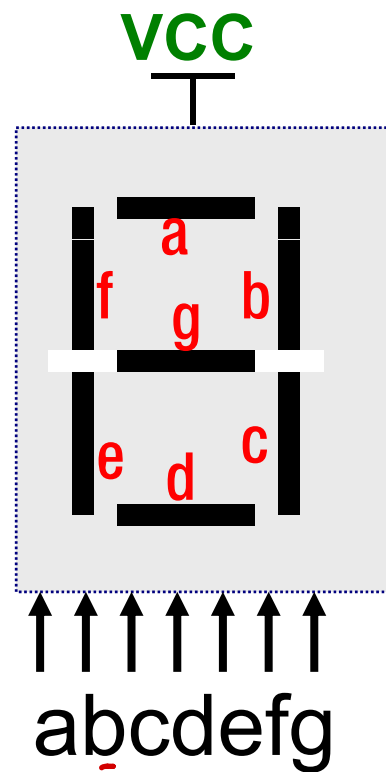
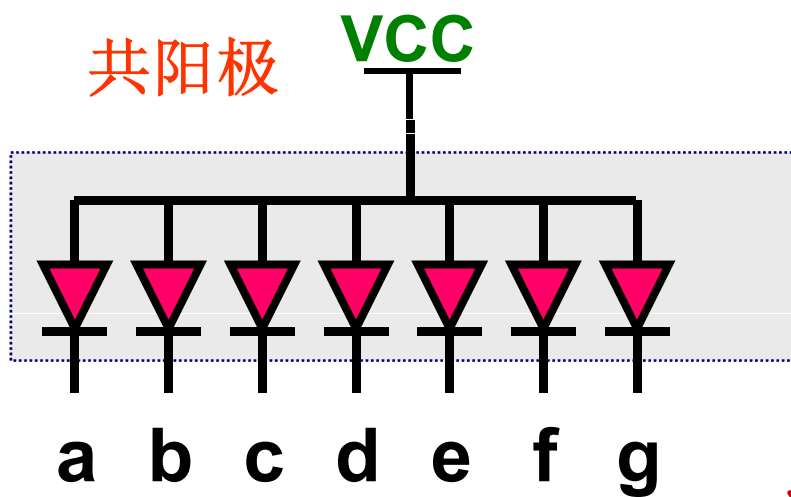
abcdefg



七段数码管

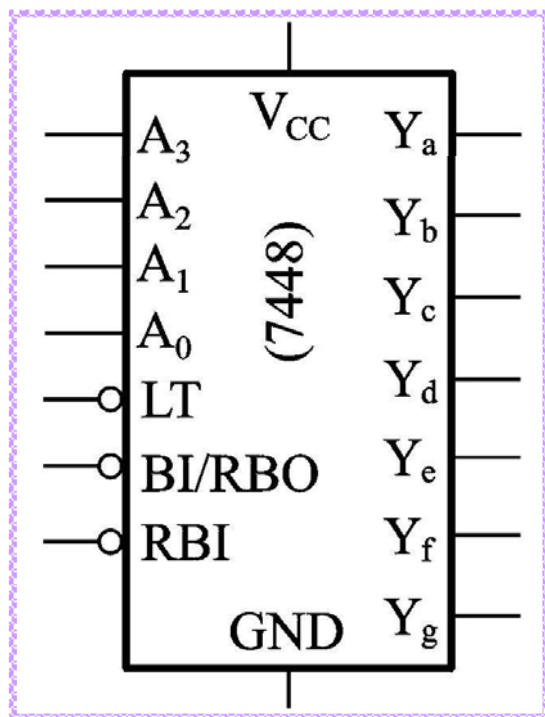


共阳极



高电平被点亮

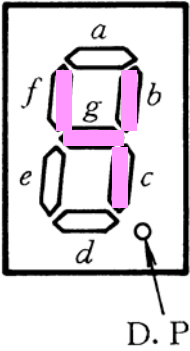
驱动共阴极LED数码管的BCD—七段显示译码器7448



A_3 、 A_2 、 A_1 、 A_0 : **BCD**码输入信号。

$Y_a \sim Y_g$: 译码输出，高电平有效。

| 输 入 | | | | | 输 出 | | | | | | | 字形 |
|-----|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|--------------|
| 数字 | A_3 | A_2 | A_1 | A_0 | Y_a | Y_b | Y_c | Y_d | Y_e | Y_f | Y_g | |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0123456789 |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | |
| 2 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | |
| 3 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | |
| 4 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | |
| 5 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | |
| 6 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | |
| 7 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | |
| 8 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | |
| 9 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | |
| 10 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 101112131415 |
| 11 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | |
| 12 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | |
| 13 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | |
| 14 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | |
| 15 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |



48 ≠ 42

驱动共阴极LED数码管的BCD—七段显示译码器7448

A_3 、 A_2 、 A_1 、 A_0 : BCD码输入信号。

$Y_a \sim Y_g$: 译码输出, 高电平有效。

LT' : 灯测试输入。当 $LT' = 0$ 时,

不论 $A_3 \sim A_0$ 状态如何, $Y_a \sim Y_g$ 全置1, 全点亮。

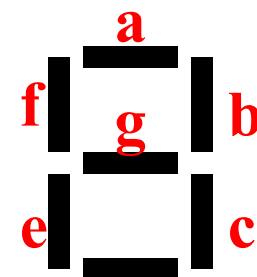
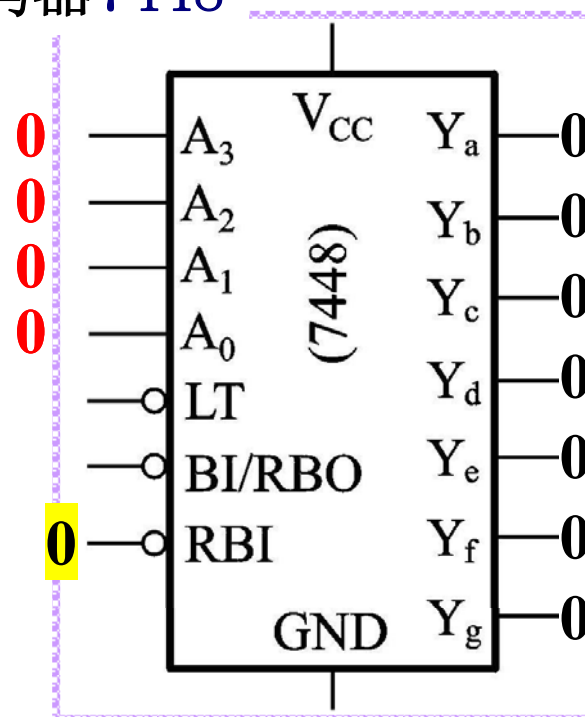
13.7

RBI' : 灭零输入

当 $A_3A_2A_1A_0=0000$ 时, 若 $RBI'=0$, 则灭零

BI' / RBO' : 灭灯输入/灭零输出

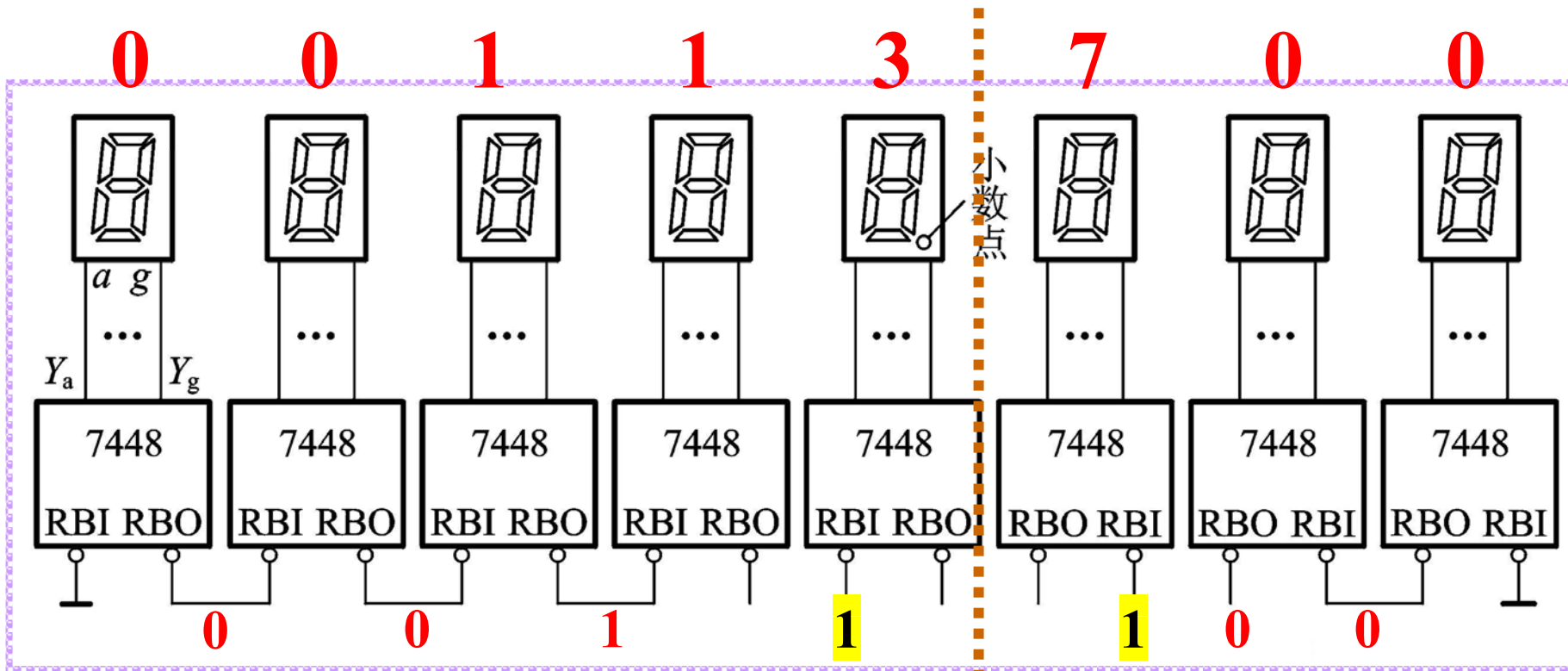
- 灭灯输入: 低电平时, 数码管全灭;
- 灭零输出: 当 $A_3A_2A_1A_0=0000$ 时, 且 $RBI'=0$ 时, 则 $RBO'=0$, 因此 $RBO'=0$ 表示译码器将本来应该显示的零熄灭了



将本该显示的0熄灭

例7：利用 RBI' 和 RBO' 的配合，实现多位显示系统的灭零控制

- 整数部分：最高位是0，而且灭掉以后，输出RBO' 作为次高位的RBI'输入信号
- 小数部分：最低位是0，而且灭掉以后，输出RBO' 作为次低位的RBI'输入信号

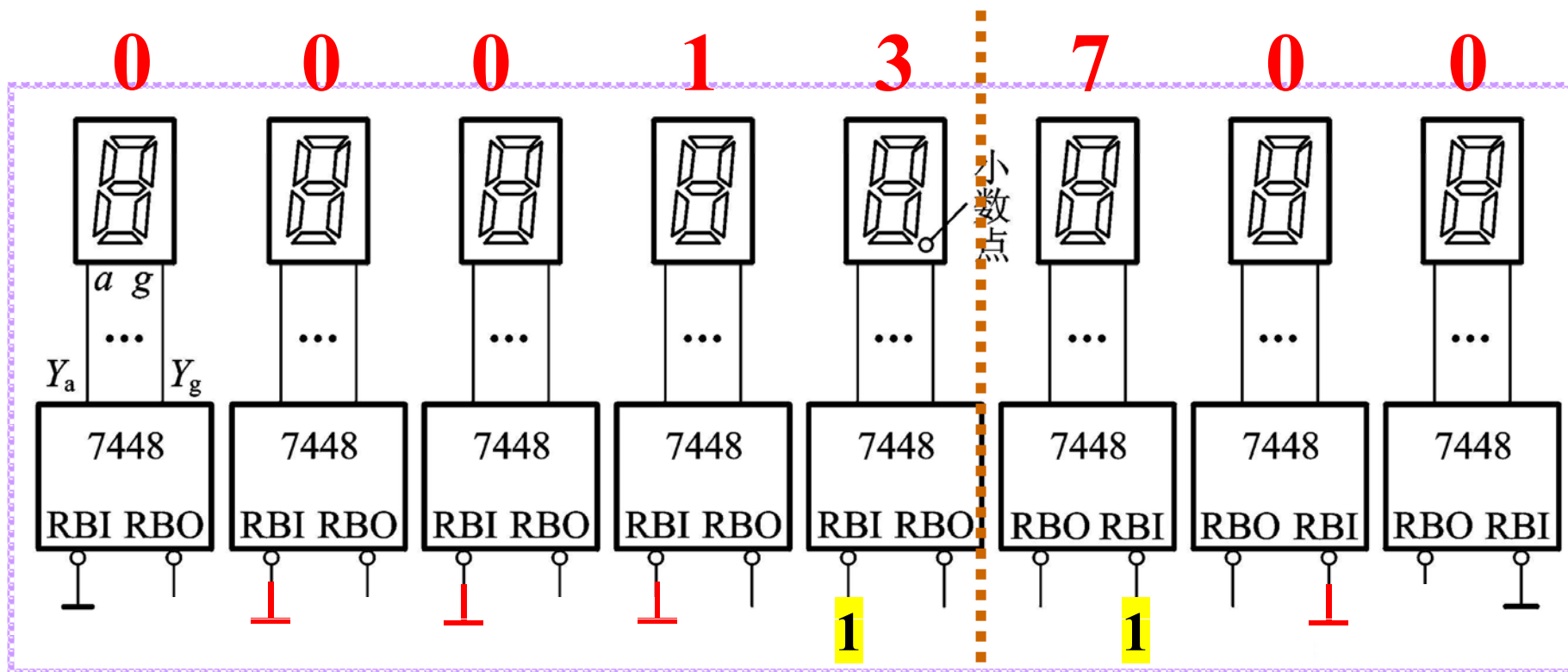


至少显示小数点前后各一位，即使是零

例7：利用 RBI' 和 RBO' 的配合，实现多位显示系统的灭零控制

能否简单把每个 RBI' 接地，依然能有前页的功能？

不能



作业

4.10 已知7442译码器(4-10线)构成的组合电路, 写出输出函数的最简与或式

4.12 用74138译码器(3-8线)实现三个逻辑函数

4.14 用74138译码器(3-8线)设计一位全减器

