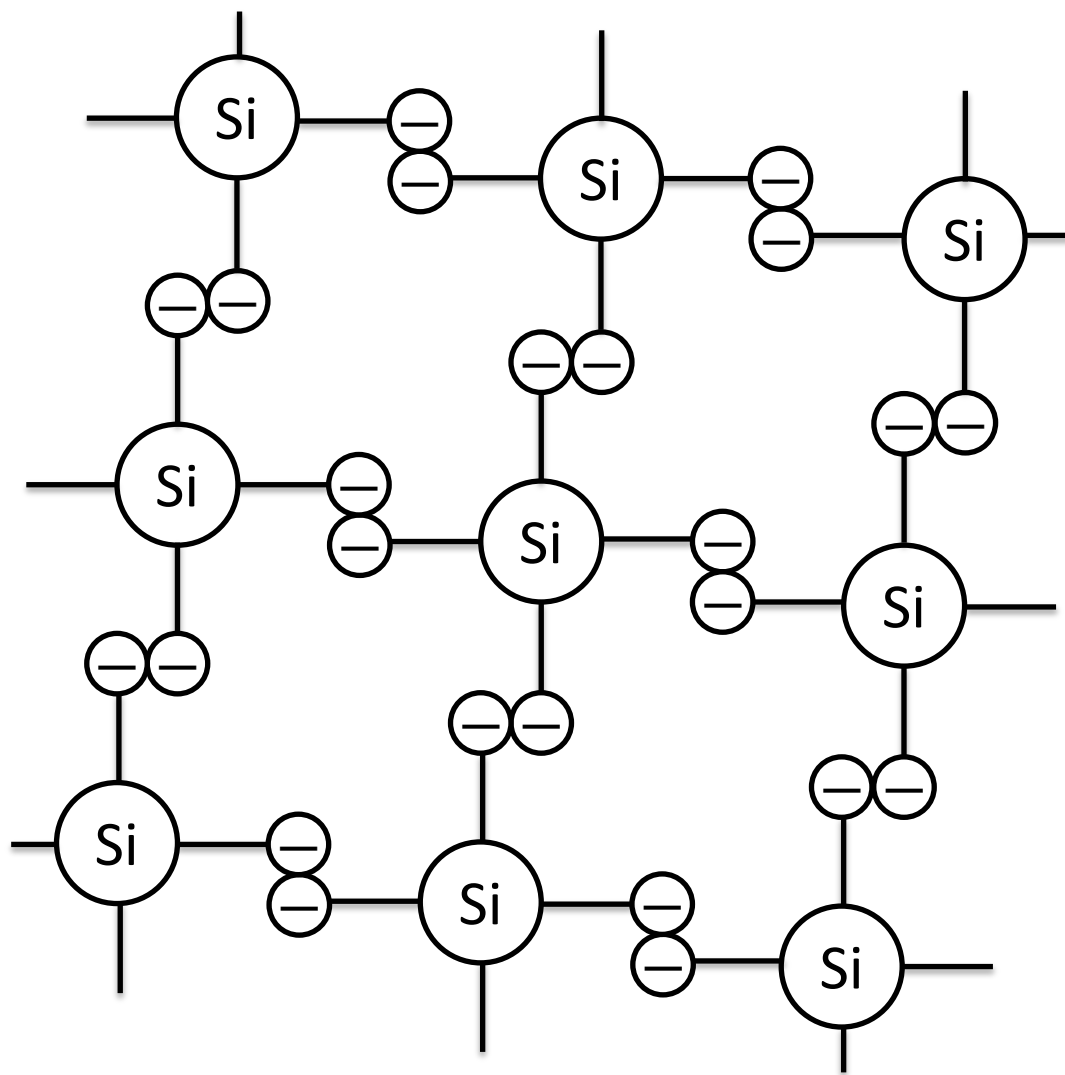


半導體

半導体とは

- 電気を通しやすい物質が、**導体**である。
- 電気を通しにくい物質が、**絶縁体**である。
- **半導体**は、「導体」と「絶縁体」の中間的な電気電動特性の物質を持つ物質である。
- 物質の性質は、**最外殻電子**（最も外側の軌道に存在する電子）の数で決まる。
- 半導体は、最外殻電子を4個持つ物質である。
- **Si**(**シリコン**)、**Ge**(**ゲルマニウム**)が半導体材料である。
- 現在は、半導体材料としてSi(シリコン)が使われる事が多い。

Si(シリコン)の結晶

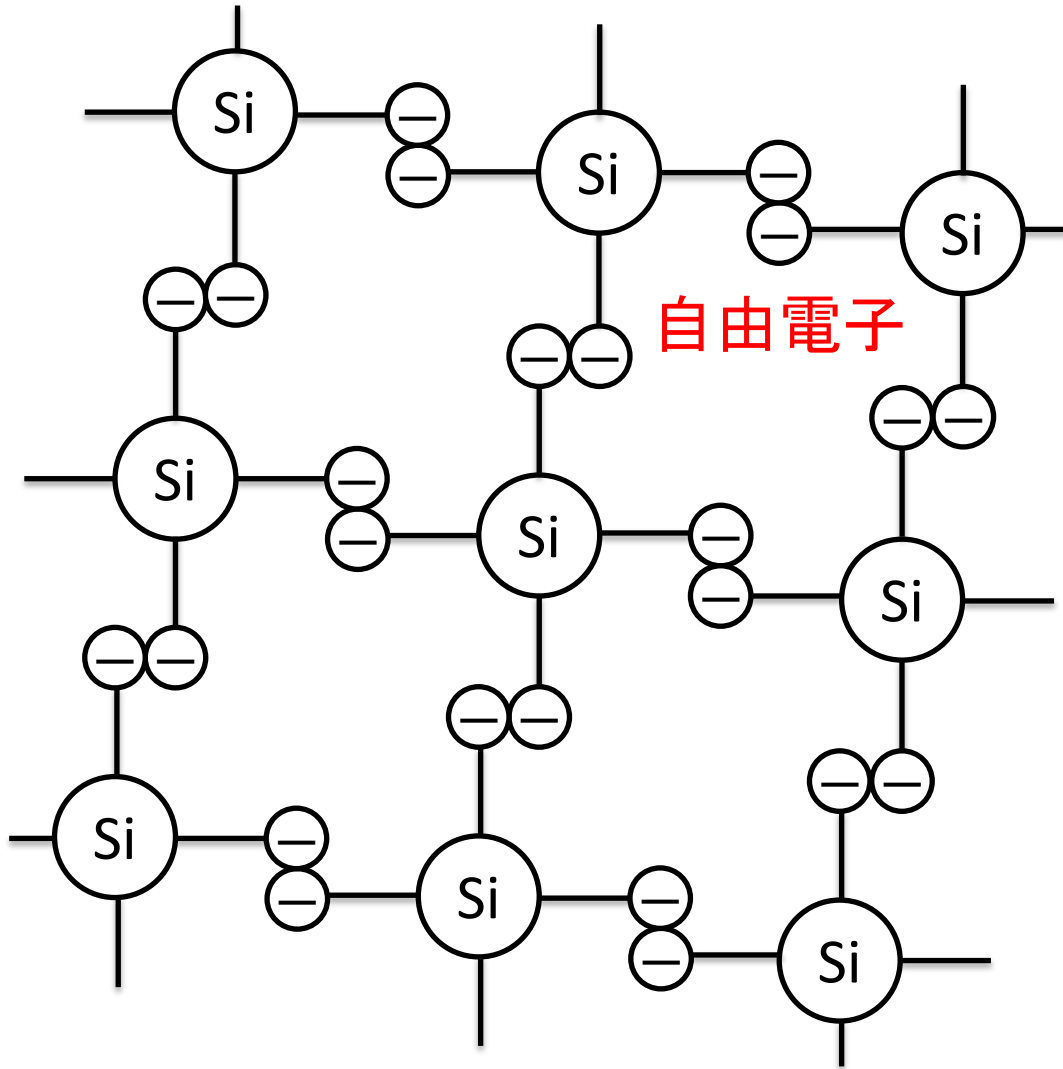


Si(シリコン)やGe(ゲルマニウム)など半導体の最外殻電子は4個である。

物質は最外殻電子が8個の状態が最も安定な状態である。

Si(シリコン)やGe(ゲルマニウム)など半導体は周辺の原子と最外殻電子を互に共有して結晶をつくる。

Si(シリコン)の結晶

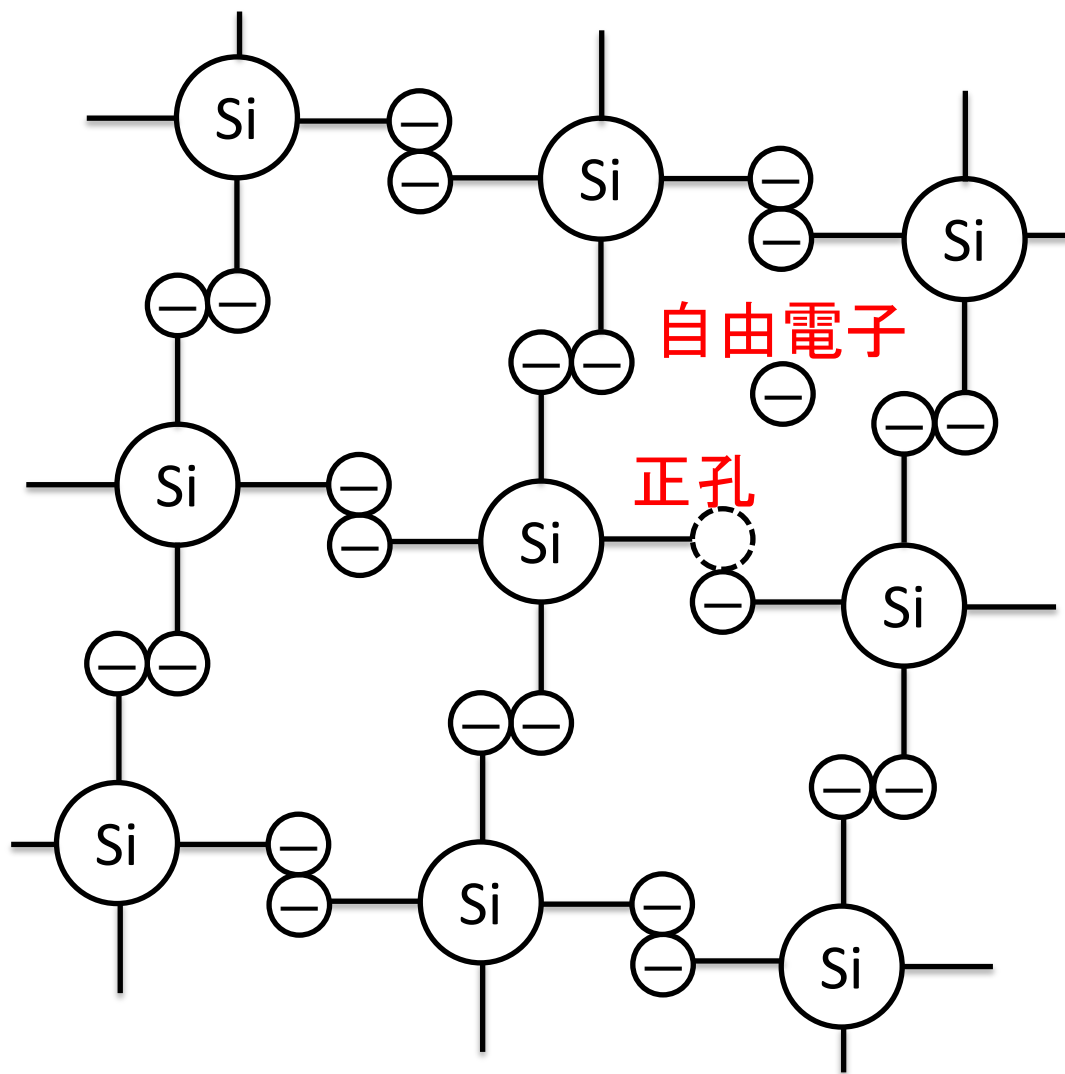


熱や光などのエネルギーが加わると、最外殻電子が原子核の束縛から離れ、自由に移動するようになる。

物質内を自由に移動できる電子のことを、自由電子という。

シリコンでは、常温程度のエネルギーでこのような現象が起こる。

Si(シリコン)の結晶

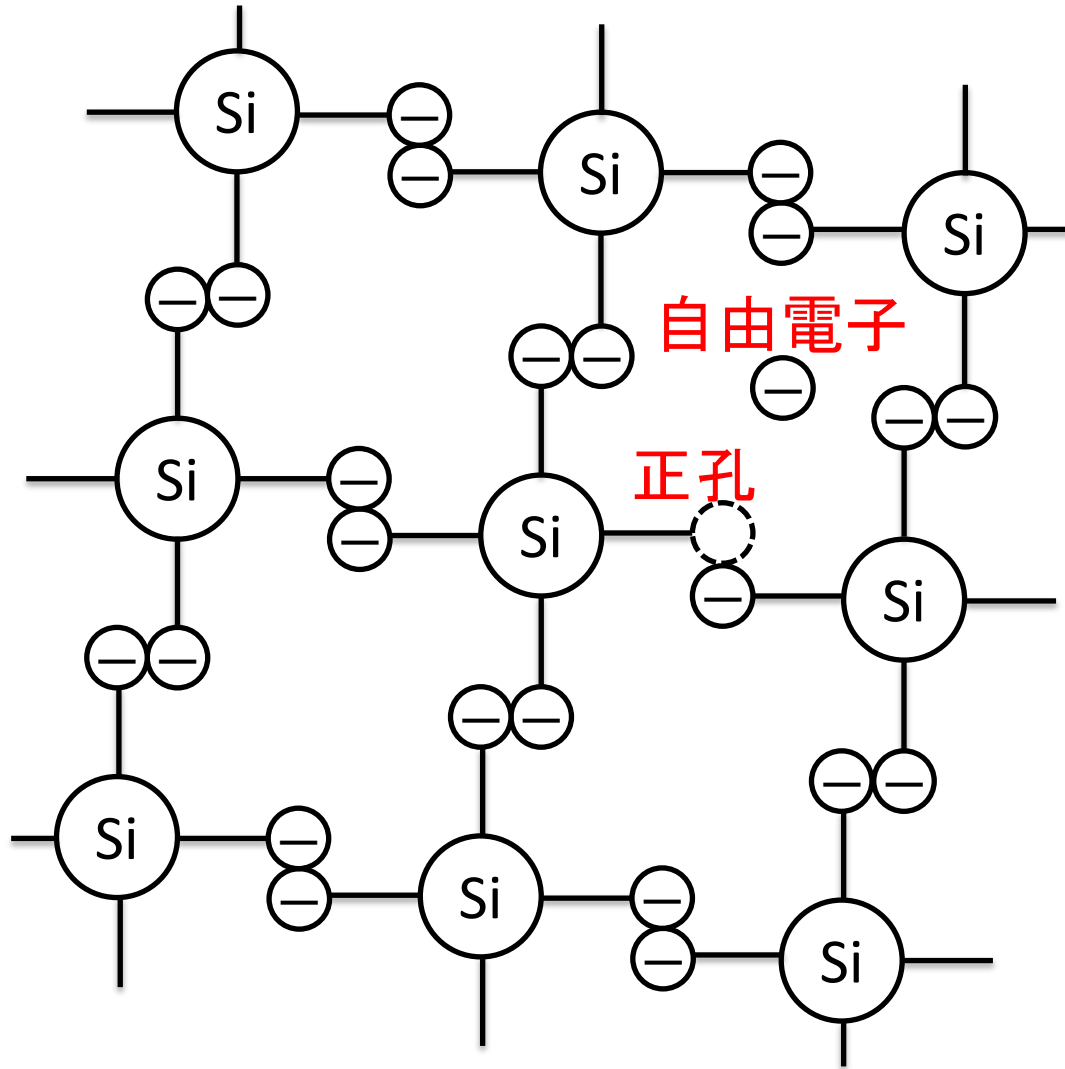


最外殻電子が抜けた孔のことを**正孔(ホール)**という。

正孔は、発生した場所に留まっておらず、「椅子取りゲーム」のように、順々に抜けた場所を移動することで電気を伝える。

正孔は、正の電荷を持っているように見える。

Si(シリコン)の結晶



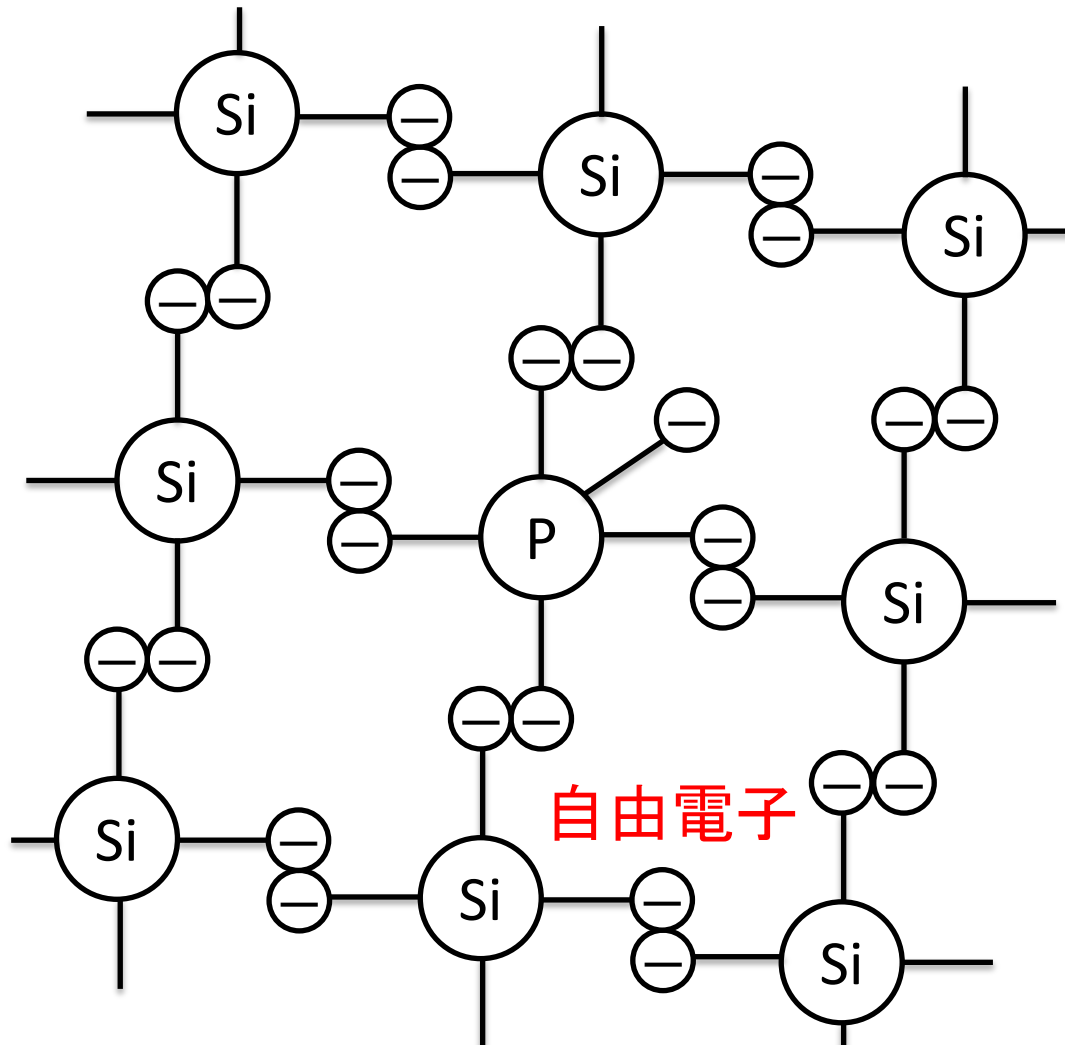
電気を伝える働きのある自由電子と正孔のことを**キャリア**という。

不純物を加えない純粋な半導体のことを**真性半導体**または**i形半導体**と呼ぶ。

真性半導体では、自由電子と正孔の数は同じである。

電子素子では、微量の不純物を加え、自由電子と正孔の数を調整した**不純物半導体**が使われる。

n形半導体



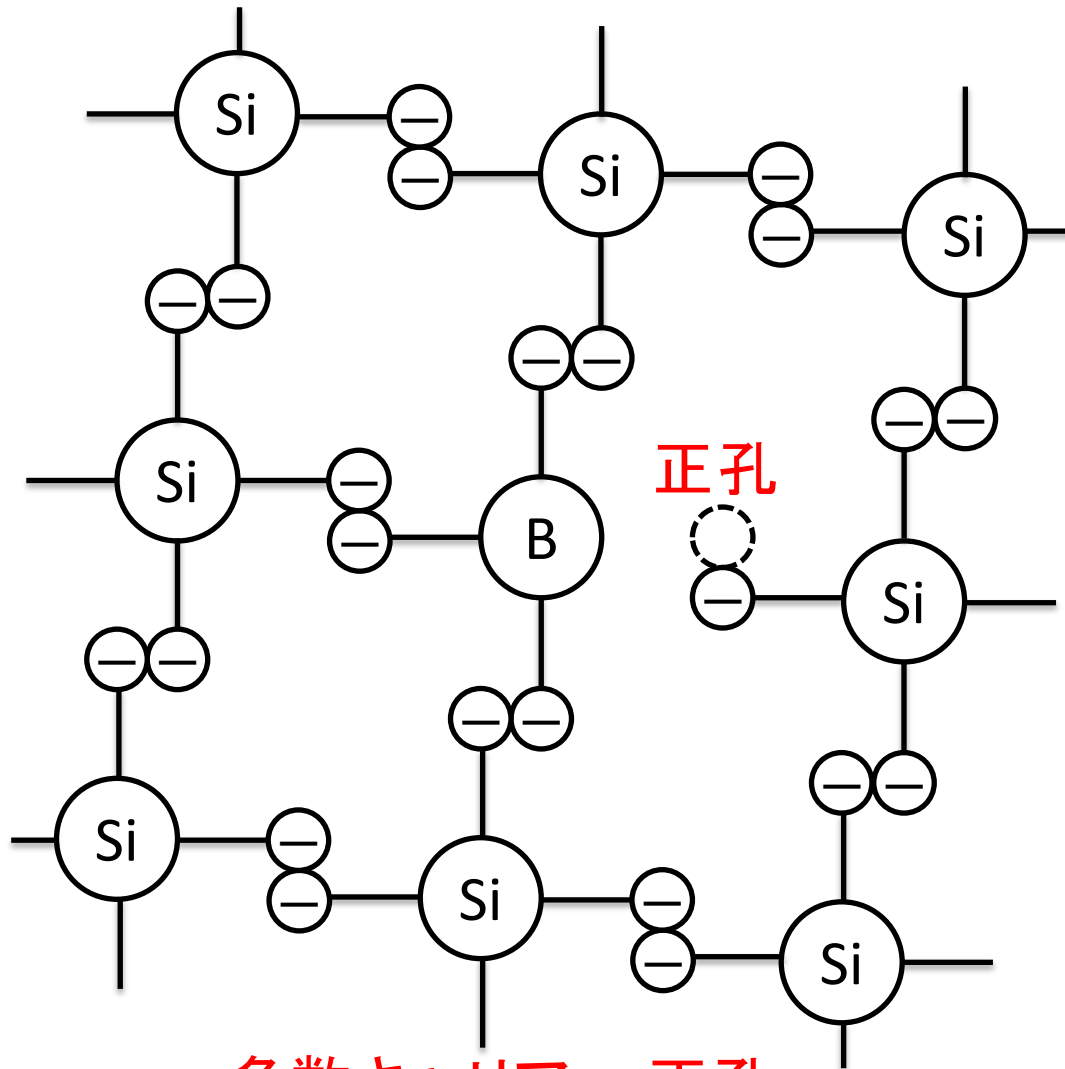
多数キャリア: 自由電子
少数キャリア: 正孔

リンPなど最外殻電子が5個の元素(V族の元素)を不純物として加えた半導体がn形半導体である。

最外殻電子が8個が安定な状態であるため、Pの周りの1個の電子はすぐに自由電子になる。

正孔の発生を伴わないので、自由電子の数が正孔の数より多くなる。電気伝導が電子、すなわち負(Negative)の電荷で行われることから、n形半導体と呼ばれる。

p形半導体



多数キャリア： 正孔
少数キャリア： 自由電子

ホウ素Bなど最外殻電子が3個の元素(Ⅲ族の元素)を不純物として加えた半導体がp形半導体である。

最外殻電子が8個が安定な状態であるため、Bの周りに1個の正孔ができる。

このとき、電子の発生を伴わないので、正孔の数が自由電子の数より多くなる。電気伝導が正孔、すなわち正(Positive)の電荷で行われることから、p形半導体と呼ばれる。

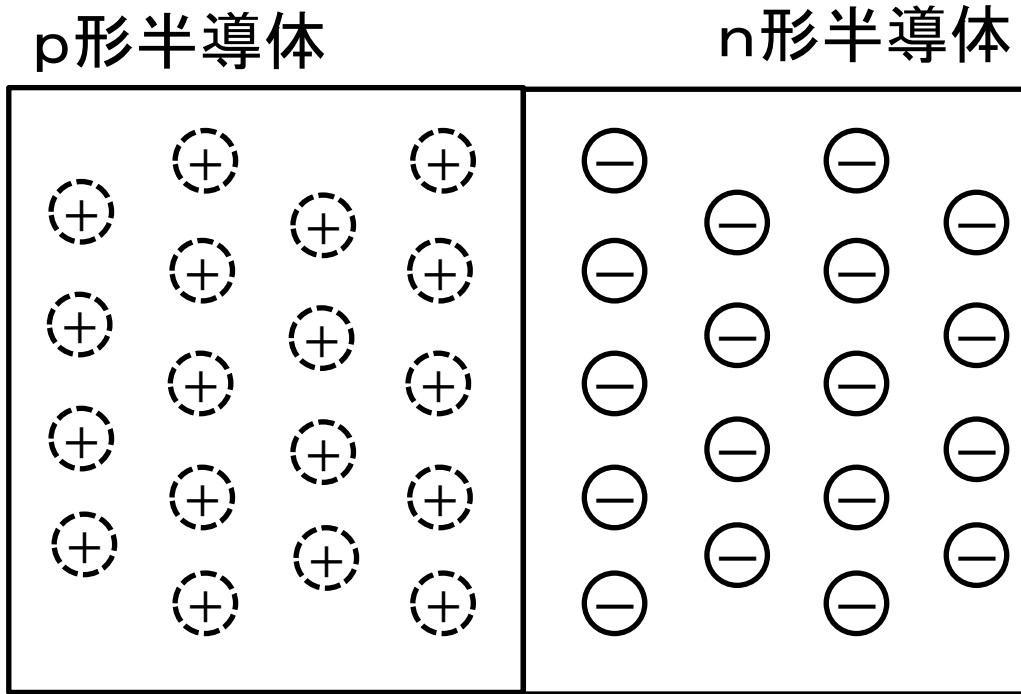
半導体のまとめ

| | 多数キャリア | 少数キャリア | 加える不純物 |
|-------|------------|--------|---------------------------------|
| 真性半導体 | 電子と正孔の数は同じ | | なし |
| n形半導体 | 自由電子 | 正孔 | ドナー(V族) P(リン), As(ヒ素) |
| p形半導体 | 正孔 | 自由電子 | アクセプタ(III族) B(ホウ素), Ga(ガリウム) |

- 電子素子には微量の不純物を加えた半導体である**不純物半導体**が使われる。
- 正孔より自由電子の多い、n形半導体にするために加えるV族の不純物を**ドナー**という。
- 自由電子より正孔の多い、p形半導体にするために加えるIII族の不純物を**アクセプタ**という。

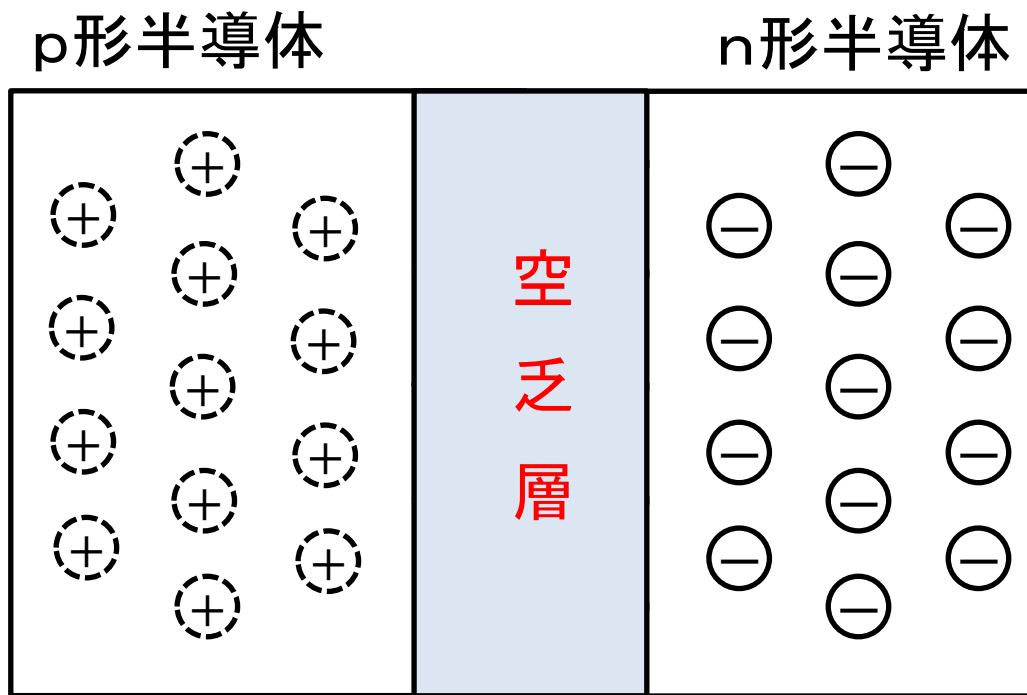
ダイオード

pn接合



導体素子を考える上で、最も重要な構造がpn接合である。
p形半導体とn形半導体がある面を境にして合わさった構造である。

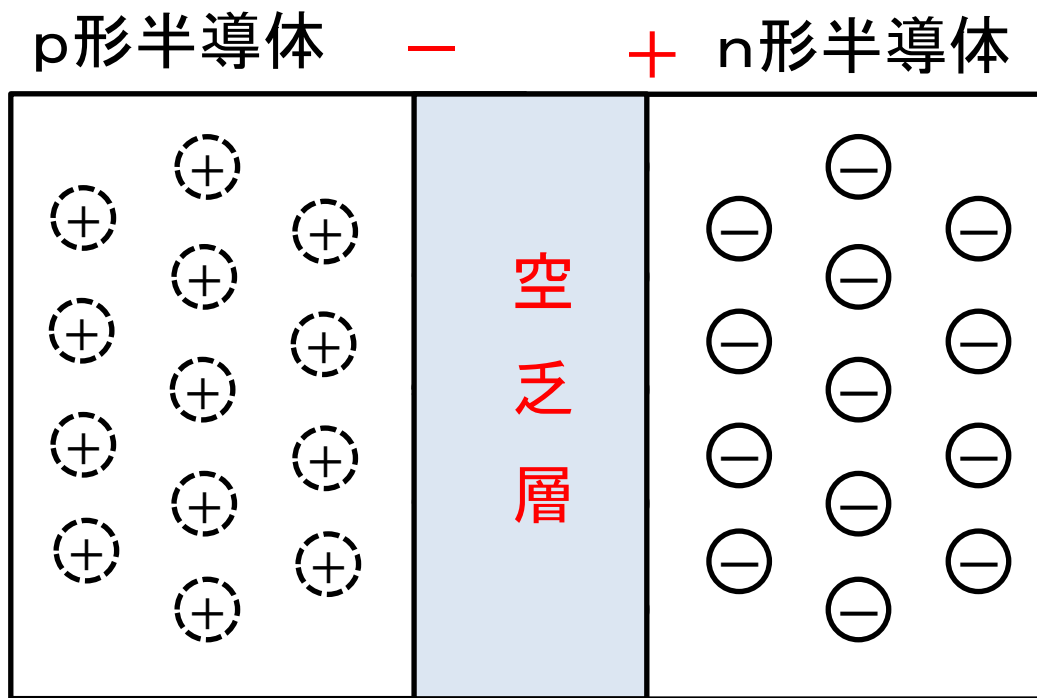
pn接合



物質は、一般的に均一濃度になろうとする性質を持っている。この性質のことを**拡散**という。

自由電子はn形半導体からp形半導体へ拡散していき、p形半導体内の正孔と結合して消滅する。その結果、境界付近には、キャリアが存在しない部分ができる。これを**空乏層**という。

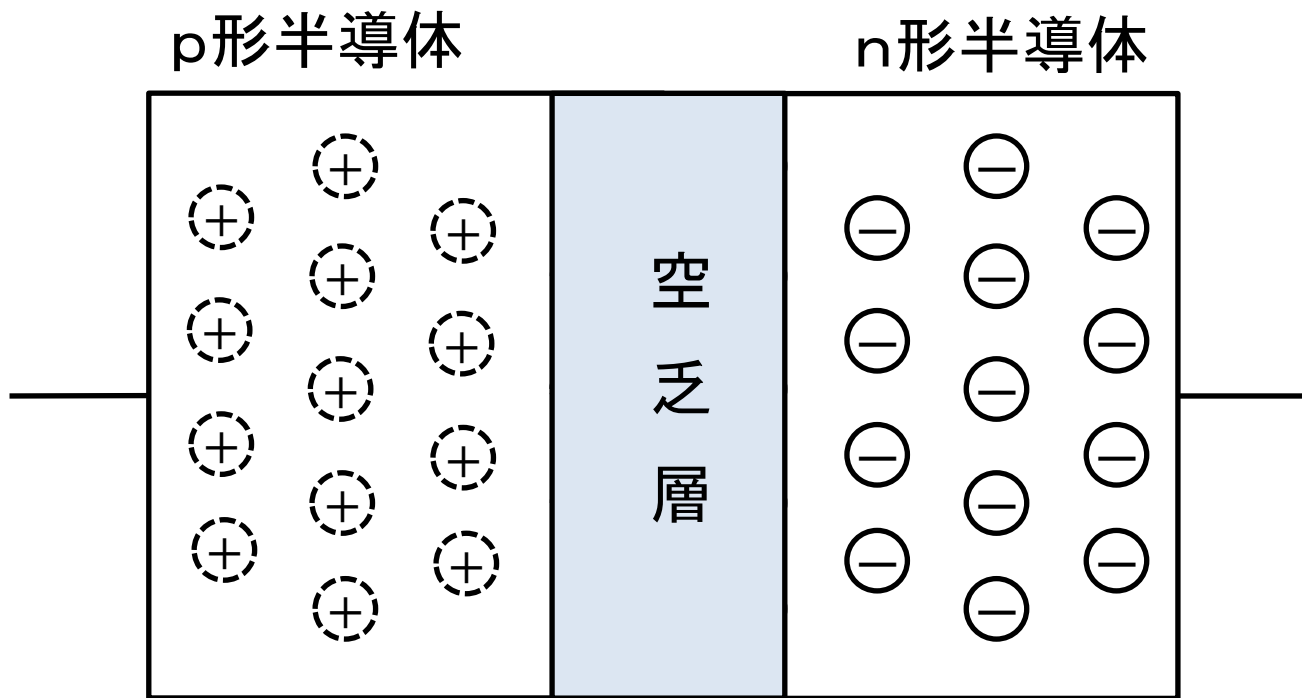
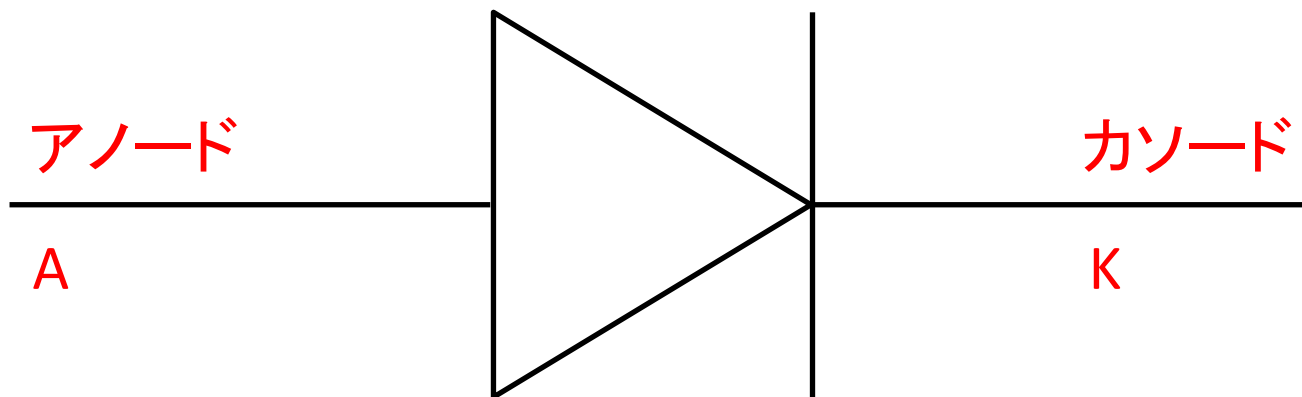
pn接合



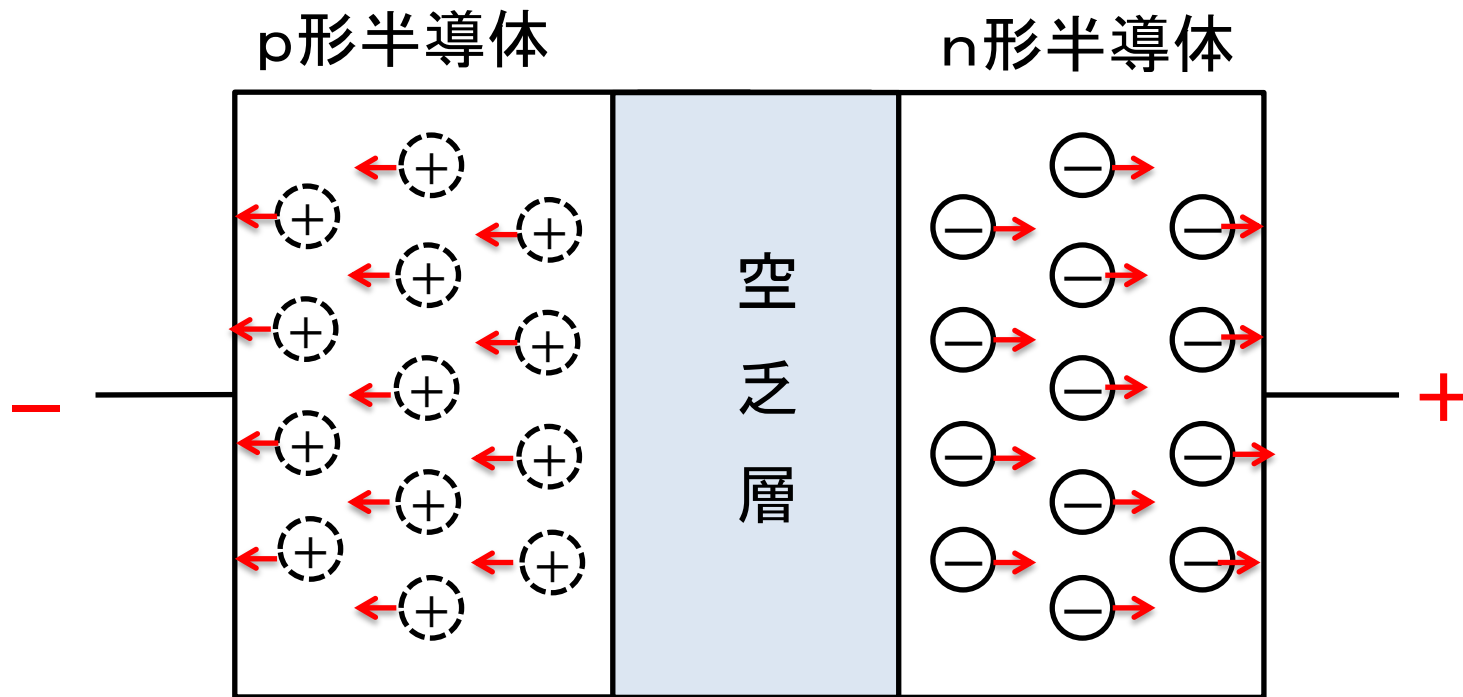
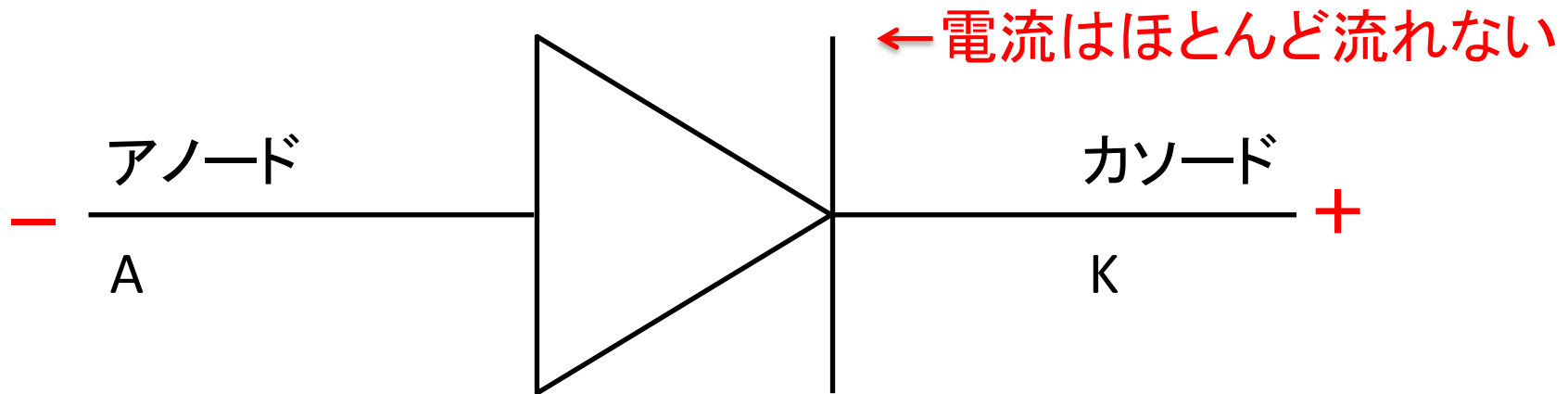
空乏層の幅は、拡散によりどんどん大きくなるように思うかもしれないが、実は自由電子と正孔の移動により、p形半導体の領域は負にn形半導体の領域は正に帯電し、空乏層にキャリアの移動を抑制する方向の電界が発生する。この電界の力とキャリアが拡散しようとする力とがちょうどつり合ったところで、拡散はとまる。

ダイオード

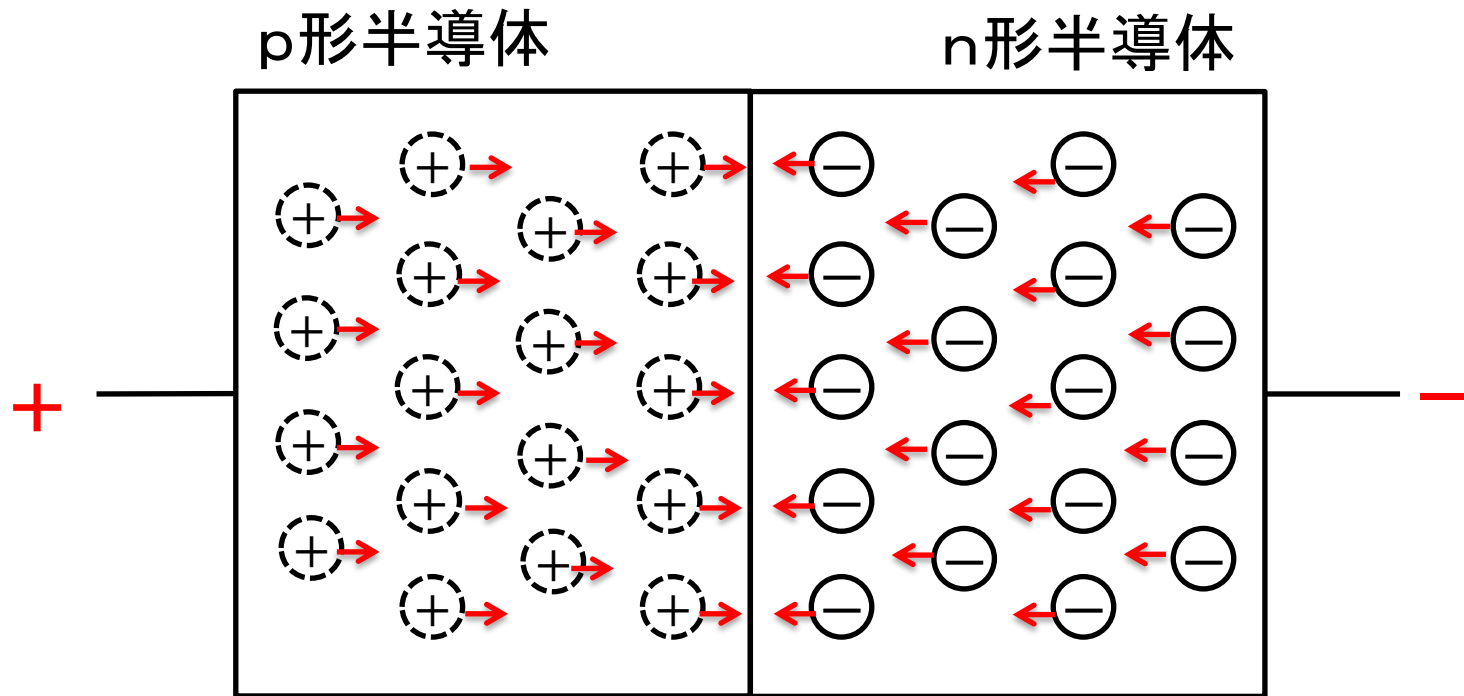
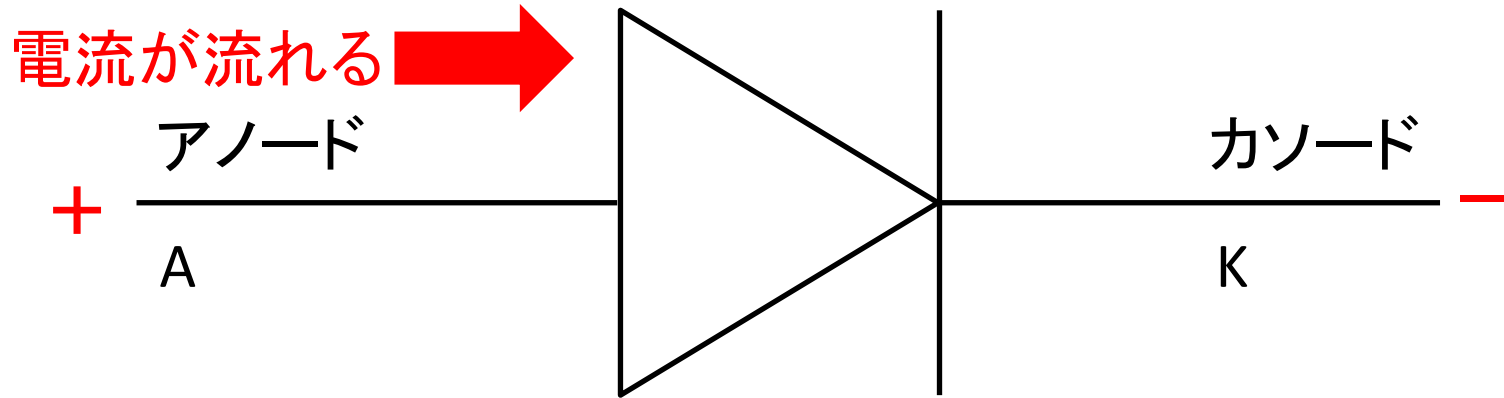
ダイオード



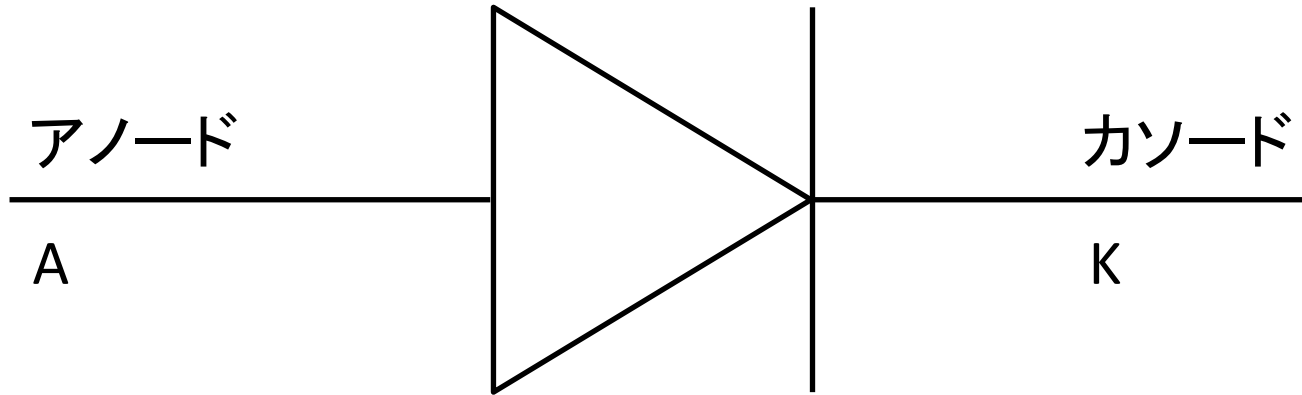
逆方向電圧



順方向電圧



ダイオードの動作

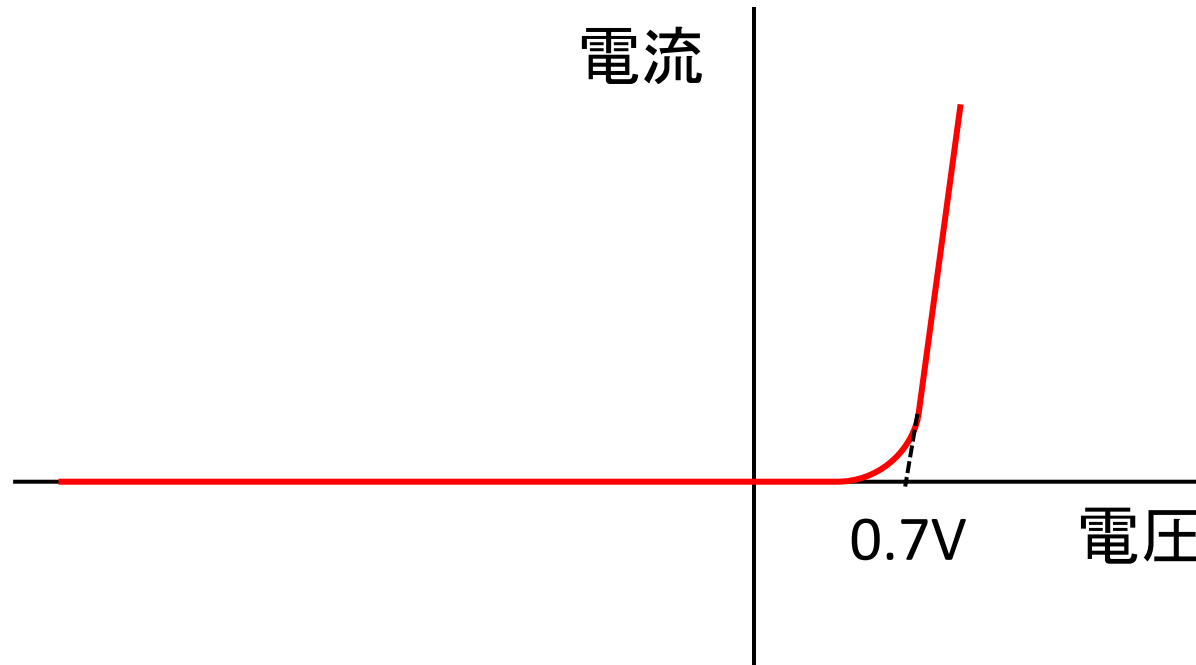


電流が流れる(順方向) 

←電流はほとんど流れない(逆方向)

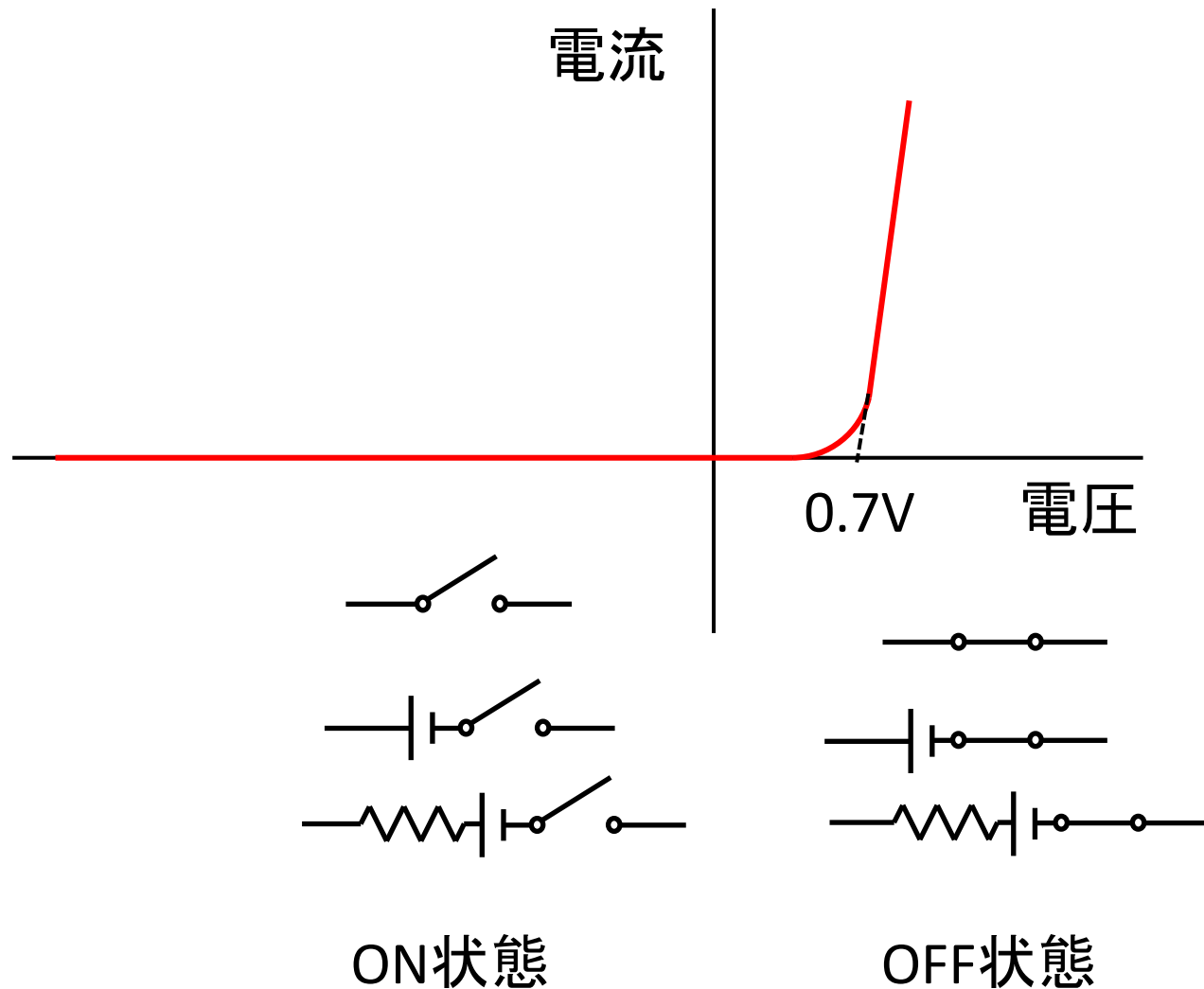
ダイオードは、順方向には電流を流しやすく、逆方向にはほとんど電流を流さない。この作用をダイオードの整流作用という。

ダイオードの静特性



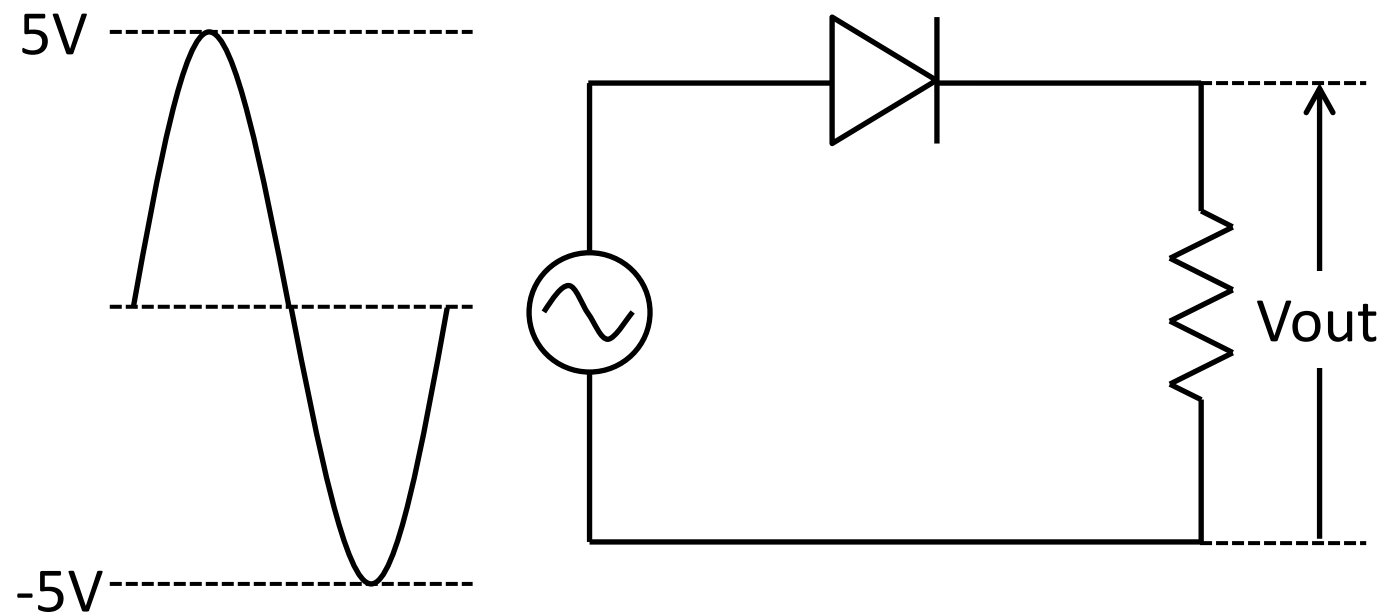
ダイオードは、順方向に0.6～0.7V程度の電圧を加えると空乏層が消失し電流が急激に流れ出す。

ダイオードのスイッチモデル



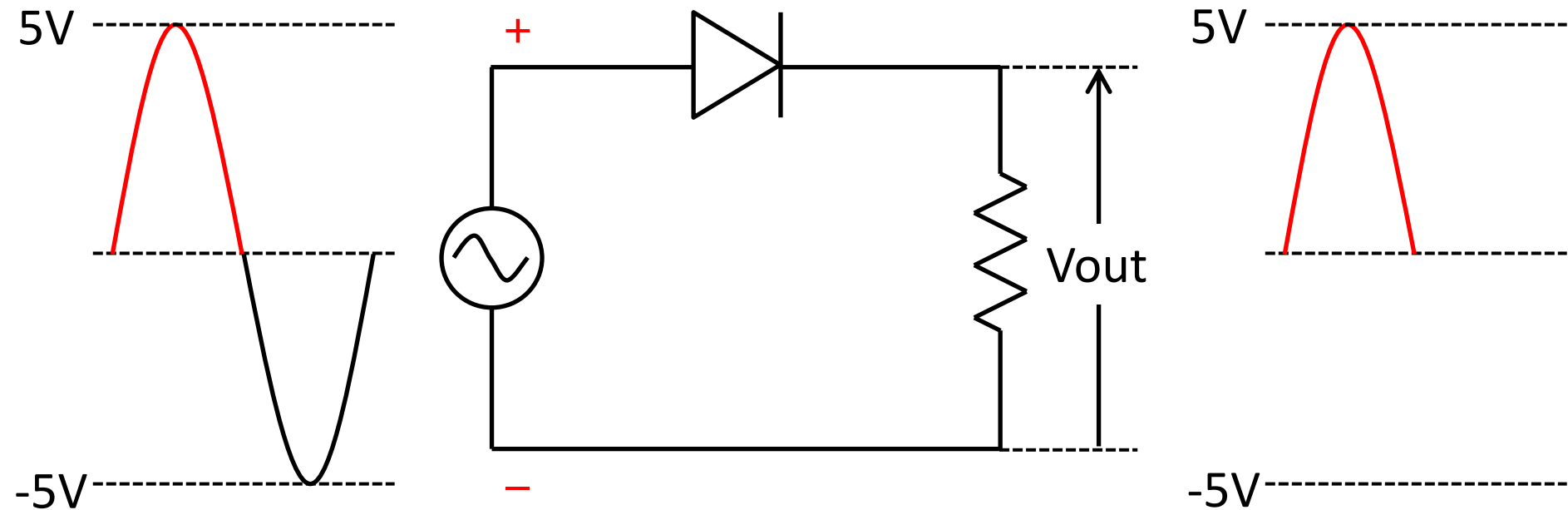
スイッチング作用（クリップ回路1）

次の回路の出力 V_{out} を求めてみよう。まず、一番簡単なスイッチのみのモデルで考えてみる。



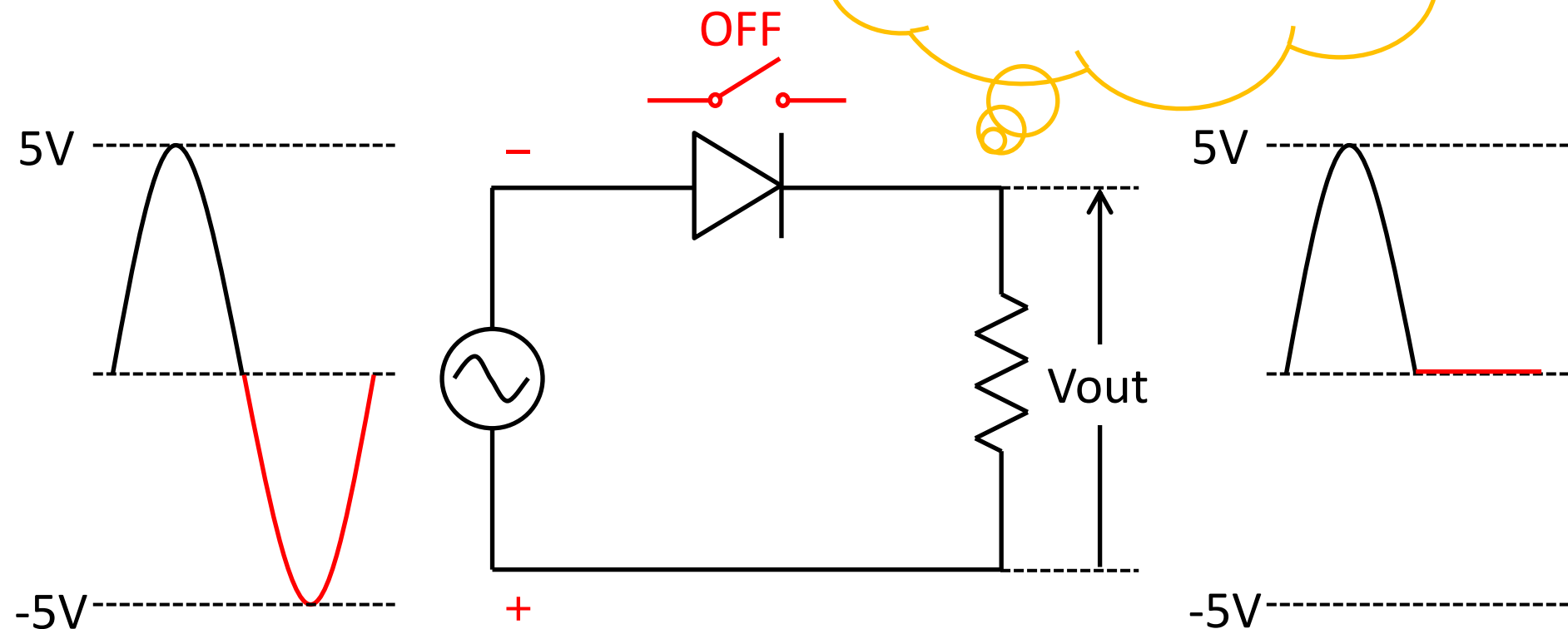
ON状態なので、ダイオードの抵抗は 0Ω 、針金と同じと考えることができる。よって、電圧は全て抵抗に加わる。

ON



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに順方向電圧が加わっているのでダイオードはONと考えることができる。よって、入力がそのまま出力される。

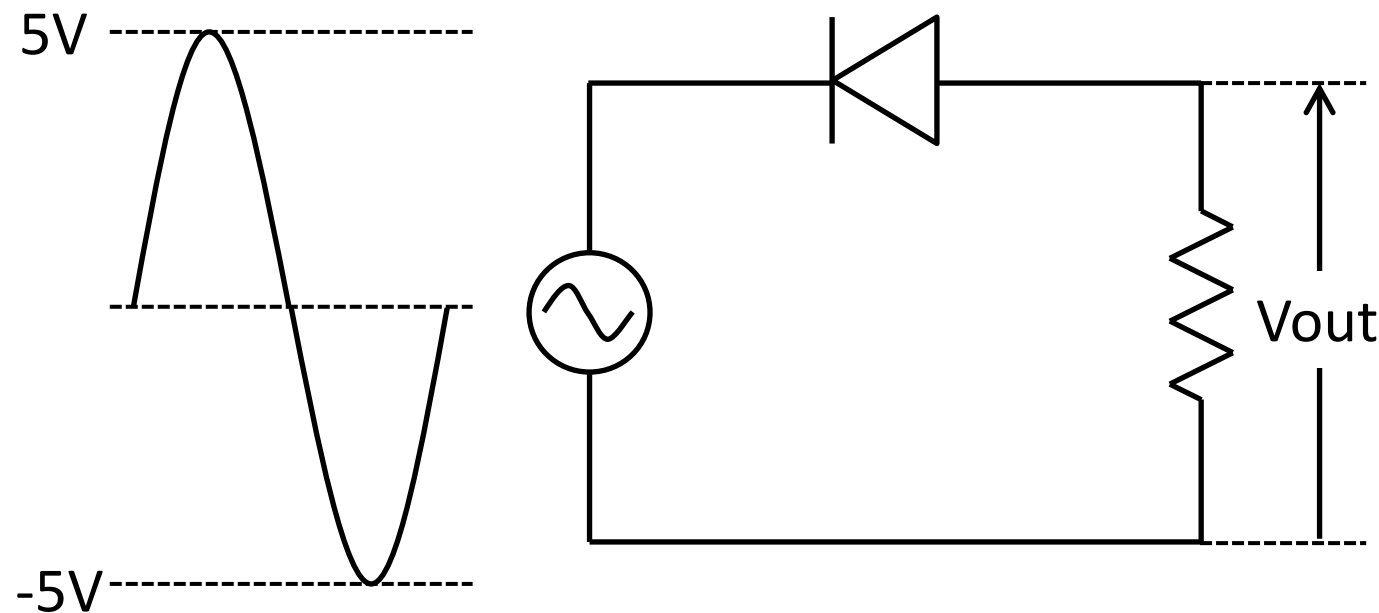
抵抗に電流が流れない。
オームの法則 $V=IR$ より、
 $I=0$ なので、 $V=0$



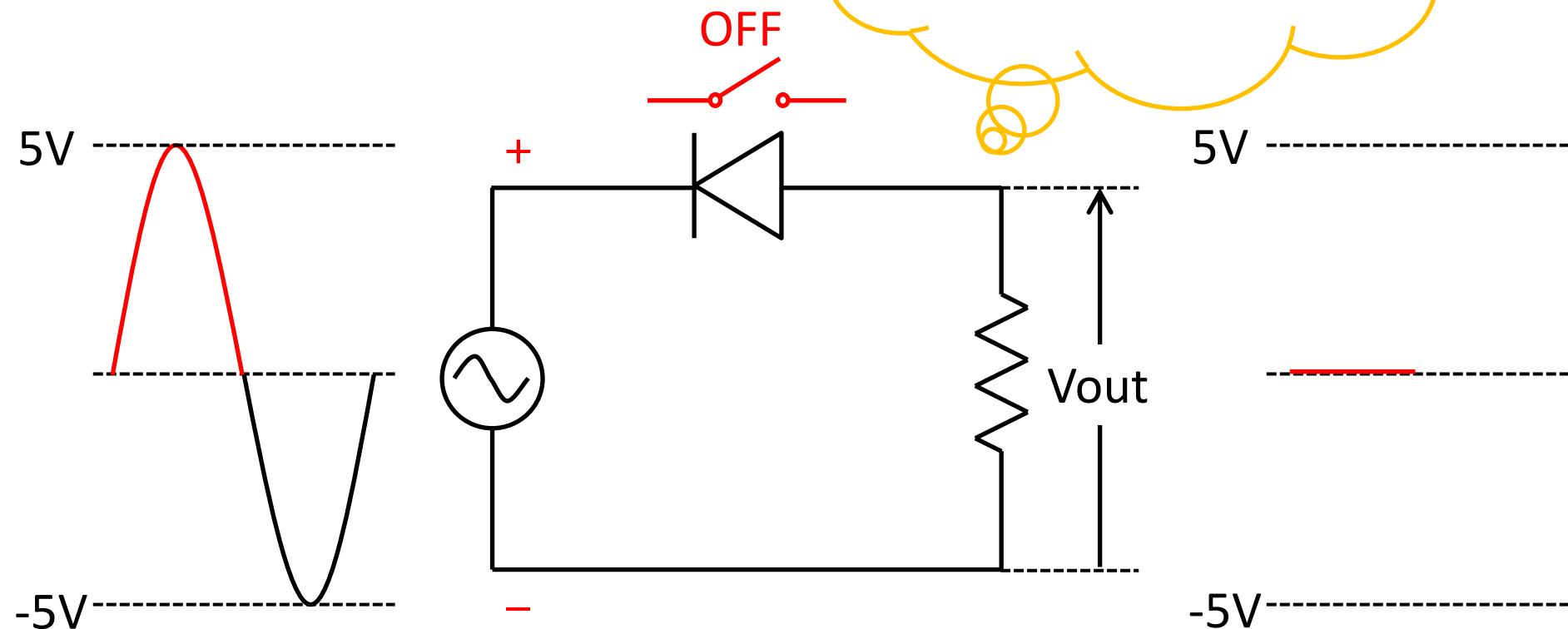
赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**逆向電圧**が加わっているのでダイオードは**OFF**と考えることができる。よって、**0V**が出力される。

スイッチング作用（クリップ回路2）

次の回路の出力 V_{out} を求めてみよう。まず、一番簡単なスイッチのみのモデルで考えてみる。



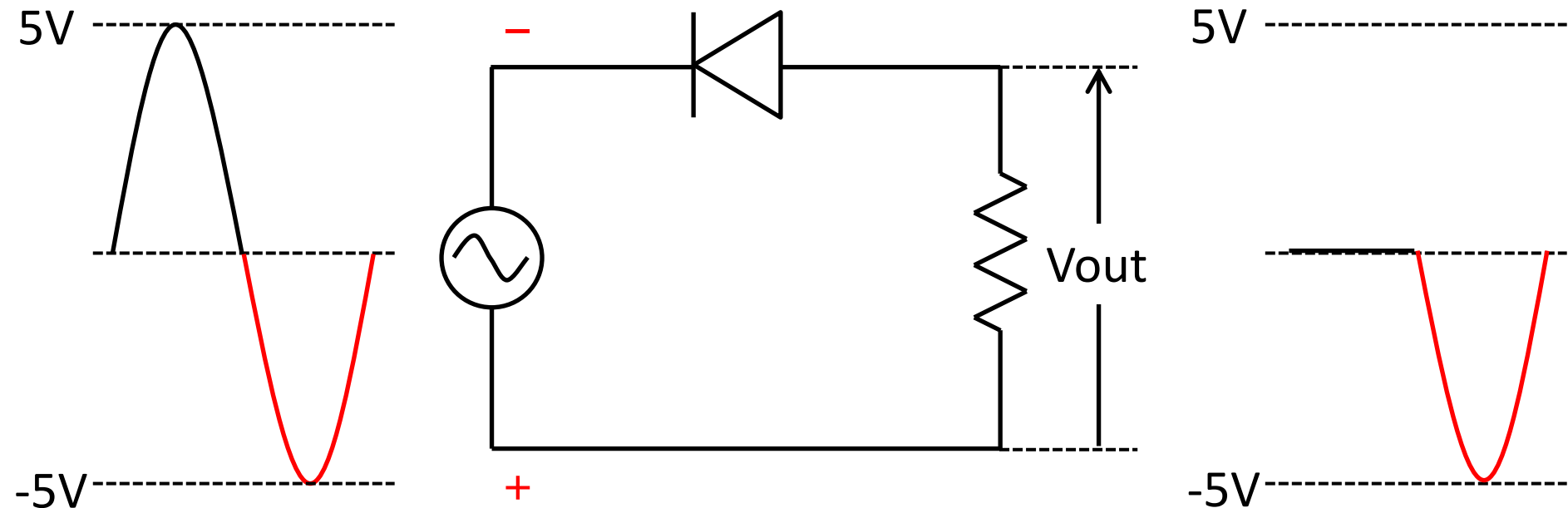
抵抗に電流が流れない。
オームの法則 $V=IR$ より、
 $I=0$ なので、 $V=0$



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**逆方向電圧**が加わっているのでダイオードは**OFF**と考えることができる。よって、**0V**が出力される。

ON状態なので、ダイオードの抵抗は 0Ω 、針金と同じと考えることができる。よって、電圧は全て抵抗に加わる。

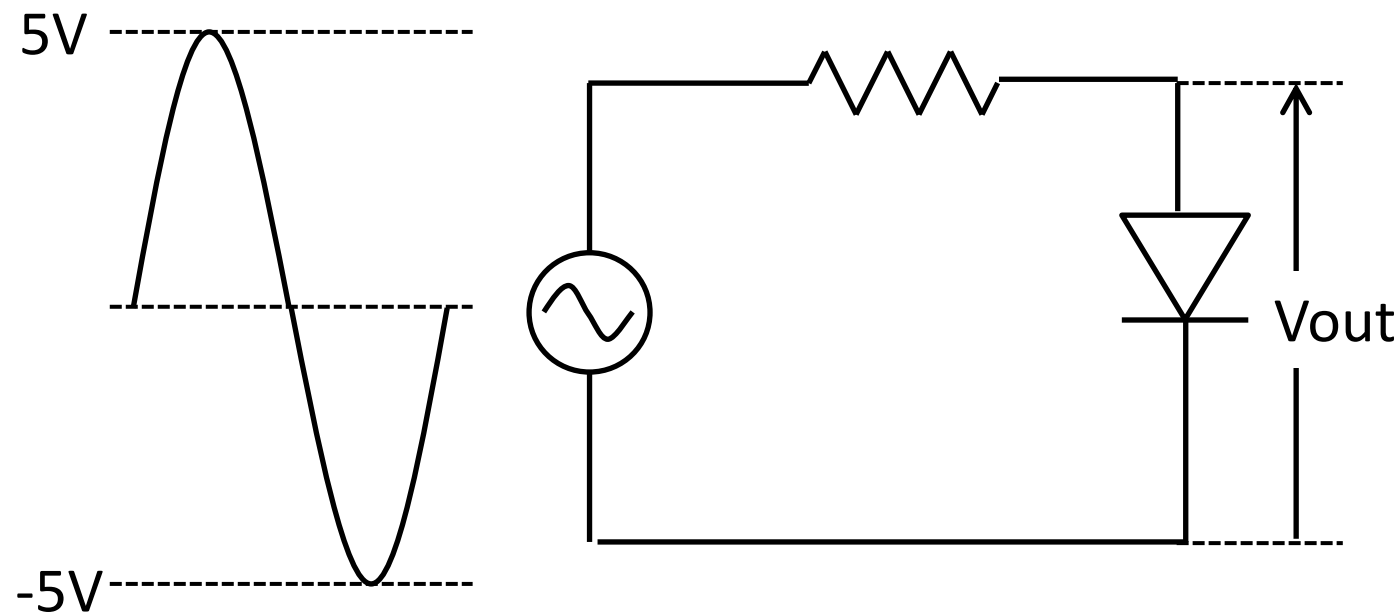
ON



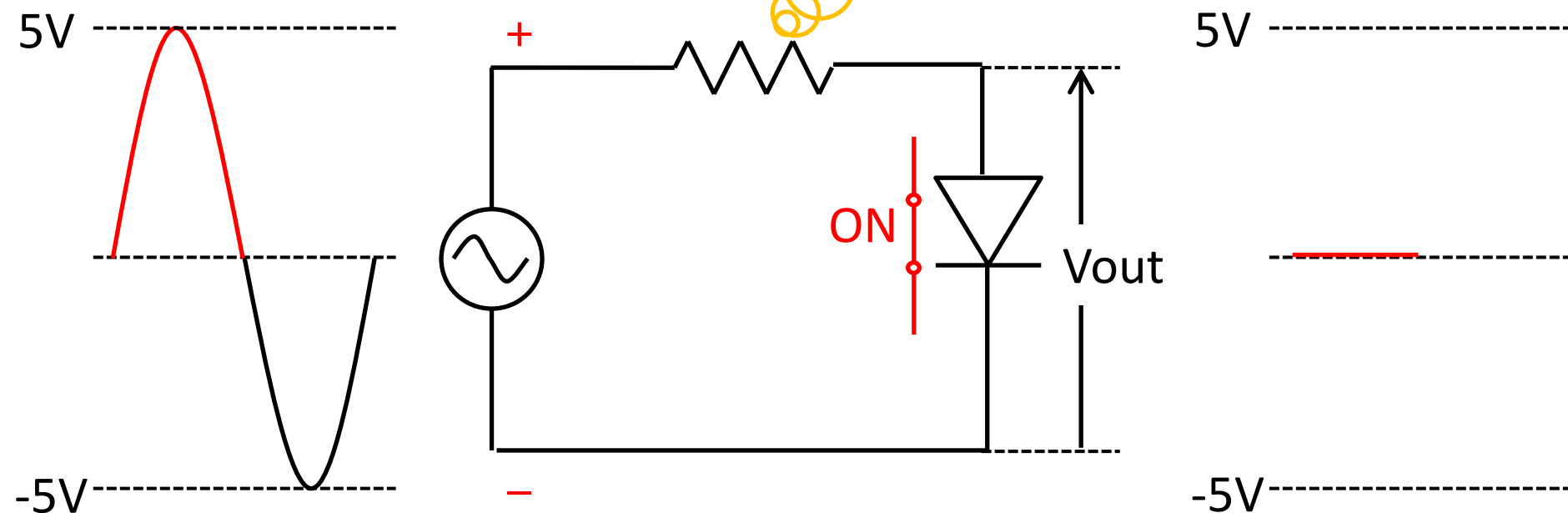
赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**順向電圧**が加わっているのでダイオードは**ON**と考えることができる。よって、**入力がそのまま**が出力される。

スイッチング作用（クリップ回路3）

次の回路の出力 V_{out} を求めてみよう。まず、一番簡単なスイッチのみのモデルで考えてみる。

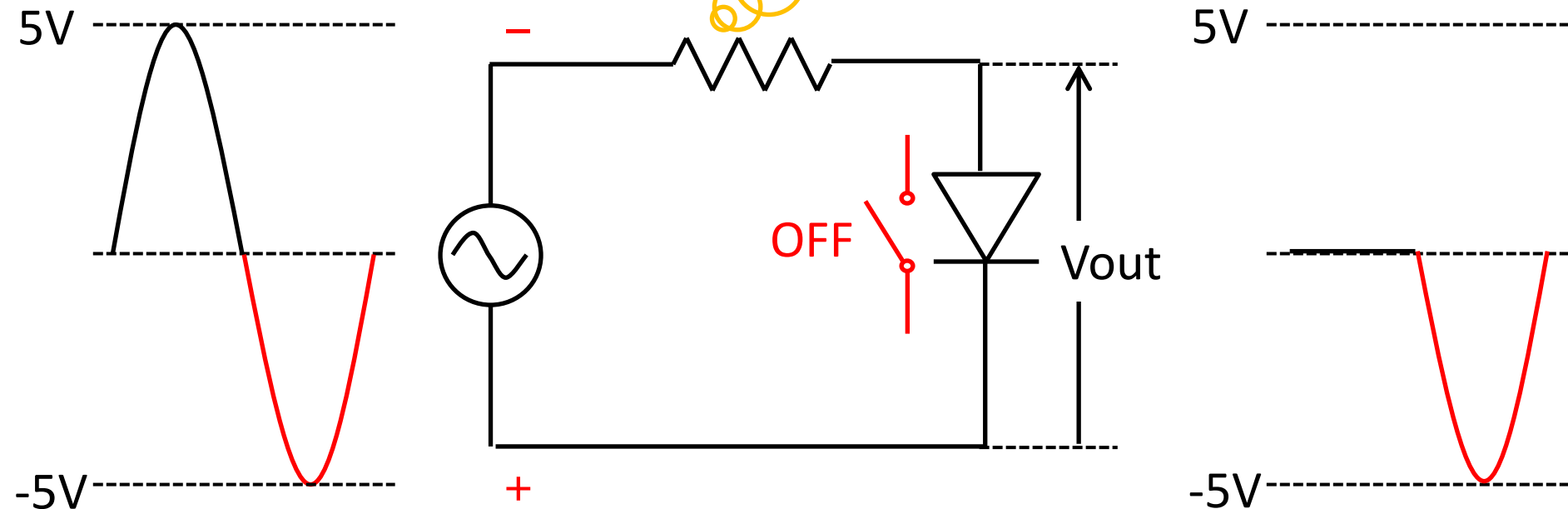


ON状態は、 $R=0$ と考えてよい。
オームの法則 $V=IR$ より、
 $R=0$ なので、 $V=0$



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**順方向電圧**が加わっているのでダイオードは**ON**と考えることができる。よって、**0V**が出力される。

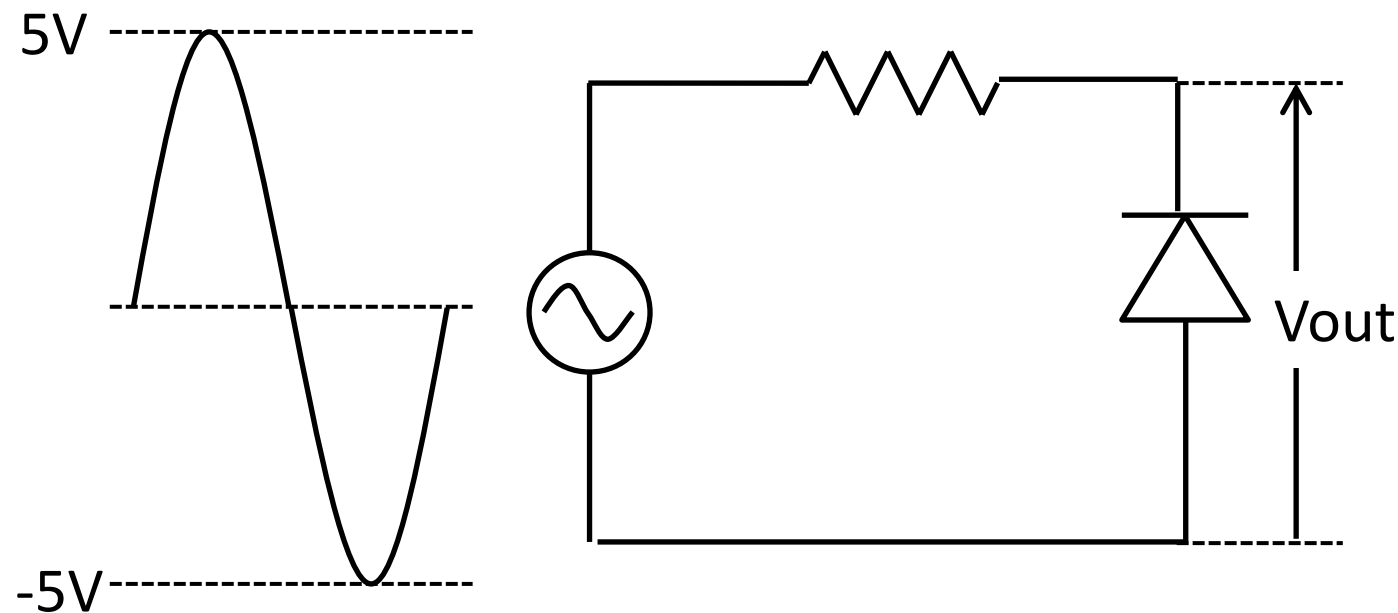
回路に電流が流れない。よって、抵抗による電圧降下は0となり、入力電圧は全てダイオードに加わる。



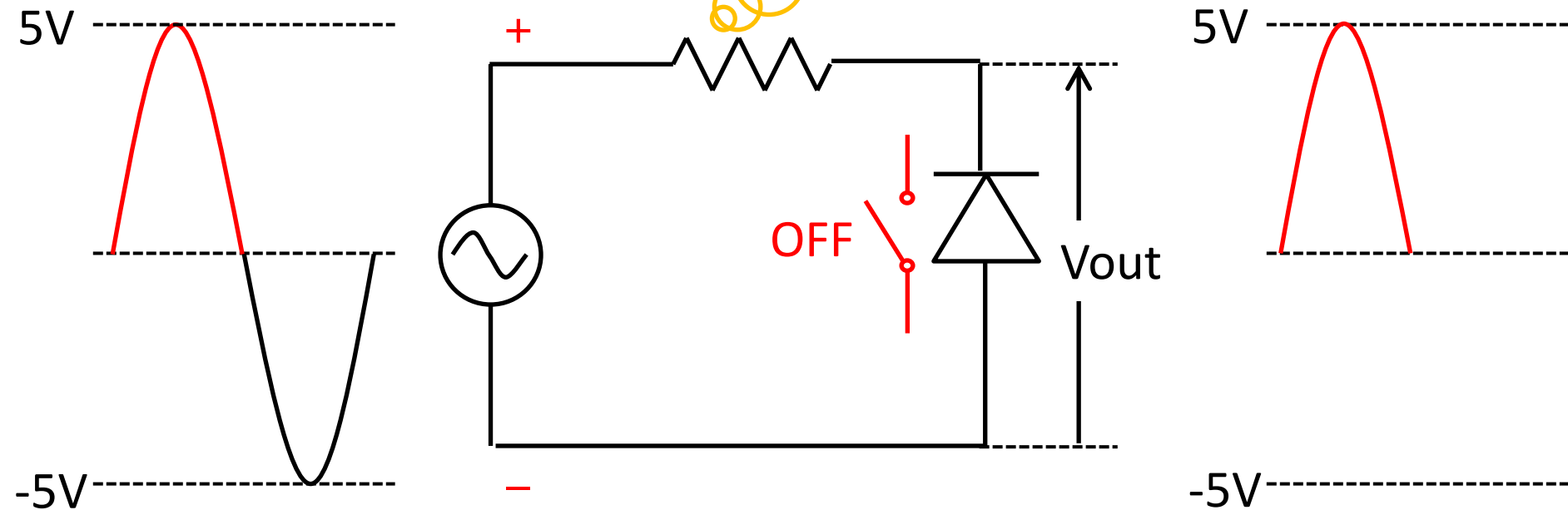
赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**逆方向電圧**が加わっているのでダイオードは**OFF**と考えることができる。よって、**入力電圧がそのまま出力される**。

スイッチング作用（クリップ回路4）

次の回路の出力 V_{out} を求めてみよう。まず、一番簡単なスイッチのみのモデルで考えてみる。

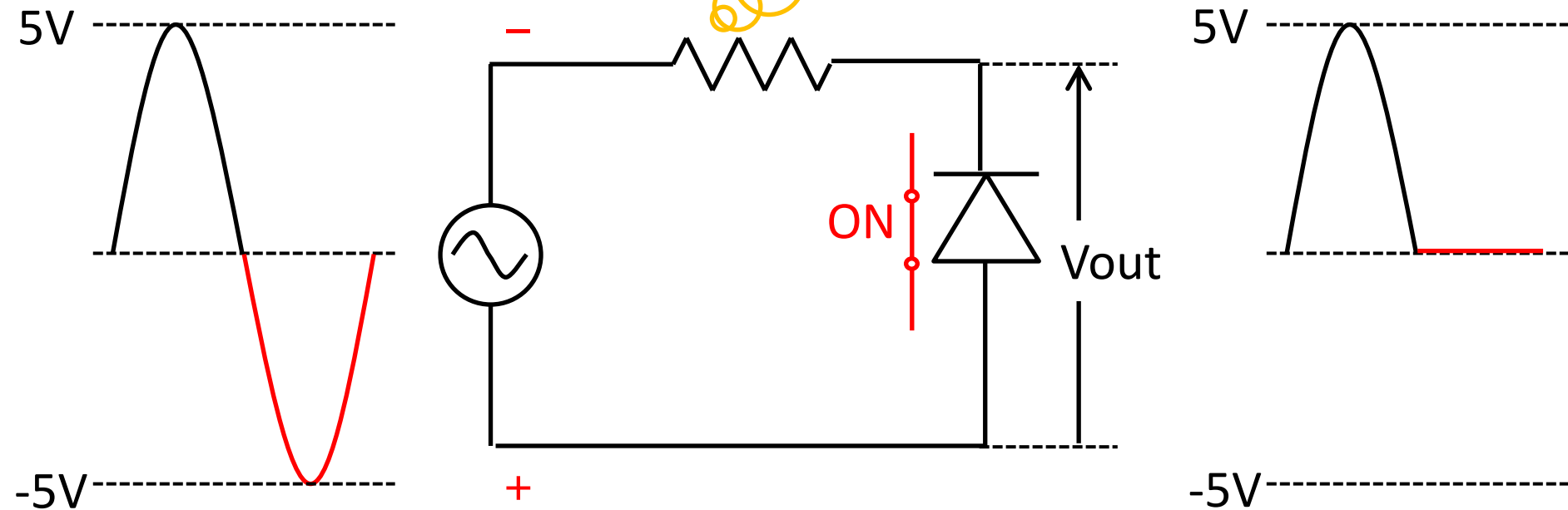


回路に電流が流れない。よって、抵抗による電圧降下は0となり、入力電圧は全てダイオードに加わる。



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**逆方向電圧**が加わっているのでダイオードは**OFF**と考えることができる。よって、**入力電圧がそのまま**出力される。

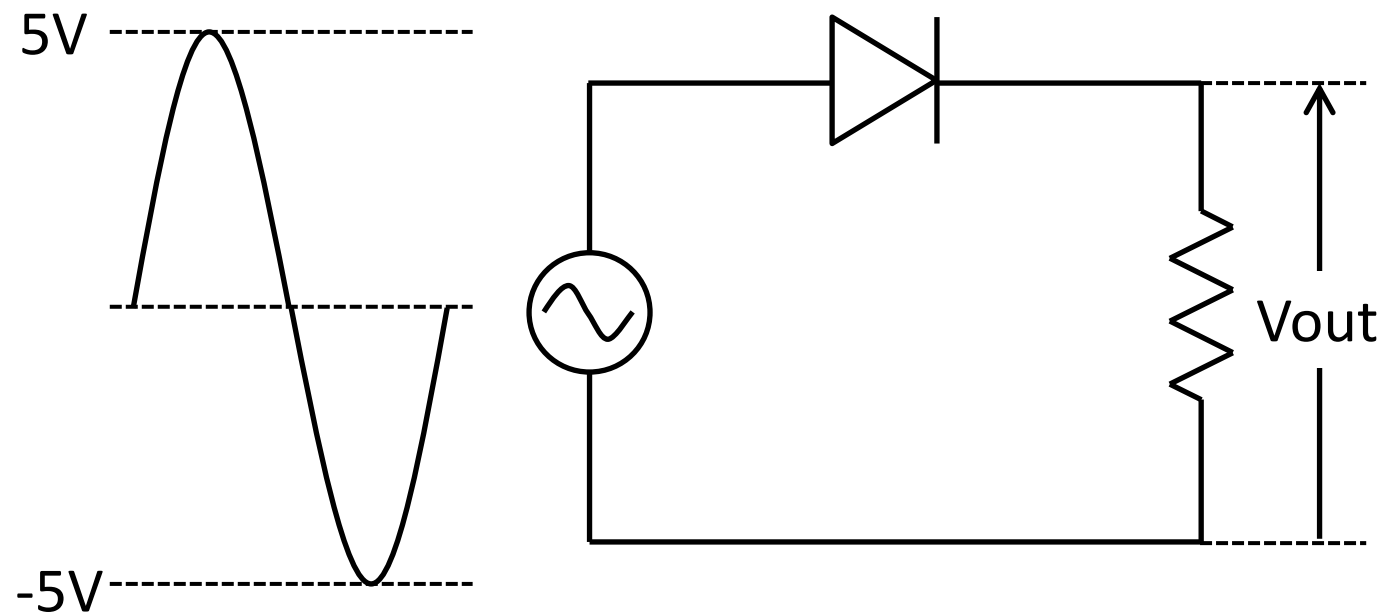
ON状態は、 $R=0$ と考えるとよい。
オームの法則 $V=IR$ より、
 $R=0$ なので、 $V=0$



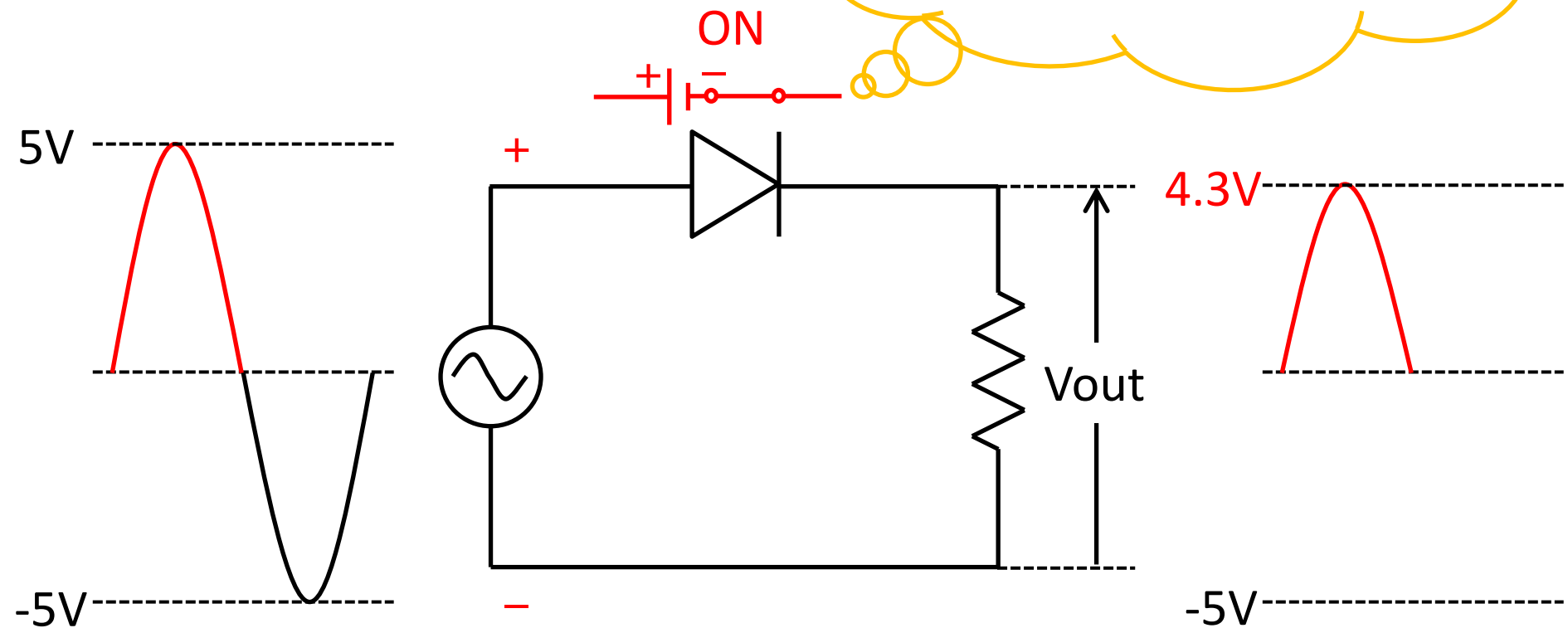
赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**順方向電圧**が加わっているのでダイオードは**ON**と考えることができる。よって、**0V**が出力される。

スイッチング作用（クリップ回路1）

次の回路の出力 V_{out} を求めてみよう。スイッチと電源のモデルで考えてみる。

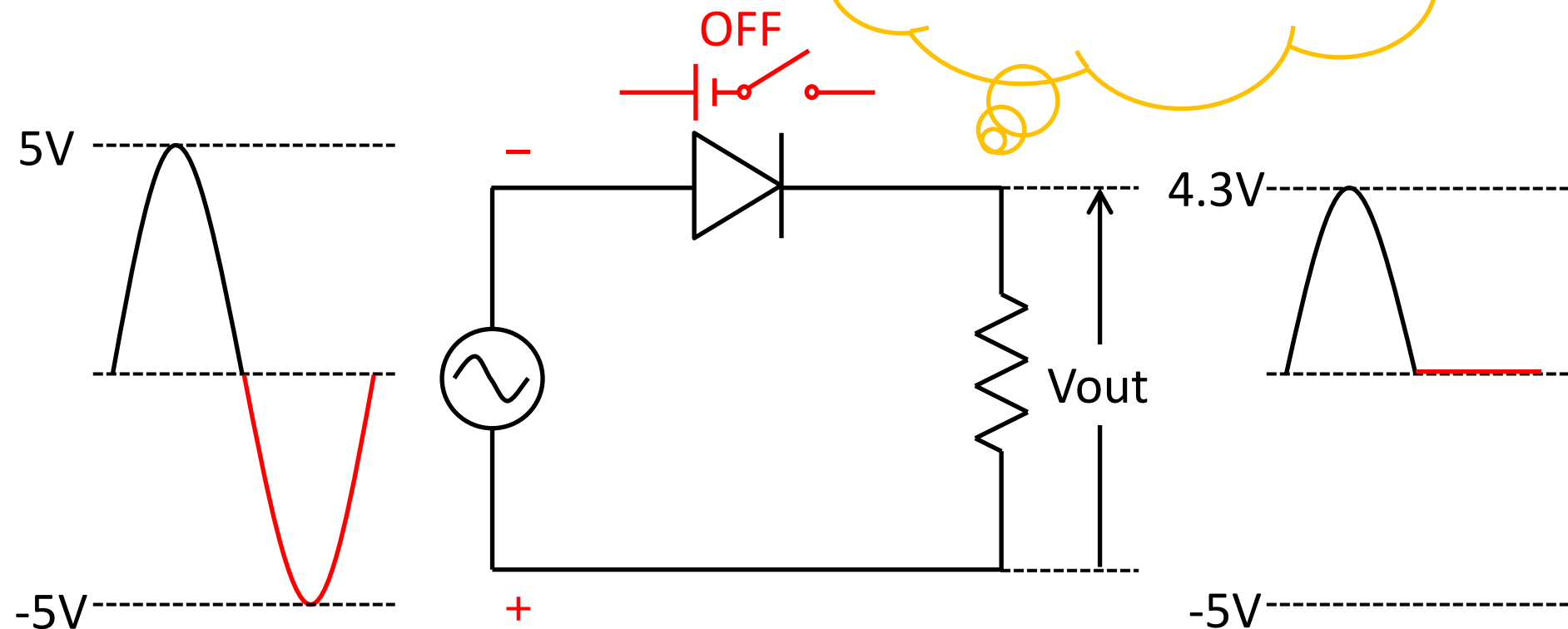


ON状態のとき、ダイオード
の順方向電圧分アノードに
比べカソードの電圧が低い



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**順方向電圧**が加わっているのでダイオードは**ON**と考えることができる。

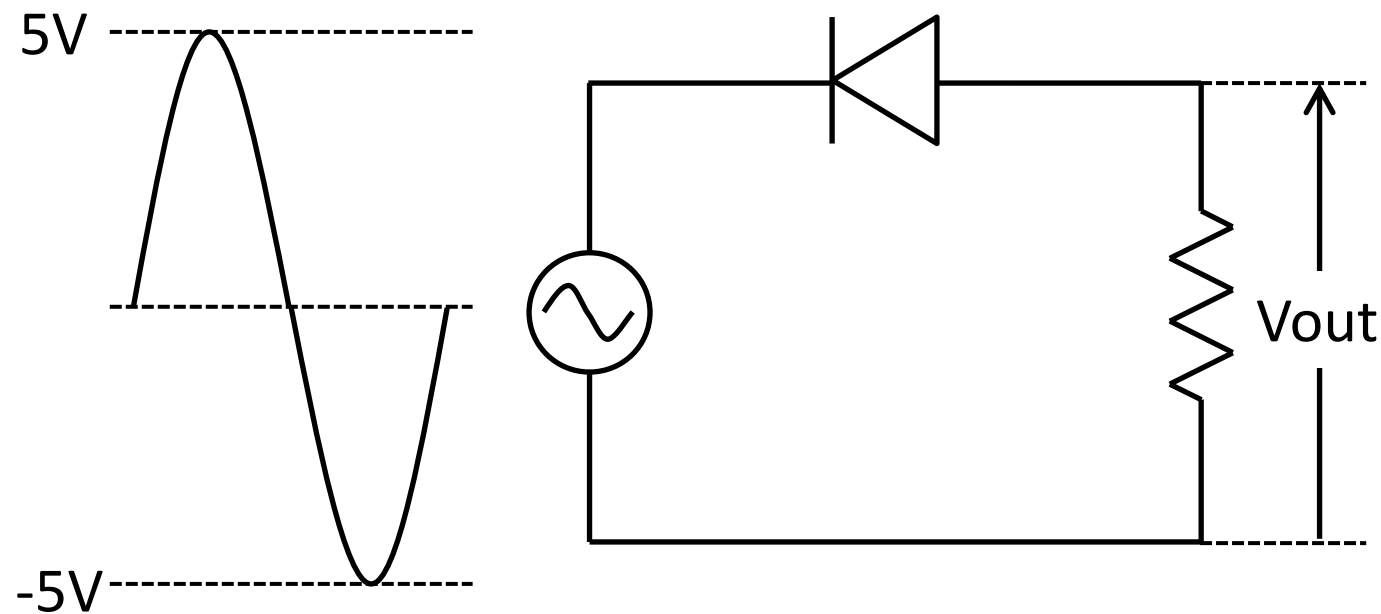
抵抗に電流が流れない。
オームの法則 $V=IR$ より、
 $I=0$ なので、 $V=0$



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**逆方向電圧**が加わっているのでダイオードは**OFF**と考えることができる。

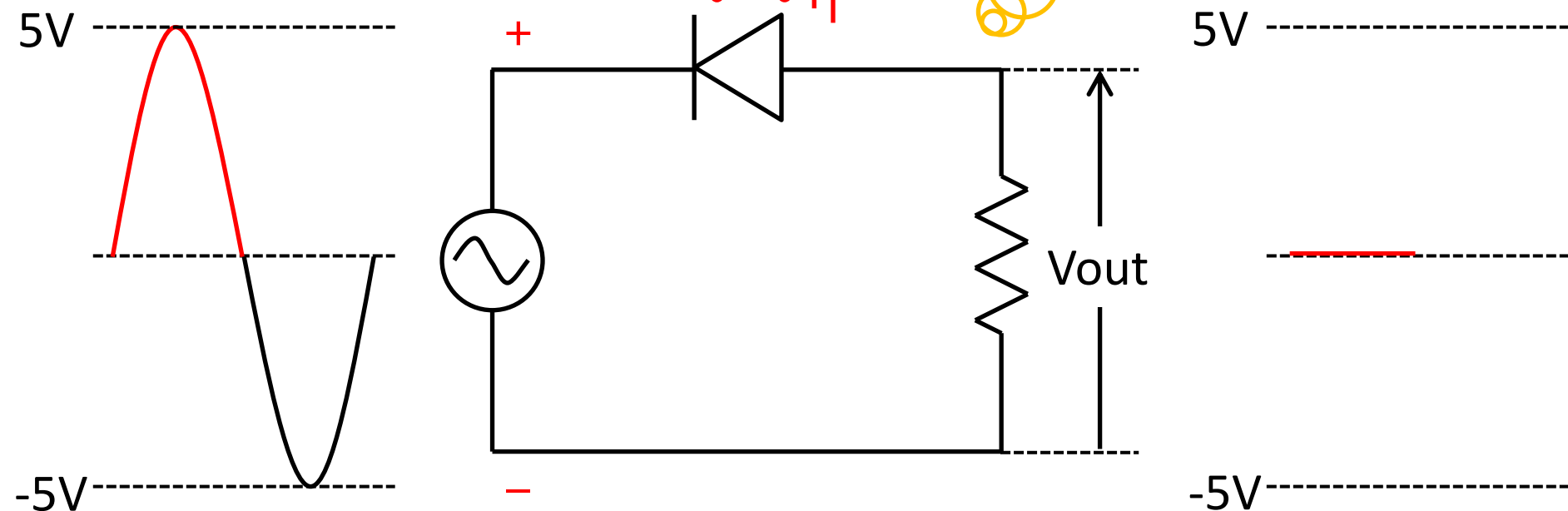
スイッチング作用（クリップ回路2）

次の回路の出力 V_{out} を求めてみよう。スイッチと電源のモデルで考えてみる。



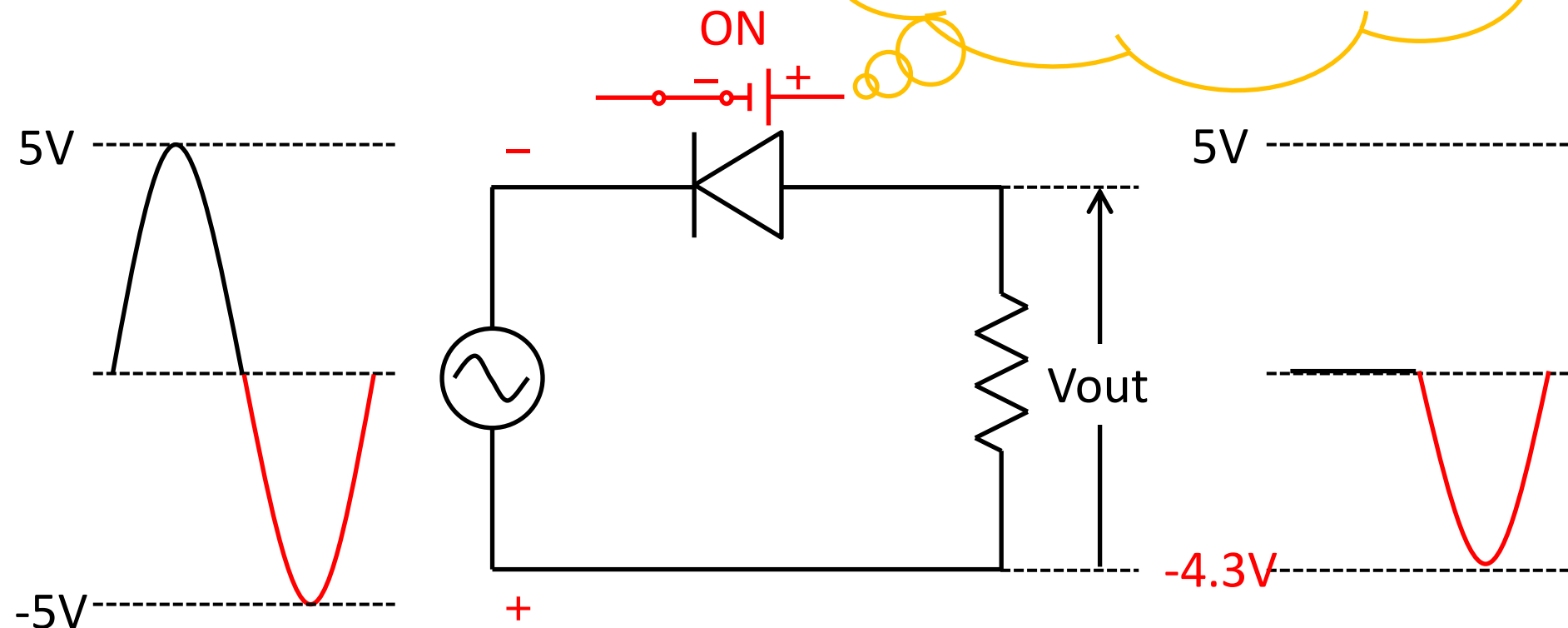
抵抗に電流が流れない。
オームの法則 $V=IR$ より、
 $I=0$ なので、 $V=0$

OFF



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**逆方向電圧**が加わっているのでダイオードは**OFF**と考えることができる。

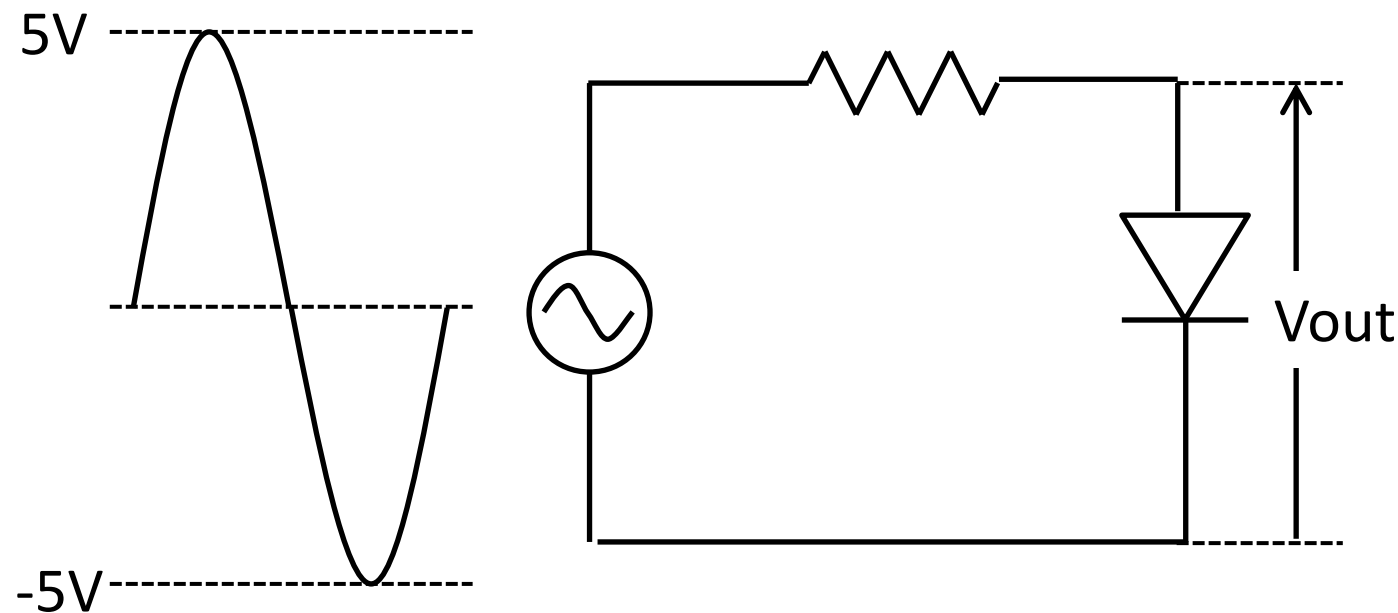
ON状態のとき、ダイオード
の順方向電圧分カソードに
比ベアノードの電圧が高い



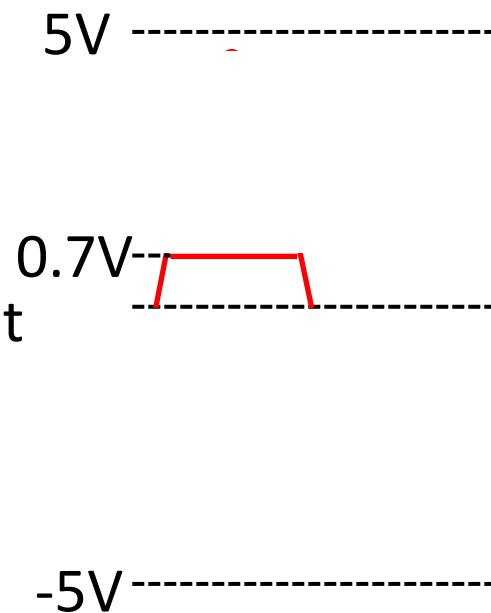
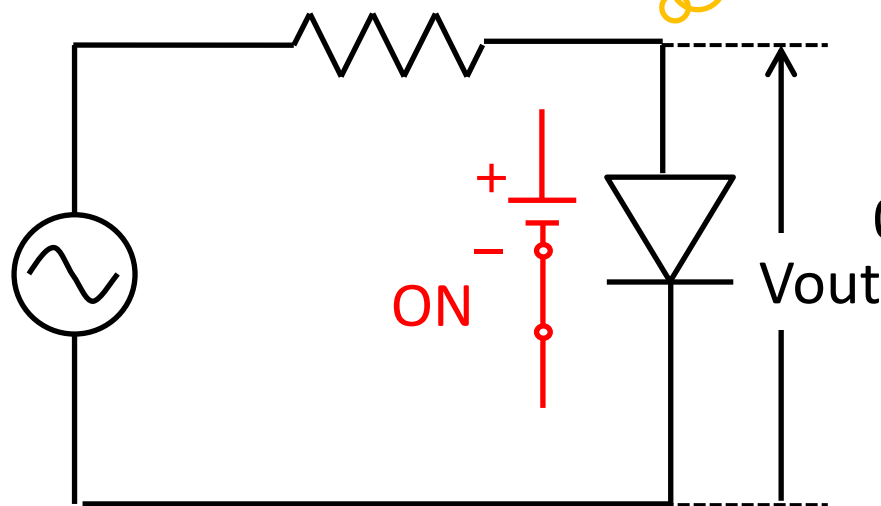
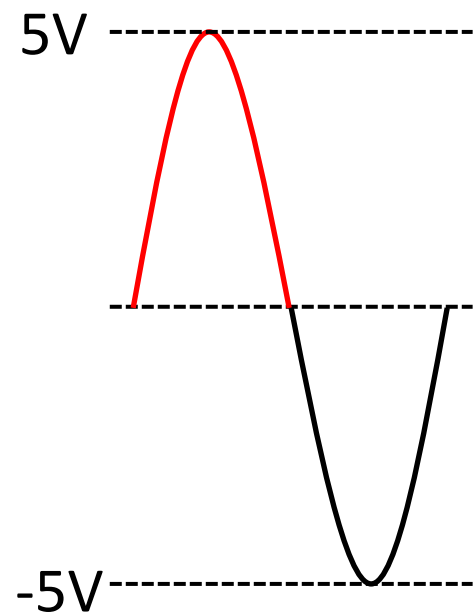
赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに順方向電圧が加わっているのでダイオードはONと考えることができる。

スイッチング作用（クリップ回路3）

次の回路の出力 V_{out} を求めてみよう。スイッチと電源のモデルで考えてみる。

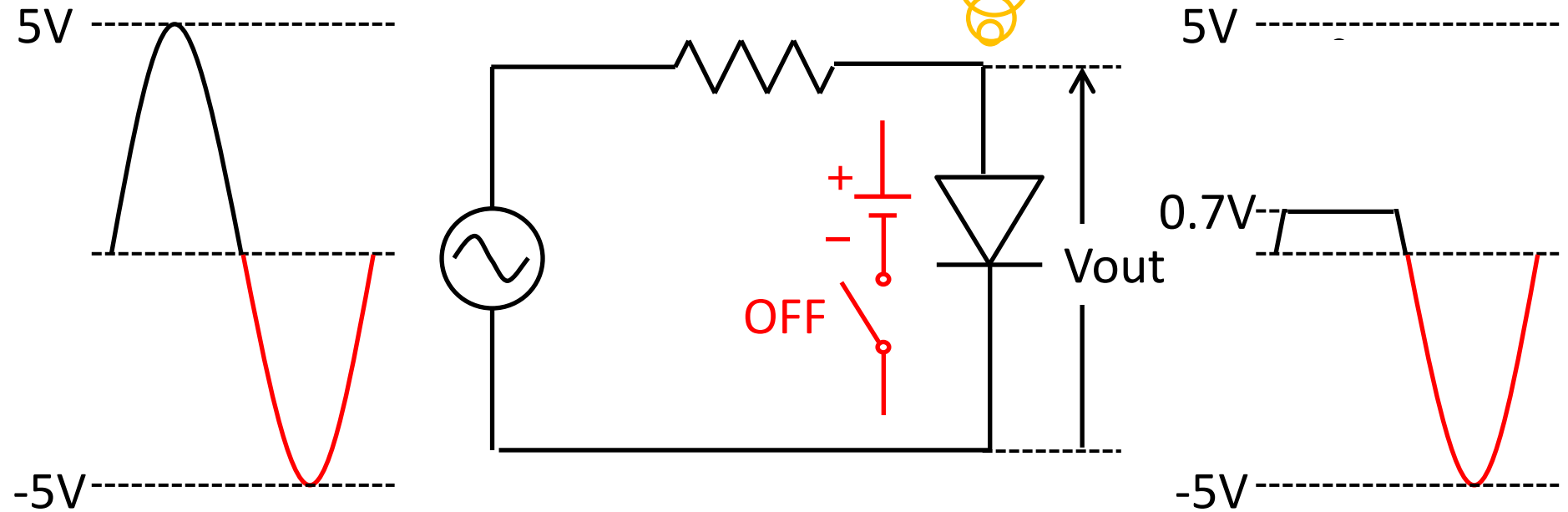


ON状態のとき、ダイオード
の順方向電圧分カソードに
比べアノードの電圧が高い



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに順方向電圧が加わっているのでダイオードはONと考えることができる。

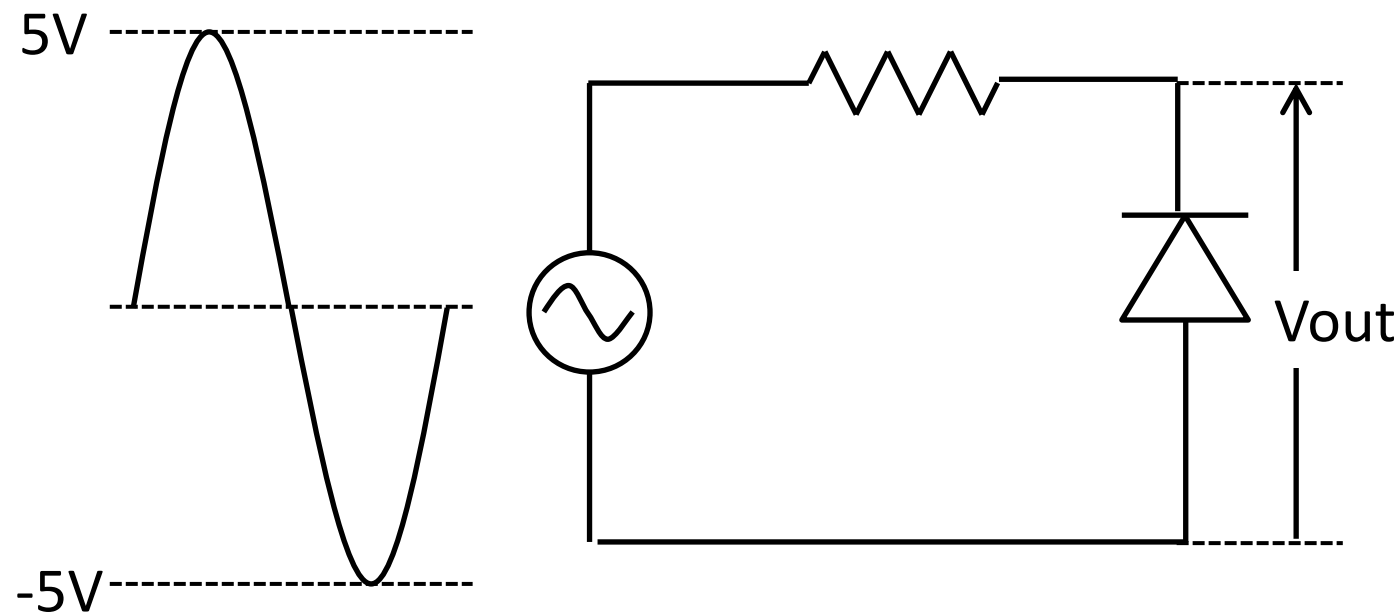
回路に電流が流れない。よって、抵抗による電圧降下は0となり、入力電圧は全てダイオードに加わる。



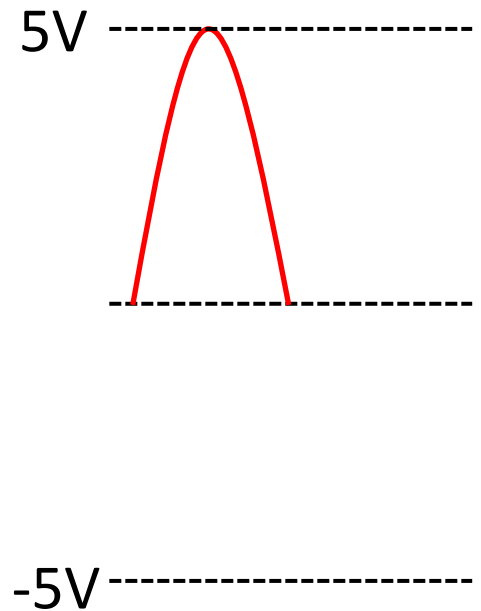
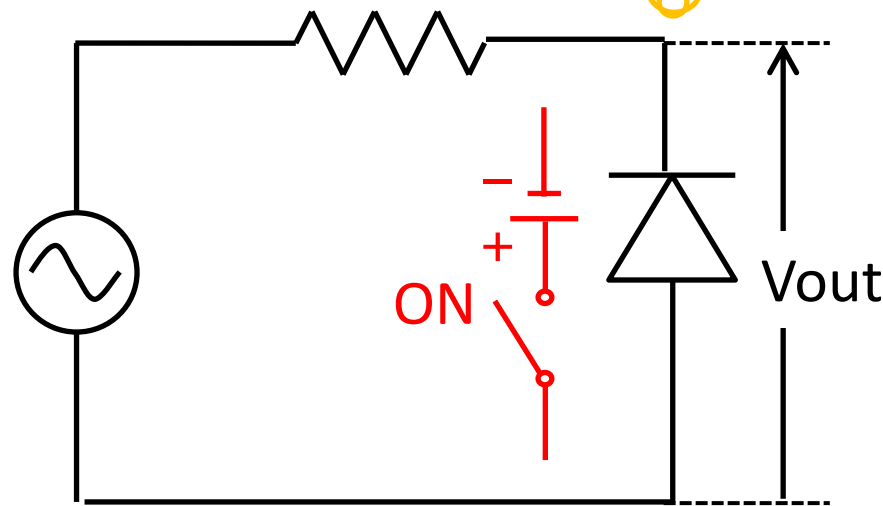
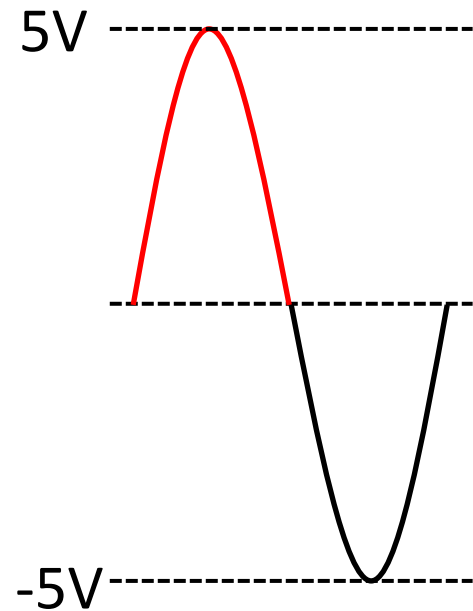
赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**逆方向電圧**が加わっているのでダイオードは**ON**と考えることができる。

スイッチング作用(クリップ回路4)

次の回路の出力 V_{out} を求めてみよう。スイッチと電源のモデルで考えてみる。

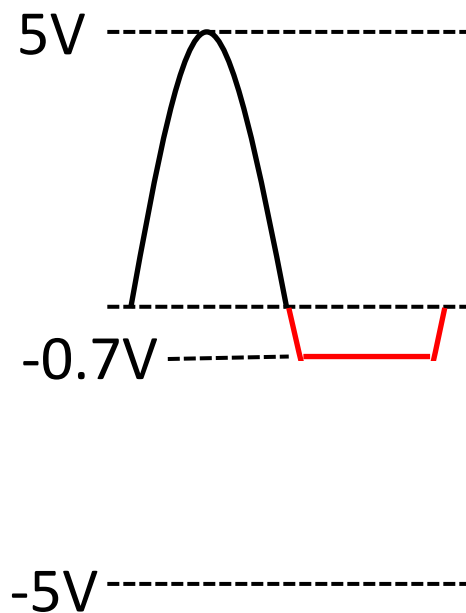
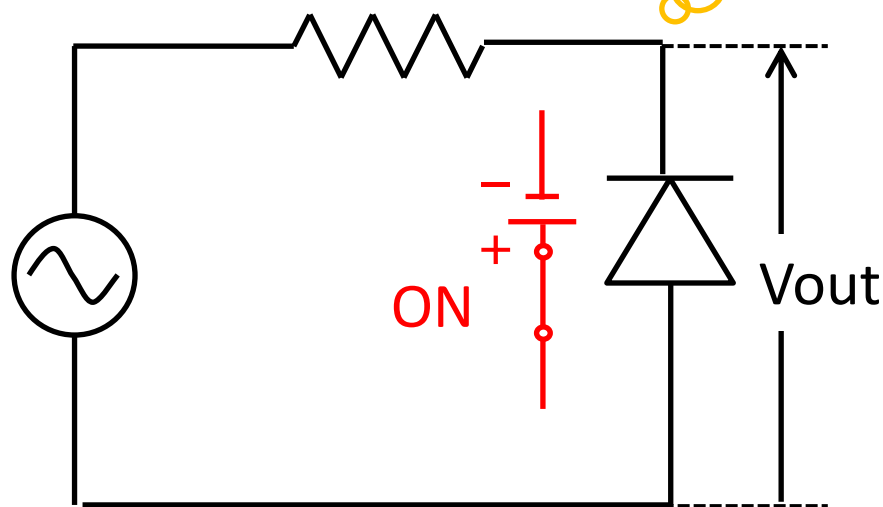
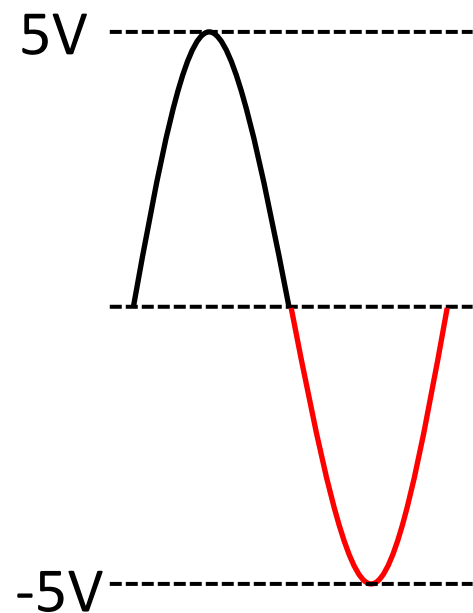


回路に電流が流れない。よって、抵抗による電圧降下は0となり、入力電圧は全てダイオードに加わる。



赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに**順方向電圧**が加わっているのでダイオードは**OFF**と考えることができる。

ON状態のとき、ダイオード
の順方向電圧分カソードに
比べアノードの電圧が高い



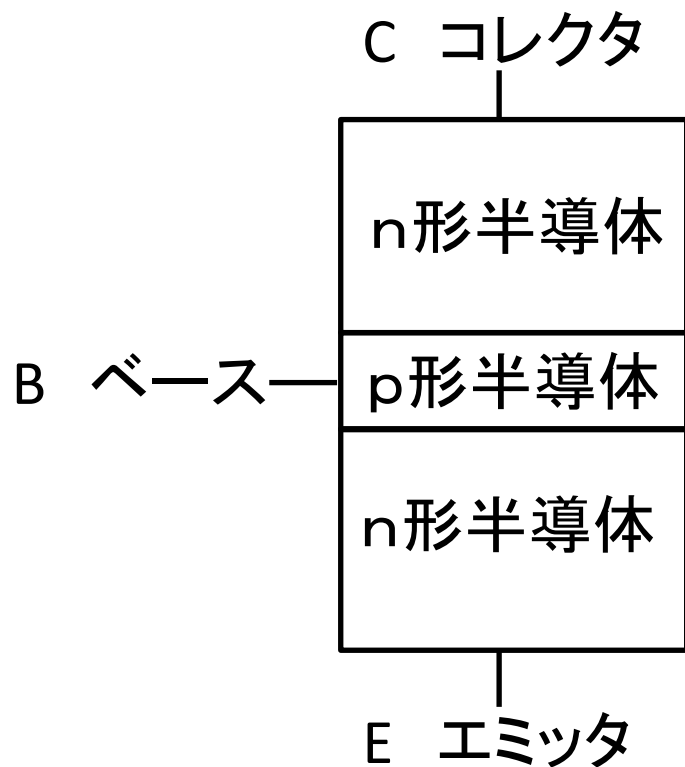
赤で示している電圧の部分のみについて考えてみる。このとき、ダイオードに逆方向電圧が加わっているのでダイオードはONと考えることができる。

トランジスタ

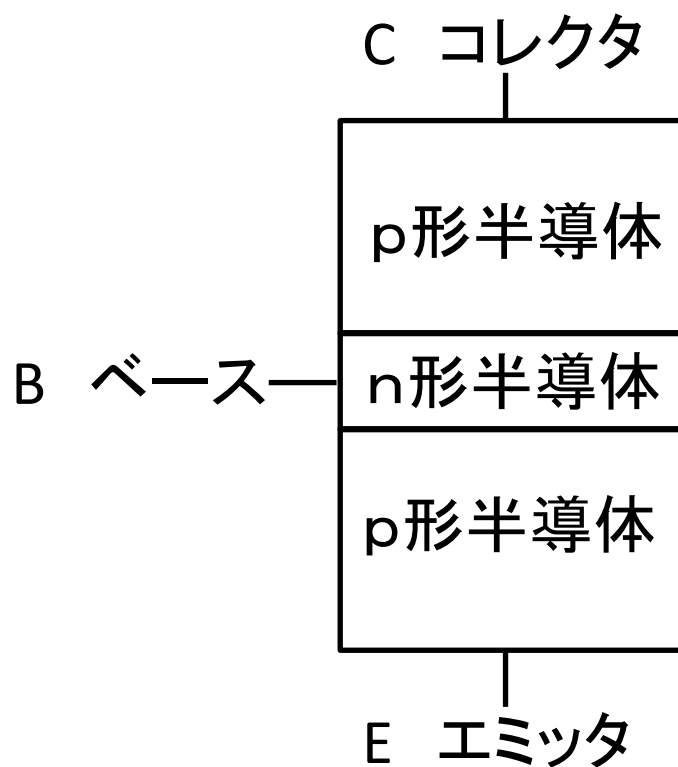
バイポーラトランジスタ

内部構造

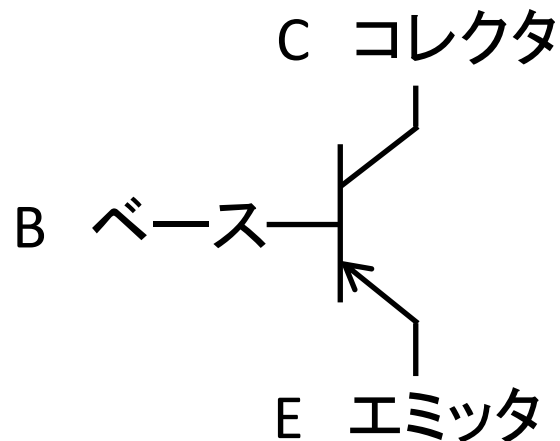
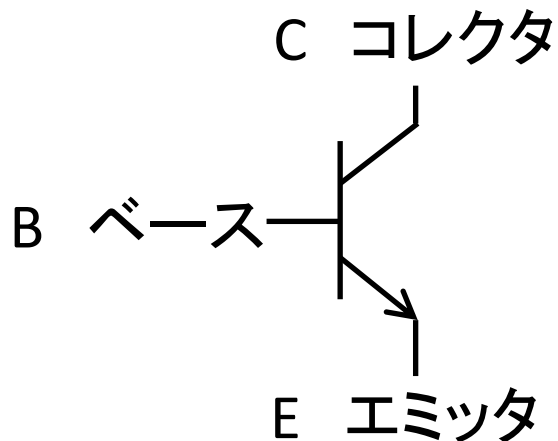
npn形



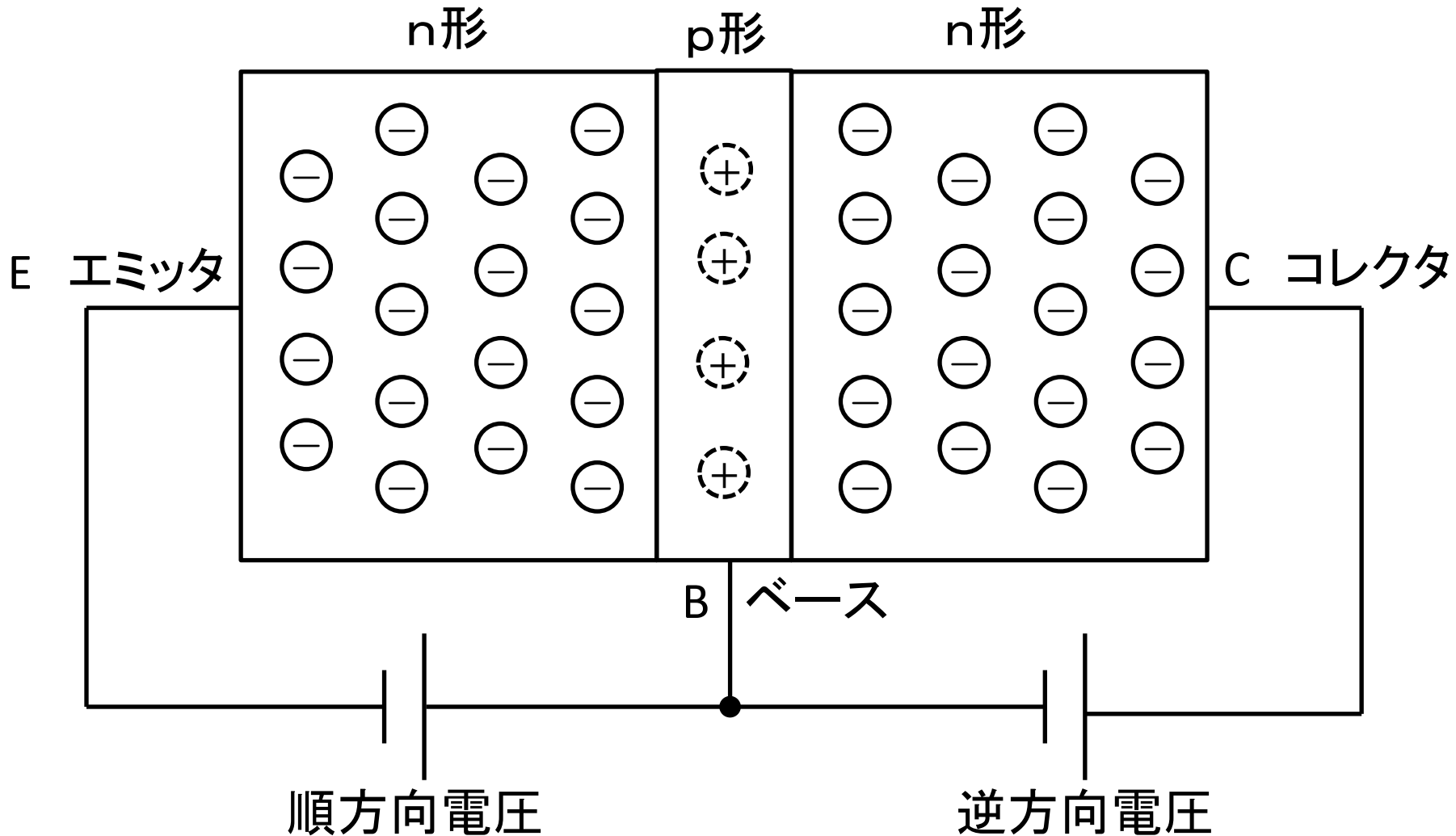
pnp形



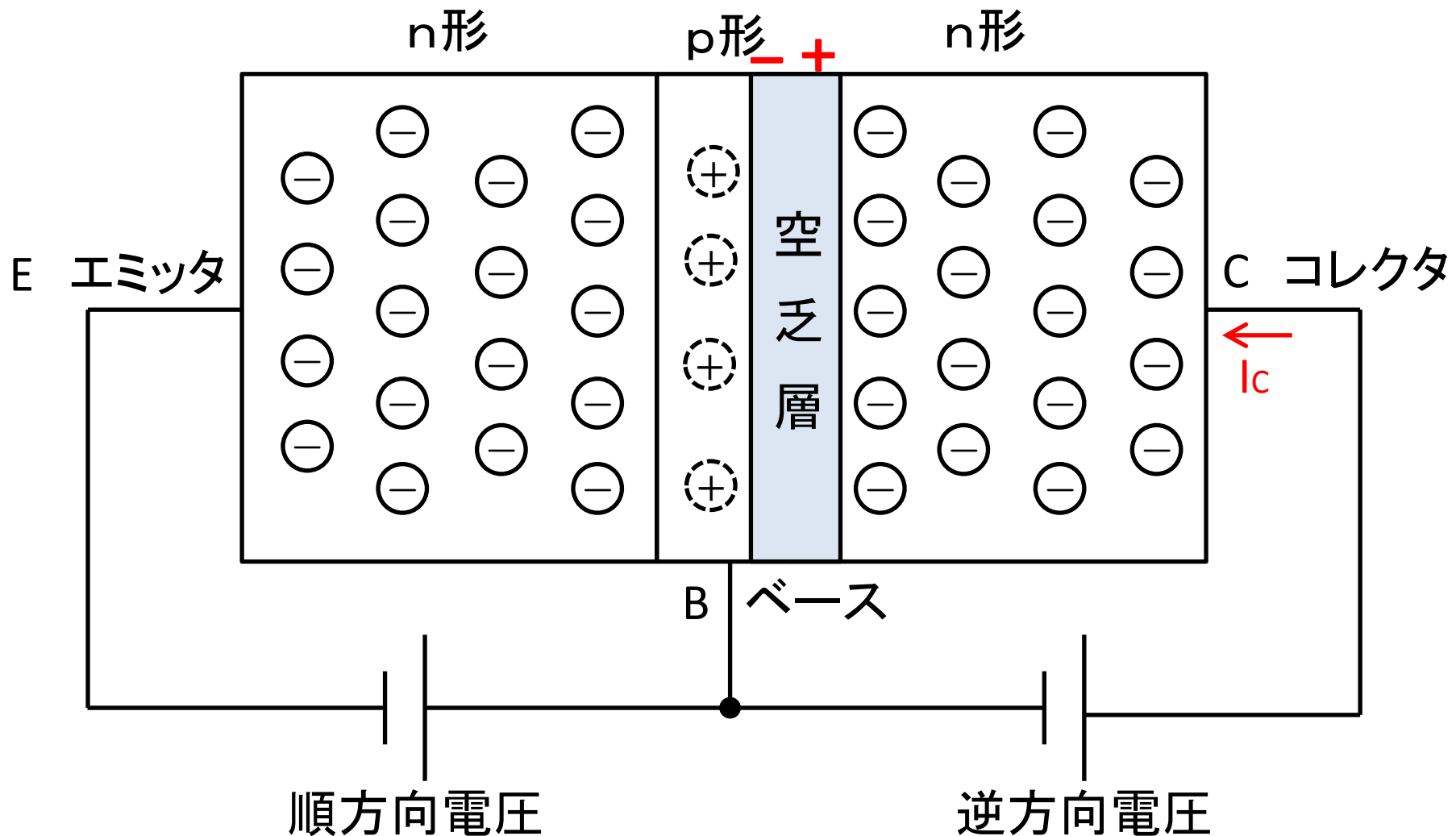
回路記号



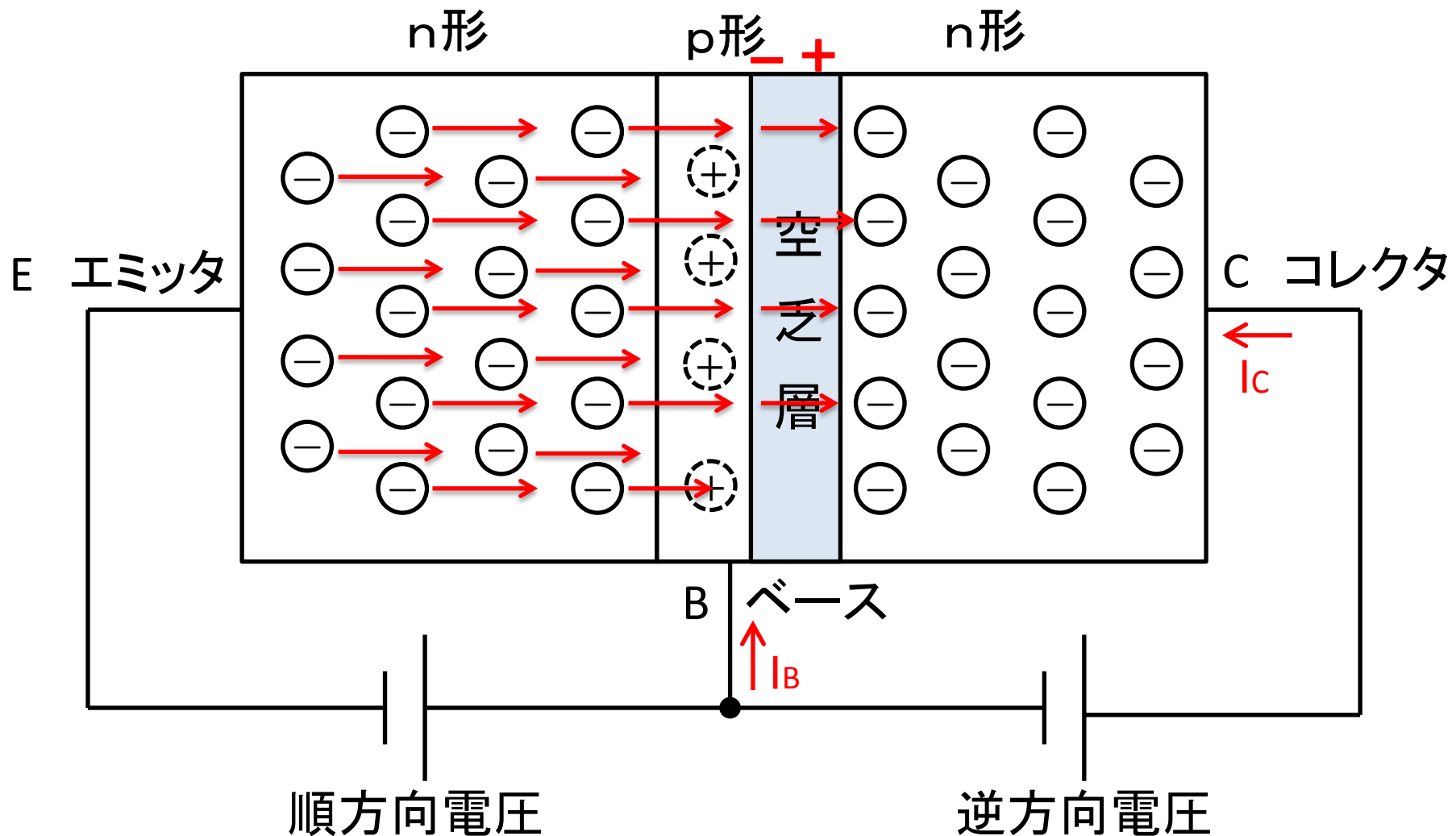
npnトランジスタ



コレクタ・ベース間に逆方向電圧を印加しているので、コレクタ・ベース間に空乏層ができる。このままだと、空乏層があるためコレクタ電流 I_c は流れない。また、このときコレクタ・ベース間に印可した電圧は、全て空乏層に加わる。



ベース・エミッタ間に順方向電圧を印加すると、大量の自由電子がエミッタ領域からベース領域に流れ込んでくる。ベース領域が薄く作られているため、流れ込んできた自由電子はベース領域で再結合(ホールと結合)せずに空乏層に入り込む。空乏層に入った自由電子は空乏層にかかっている電界に引っ張られコレクタ領域に達しコレクタ電流 I_C になる。また、ベース領域で再結合した自由電子がベース電流 I_B なる。

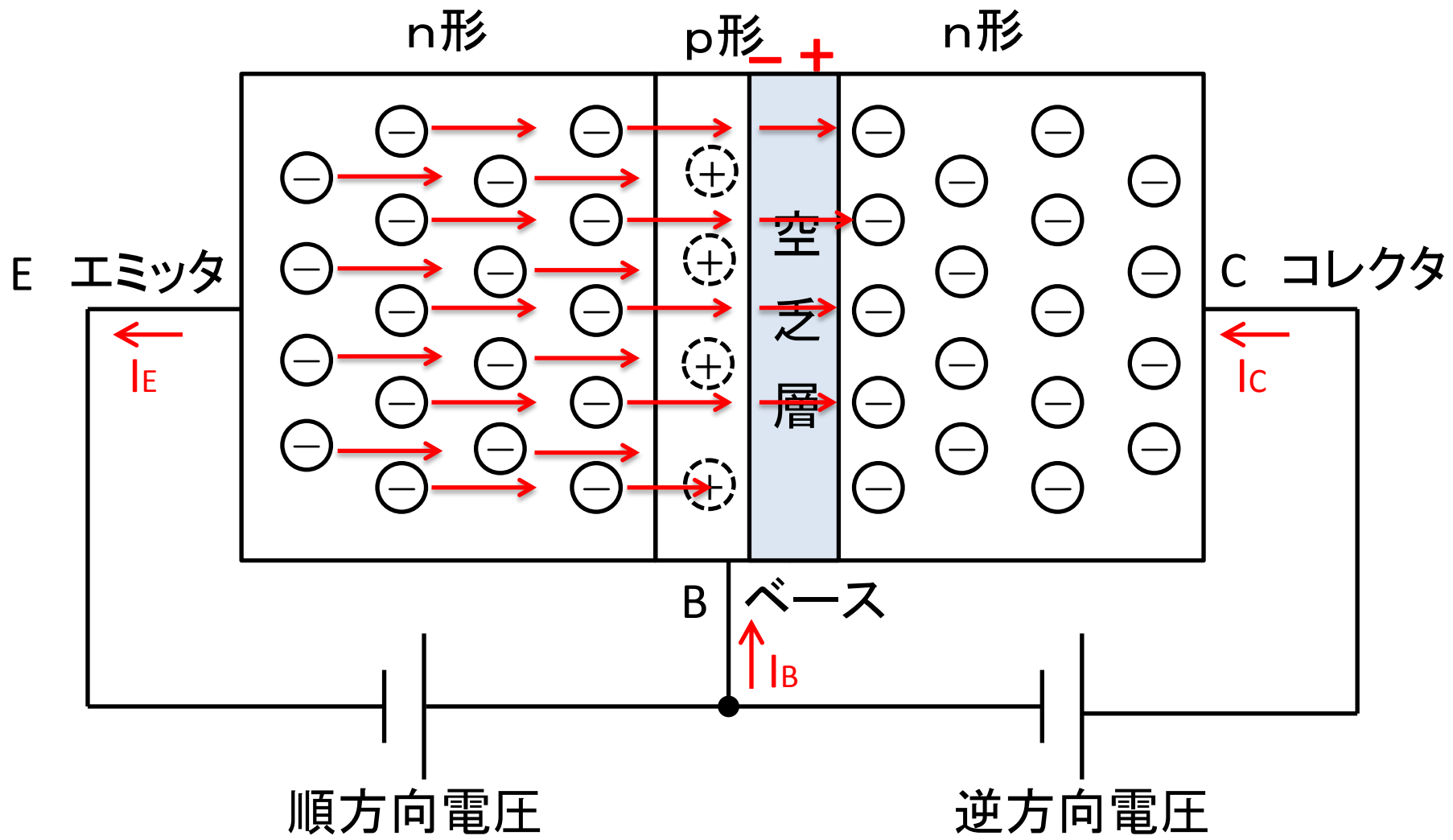


ベース領域で再結合する自由電子とコレクタ領域まで到達する自由電子の割合がほぼ一定であることから、コレクタ電流 I_C とベース電流 I_B はほぼ比例する。

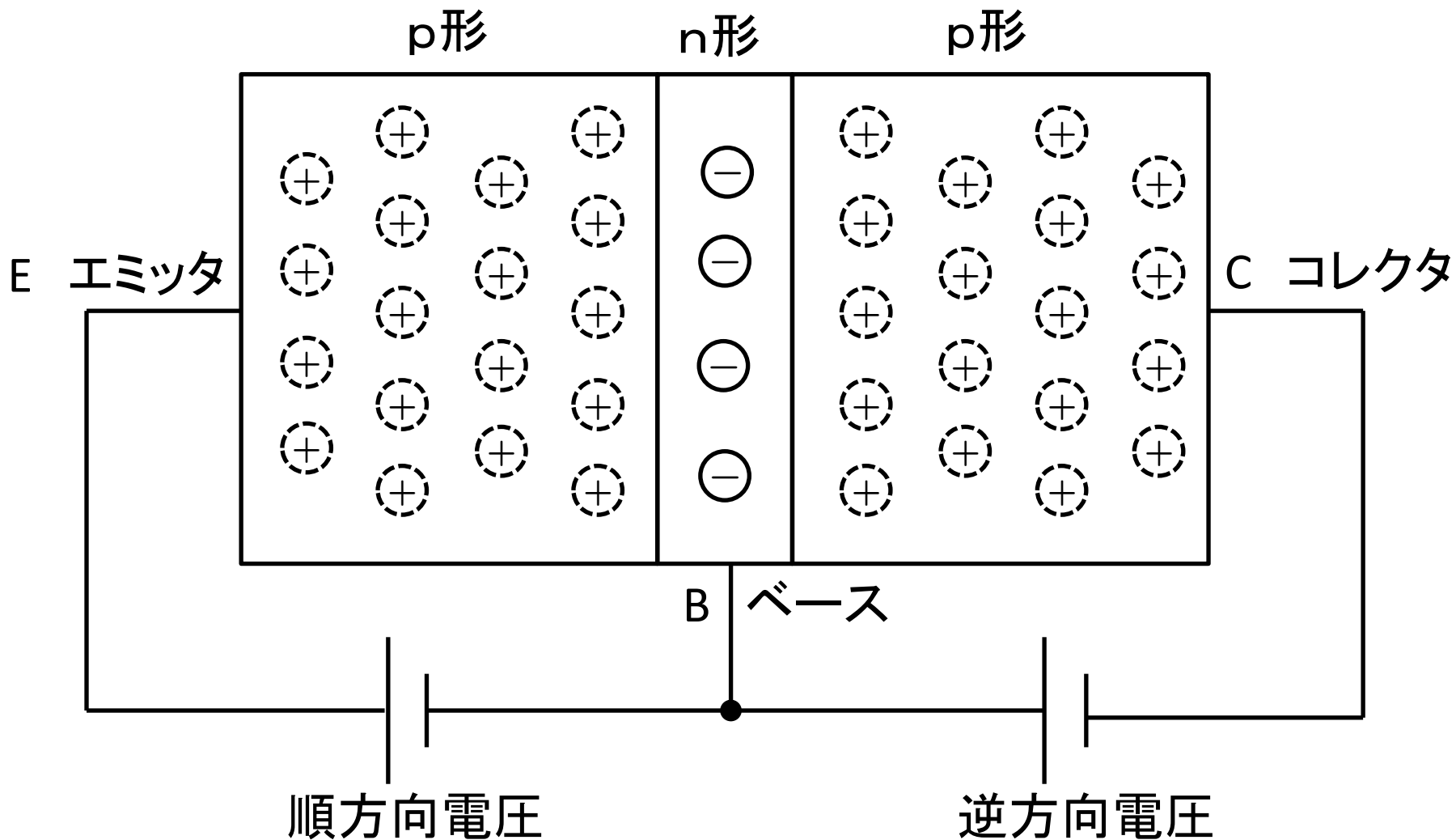
$I_C = h_{FE} \times I_B$ (h_{FE} は種類および部品により異なる: 数十～数百)

また、次の関係が成立する。

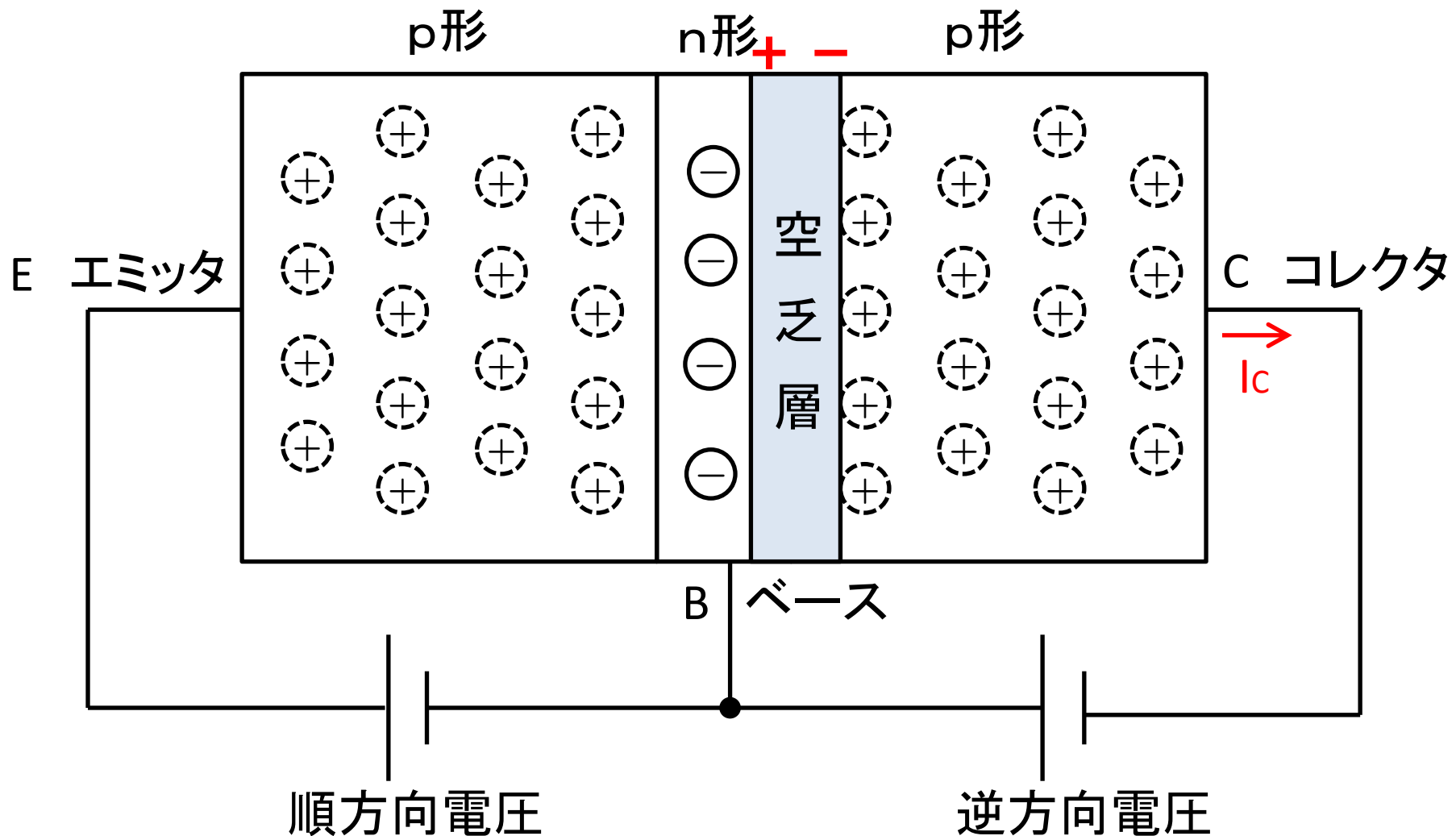
$I_E = I_C + I_B$ 、 $I_E \doteq I_C$



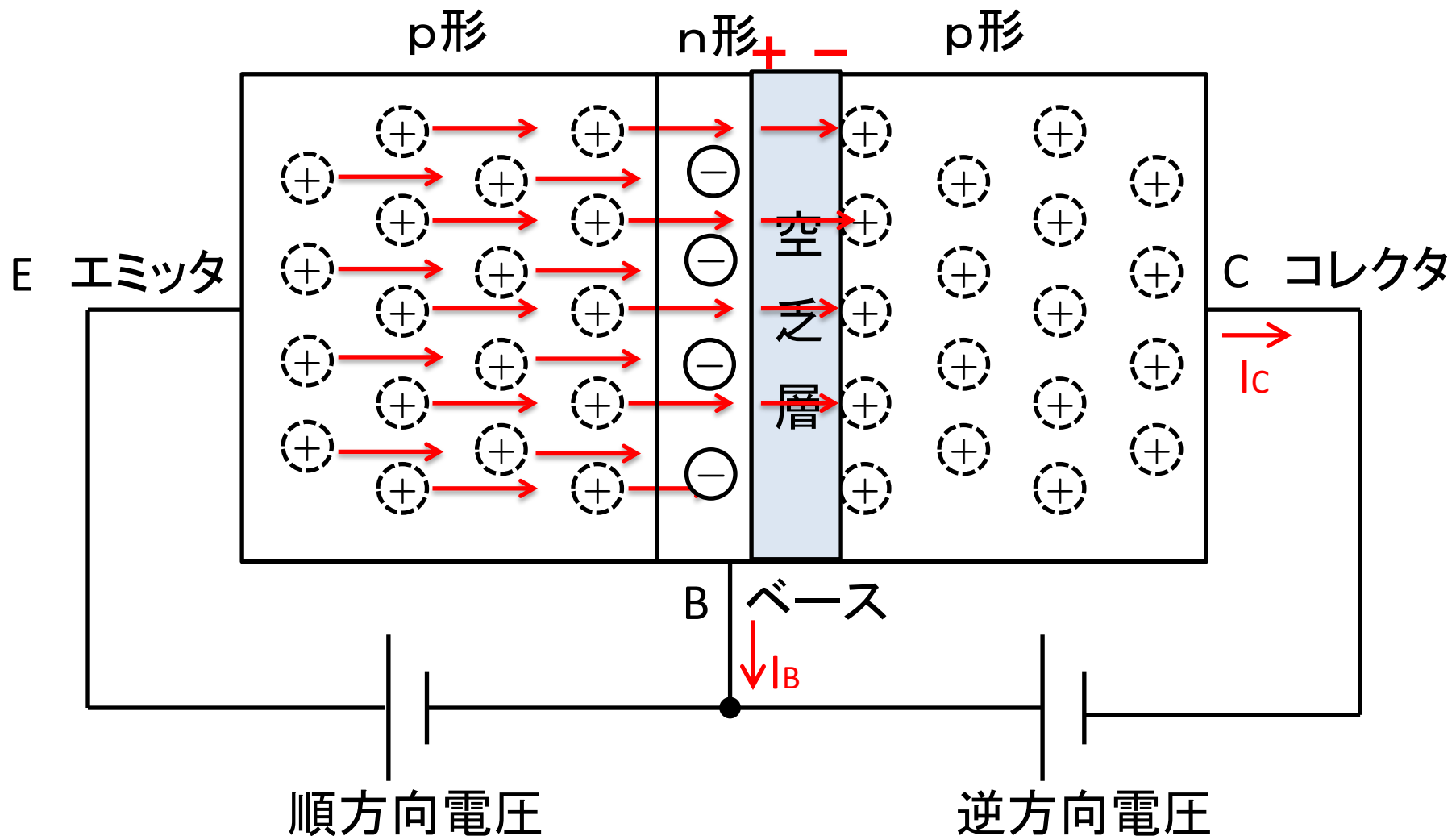
pnptランジスタ



コレクタ・ベース間に逆方向電圧を印加しているので、コレクタ・ベース間に空乏層ができる。このままだと、空乏層があるためコレクタ電流 I_c は流れない。また、このときコレクタ・ベース間に印可した電圧は、全て空乏層に加わる。



ベース・エミッタ間に順方向電圧を印加すると、大量の正孔がエミッタ領域からベース領域に流れ込んでくる。ベース領域が薄く作られているため、流れ込んできた正孔はベース領域で再結合(自由電子と結合)せずに空乏層に入り込む。空乏層に入った正孔は空乏層にかかっている電界に引っ張られコレクタ領域に達しコレクタ電流 I_C になる。また、ベース領域で再結合した正孔がベース電流 I_B なる。

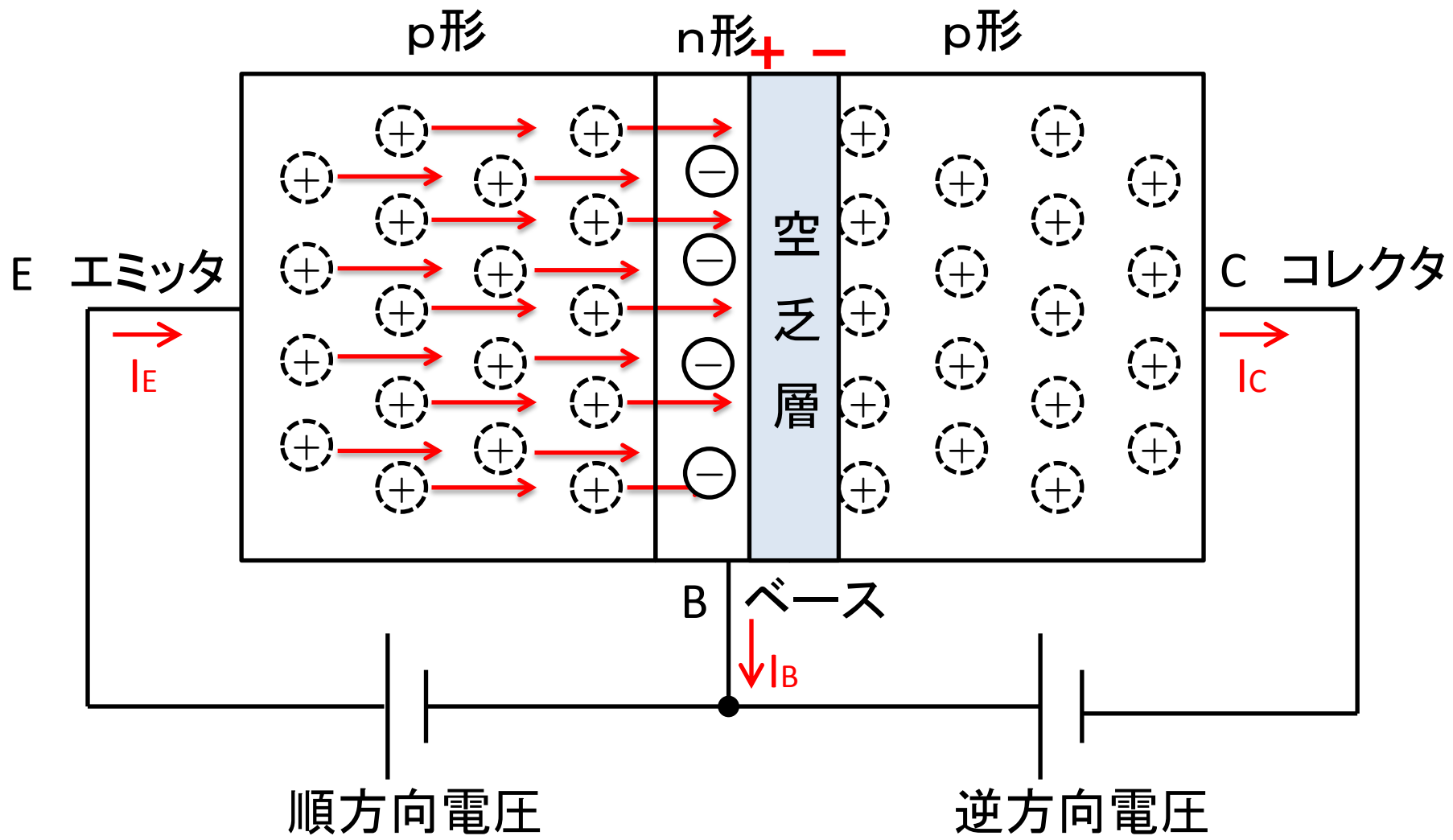


ベース領域で再結合する正孔とコレクタ領域まで達する正孔の割合がほぼ一定であることから、コレクタ電流 I_C とベース電流 I_B はほぼ比例する。

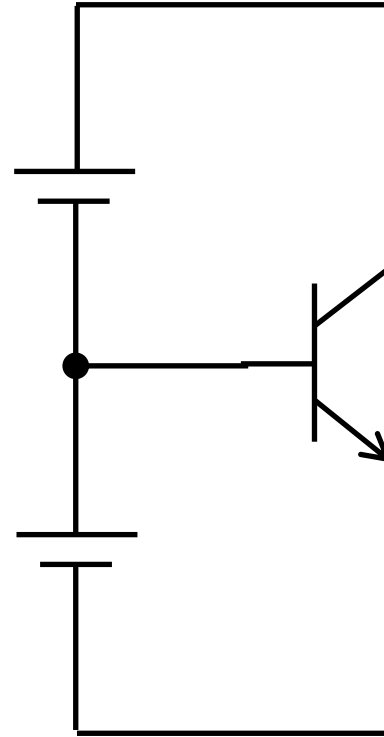
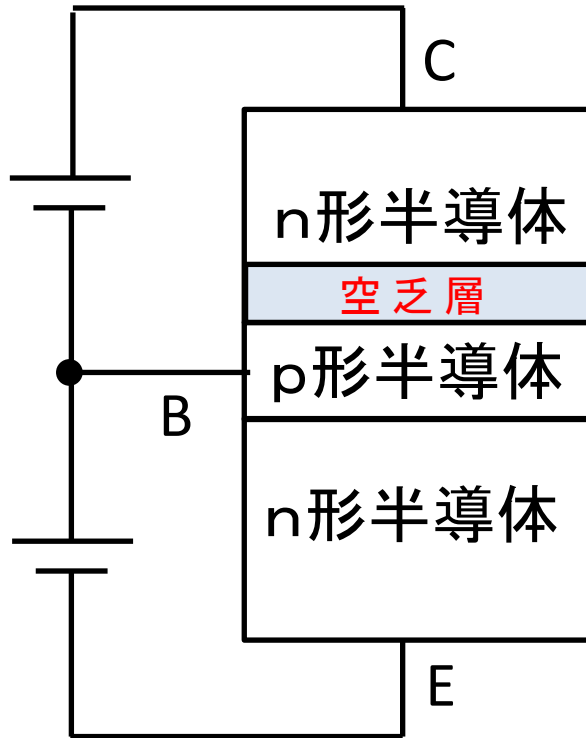
$I_C = h_{FE} \times I_B$ (h_{FE} は種類および部品により異なる: 数十～数百)

また、次の関係が成立する。

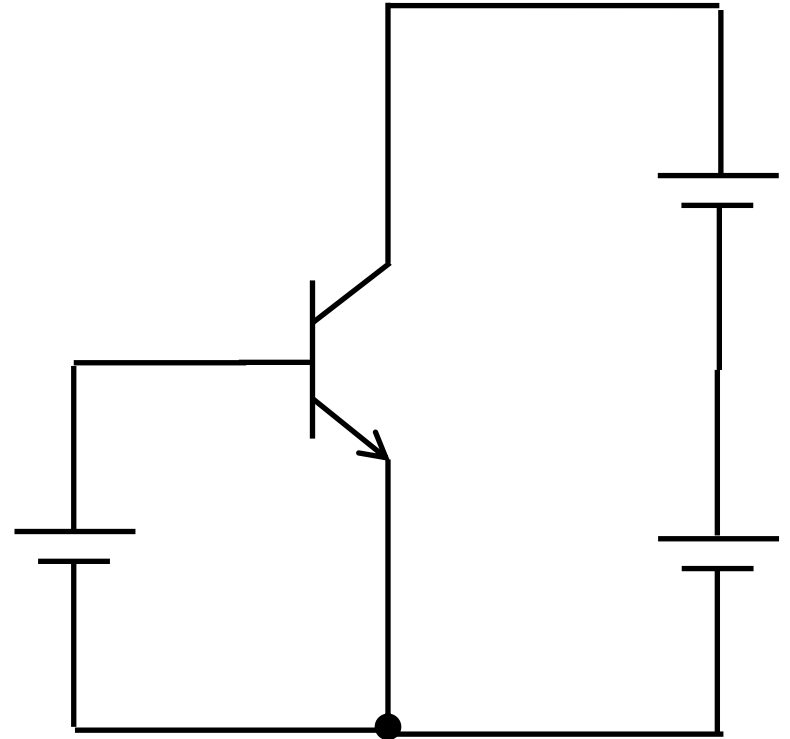
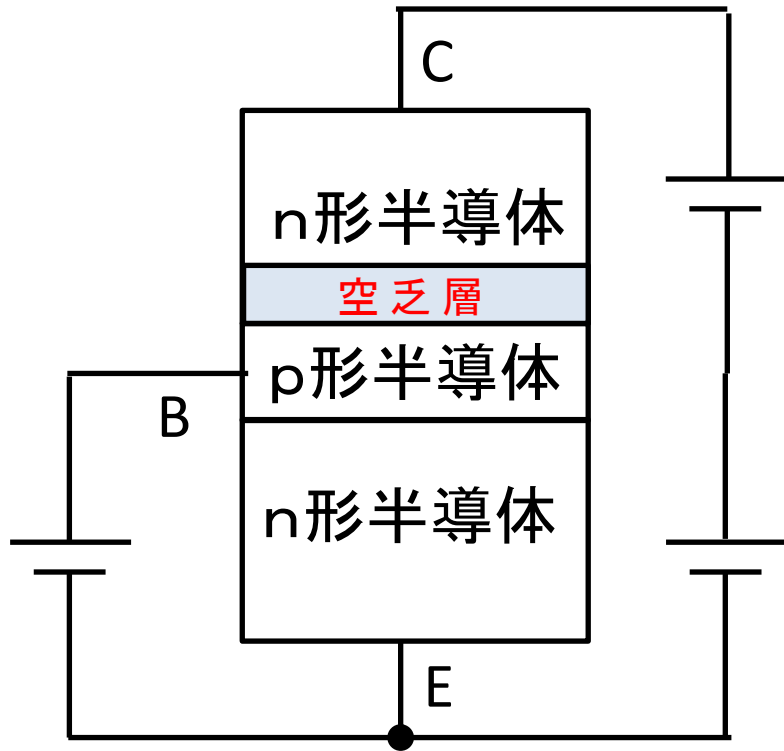
$I_E = I_C + I_B$ 、 $I_E \doteq I_C$



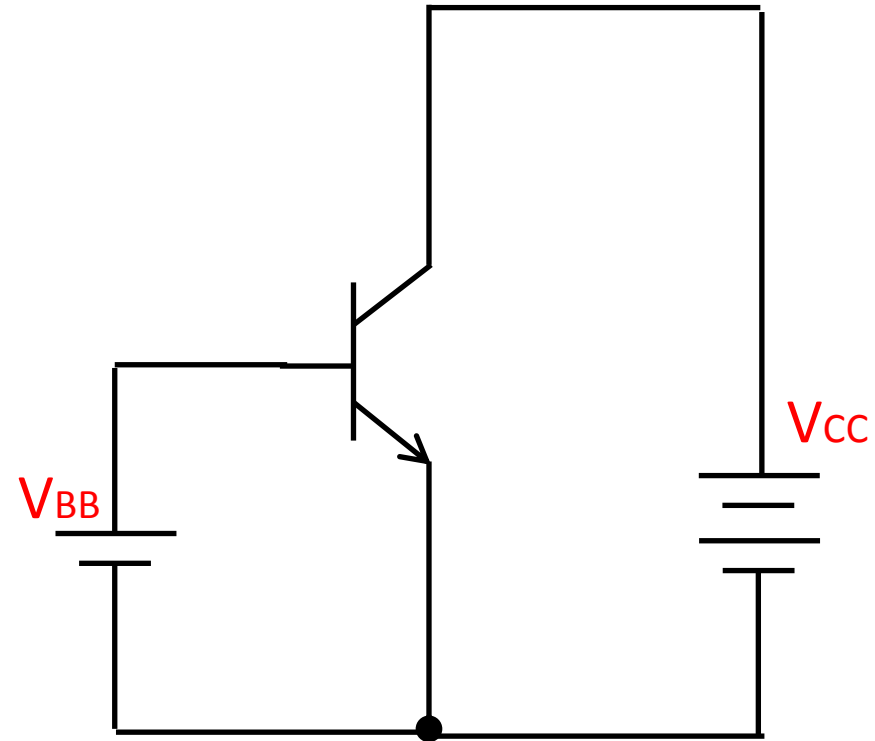
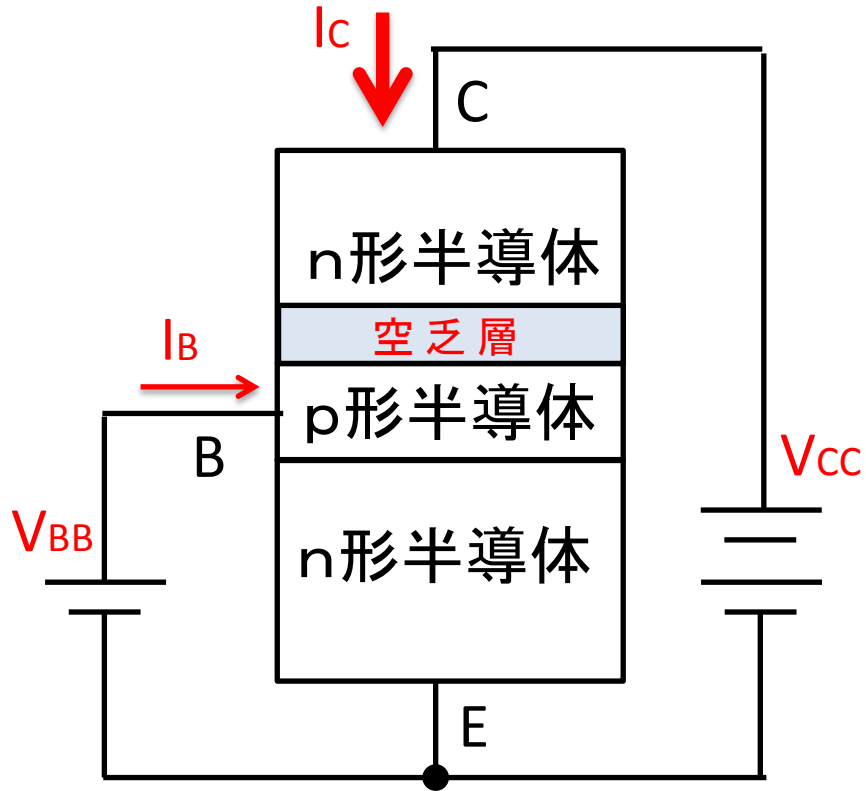
npnトランジスタ



npnトランジスタ



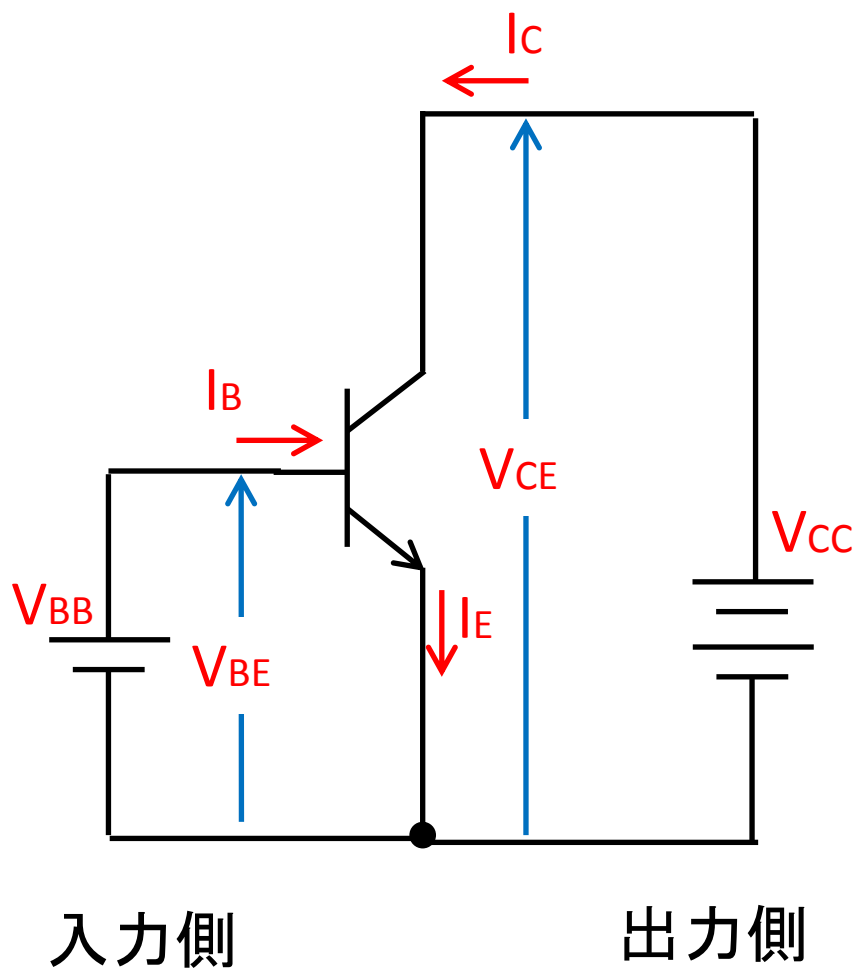
npnトランジスタ



入力側

出力側

エミッタが共通



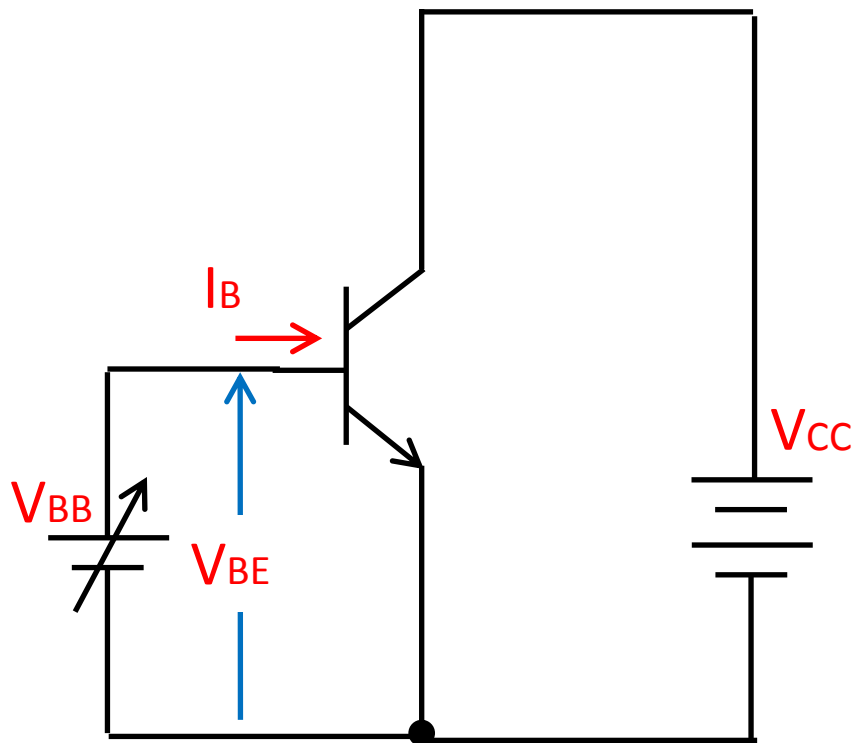
V_{BE} ベース・エミッタ間電圧

V_{CE} コレクタ・エミッタ間電圧

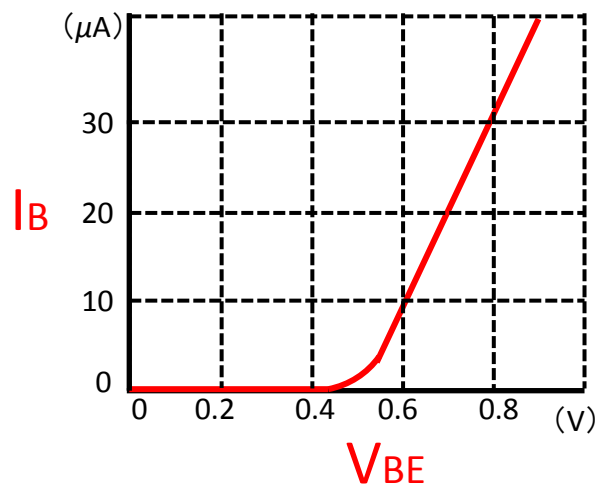
I_B ベース電流

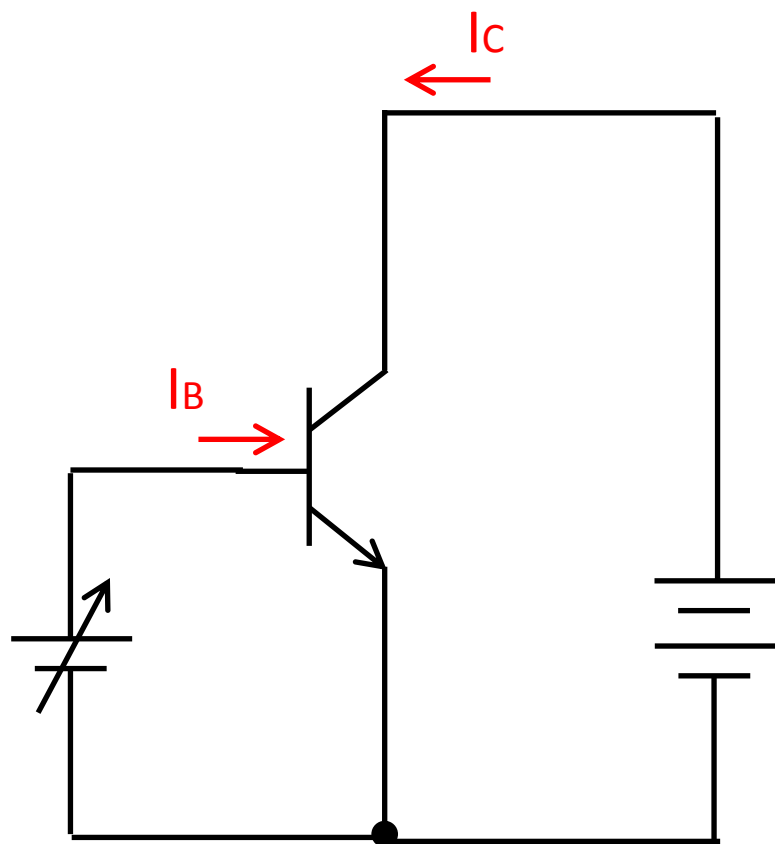
I_C コレクタ電流

I_E エミッタ電流



入力特性 ($I_B - V_{BE}$ 特性)

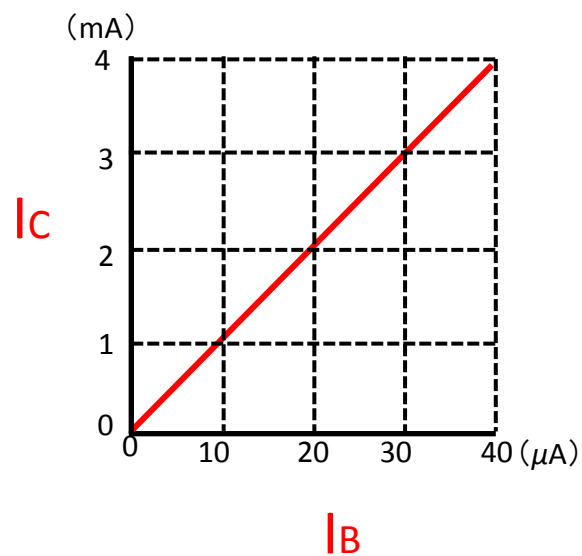


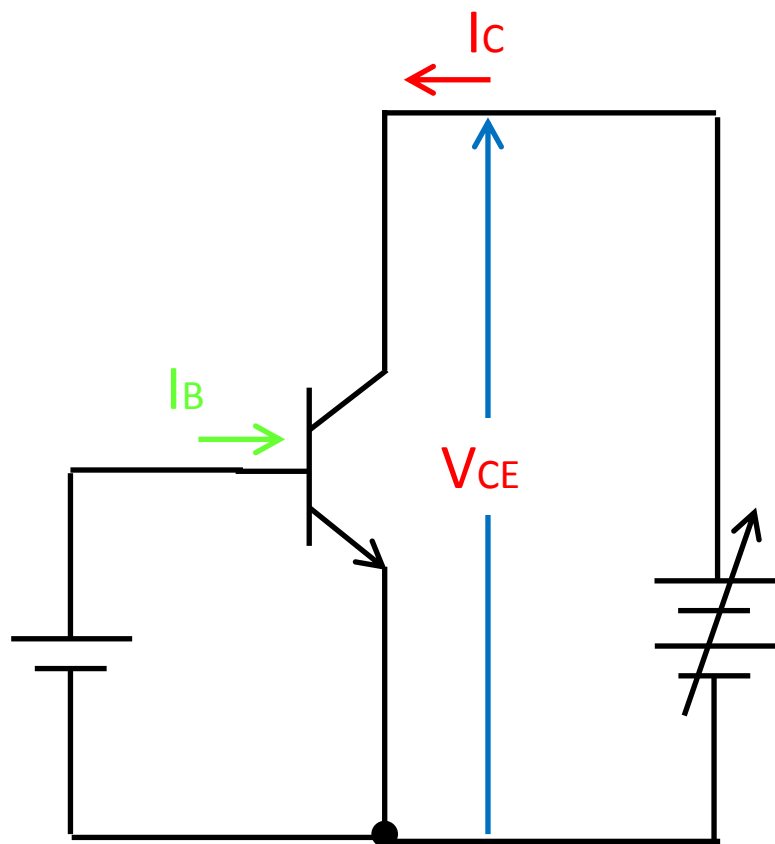


入力側

出力側

電流伝達特性 ($I_C - I_B$ 特性)

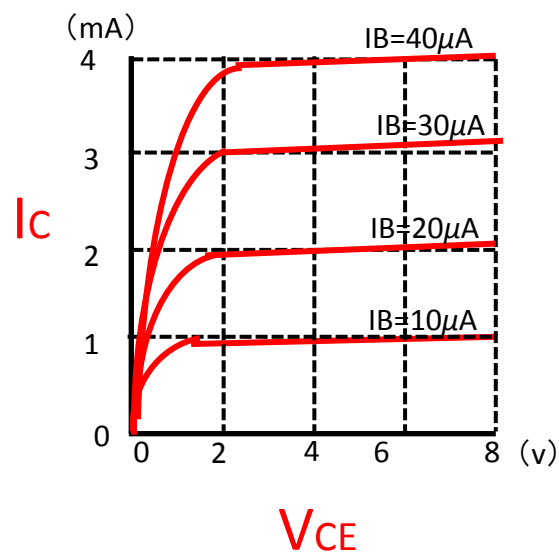




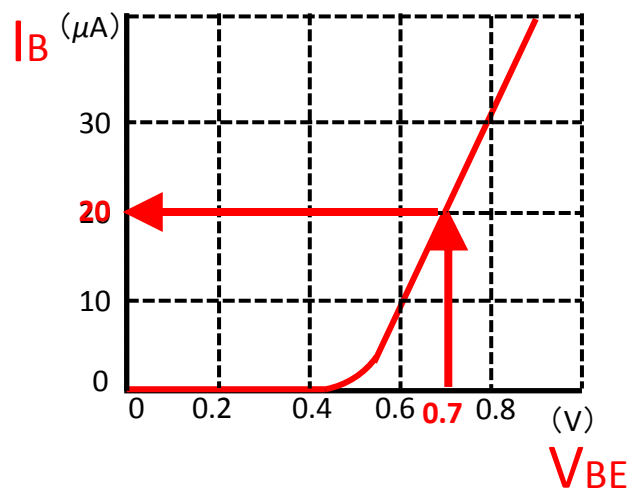
入力側

出力側

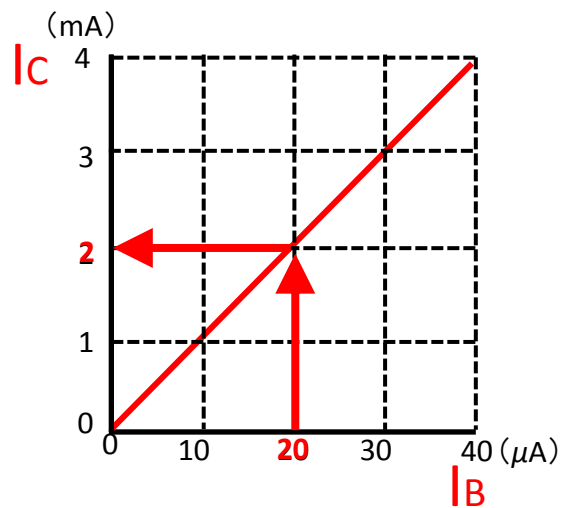
出力特性 ($I_C - V_{CE}$ 特性)



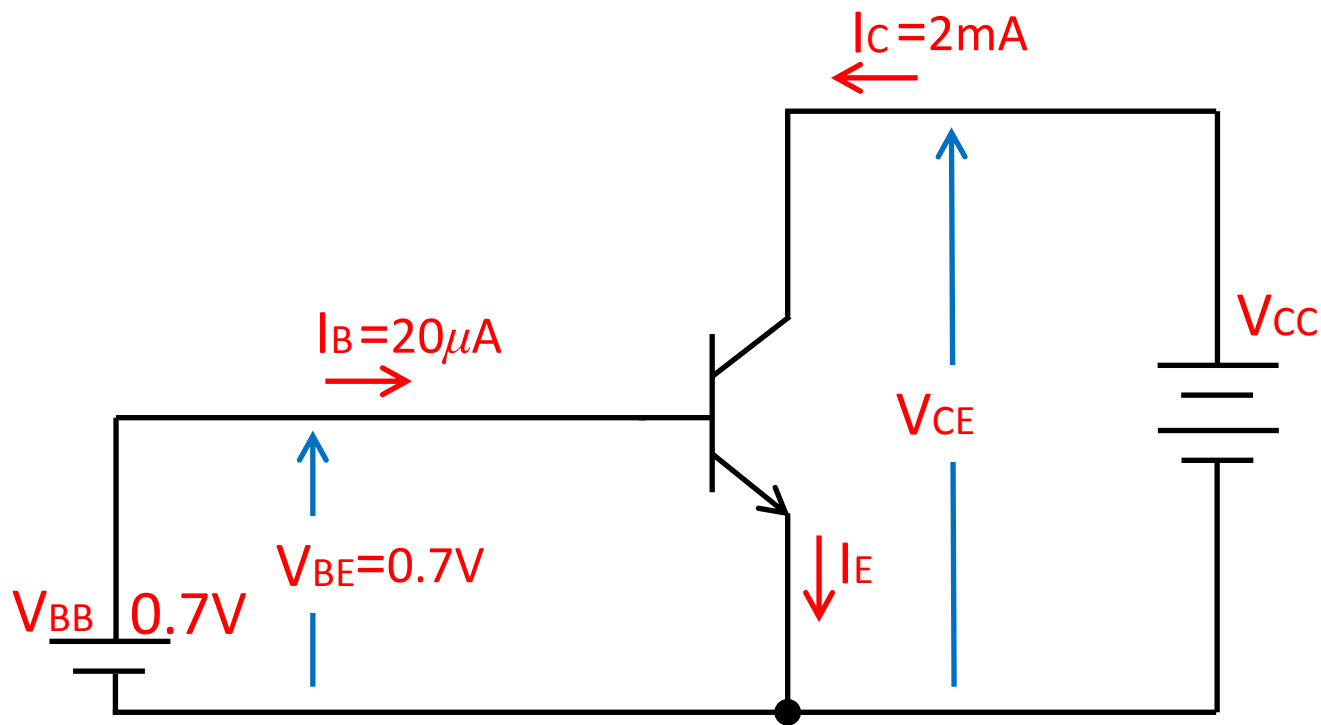
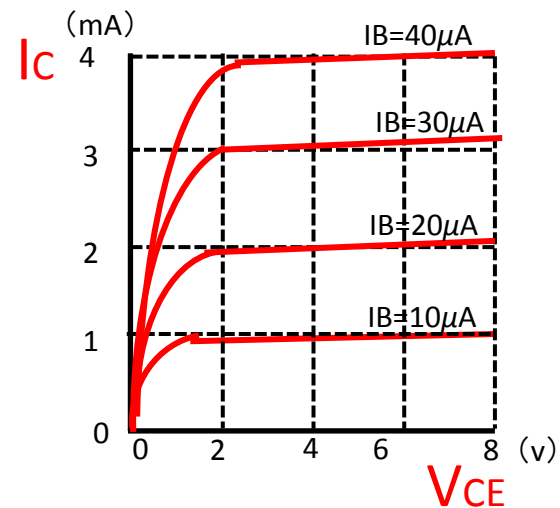
入力特性



電流伝達特性



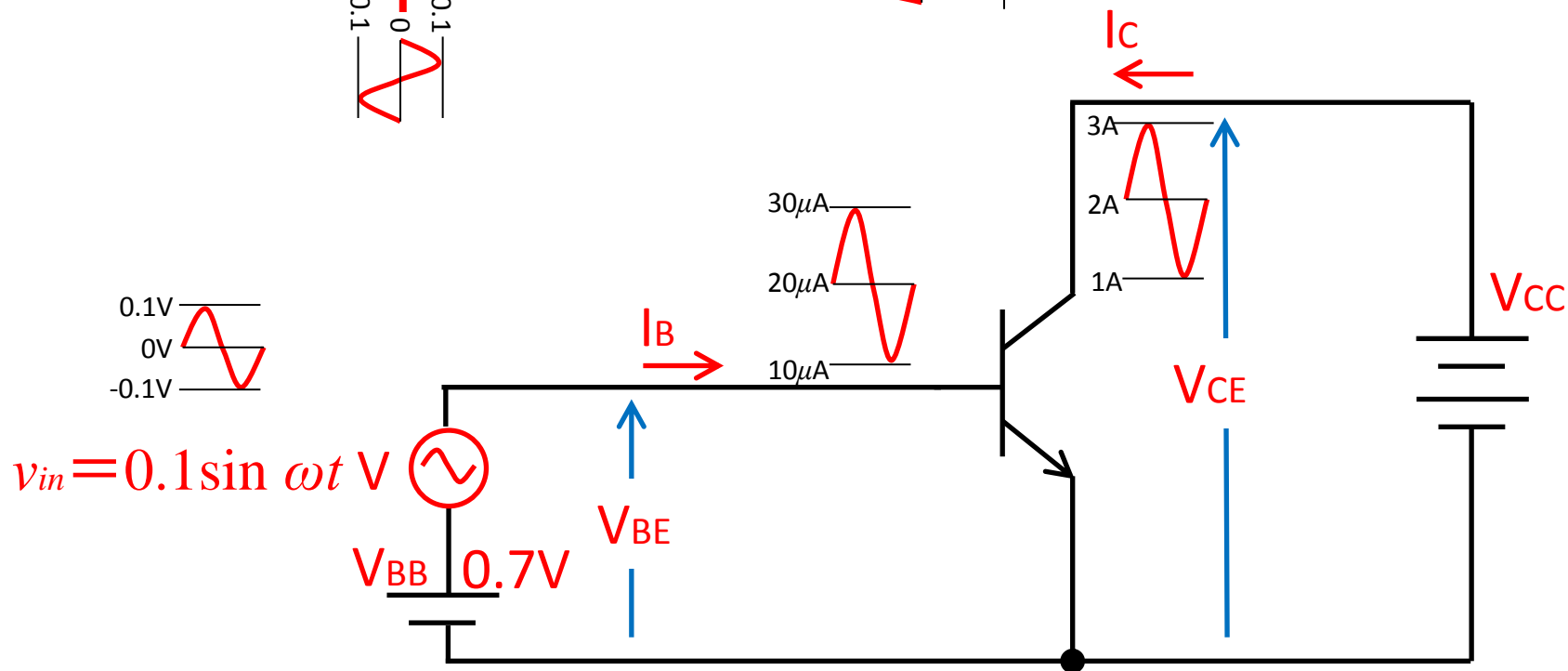
出力特性



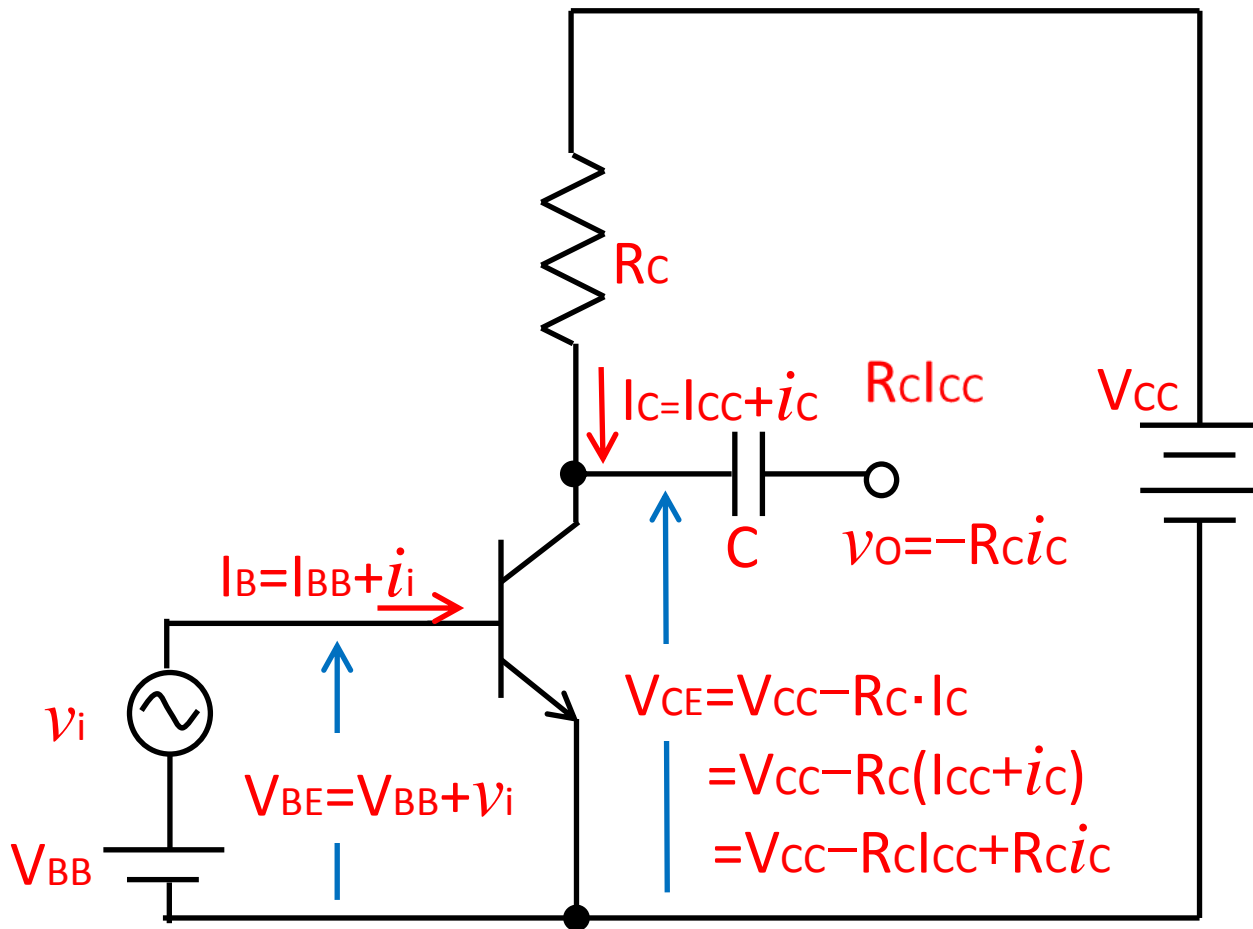
The graph shows the relationship between collector current I_C (mA) and collector-emitter voltage V_{CE} (V) for a common-emitter BJT amplifier. The curves are plotted for different base currents I_B :

- $I_B = 40 \mu A$
- $I_B = 30 \mu A$
- $I_B = 20 \mu A$
- $I_B = 10 \mu A$

The graph indicates that I_C increases with V_{CE} and is approximately equal to I_B for $V_{CE} > 2V$.



電圧増幅作用



コレクタに抵抗 R_C を接続すると抵抗 R_C に信号電流 i_c が流れ、その電圧降下を出力信号電圧 v_o として取り出すことができる。

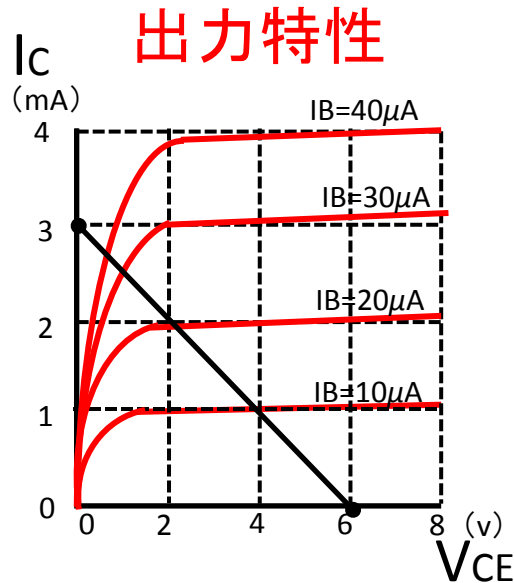
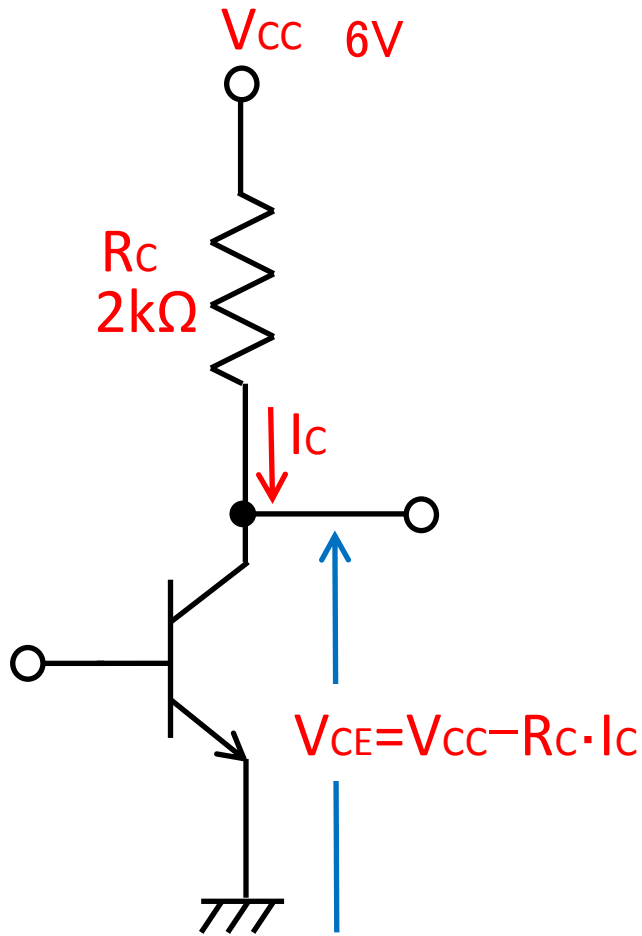
コンデンサ C は直流分を阻害して、信号電圧 v_o だけを取り出す働きを持っている。

$$\text{電圧増幅度 } A_v = \frac{v_o}{v_i}$$

コレクタ抵抗 R_C を大きくすると増幅度が大きくなる。

V_{BB} のことをベースバイアス電源という。

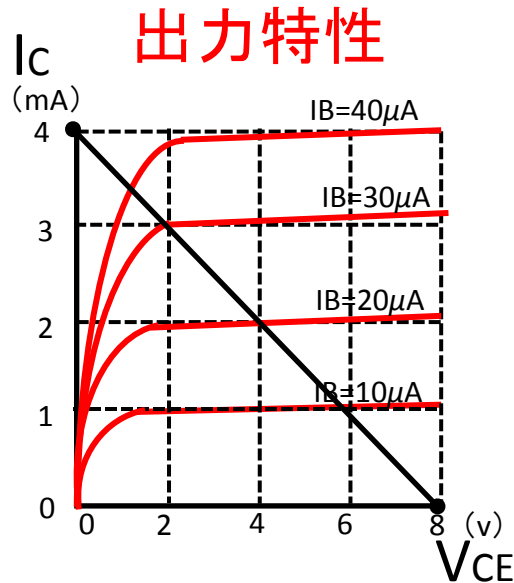
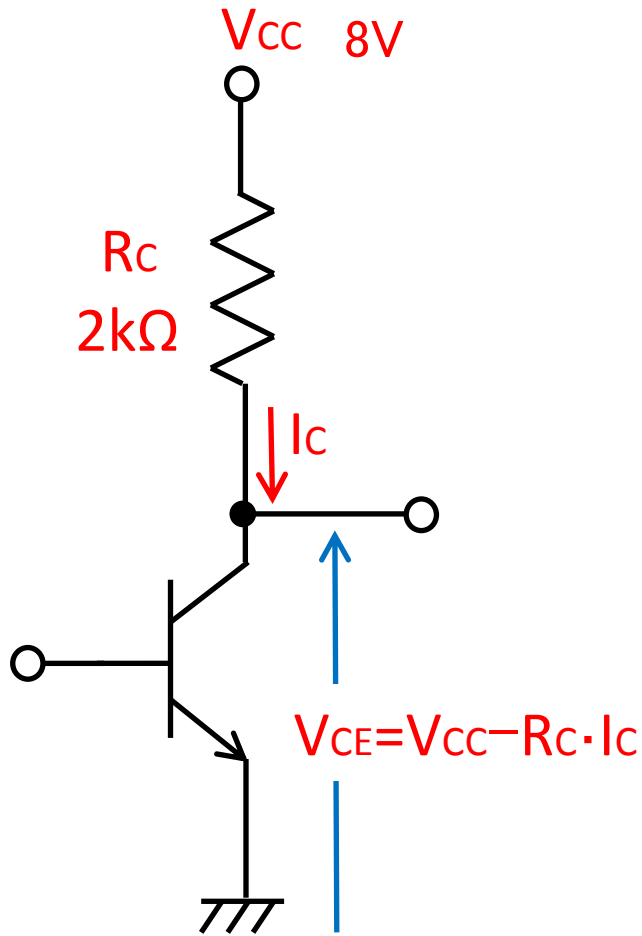
負荷線



トランジスタに抵抗 R_C を接続したときのコレクタ電流 I_C とコレクタ・エミッタ間電圧 V_{CE} の関係を示した直線を**負荷線**という。

負荷線は一般に出力特性上に作図する。

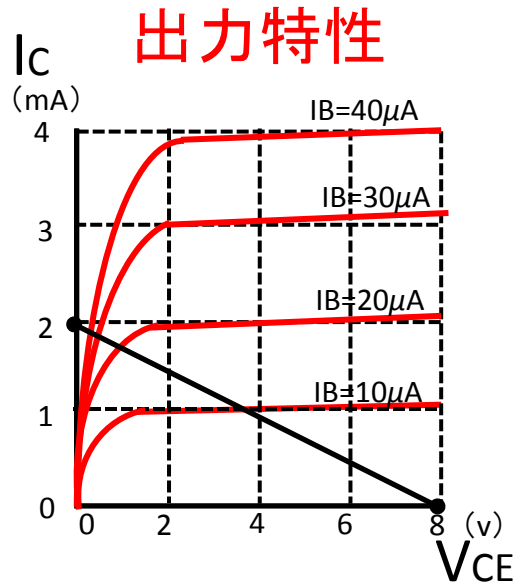
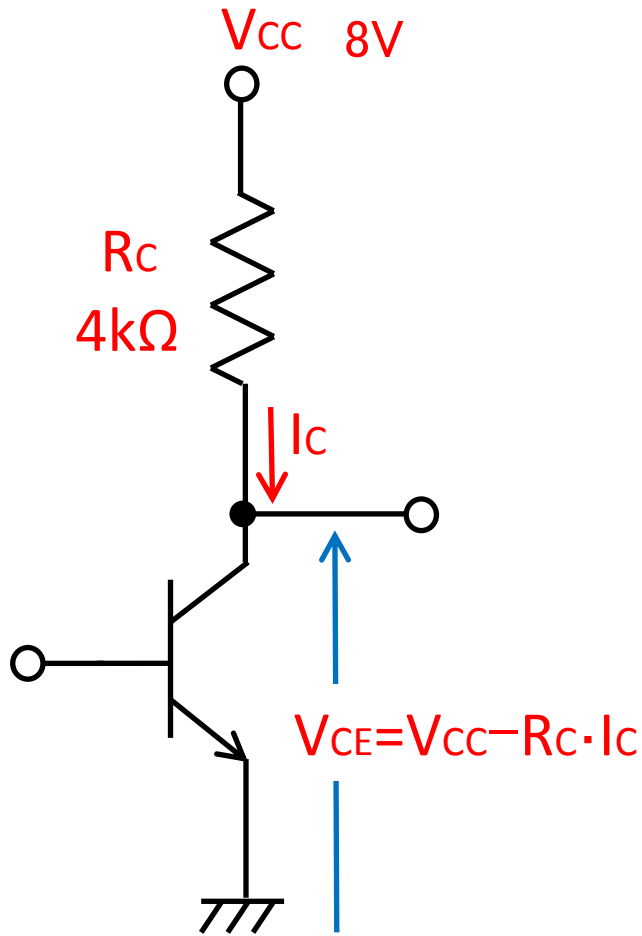
負荷線



トランジスタに抵抗 R_c を接続したときのコレクタ電流 I_c とコレクタ・エミッタ間電圧 V_{CE} の関係を示した直線を**負荷線**という。

負荷線は一般に出力特性上に作図する。

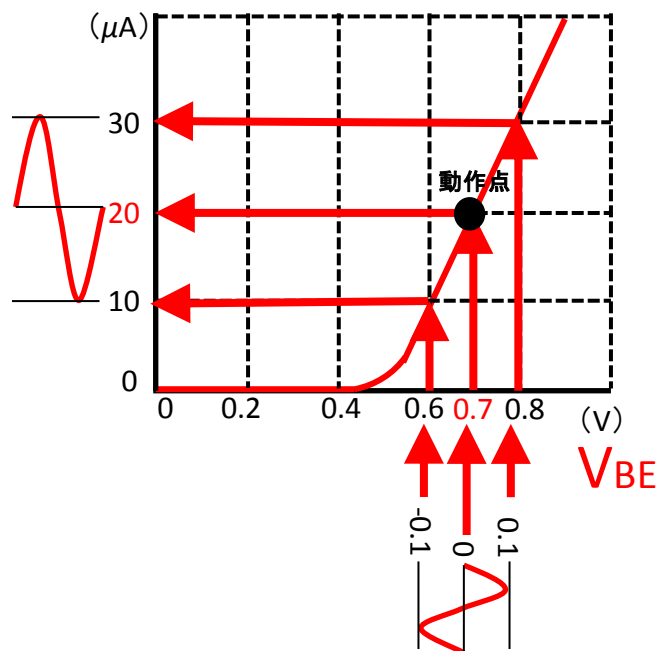
負荷線



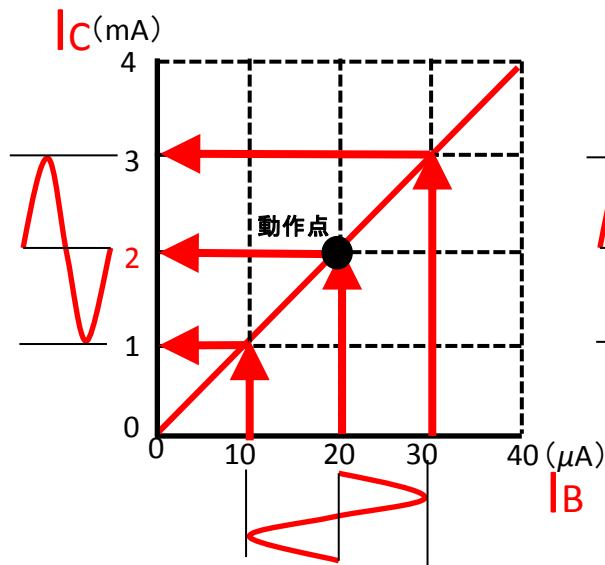
トランジスタに抵抗 R_c を接続したときのコレクタ電流 I_c とコレクタ・エミッタ間電圧 V_{CE} の関係を示した直線を**負荷線**という。

負荷線は一般に出力特性上に作図する。

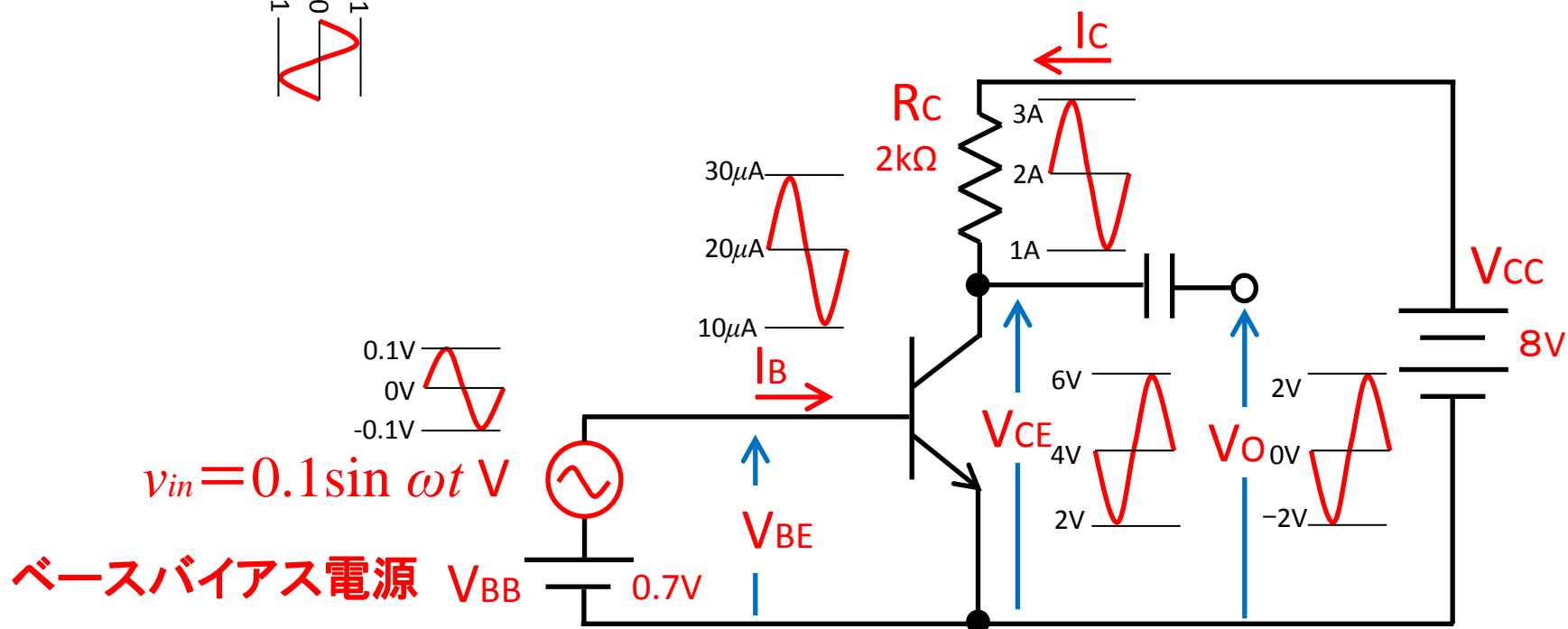
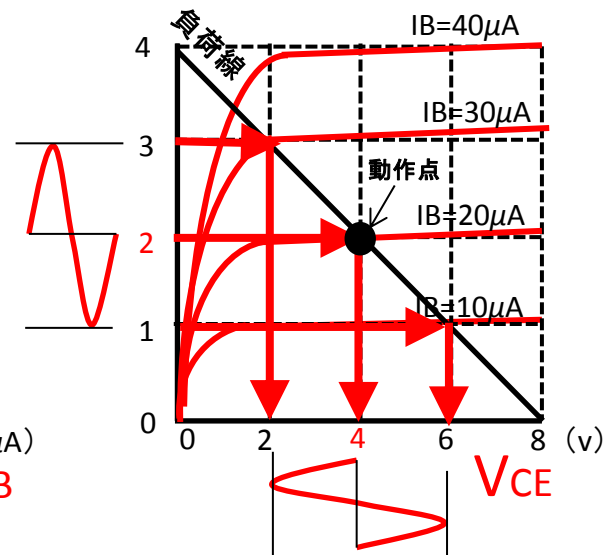
入力特性



電流伝達特性

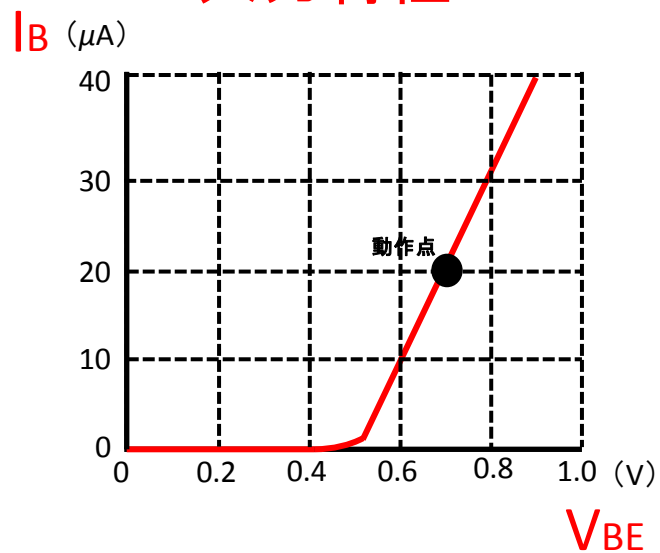


出力特性

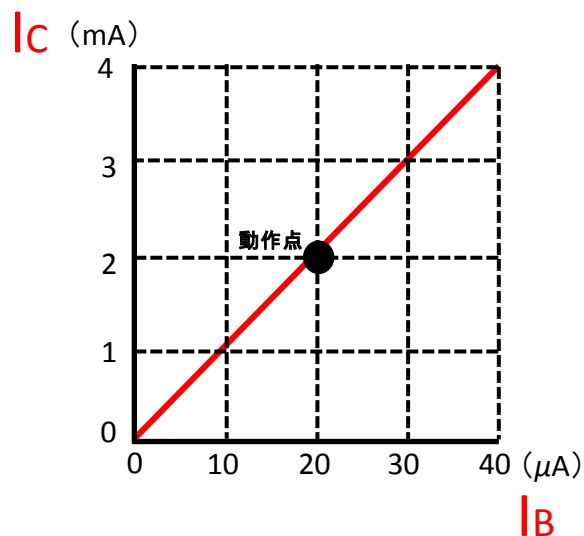


バイアス回路

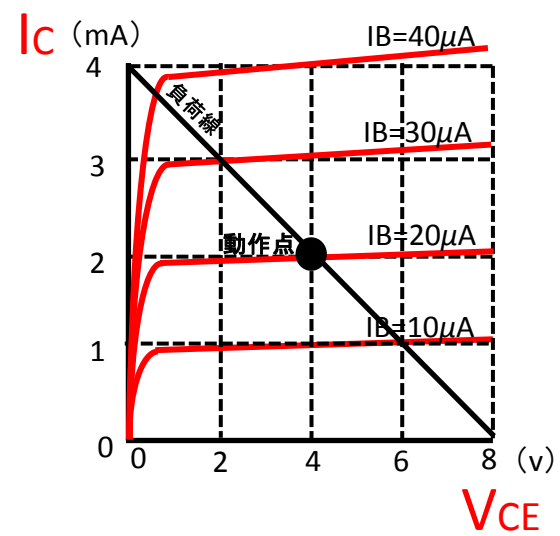
入力特性



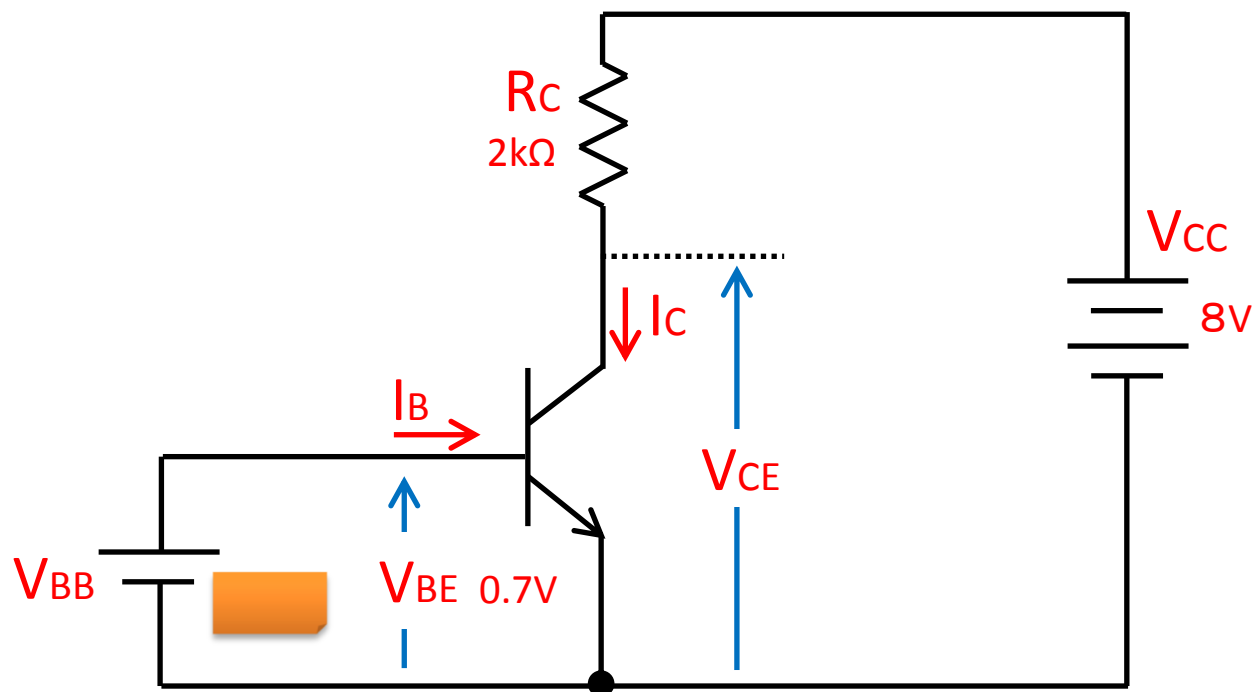
電流伝達特性



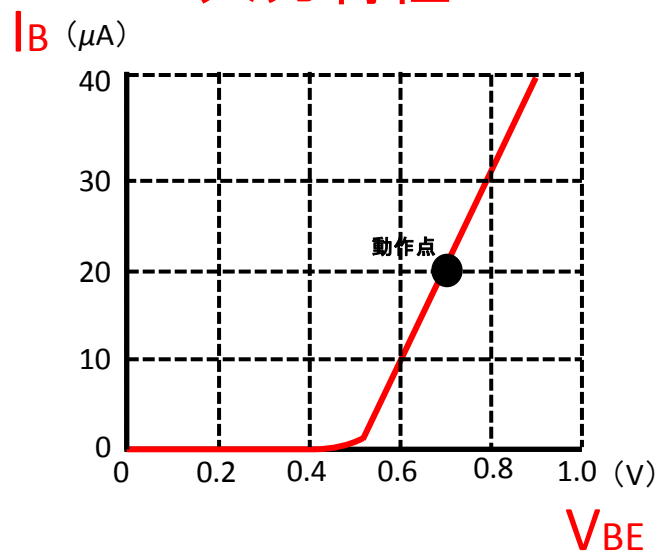
出力特性



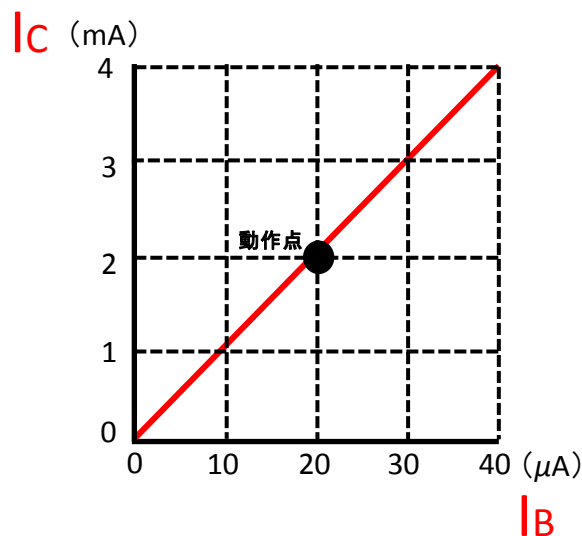
二電源方式



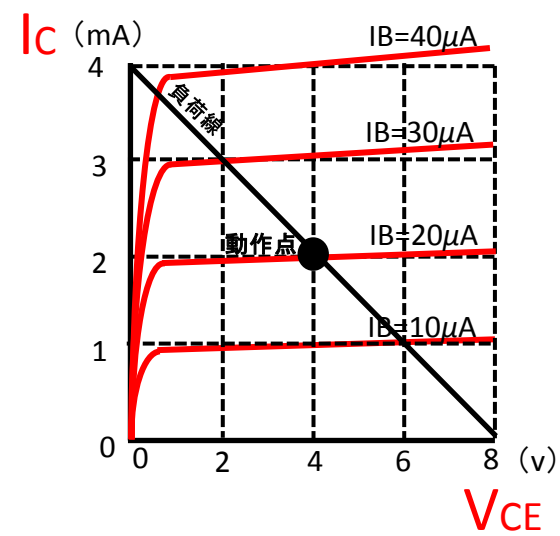
入力特性



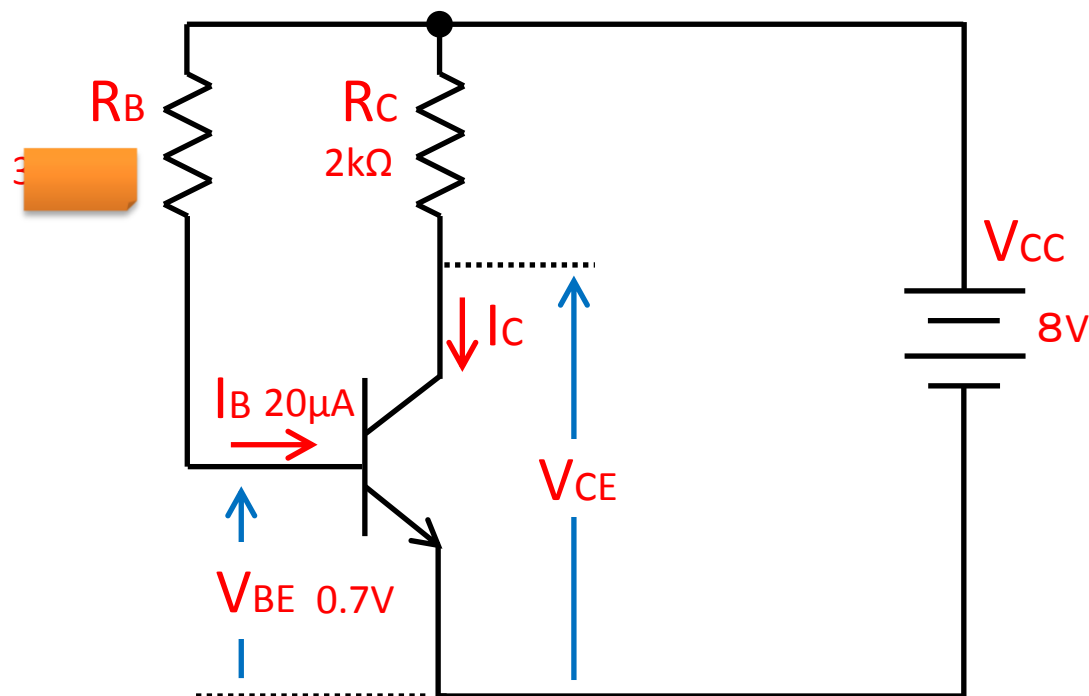
電流伝達特性



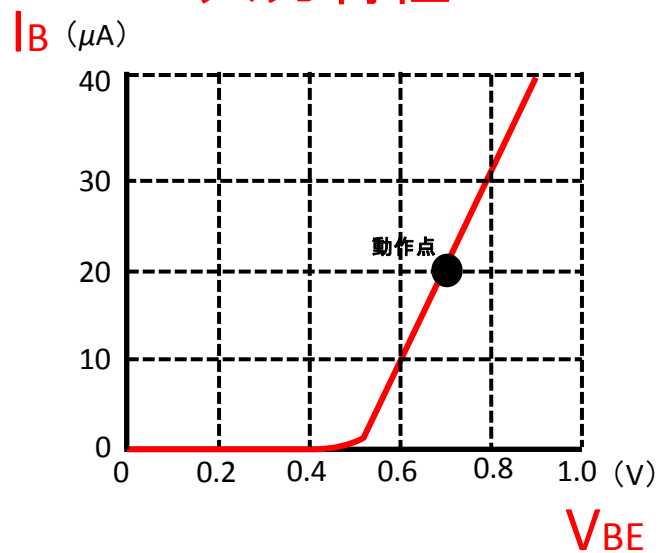
出力特性



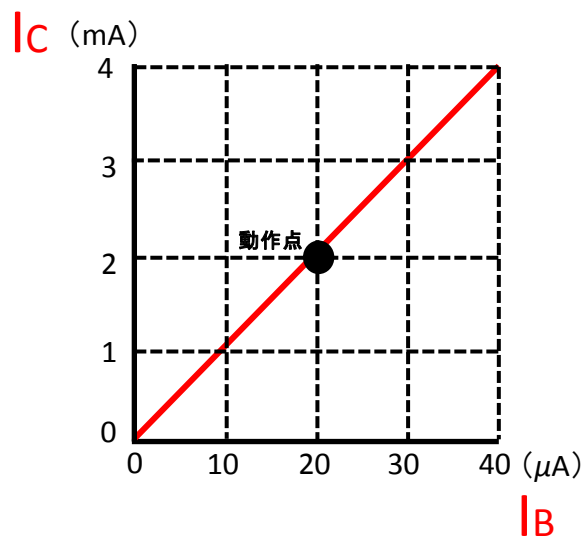
固定バイアス回路



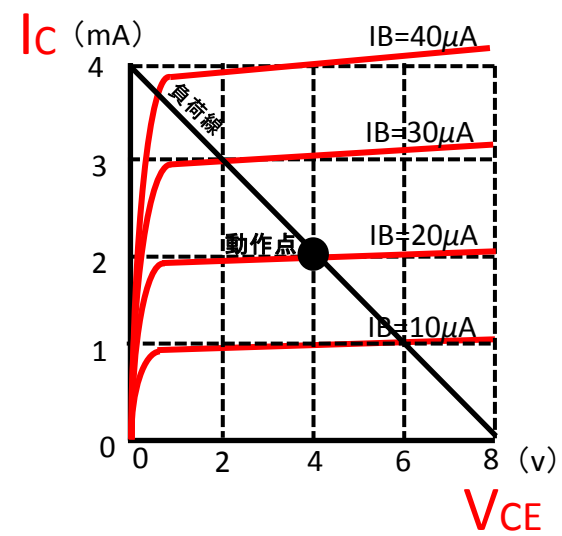
入力特性



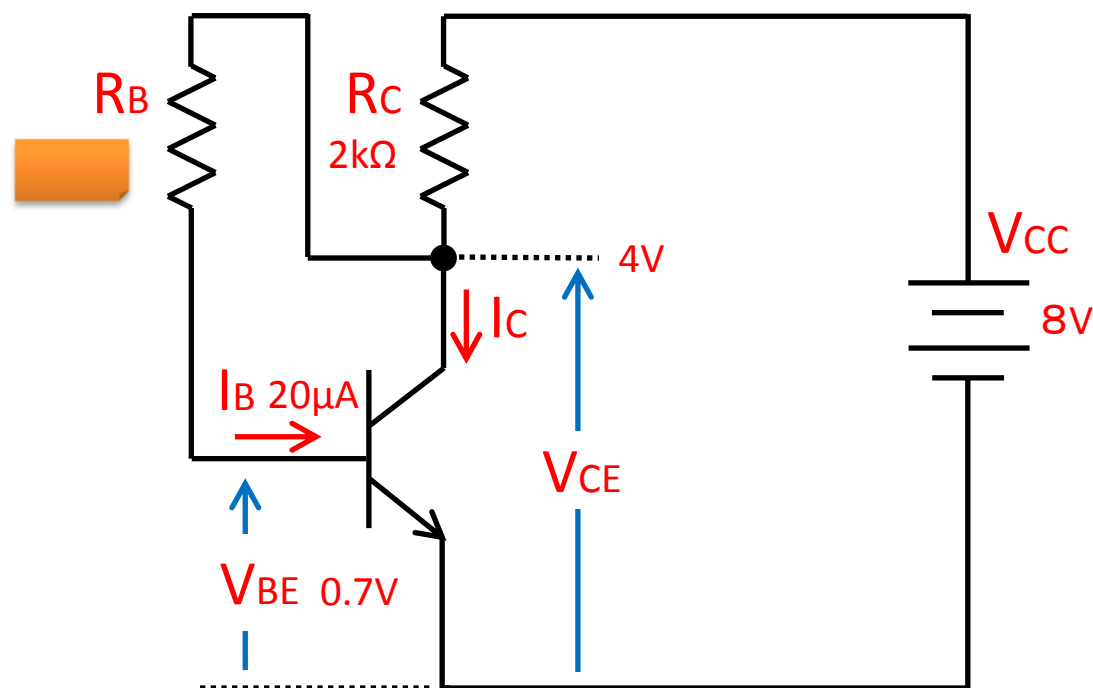
電流伝達特性



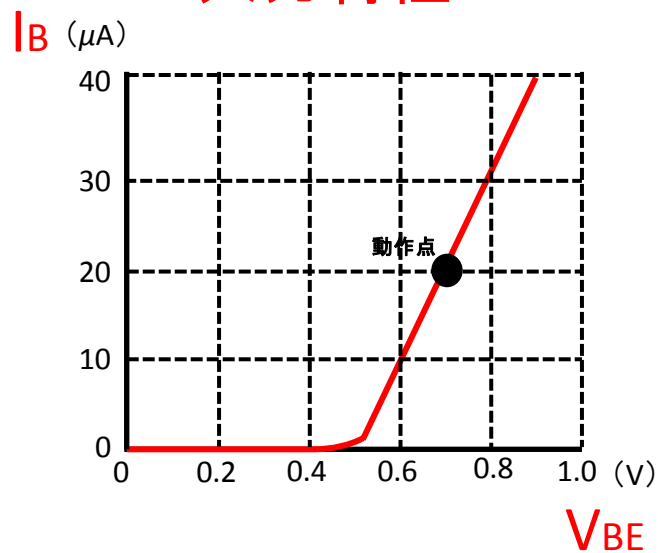
出力特性



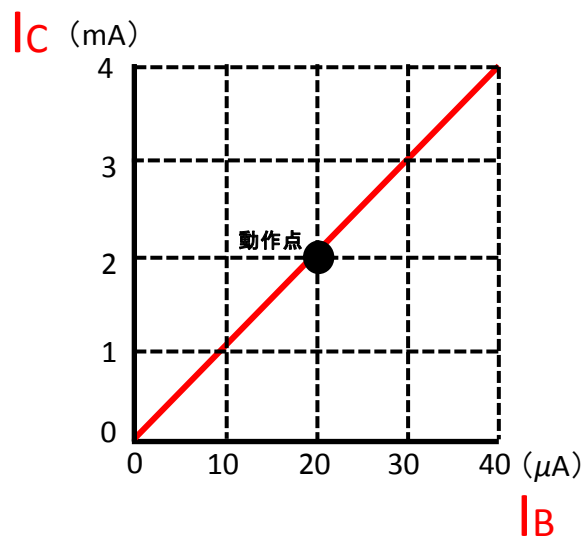
自己バイアス回路



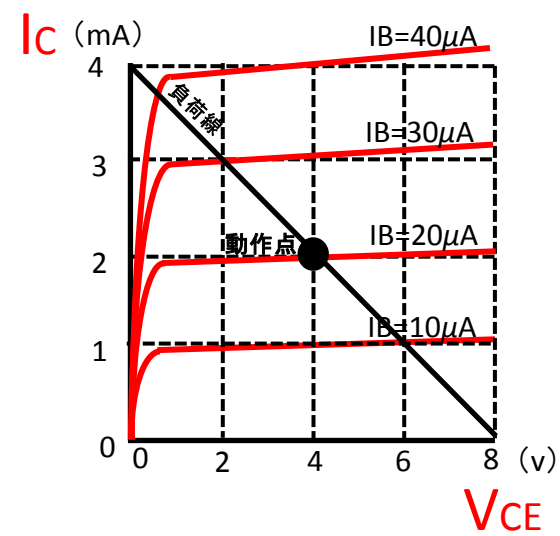
入力特性



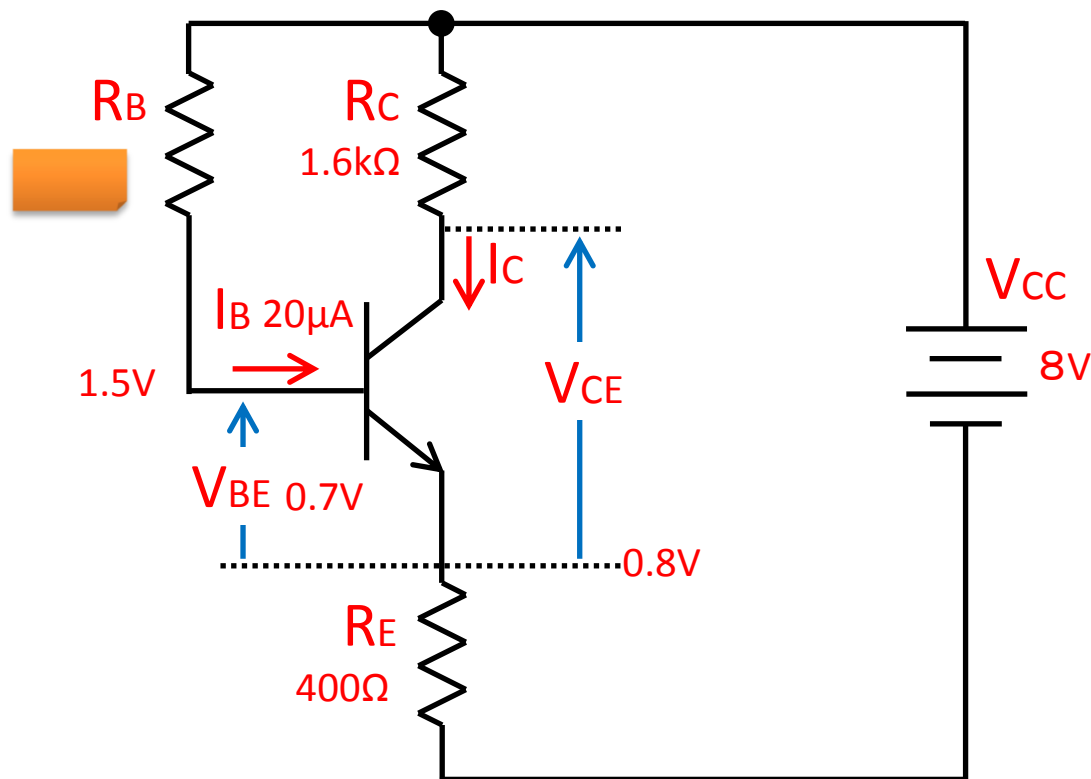
電流伝達特性



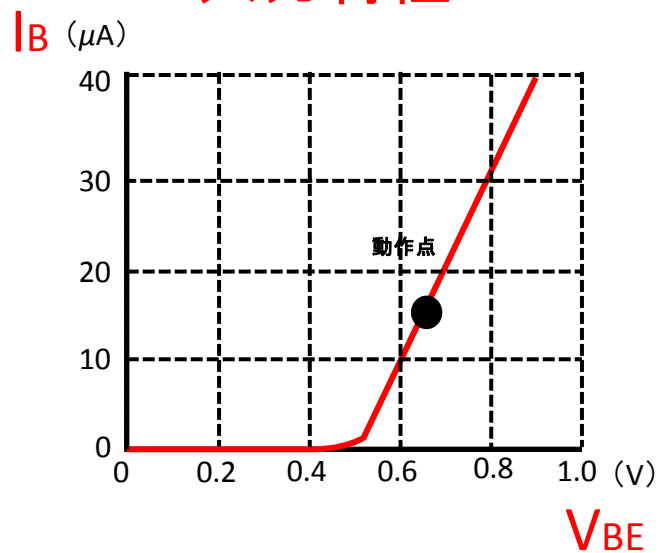
出力特性



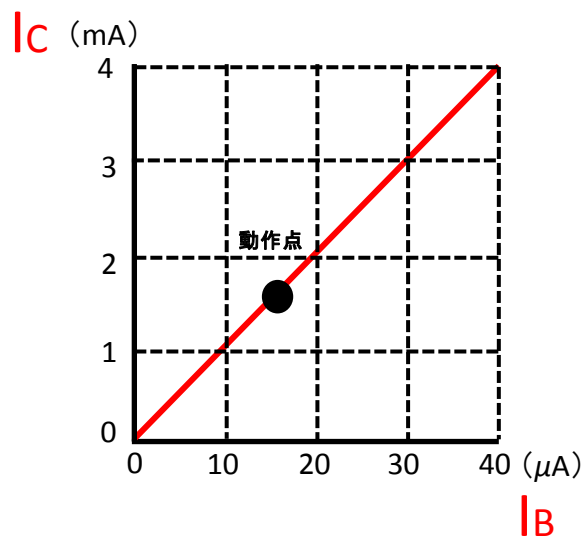
電流帰還バイアス回路



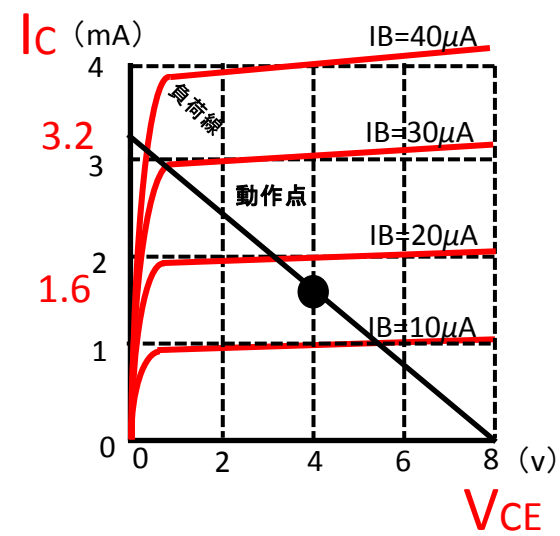
入力特性



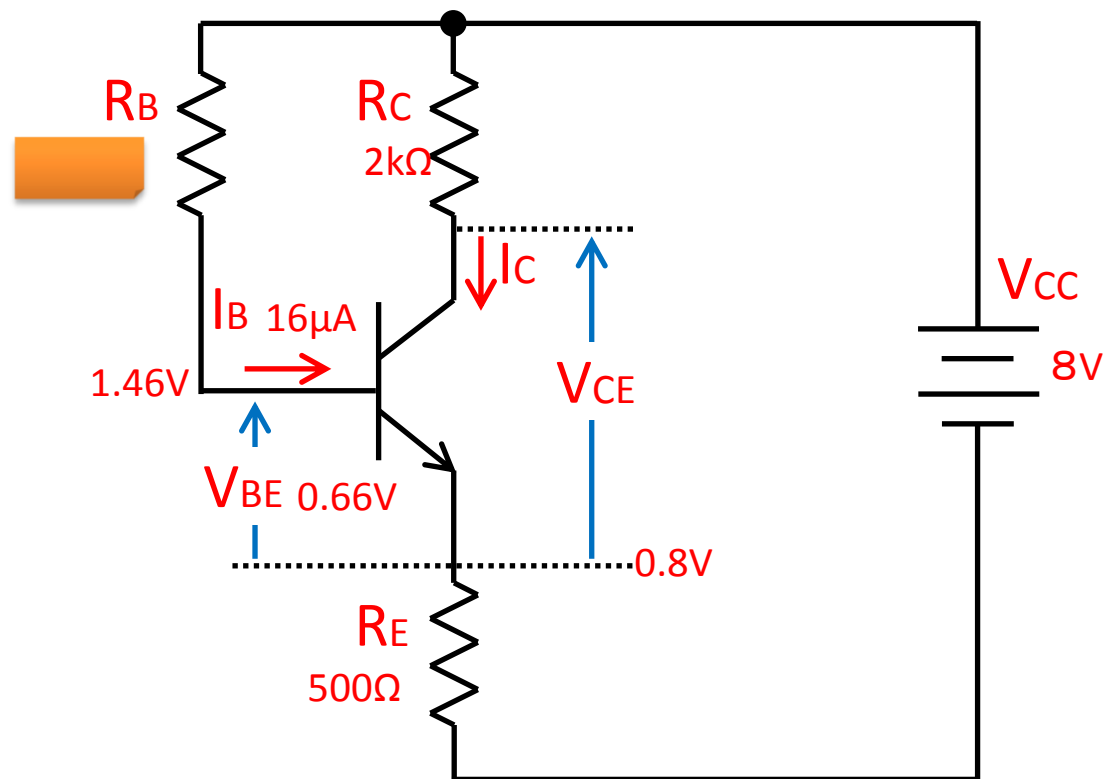
電流伝達特性



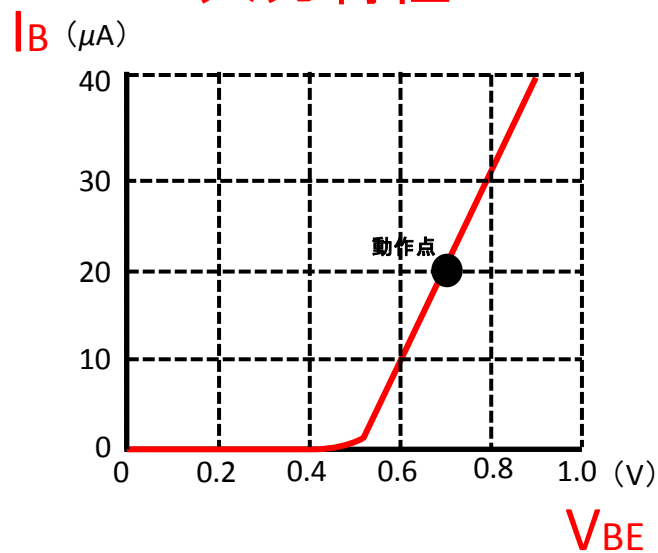
出力特性



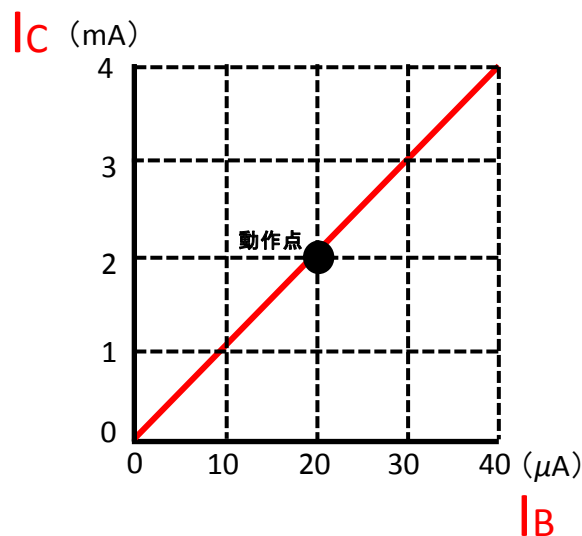
電流帰還バイアス回路



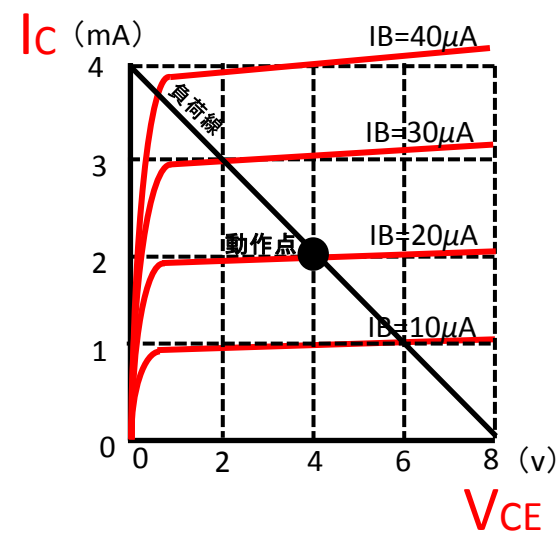
入力特性



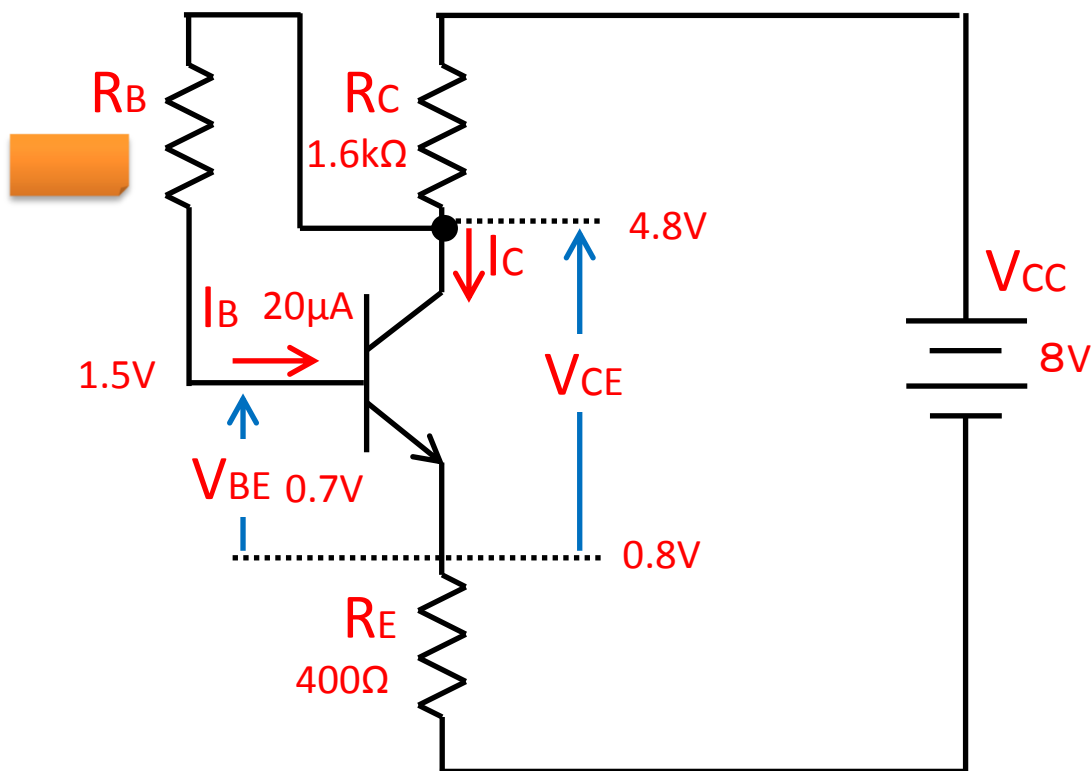
電流伝達特性



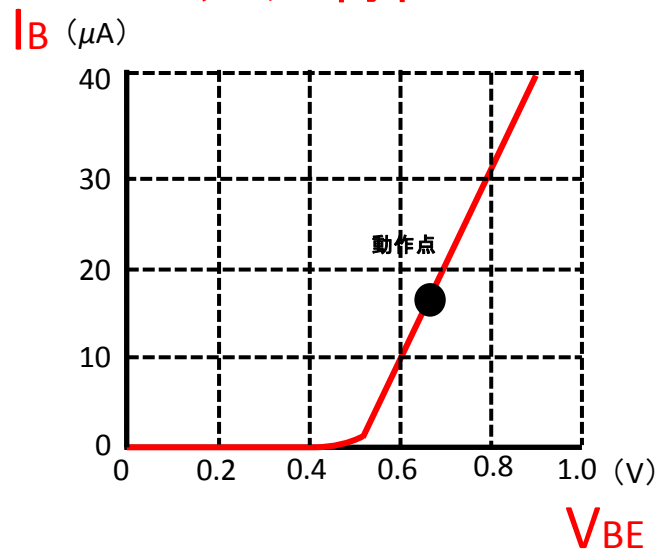
出力特性



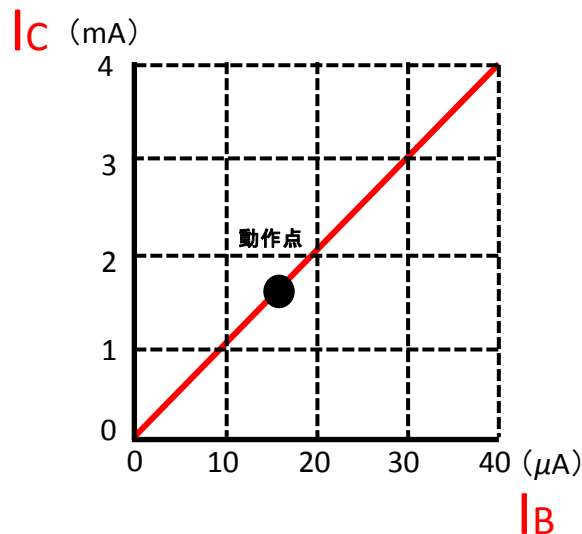
組み合わせバイアス回路



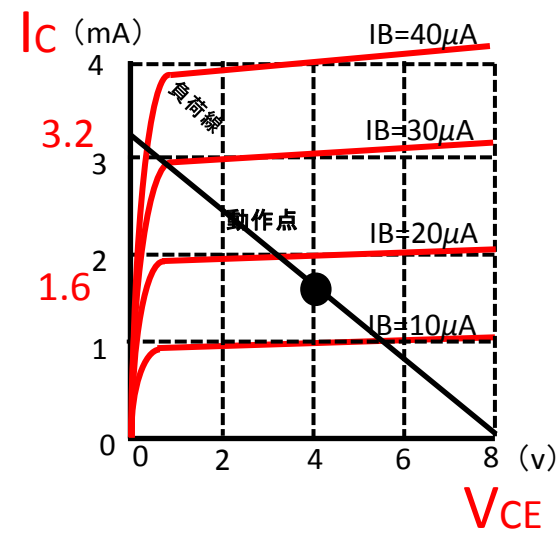
入力特性



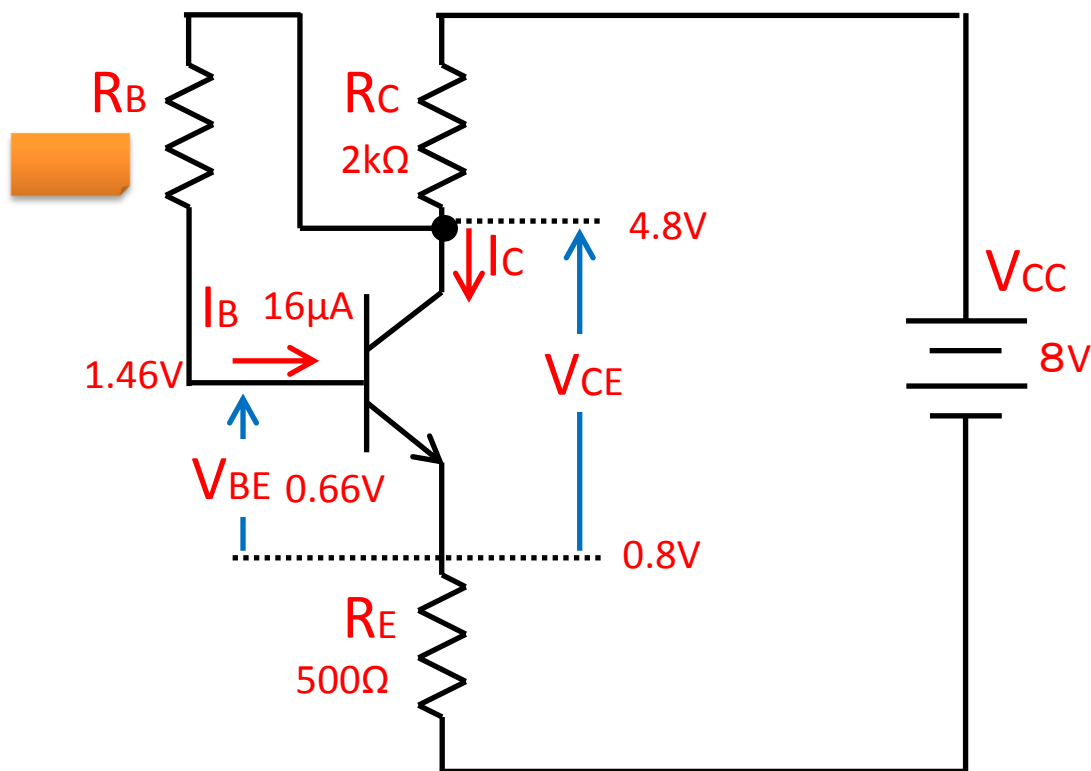
電流伝達特性



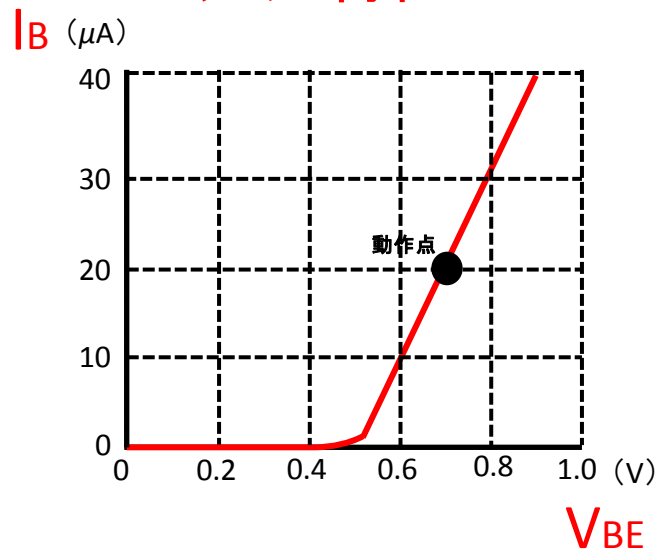
出力特性



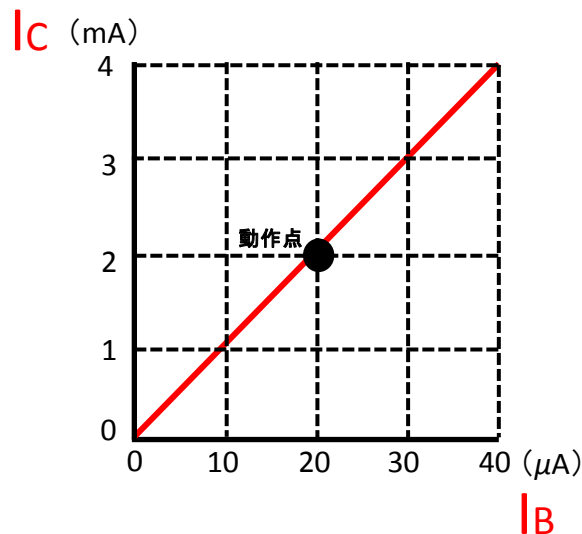
組み合わせバイアス回路



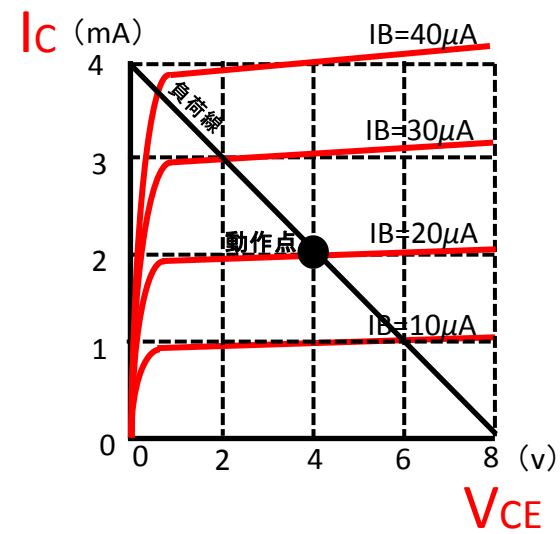
入力特性



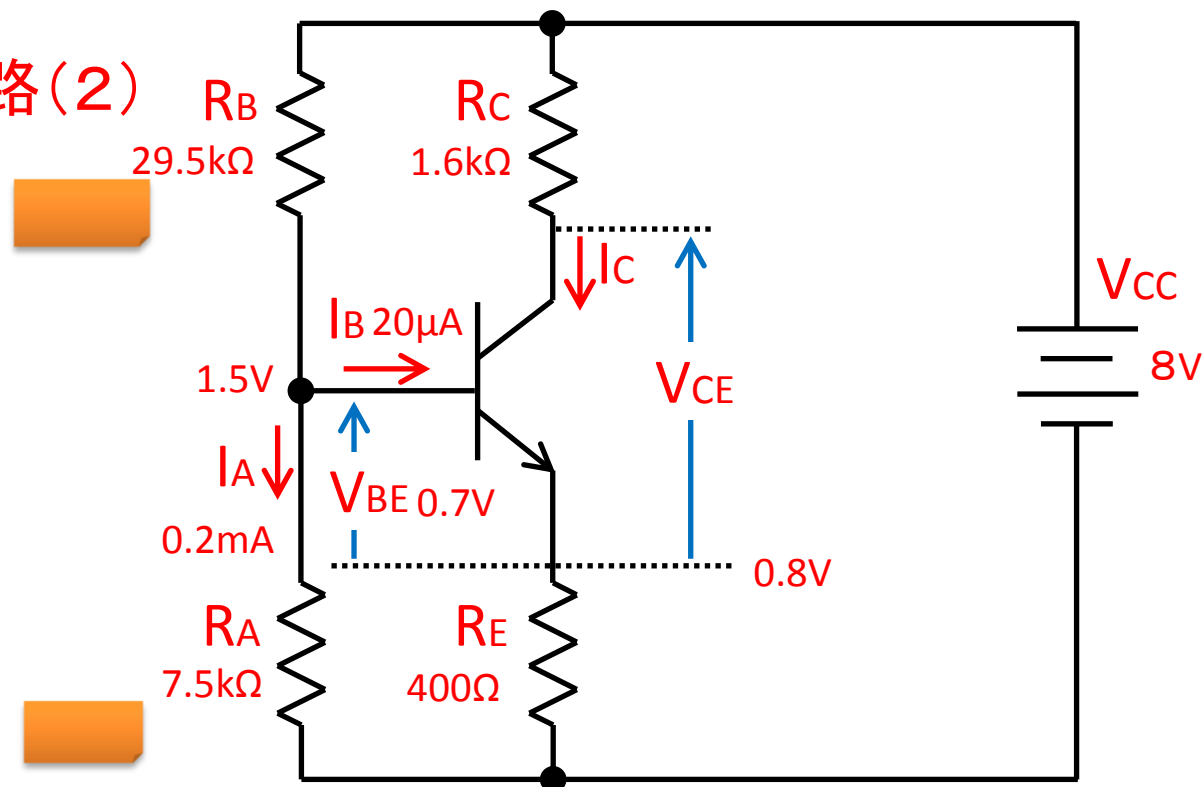
電流伝達特性



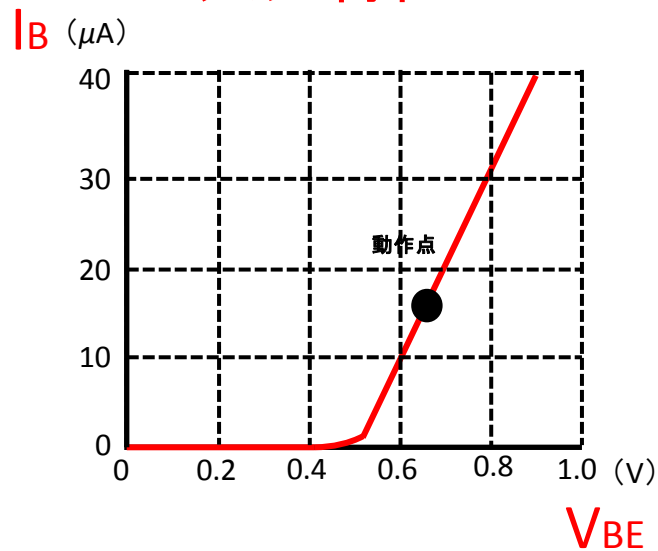
出力特性



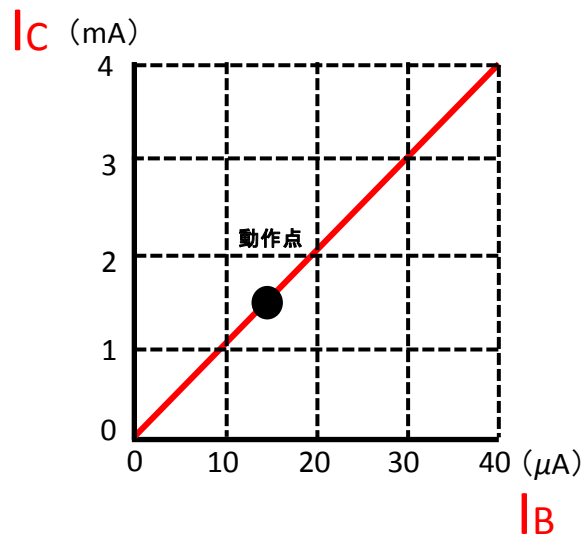
電流帰還バイアス回路(2) (ブリーダー方式)



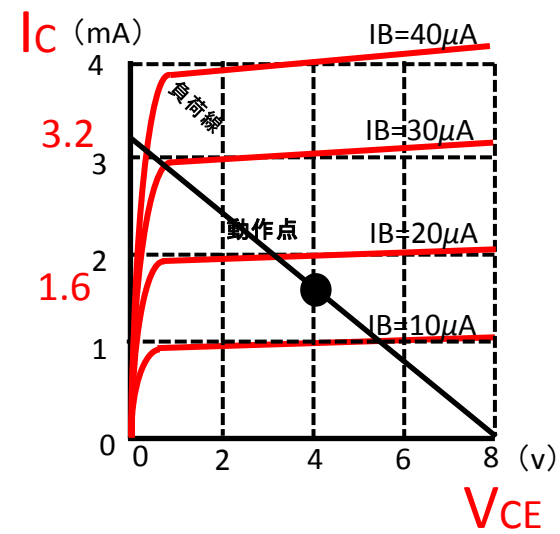
入力特性



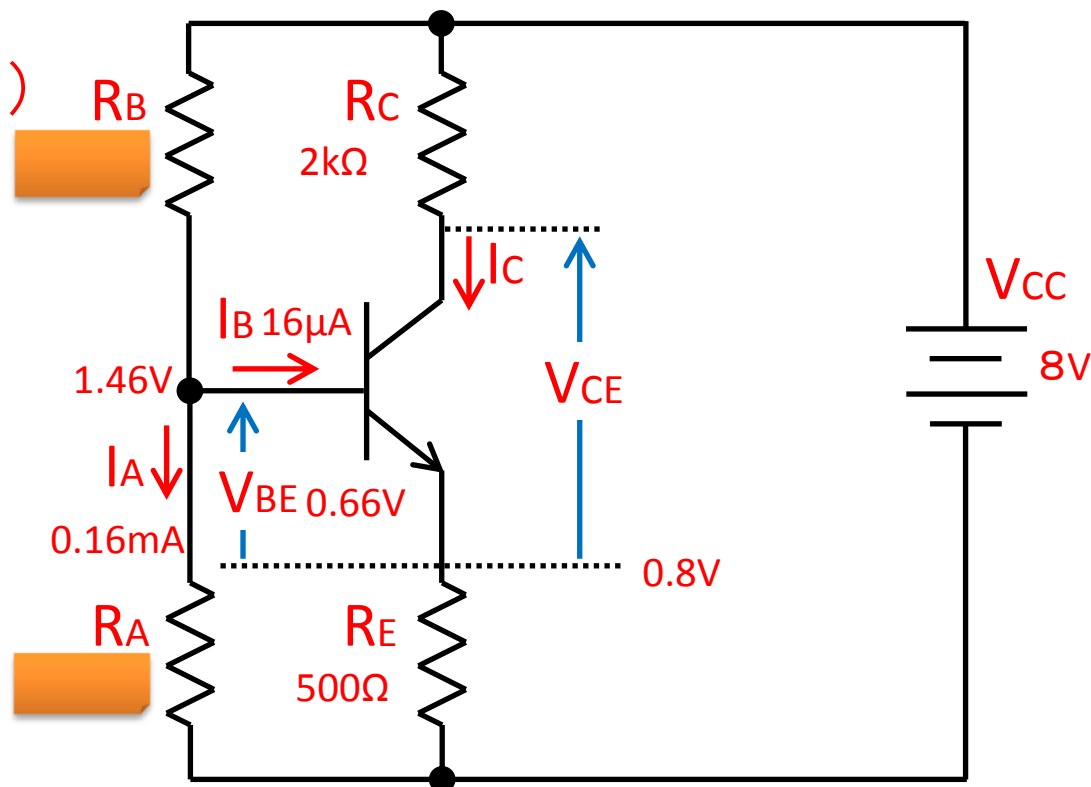
電流伝達特性



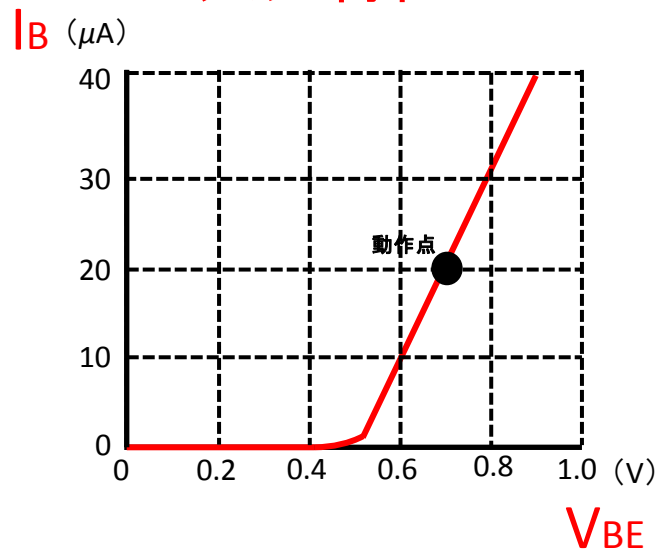
出力特性



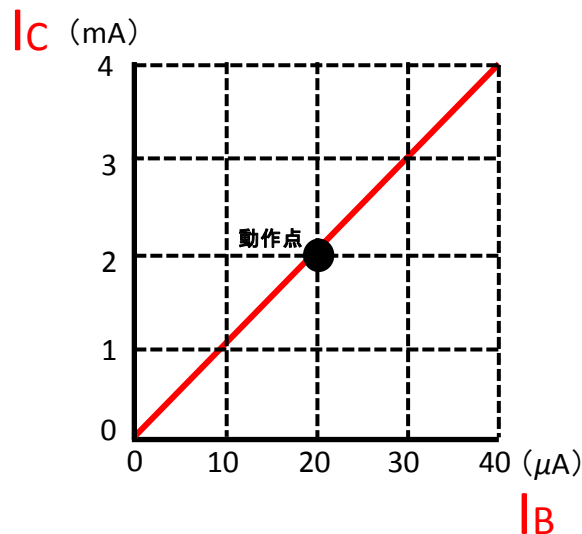
電流帰還バイアス回路(2) (ブリーダー方式)



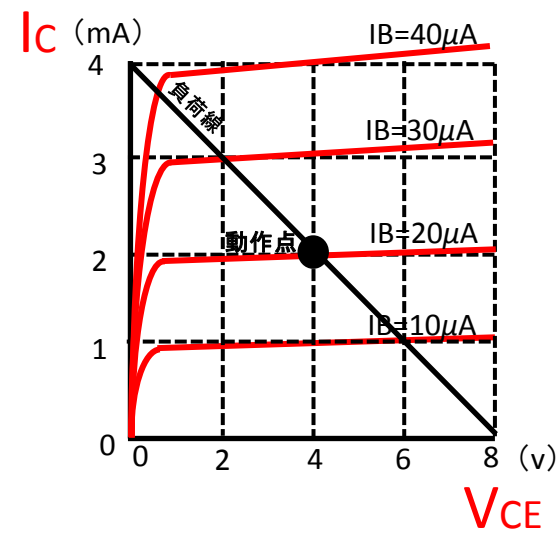
入力特性



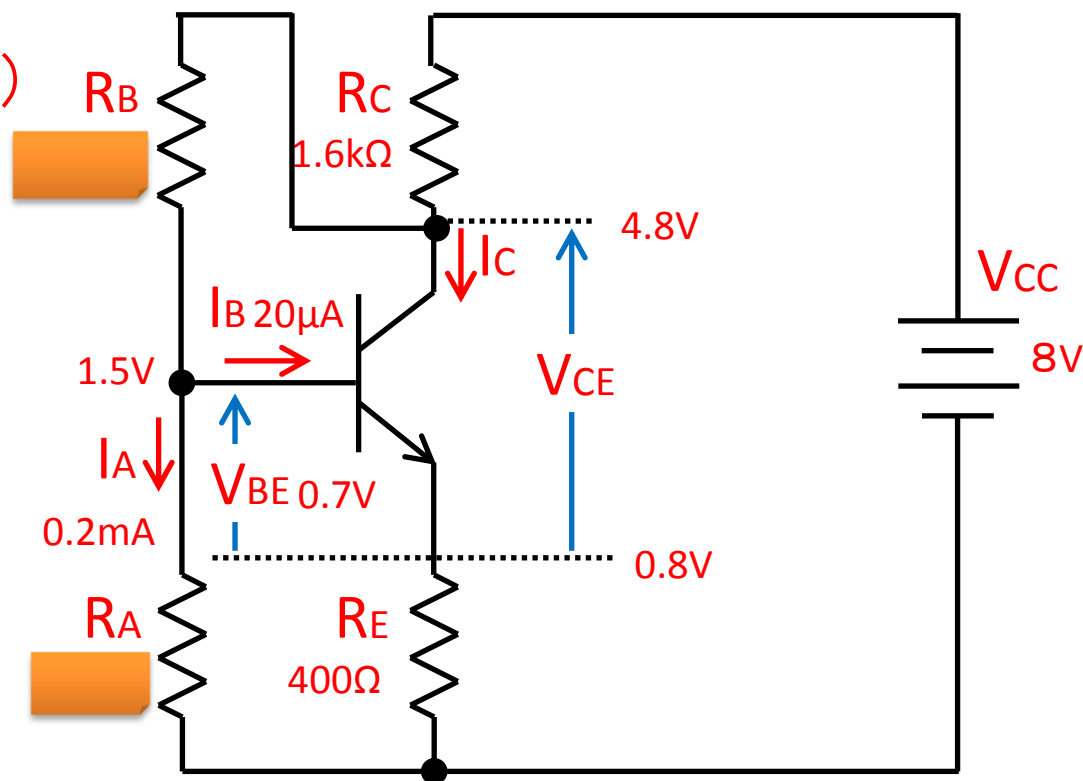
電流伝達特性



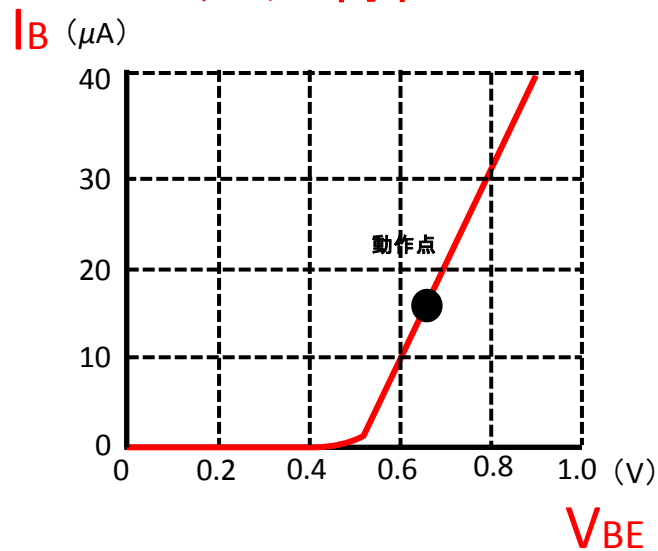
出力特性



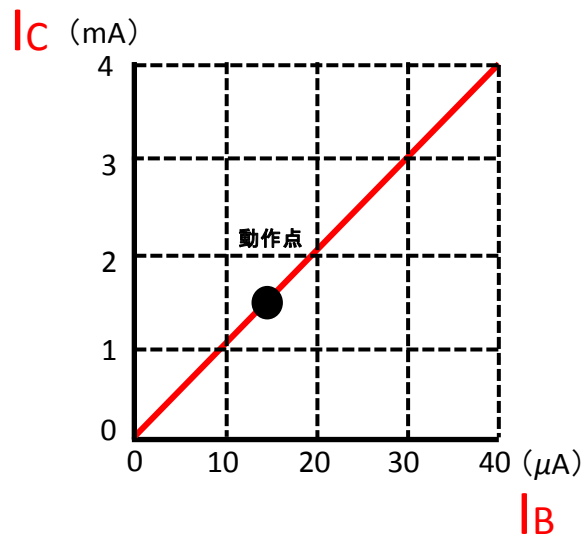
組み合わせバイアス回路(2) (ブリーダー方式)



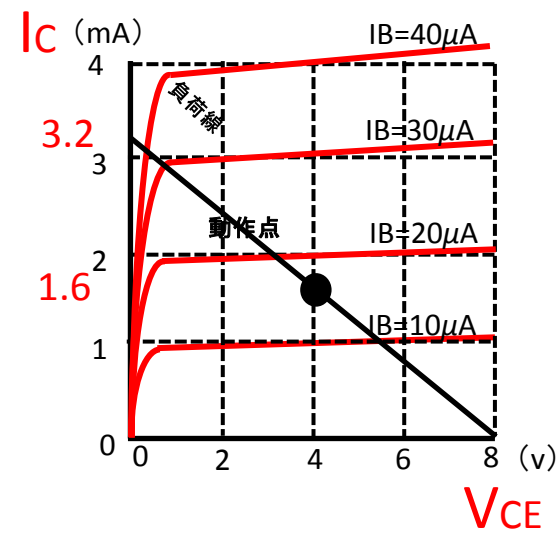
入力特性



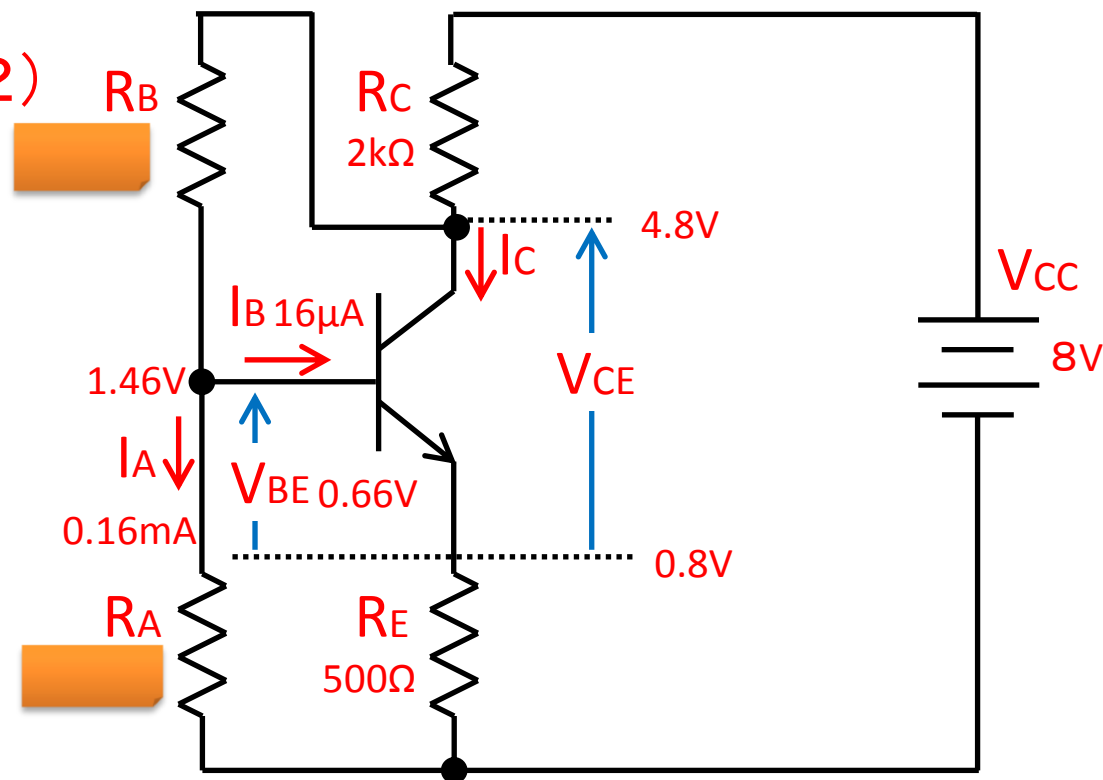
電流伝達特性



出力特性

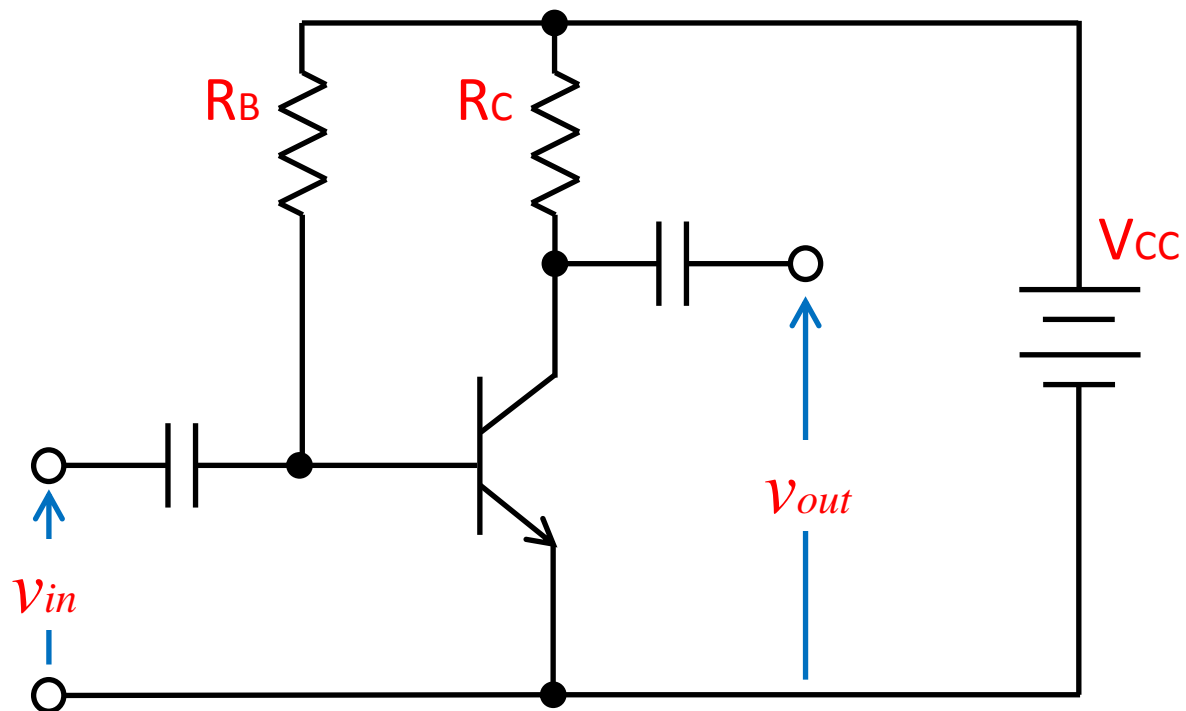


組み合わせバイアス回路(2) (ブリーダー方式)

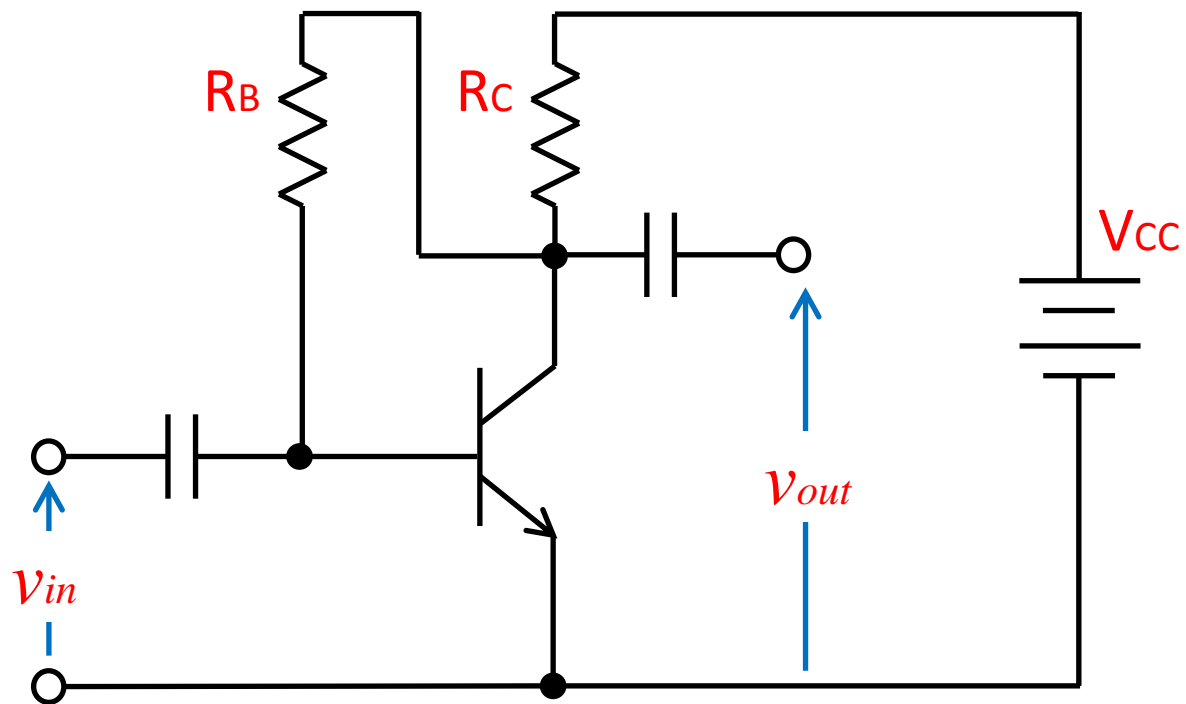


実際の増幅回路

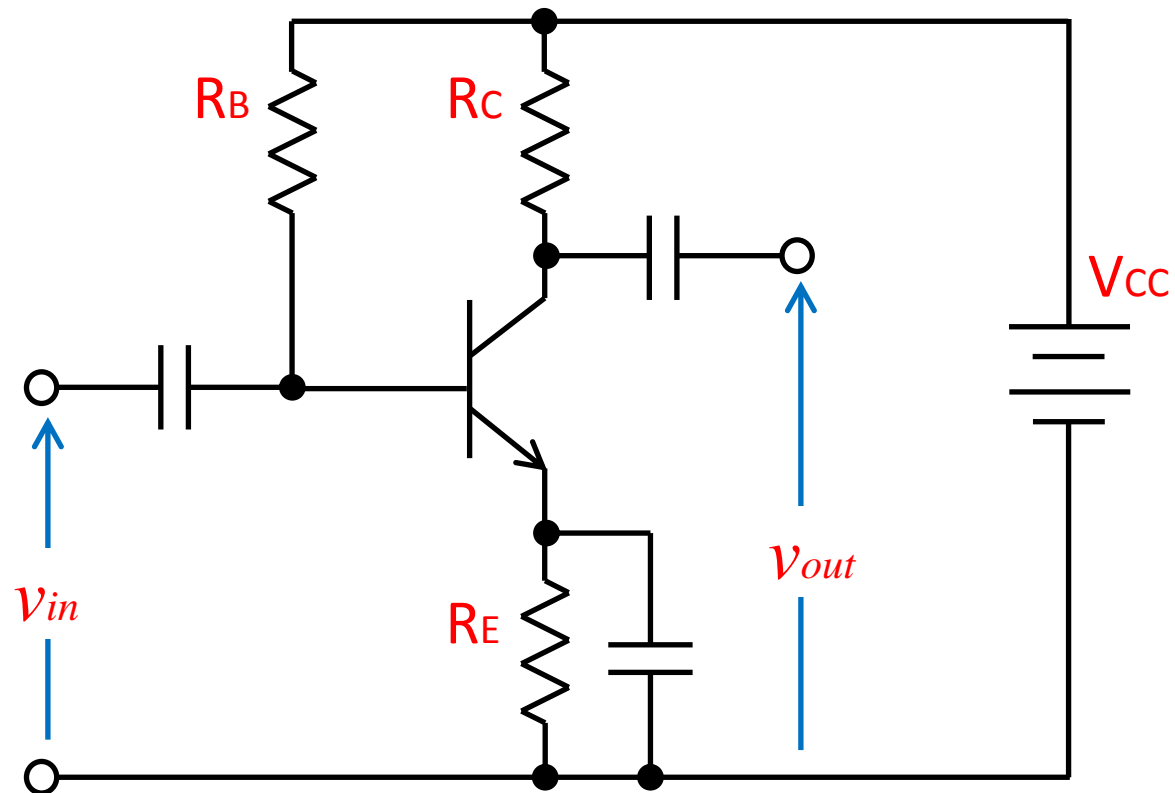
固定バイアス回路



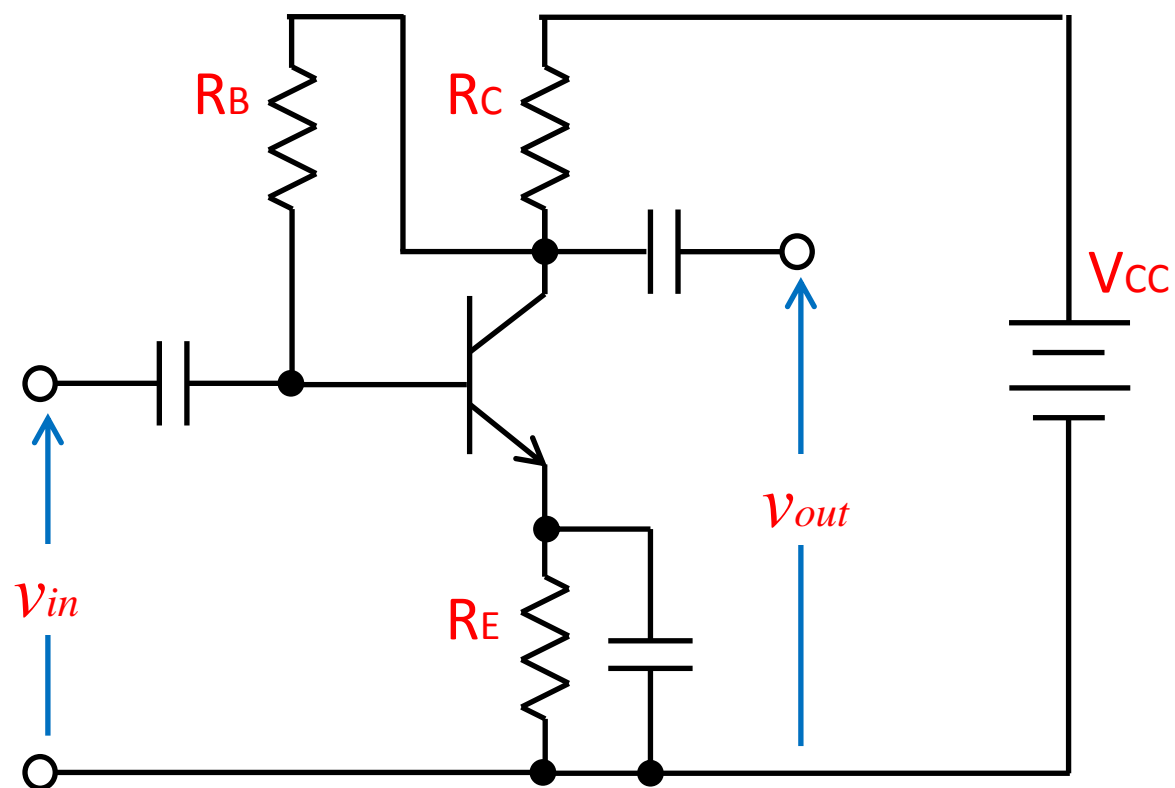
自己バイアス回路



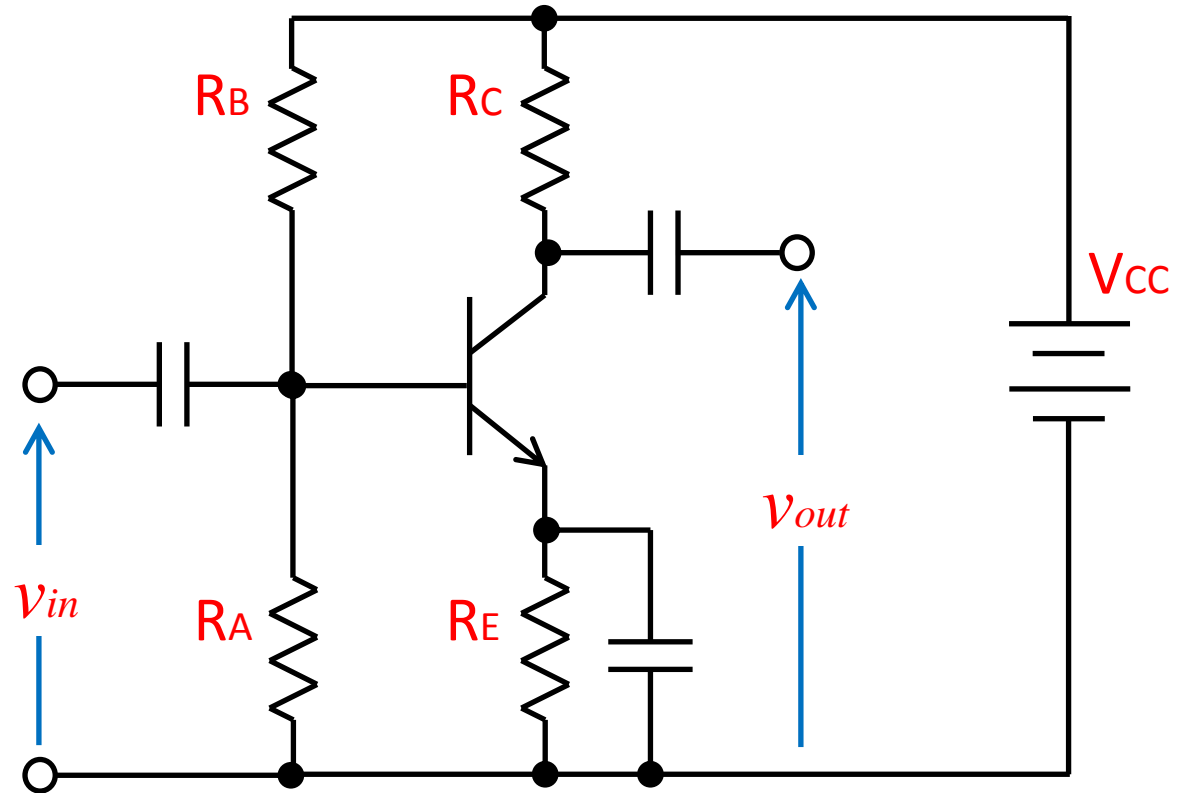
電流帰還バイアス回路



組み合わせバイアス回路

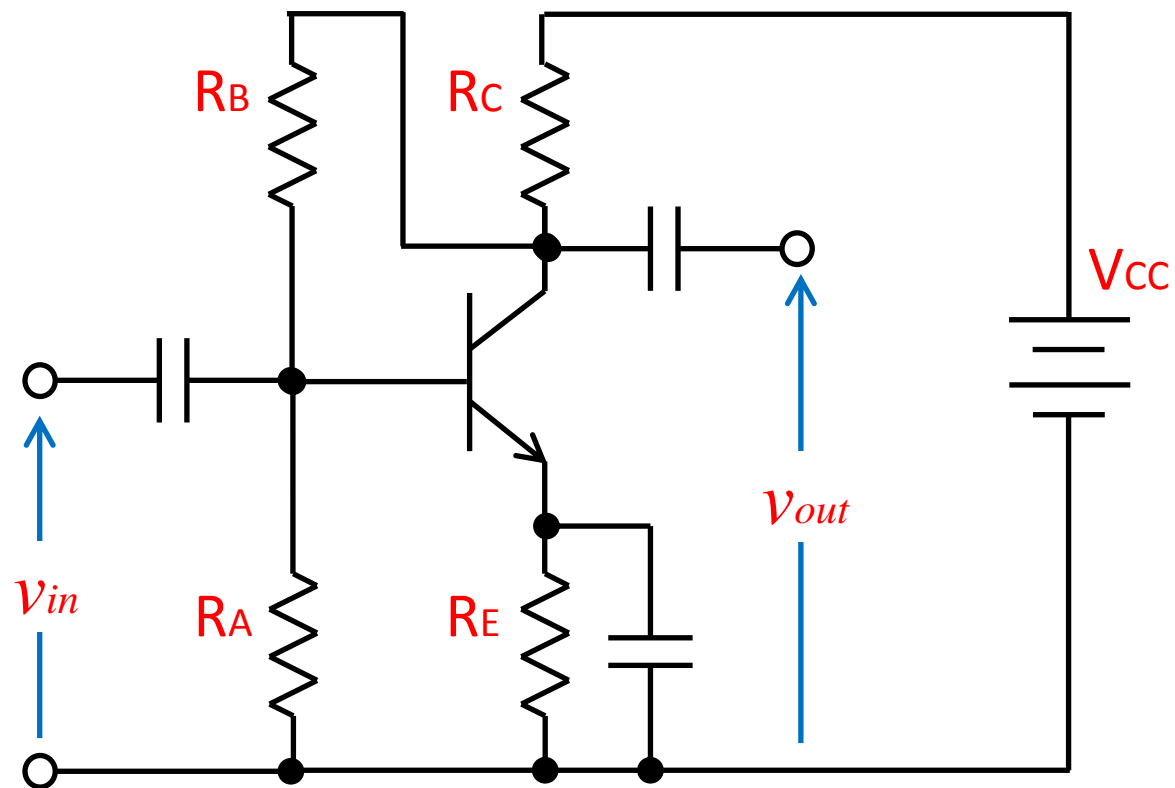


電流帰還バイアス回路(2) (ブリーダー方式)



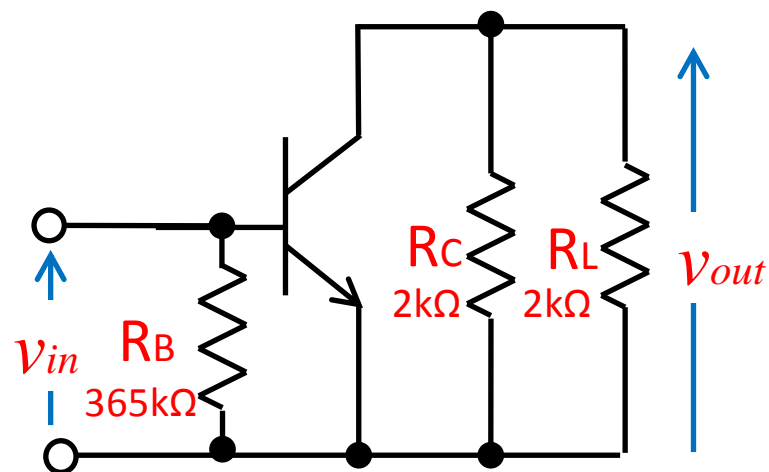
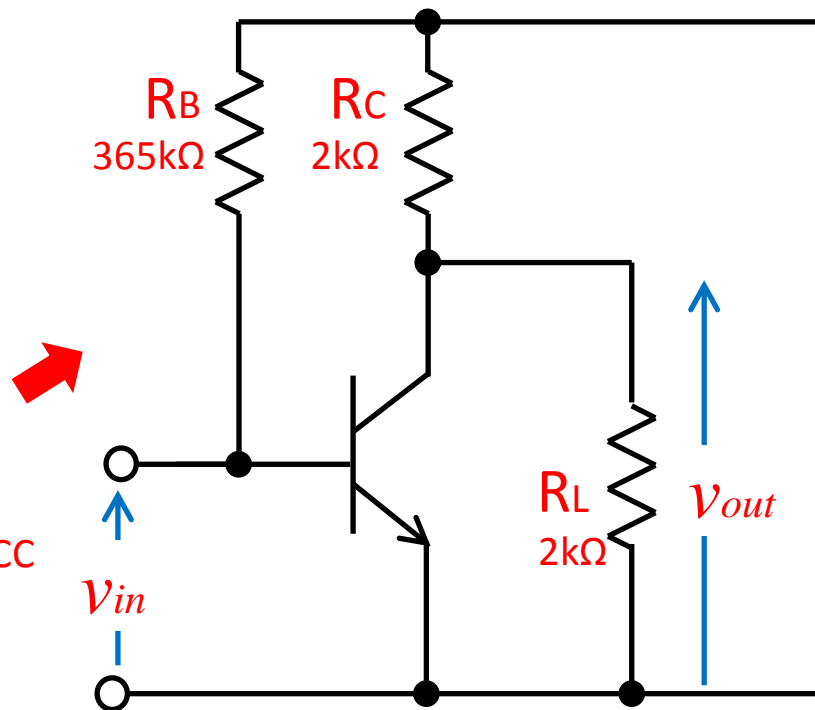
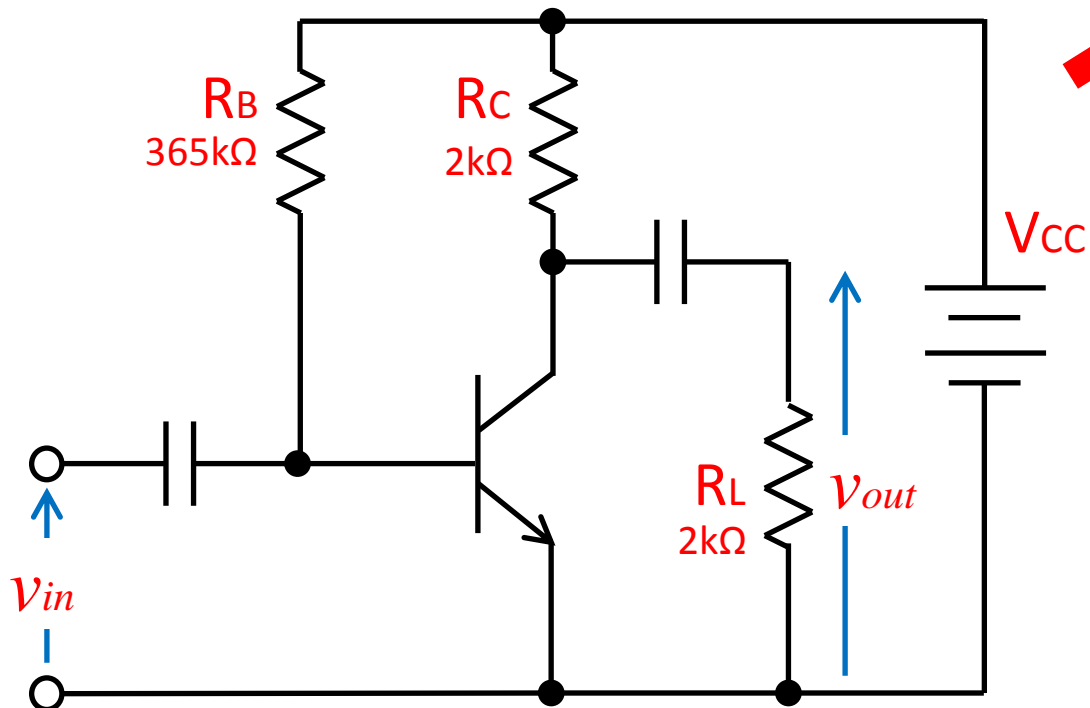
組み合わせバイアス回路(2)

(ブリーダー方式)

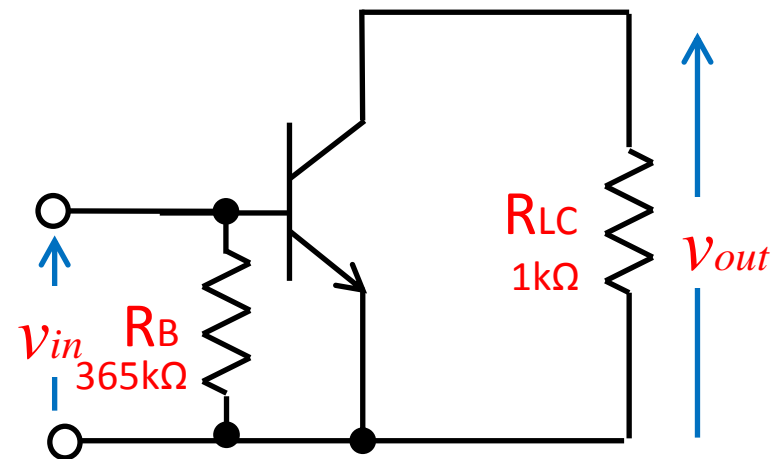
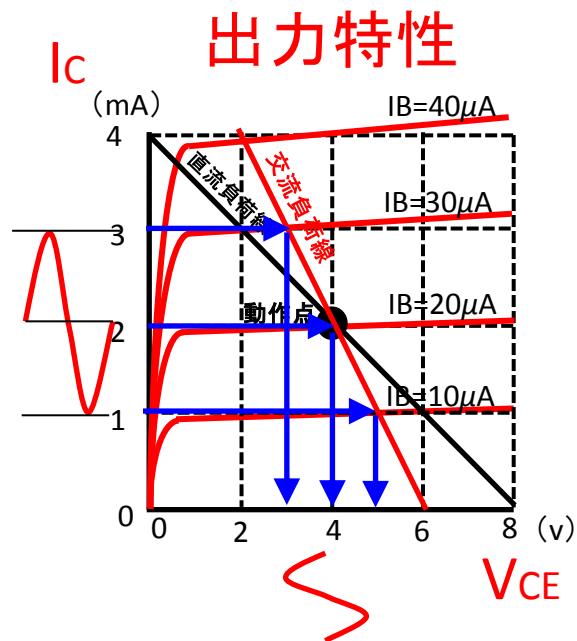


交流負荷線

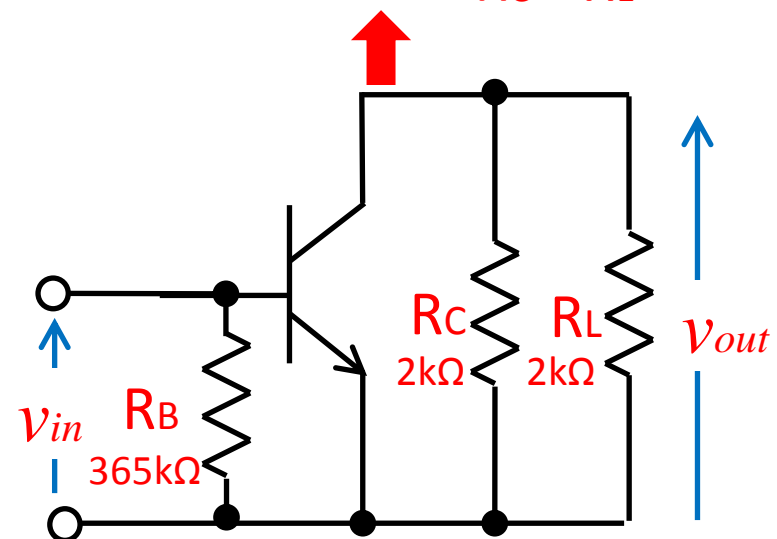
固定バイアス回路



固定バイアス回路

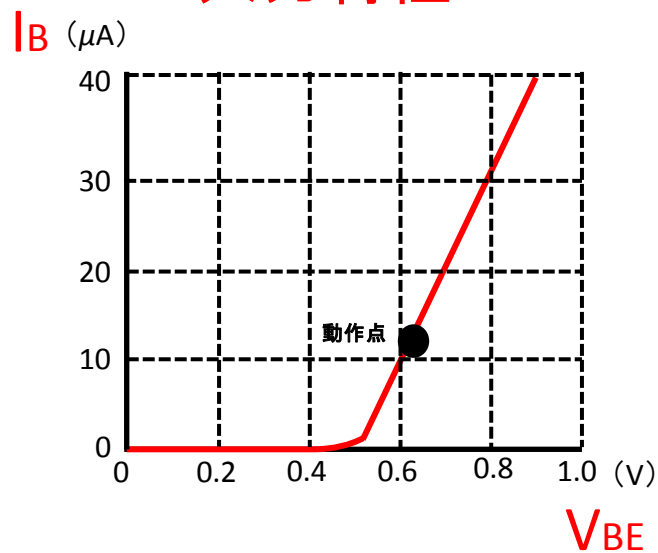


$$R_{LC} = \frac{R_C \cdot R_L}{R_C + R_L}$$

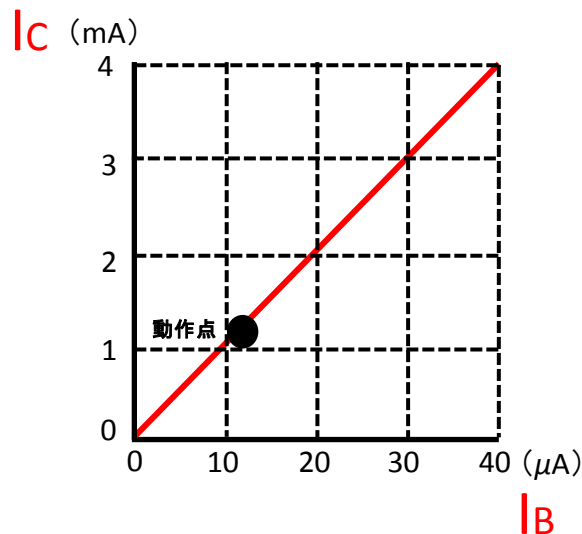


25日の宿題の解答

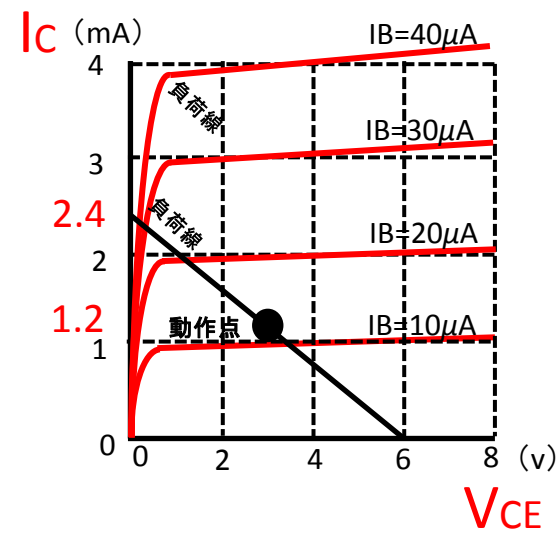
入力特性



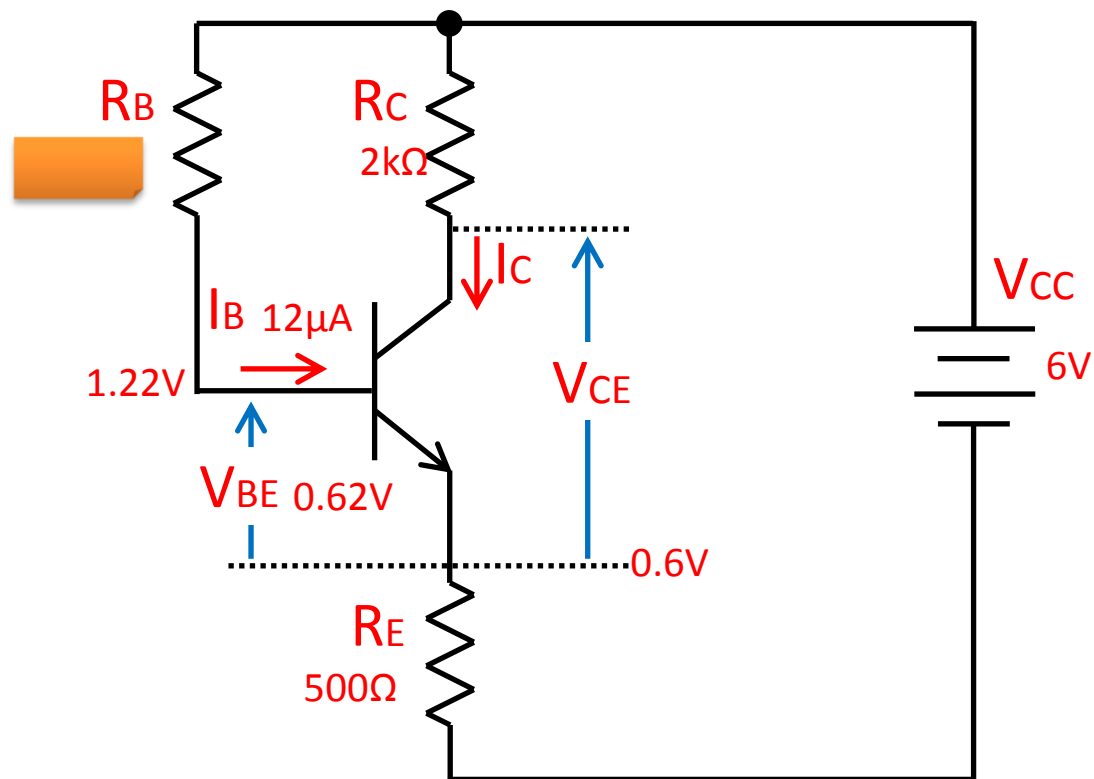
電流伝達特性



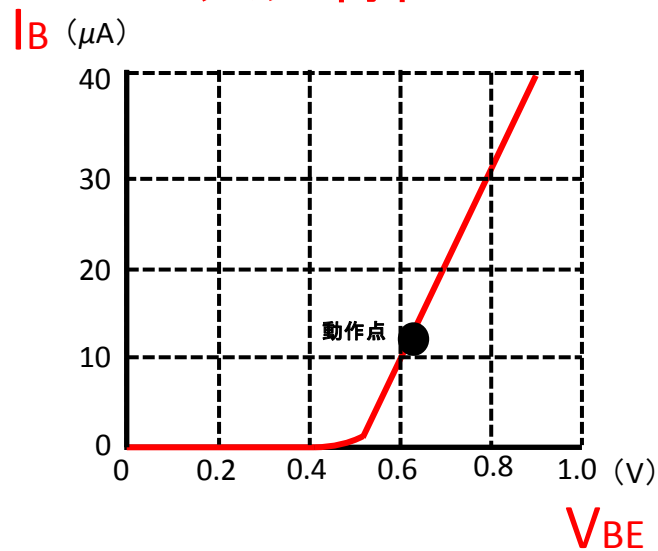
出力特性



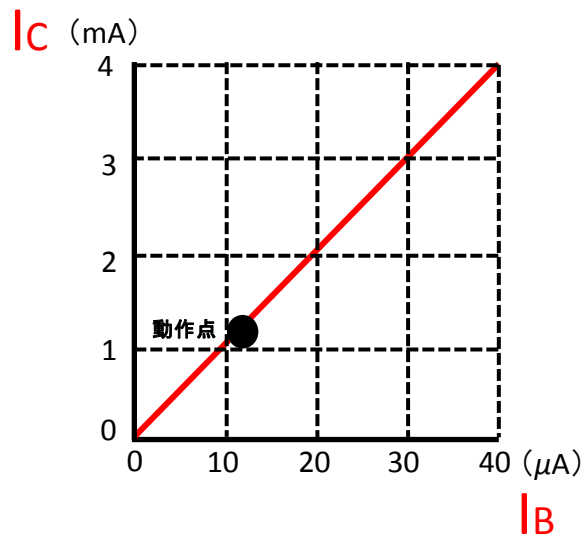
電流帰還バイアス回路



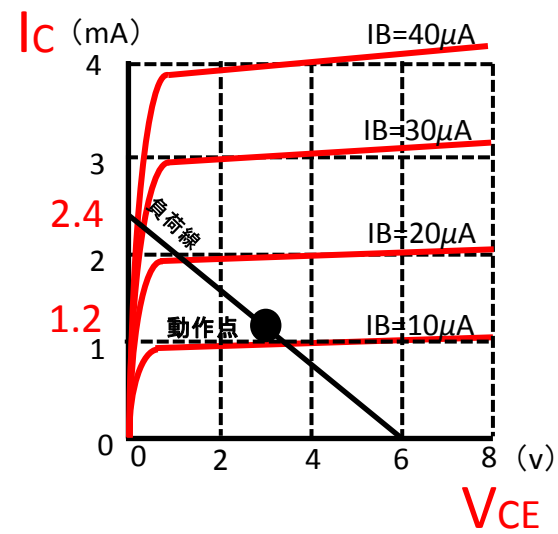
入力特性



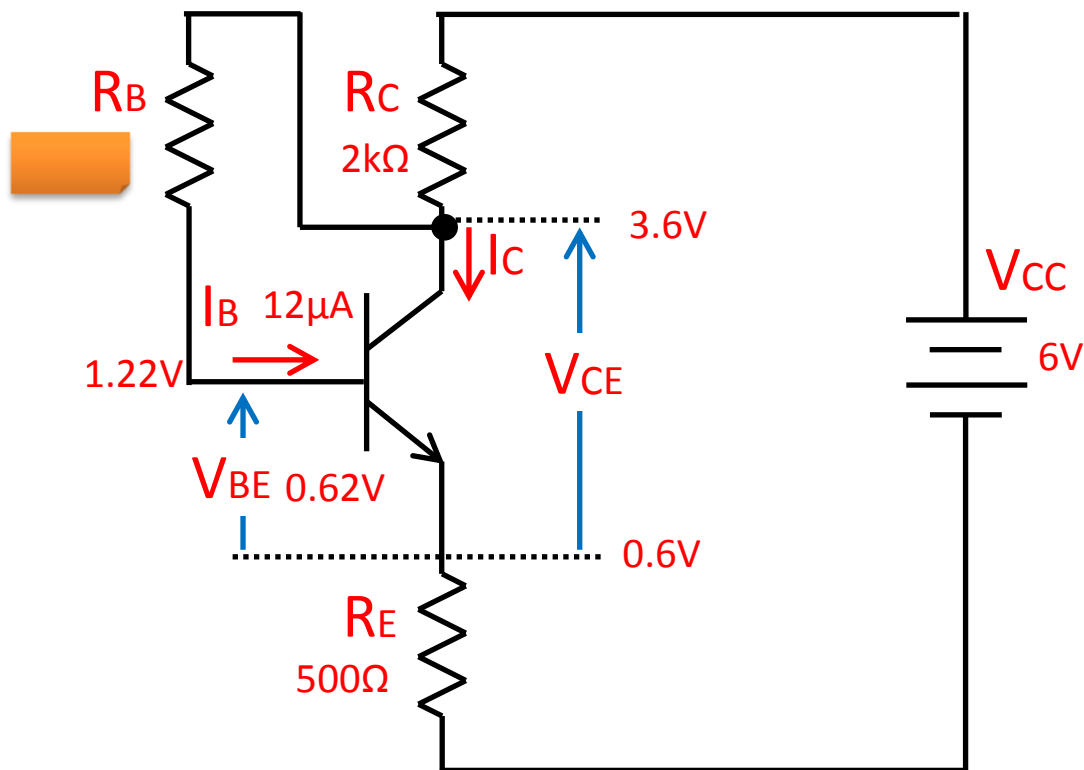
電流伝達特性



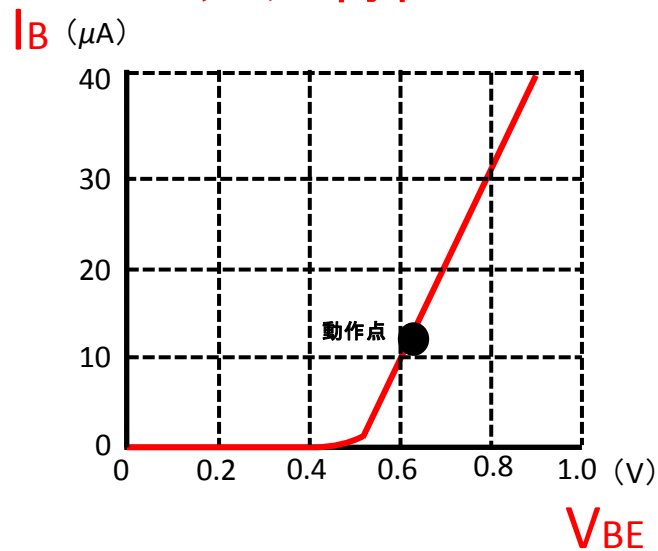
出力特性



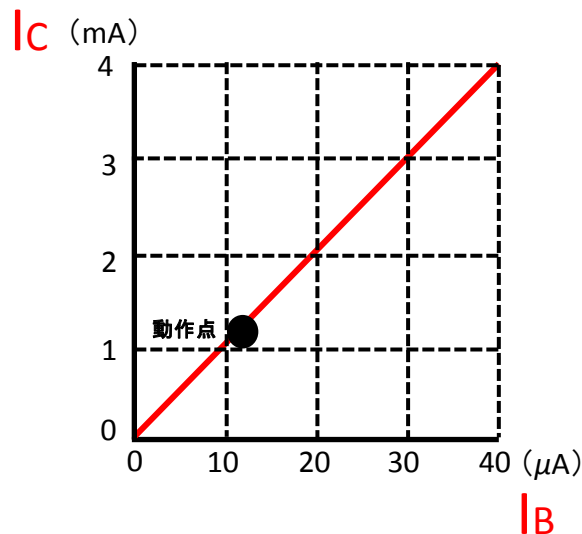
組み合せバイアス回路



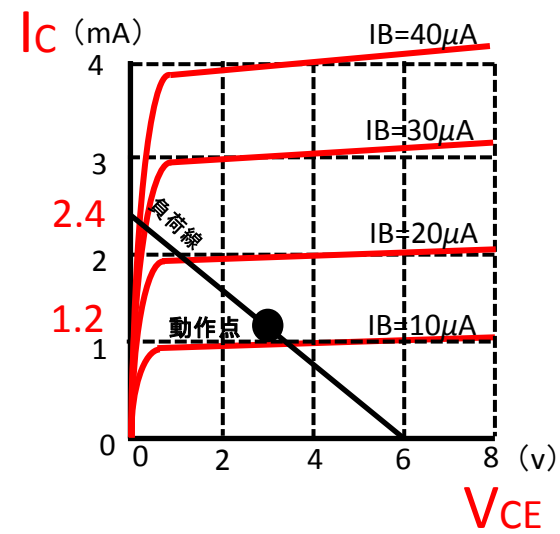
入力特性



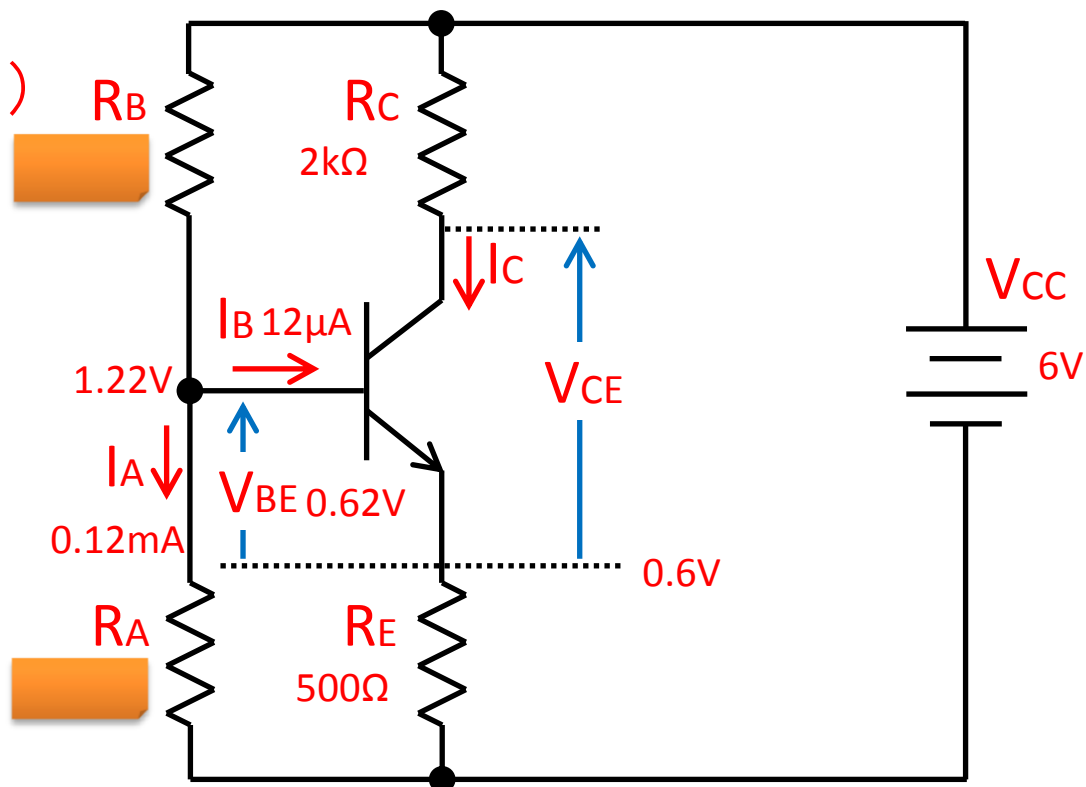
電流伝達特性



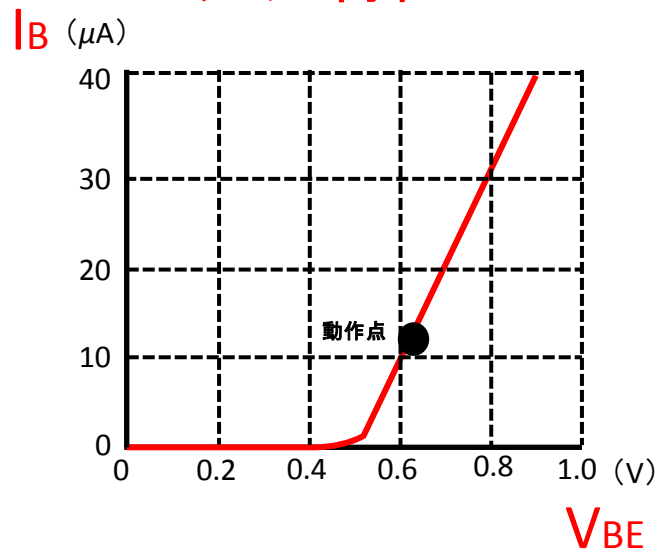
出力特性



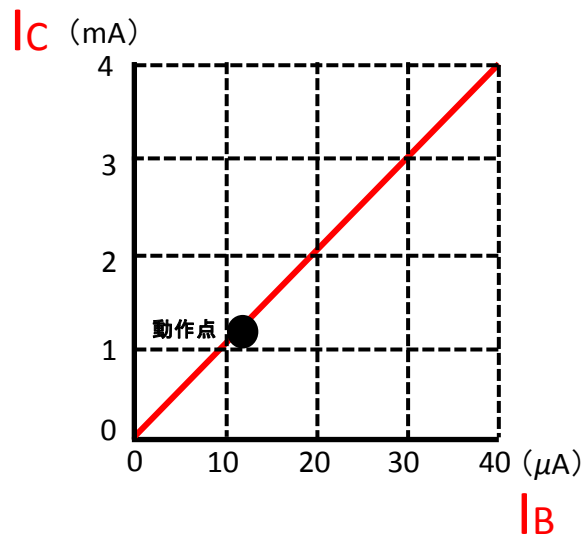
電流帰還バイアス回路(2) (ブリーダー方式)



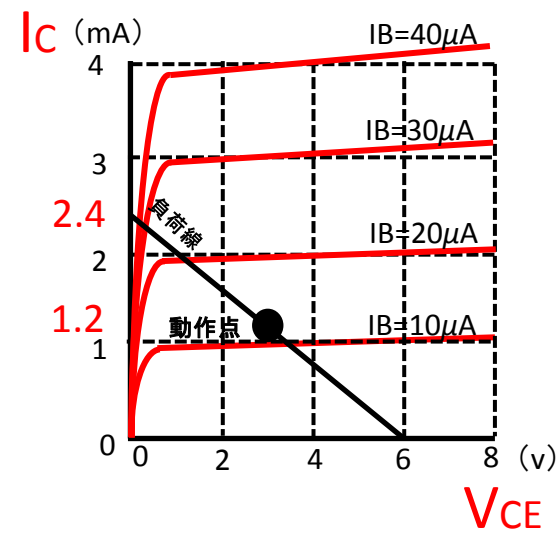
入力特性



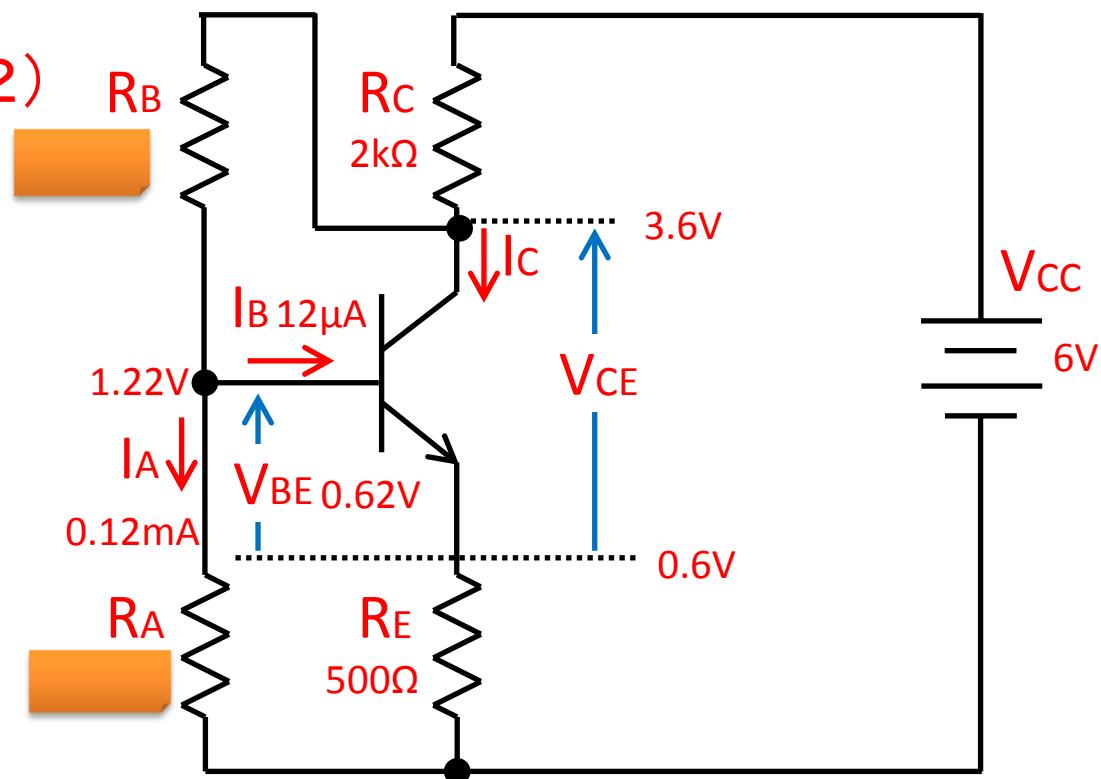
電流伝達特性



出力特性



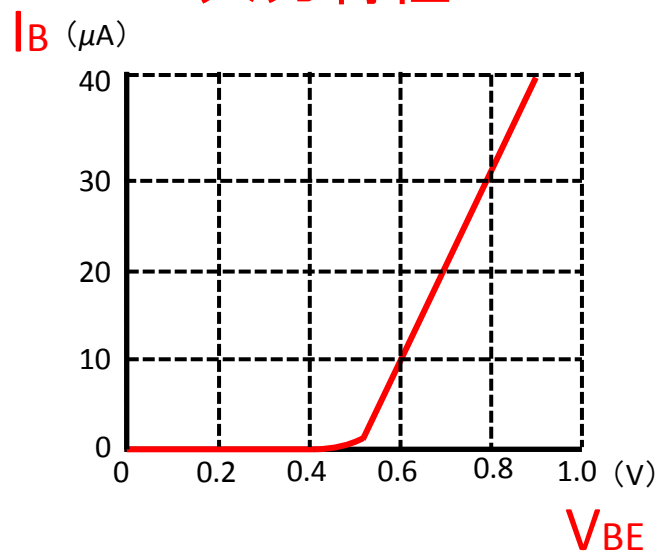
組み合わせバイアス回路(2) (ブリーダー方式)



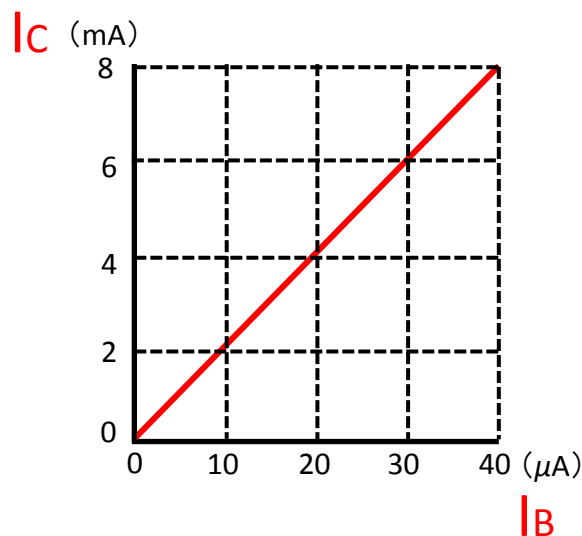
交流負荷線の問題

- (1) 直流負荷線を描け。
- (2) 動作点を描け。
- (3) バイアス回路を設計せよ。
- (4) 交流負荷線を描け。
- (5) 電圧増幅度を求めよ。

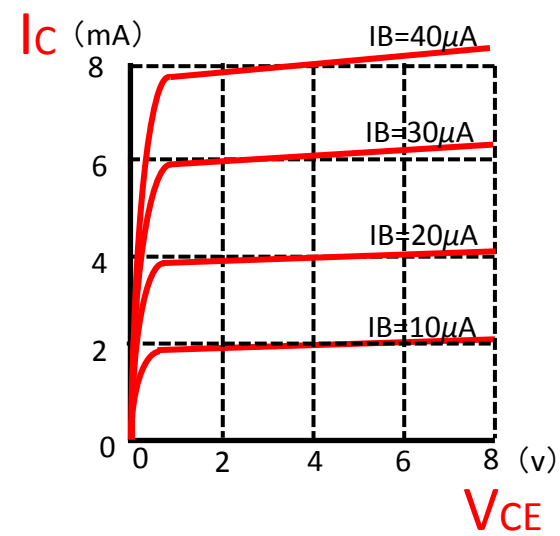
入力特性



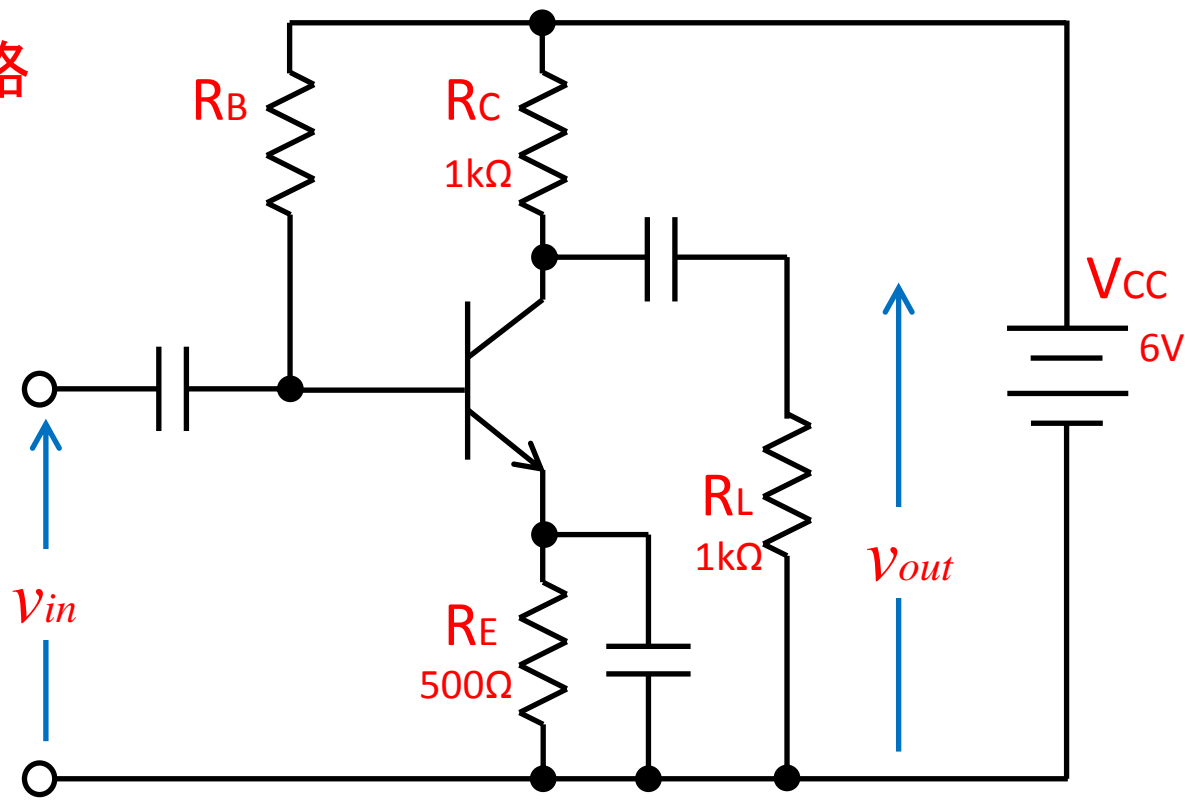
電流伝達特性



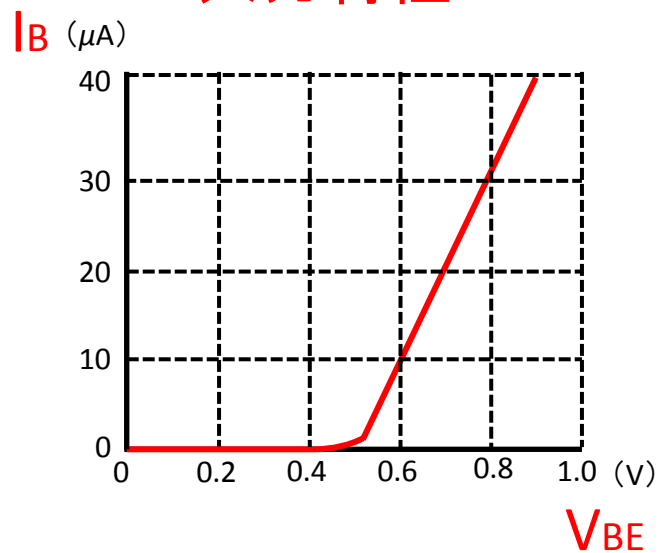
出力特性



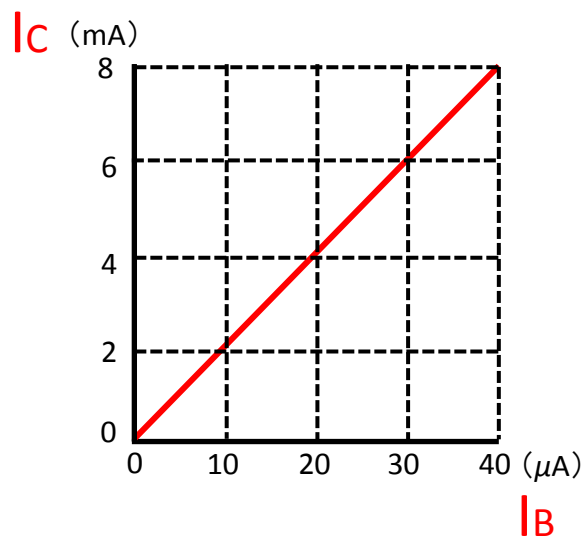
電流帰還バイアス回路



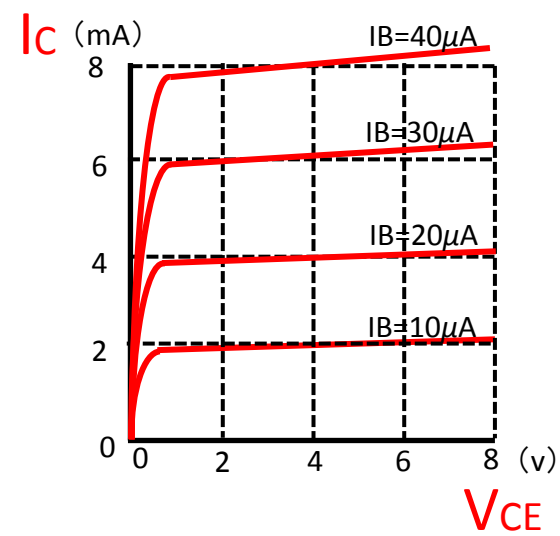
入力特性



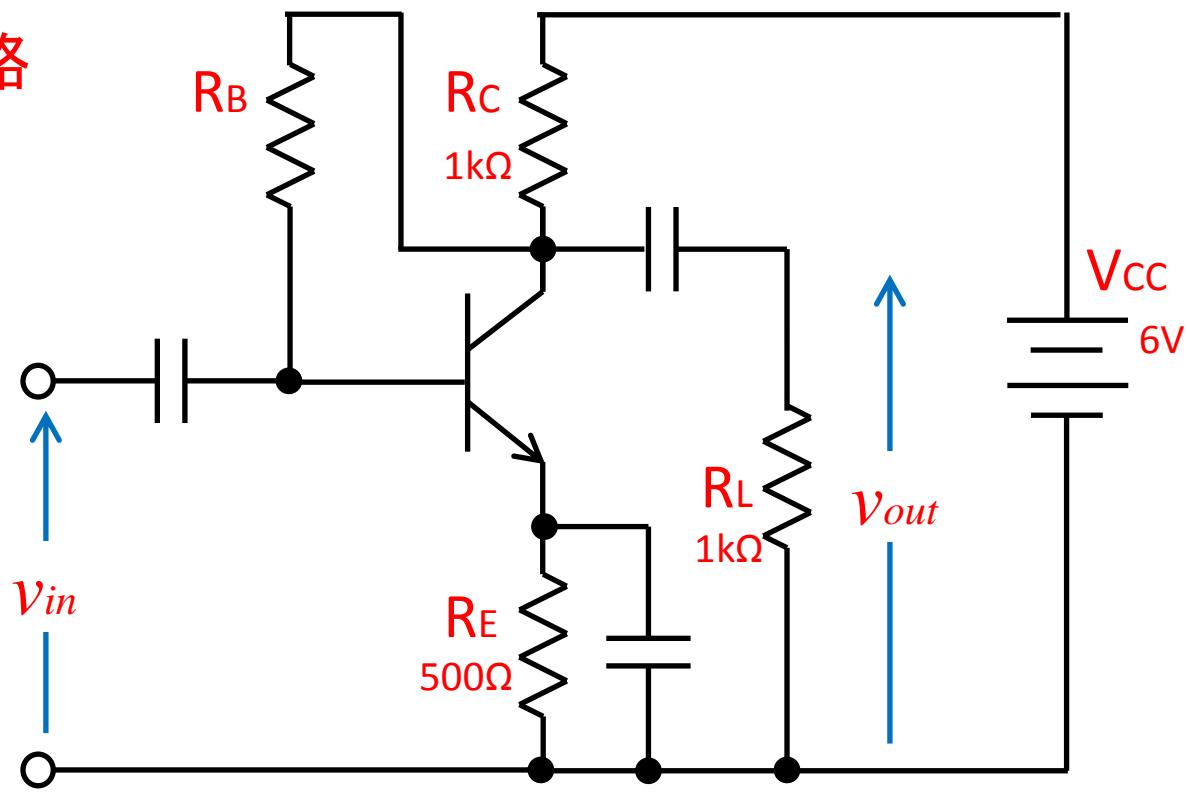
電流伝達特性



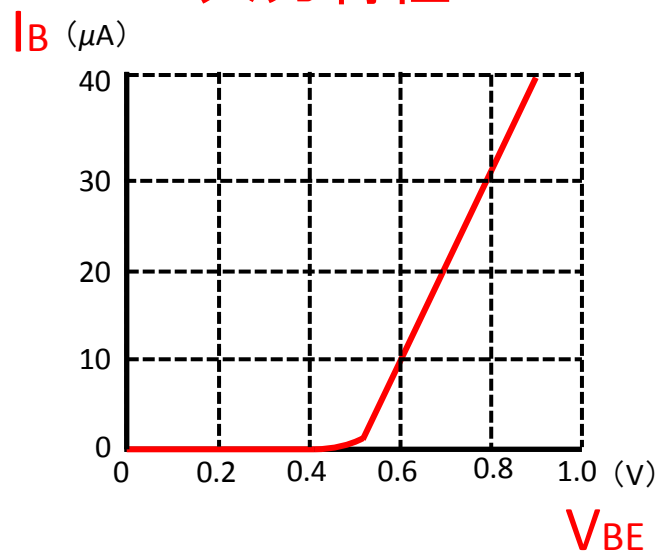
出力特性



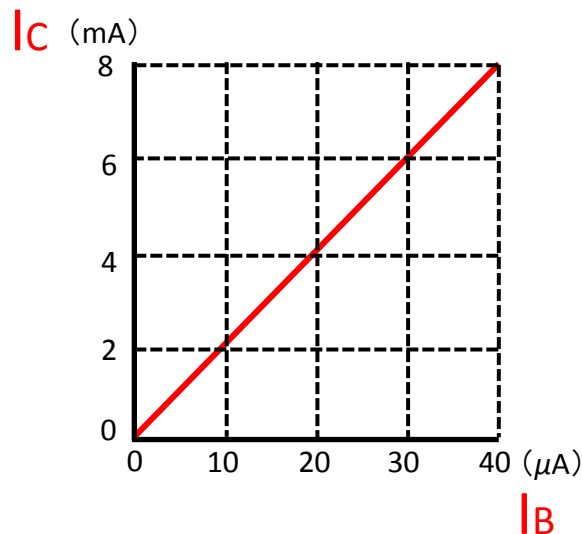
組み合せバイアス回路



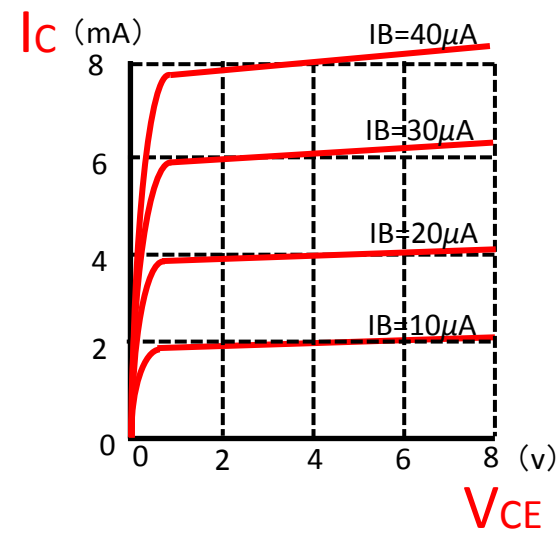
入力特性



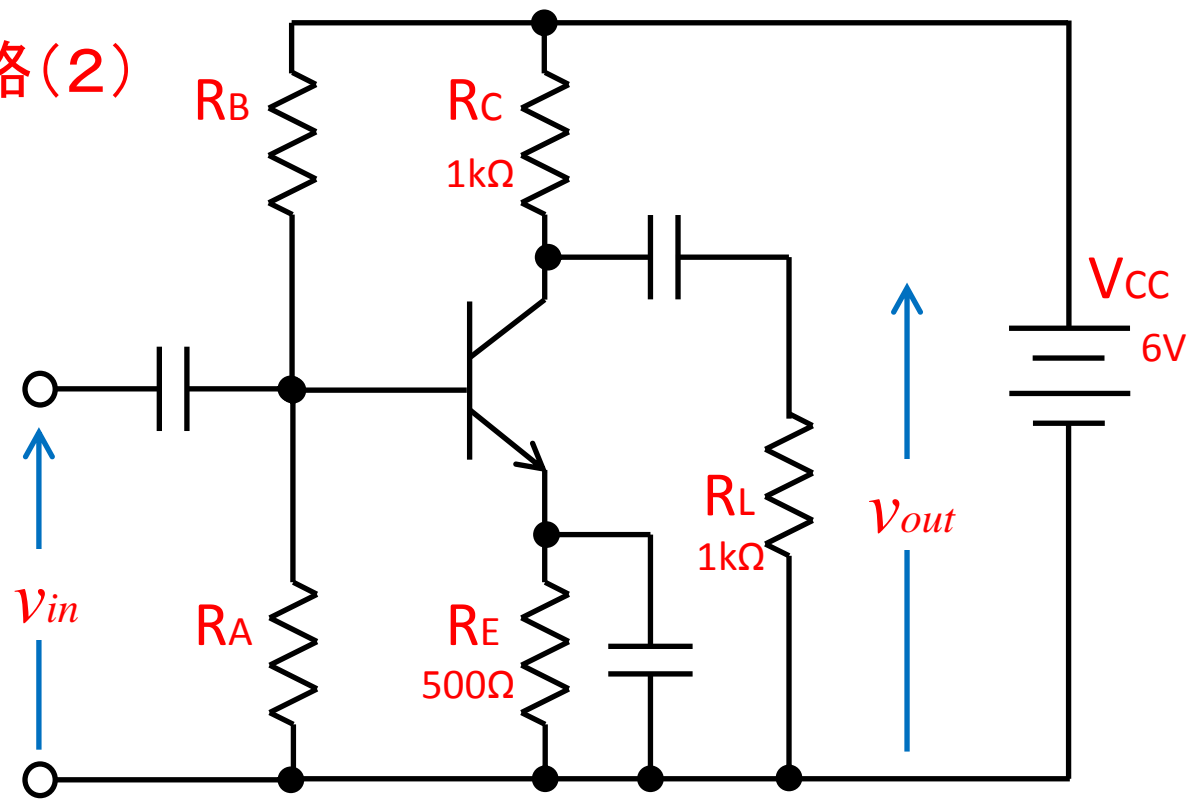
電流伝達特性



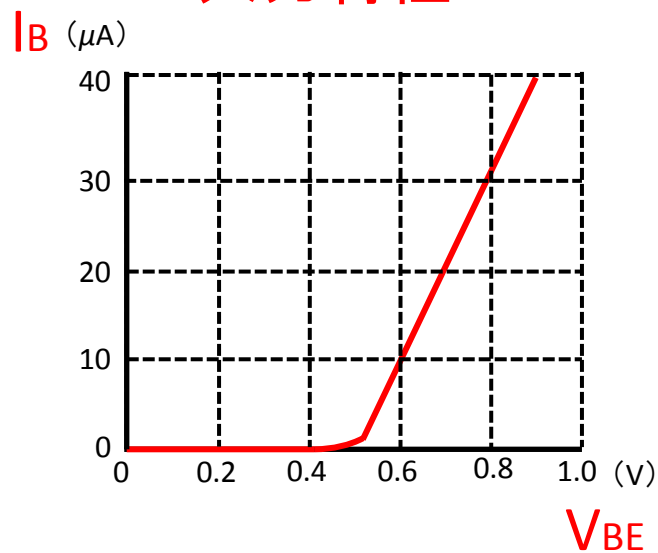
出力特性



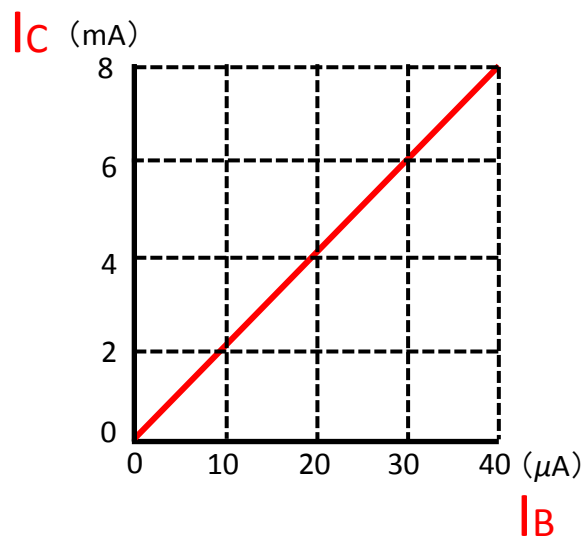
電流帰還バイアス回路(2) (ブリーダー方式)



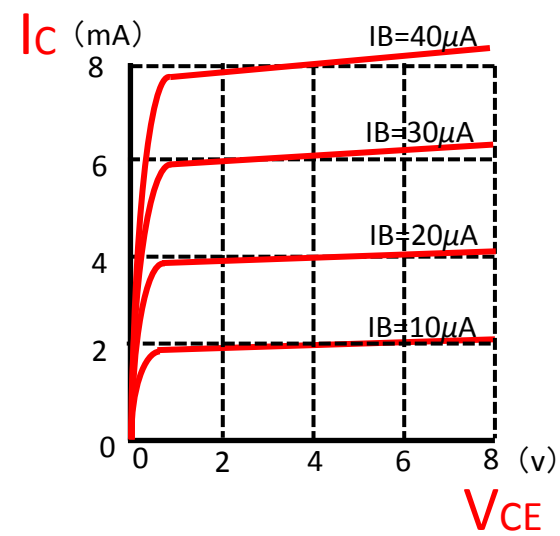
入力特性



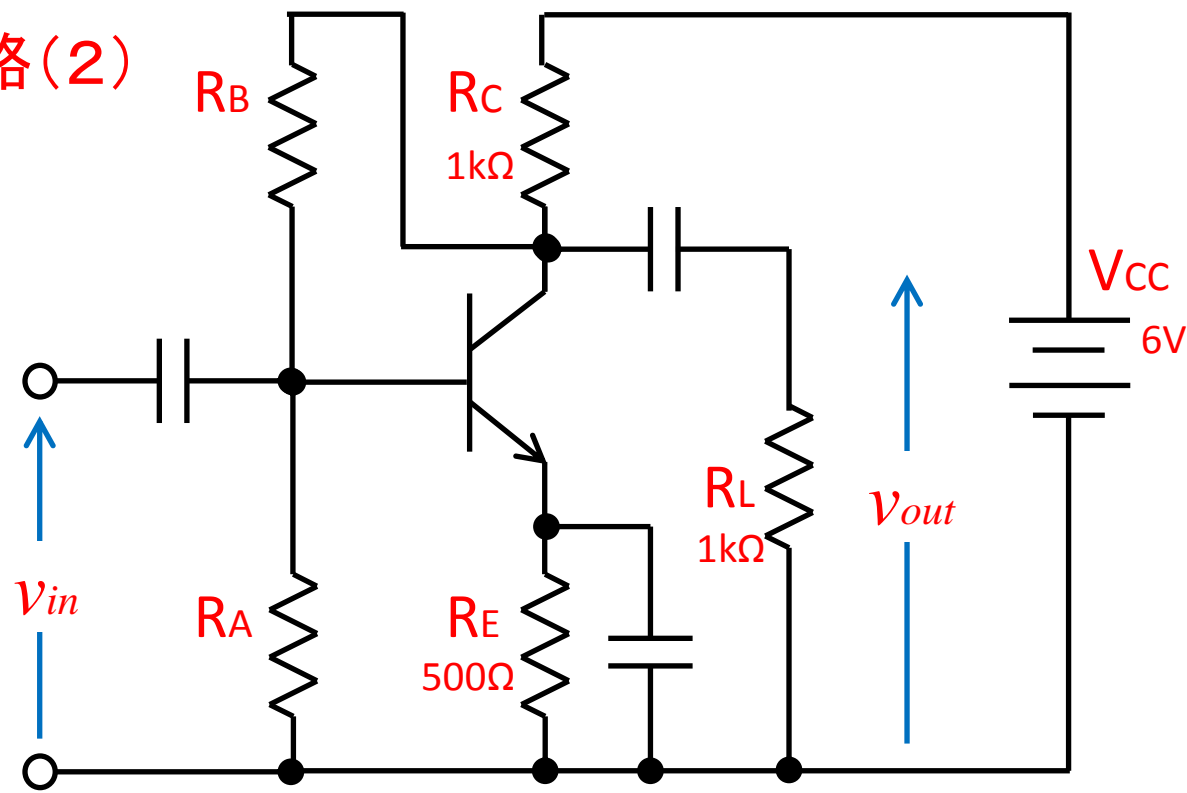
電流伝達特性



出力特性



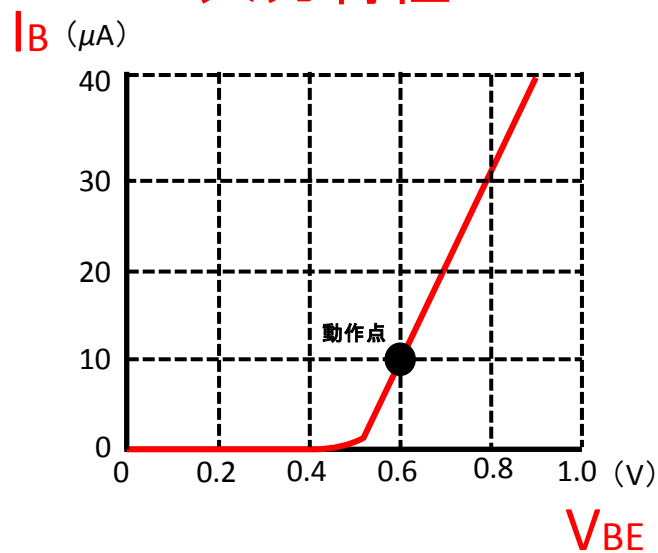
組み合せバイアス回路(2) (ブリーダー方式)



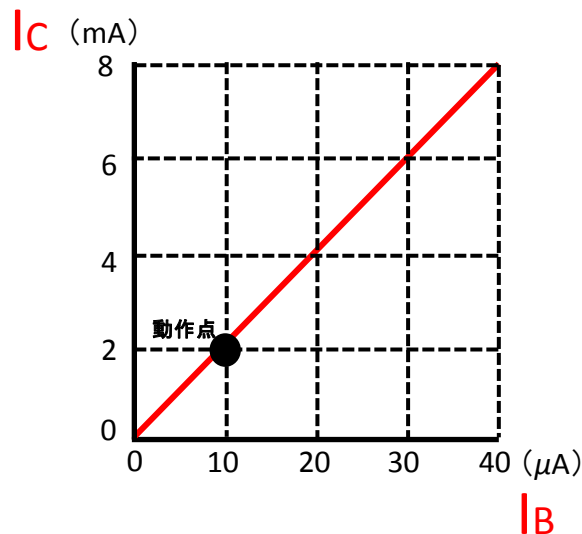
交流負荷線の問題(解答)

- (1) 直流負荷線を描け。
- (2) 動作点を描け。
- (3) バイアス回路を設計せよ。
- (4) 交流負荷線を描け。
- (5) 電圧増幅度を求めよ。

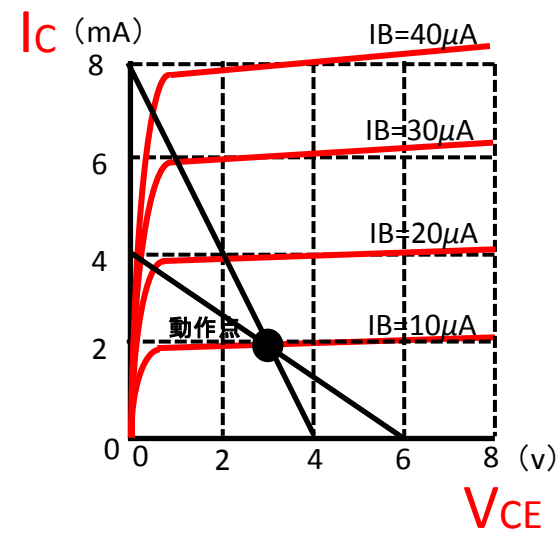
入力特性



電流伝達特性



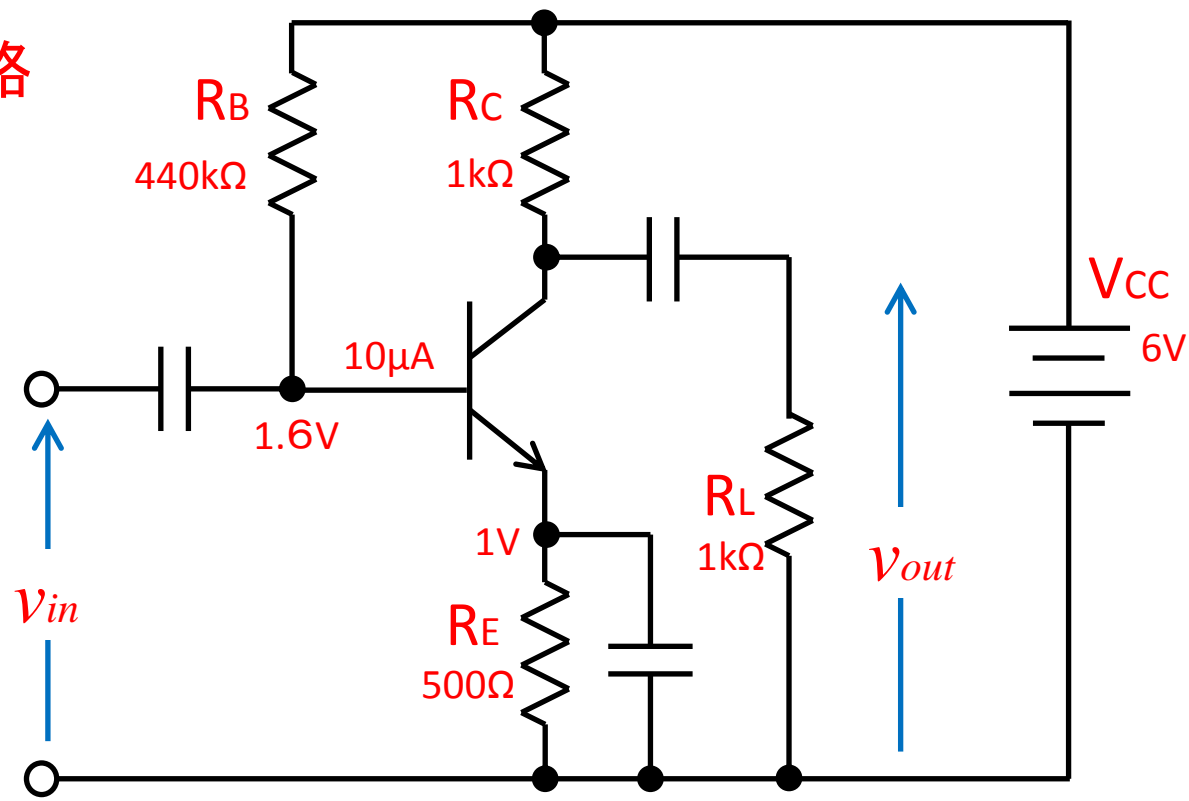
出力特性



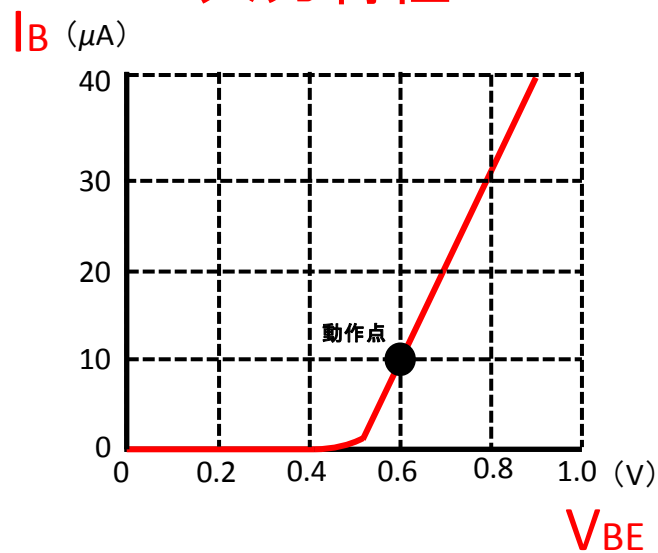
電流帰還バイアス回路

電圧増幅度

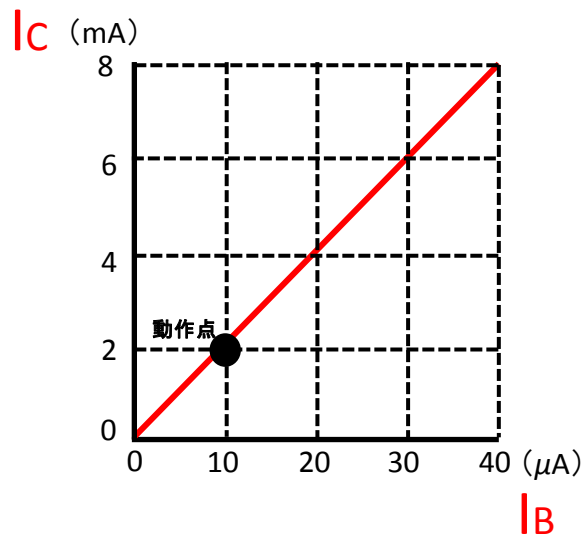
$$A_v = 10$$



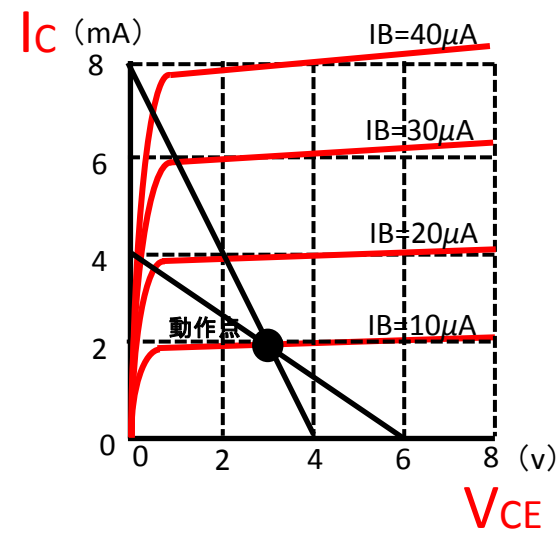
入力特性



電流伝達特性



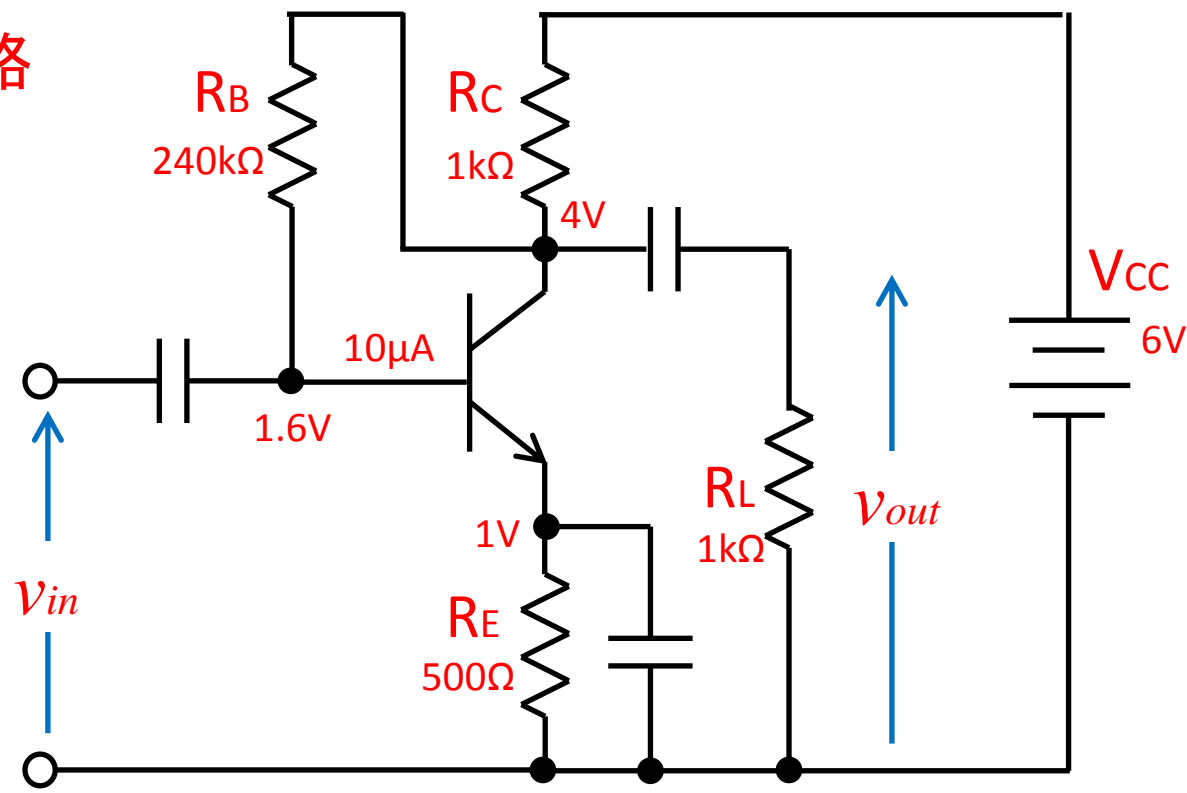
出力特性



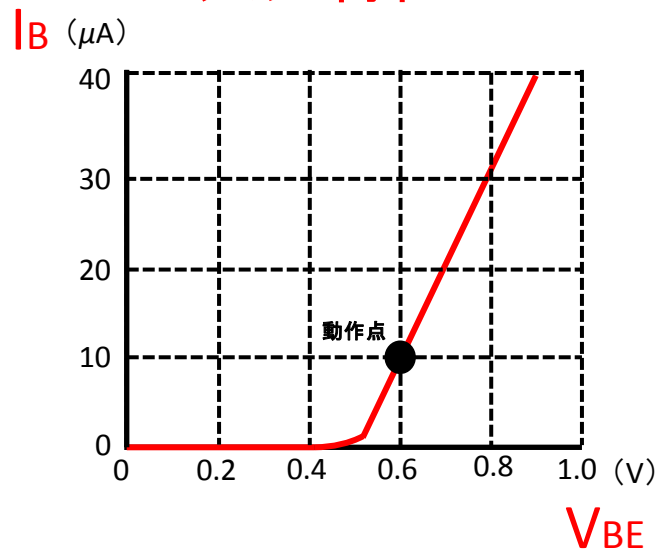
組み合せバイアス回路

電圧増幅度

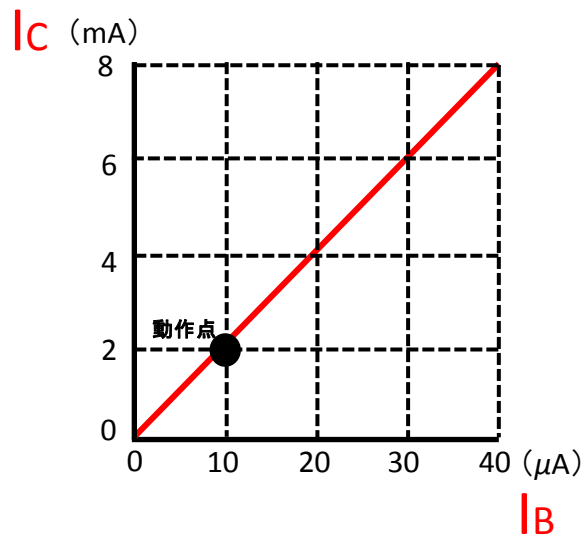
$$A_v = 10$$



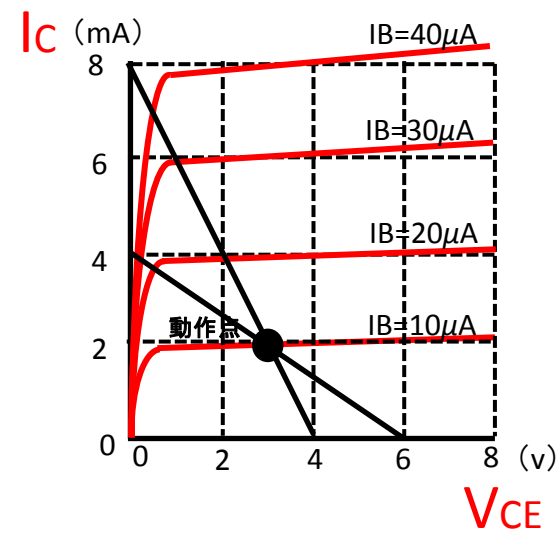
入力特性



電流伝達特性

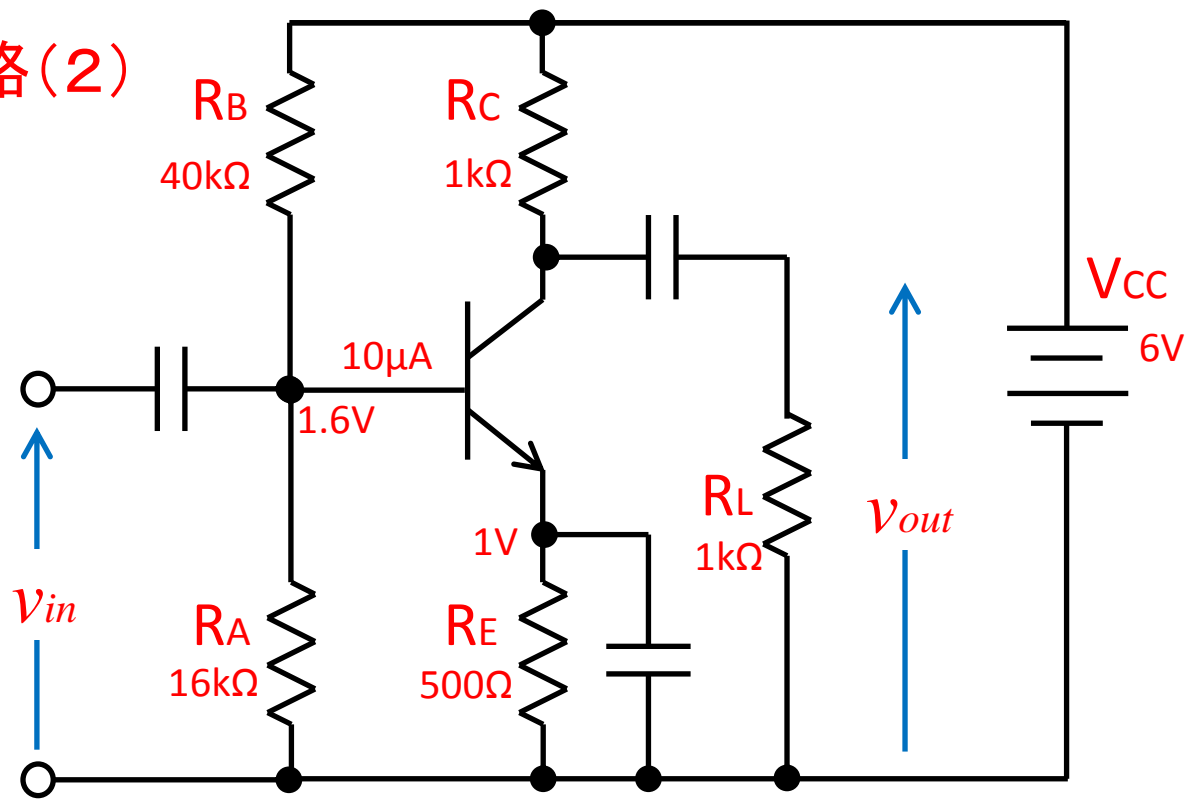


出力特性

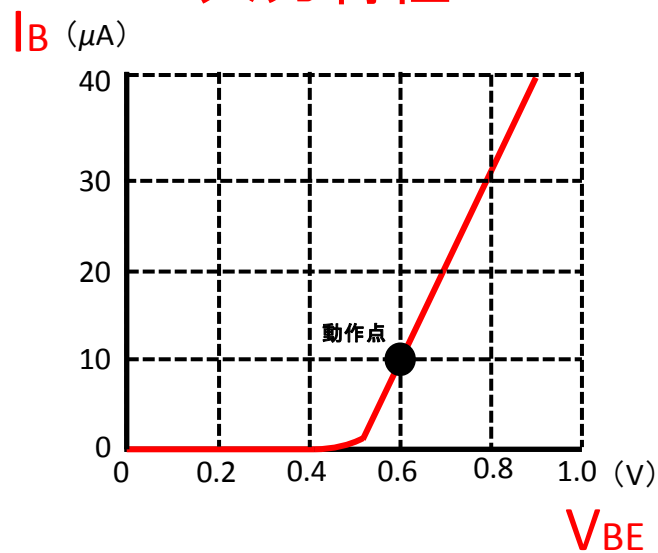


電流帰還バイアス回路(2) (ブリーダー方式)

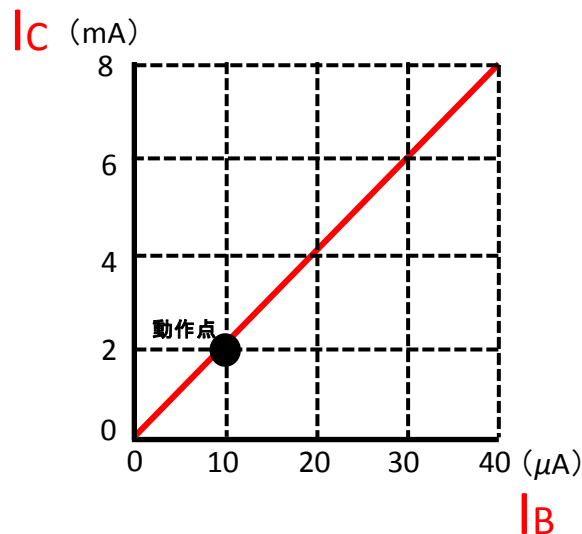
電圧増幅度
 $A_v = 10$



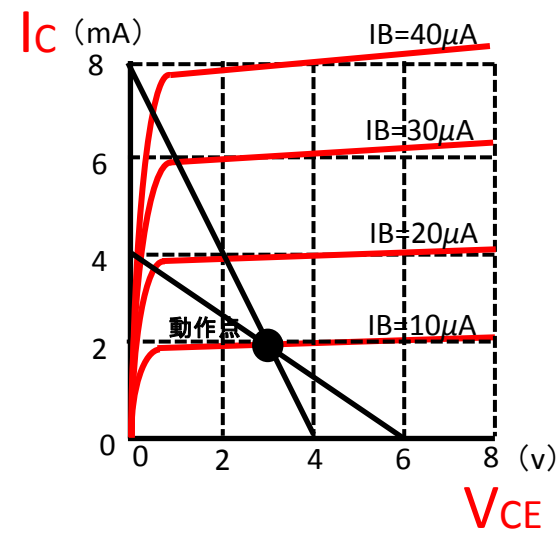
入力特性



電流伝達特性

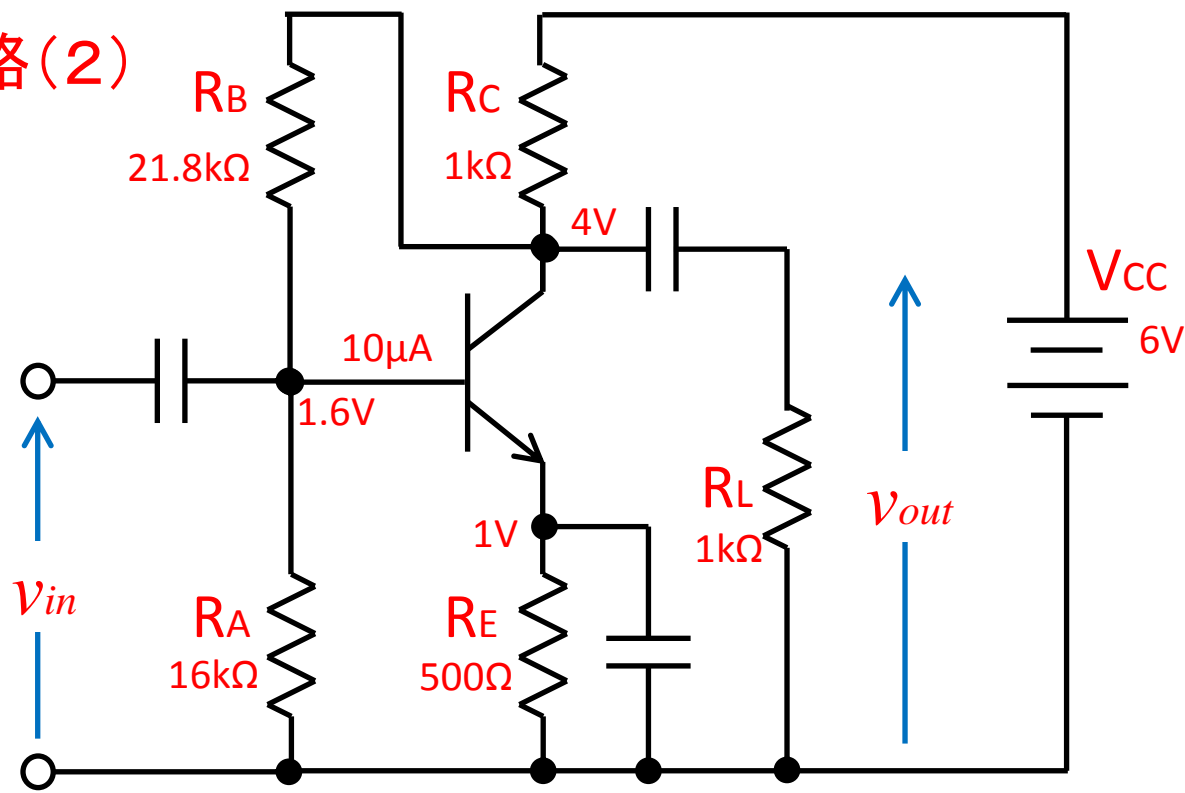


出力特性



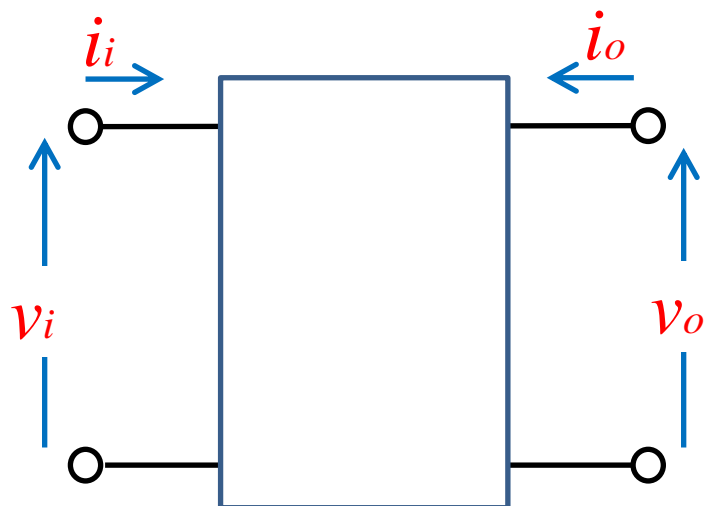
組み合せバイアス回路(2) (ブリーダー方式)

電圧増幅度
 $A_v = 10$



トランジスタの等価回路

hパラメータ



トランジスタは動作点が決まると線形素子として扱うことができる。

トランジスタは、hパラメータを用いることが多い。

$$\begin{cases} v_i = h_i i_i + h_r v_o \\ i_o = h_f i_i + h_o v_o \end{cases}$$

$$\begin{pmatrix} v_i \\ i_o \end{pmatrix} = \begin{pmatrix} h_i & h_r \\ h_f & h_o \end{pmatrix} \begin{pmatrix} i_i \\ v_o \end{pmatrix}$$

hパラメータ (h定数)

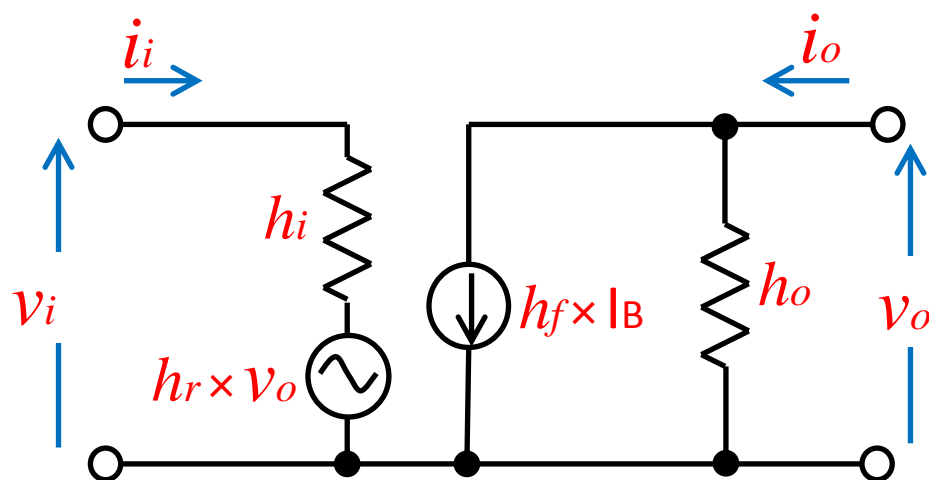
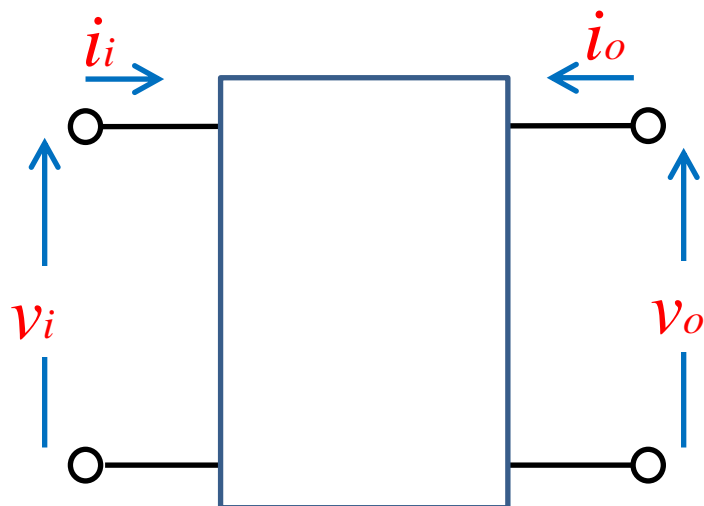
h_i 入力インピーダンス

h_r 電圧帰還率

h_f 電流増幅率

h_o 出力アドミタンス

hパラメータ



$$\begin{cases} V_i = h_i i_i + h_r V_o \\ i_o = h_f i_i + h_o V_o \end{cases}$$

$$\begin{pmatrix} V_i \\ i_o \end{pmatrix} = \begin{pmatrix} h_i & h_r \\ h_f & h_o \end{pmatrix} \begin{pmatrix} i_i \\ V_o \end{pmatrix}$$

hパラメータ (h定数)

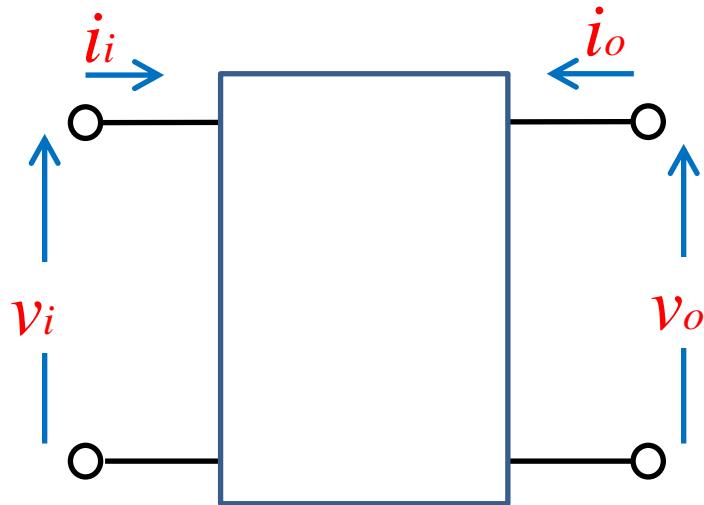
h_i 入力インピーダンス

h_r 電圧帰還率

h_f 電流増幅率

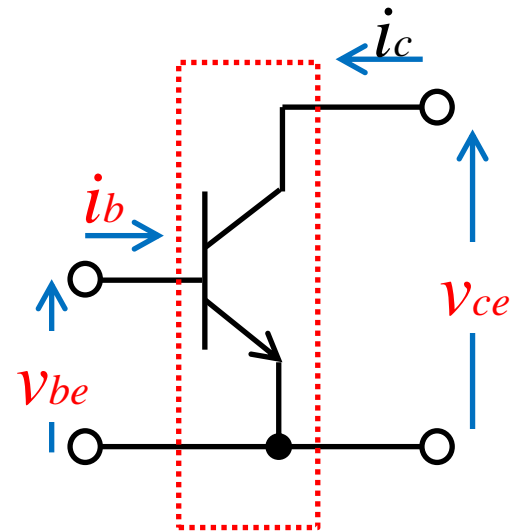
h_o 出力アドミタンス

hパラメータ



$$\begin{cases} V_i = h_i i_i + h_r V_o \\ i_o = h_f i_i + h_o V_o \end{cases}$$

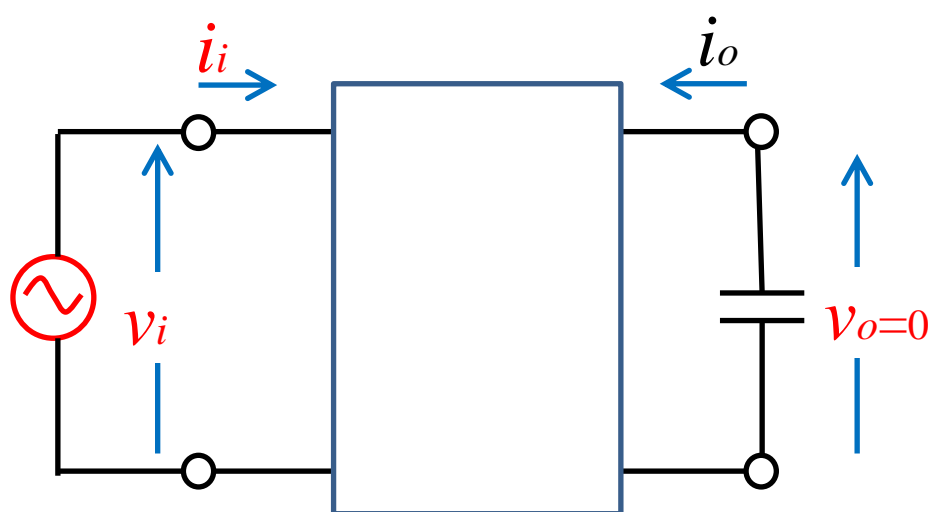
$$\begin{pmatrix} V_i \\ i_o \end{pmatrix} = \begin{pmatrix} h_i & h_r \\ h_f & h_o \end{pmatrix} \begin{pmatrix} i_i \\ V_o \end{pmatrix}$$



$$\begin{cases} V_{be} = h_{ie} i_b + h_{re} V_{ce} \\ i_c = h_{fe} i_b + h_{oe} V_{ce} \end{cases}$$

$$\begin{pmatrix} V_{be} \\ i_c \end{pmatrix} = \begin{pmatrix} h_{ie} & h_{re} \\ h_{fe} & h_{oe} \end{pmatrix} \begin{pmatrix} i_b \\ V_{ce} \end{pmatrix}$$

入力インピーダンス h_{ie}



$$v_i = h_i i_i + h_r v_o$$

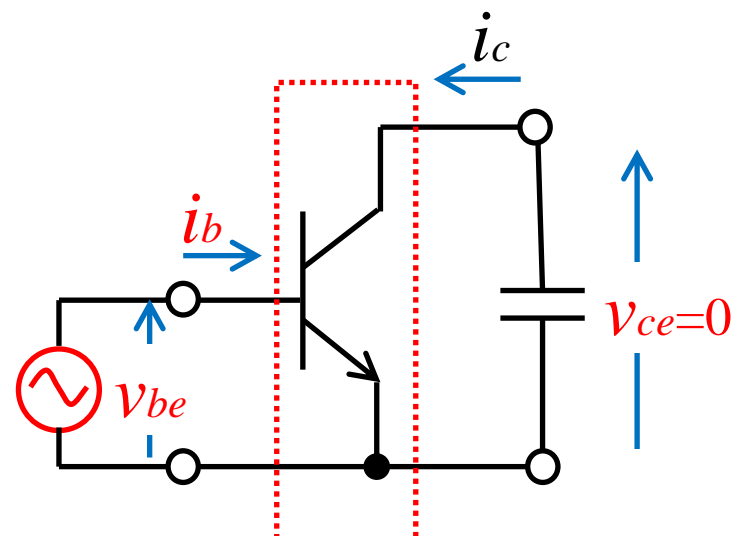
$v_o = 0$ にする

$$v_i = h_i i_i + h_r 0$$

$$h_i i_i = v_i$$

$$h_i = \frac{v_i}{i_i}$$

$$h_i = \left[\frac{v_i}{i_i} \right]_{v_o=0}$$



$$v_{be} = h_{ie} i_b + h_{re} v_{ce}$$

$v_{ce} = 0$ にする

$$v_{be} = h_{ie} i_b + h_{re} 0$$

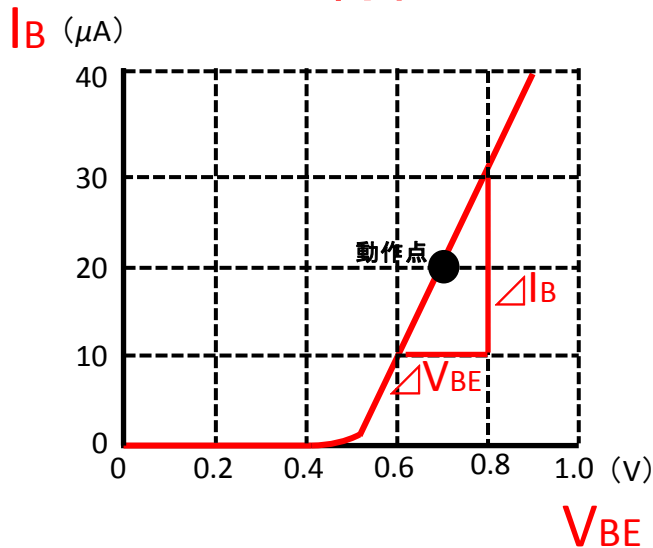
$$h_{ie} i_b = v_{be}$$

$$h_{ie} = \frac{v_{be}}{i_b}$$

$$h_{ie} = \left[\frac{v_{be}}{i_b} \right]_{v_{ce}=0}$$

入力インピーダンス h_{ie}

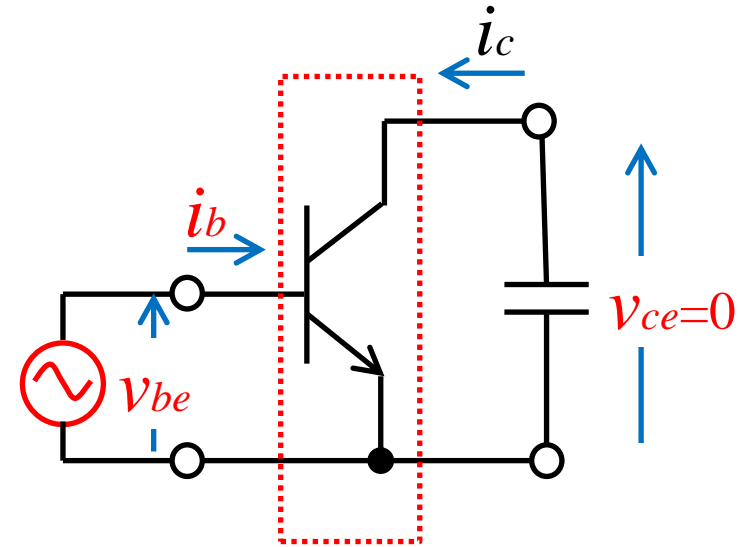
入力特性



入力特性から求めることができる。

$$h_{ie} = \frac{\Delta V_{BE}}{\Delta I_B}$$

$$h_{ie} = \frac{0.2\text{V}}{20\mu\text{A}} = 10\text{k}\Omega$$



$$v_{be} = h_{ie} i_b + h_{re} v_{ce}$$

$v_{ce} = 0$ にする

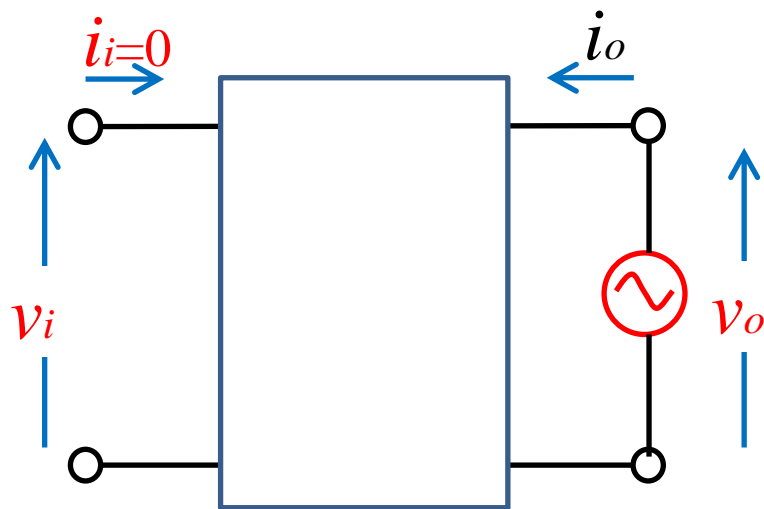
$$v_{be} = h_{ie} i_b + h_{re} 0$$

$$h_{ie} i_b = v_{be}$$

$$h_{ie} = \frac{v_{be}}{i_b}$$

$$h_{ie} = \left[\frac{v_{be}}{i_b} \right]_{v_{ce}=0}$$

電圧帰還率 h_{re}



$$v_i = h_i i_i + h_r v_o$$

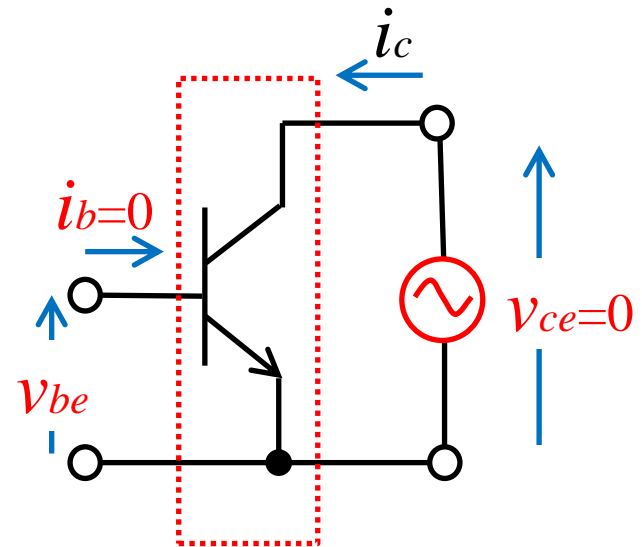
$i_i = 0$ にする

$$v_i = h_i \cdot 0 + h_r v_o$$

$$h_r v_o = v_i$$

$$h_r = \frac{v_i}{v_o}$$

$$h_r = \left[\frac{v_i}{v_o} \right]_{i_i=0}$$



$$v_{be} = h_{ie} i_b + h_{re} v_{ce}$$

$i_b = 0$ にする

$$v_{be} = h_{ie} \cdot 0 + h_{re} v_{ce}$$

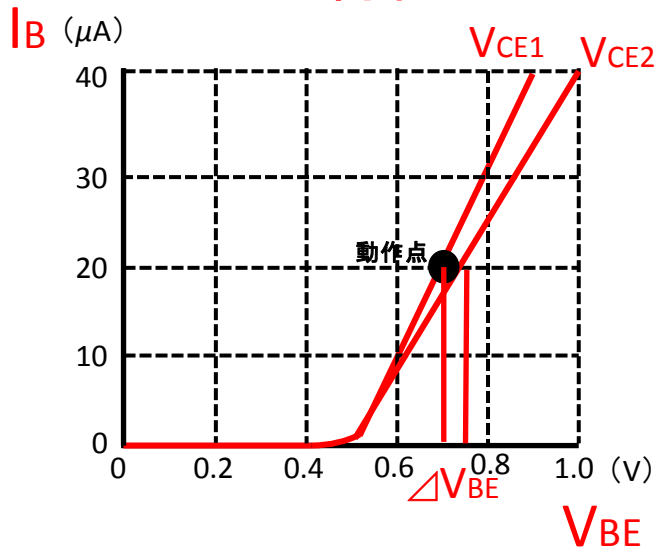
$$h_{re} v_{ce} = v_{be}$$

$$h_{re} = \frac{v_{be}}{v_{ce}}$$

$$h_{re} = \left[\frac{v_{be}}{v_{ce}} \right]_{i_b=0}$$

電圧帰還率 h_{re}

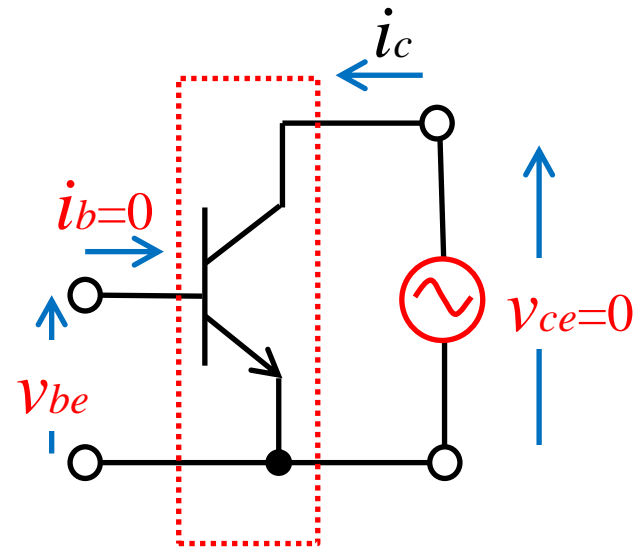
入力特性



入力特性から求めることができる。

$$h_{re} = \frac{\Delta V_{BE}}{\Delta V_{CE}}$$

$$= \frac{\Delta V_{BE}}{V_{CE1} - V_{CE2}}$$



$$v_{be} = h_{ie} i_b + h_{re} v_{ce}$$

$i_b = 0$ にする

$$v_{be} = h_{ie} 0 + h_{re} v_{ce}$$

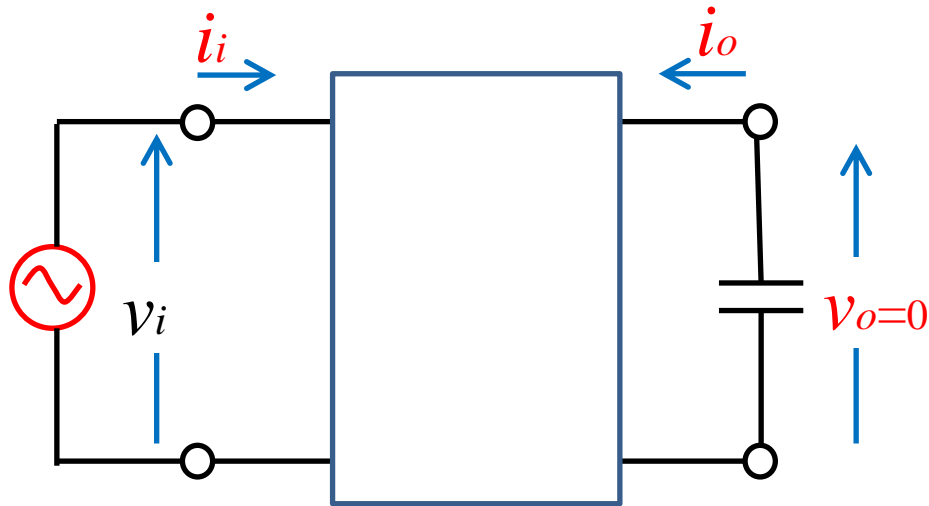
$$h_{re} v_{ce} = v_{be}$$

$$h_{re} = \frac{v_{be}}{v_{ce}}$$

$$h_{re} = \left[\frac{v_{be}}{v_{ce}} \right]_{i_b=0}$$

トランジスタでは v_{ce} が入力側に与える影響が小さく $h_{re} = 0$ として考慮しないことが多い

電流増幅率 h_{fe}



$$i_o = h_f i_i + h_o V_o$$

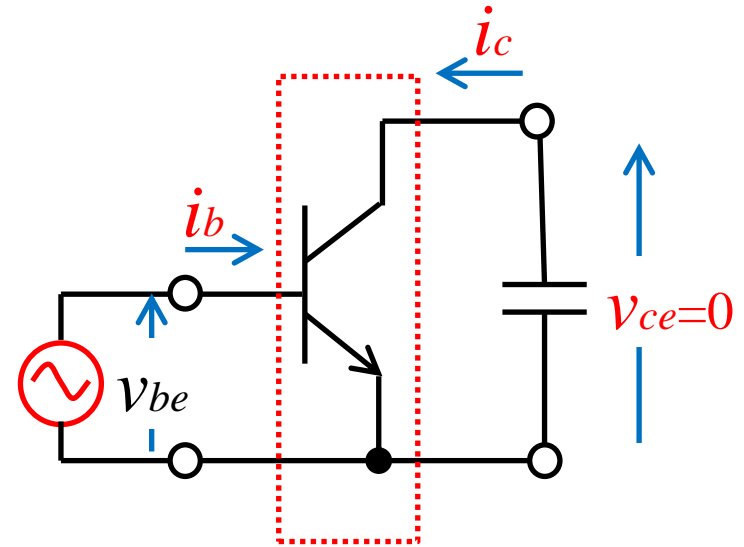
$V_o=0$ にする

$$i_o = h_f i_i + h_o 0$$

$$h_f i_i = i_o$$

$$h_f = \frac{i_o}{i_i}$$

$$h_f = \left[\frac{i_o}{i_i} \right]_{V_o=0}$$



$$i_c = h_{fe} i_b + h_{oe} V_{ce}$$

$V_{ce}=0$ にする

$$i_c = h_{fe} i_b + h_{oe} 0$$

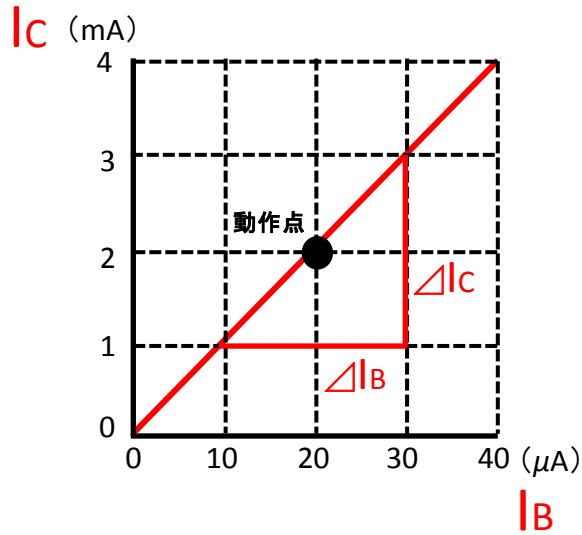
$$h_{fe} i_b = i_c$$

$$h_{fe} = \frac{i_c}{i_b}$$

$$h_{fe} = \left[\frac{i_c}{i_b} \right]_{V_{ce}=0}$$

電流増幅率 h_{fe}

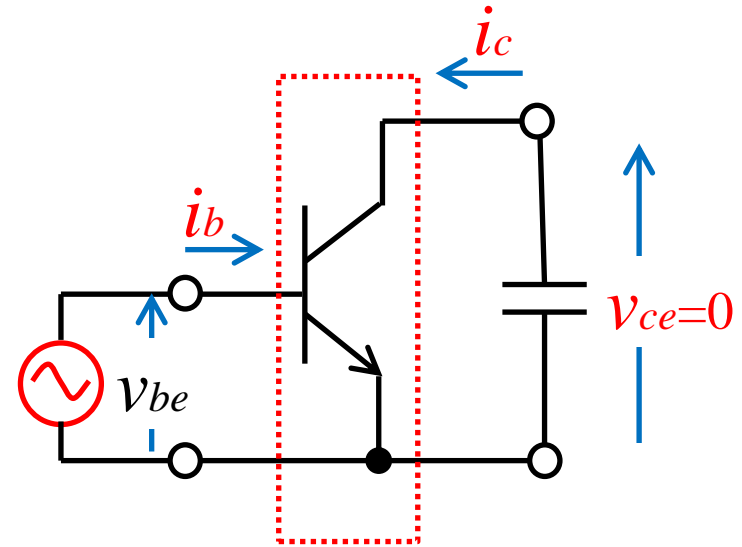
電流伝達特性



電流伝達特性から求めることができる。

$$h_{fe} = \frac{\Delta I_c}{\Delta I_B}$$

$$h_{fe} = \frac{2mA}{20\mu A} = 100$$



$$i_c = h_{fe} i_b + h_{oe} V_{ce}$$

$V_{ce}=0$ にする

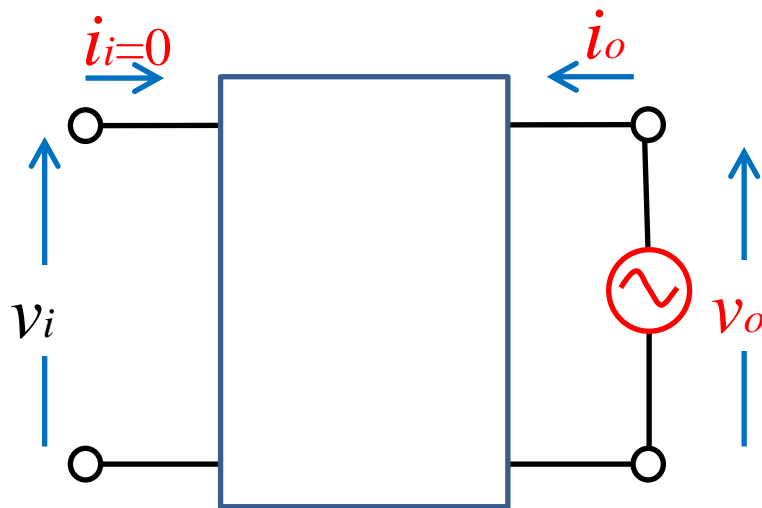
$$i_c = h_{fe} i_b + h_{oe} 0$$

$$h_{fe} i_b = i_c$$

$$h_{fe} = \frac{i_c}{i_b}$$

$$h_{fe} = \left[\frac{i_c}{i_b} \right]_{V_{ce}=0}$$

出力アドミタンス hoe



$$i_o = h_f i_i + h_o v_o$$

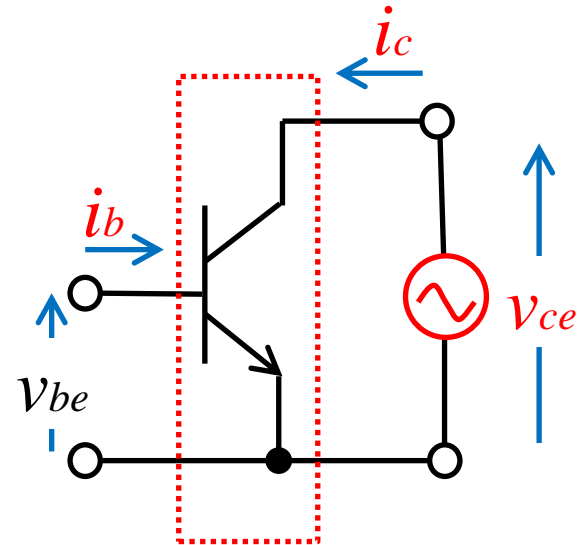
$i_i = 0$ にする

$$i_o = h_f 0 + h_o v_o$$

$$h_o v_o = i_o$$

$$h_o = \frac{i_o}{v_o}$$

$$h_o = \left[\frac{i_o}{v_o} \right]_{i_i=0}$$



$$i_c = h_{fe} i_b + h_{oe} v_{ce}$$

$i_b = 0$ にする

$$i_c = h_{fe} 0 + h_{oe} v_{ce}$$

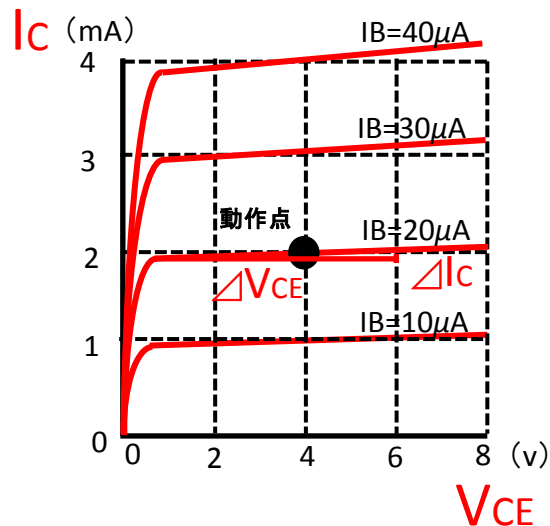
$$h_{oe} v_{ce} = i_c$$

$$h_{oe} = \frac{i_c}{v_{ce}}$$

$$h_{oe} = \left[\frac{i_c}{v_{ce}} \right]_{i_b=0}$$

出力アドミタンス hoe

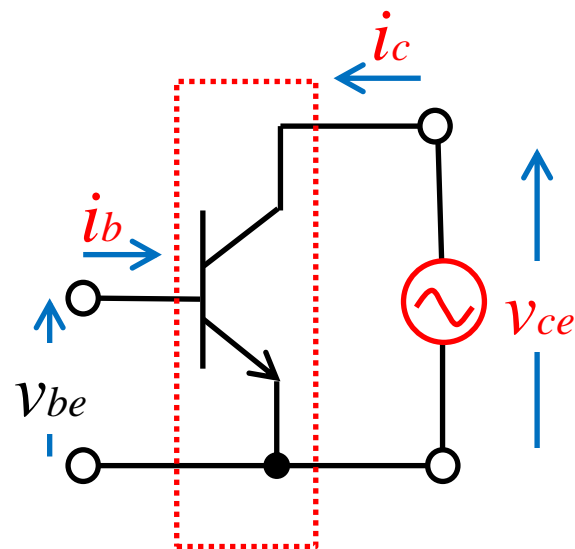
出力特性



出力特性から求めることができる。

$$h_{oe} = \frac{\Delta I_c}{\Delta V_{CE}}$$

$$\frac{40\mu A}{4V} = 10\mu S$$



$$i_c = h_{fe} i_b + h_{oe} V_{ce}$$

$i_b = 0$ にする

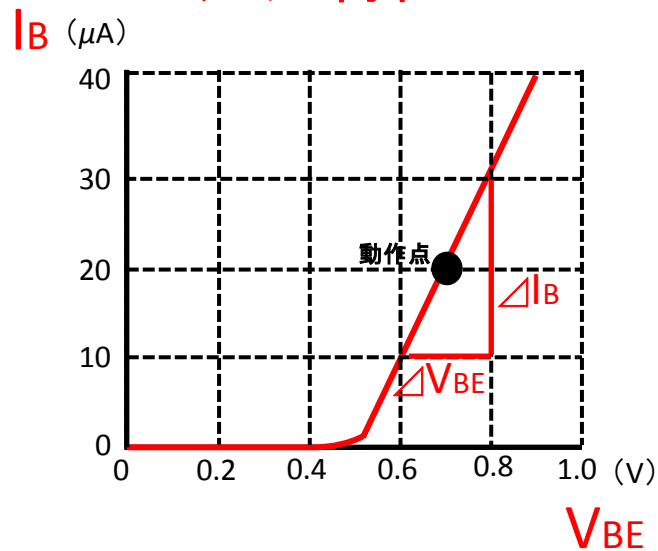
$$i_c = h_{fe} 0 + h_{oe} V_{ce}$$

$$h_{oe} V_{ce} = i_c$$

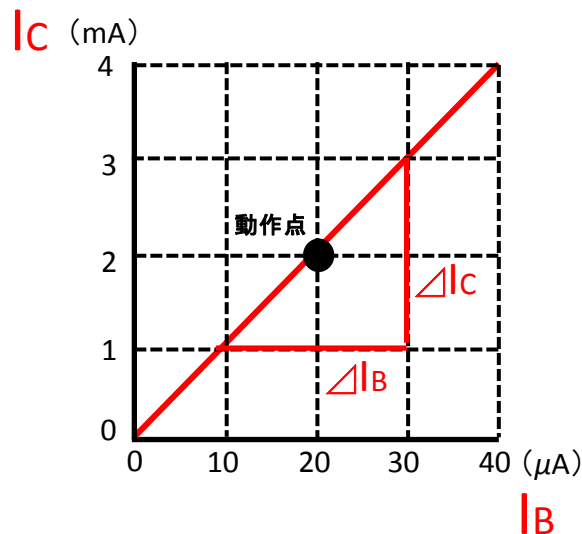
$$h_{oe} = \frac{i_c}{V_{ce}}$$

$$h_{oe} = \left[\frac{i_c}{V_{ce}} \right]_{i_b=0}$$

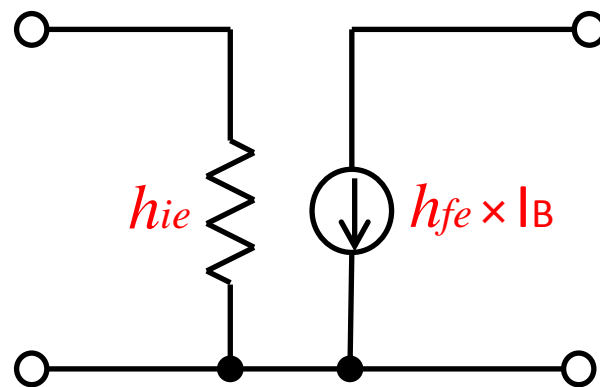
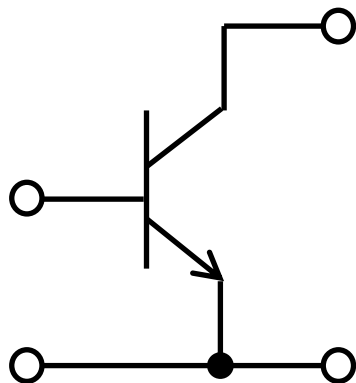
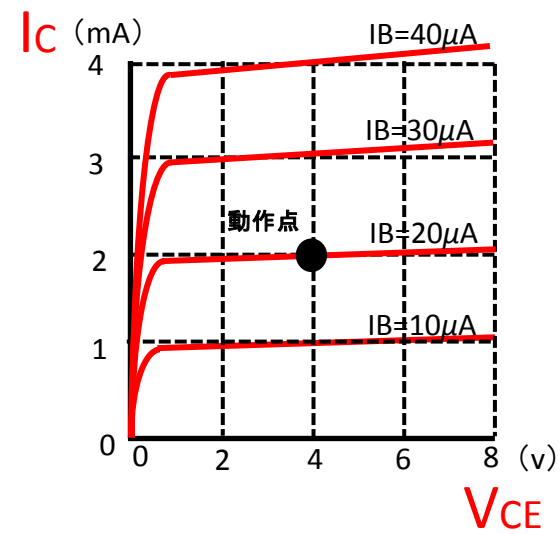
入力特性



電流伝達特性



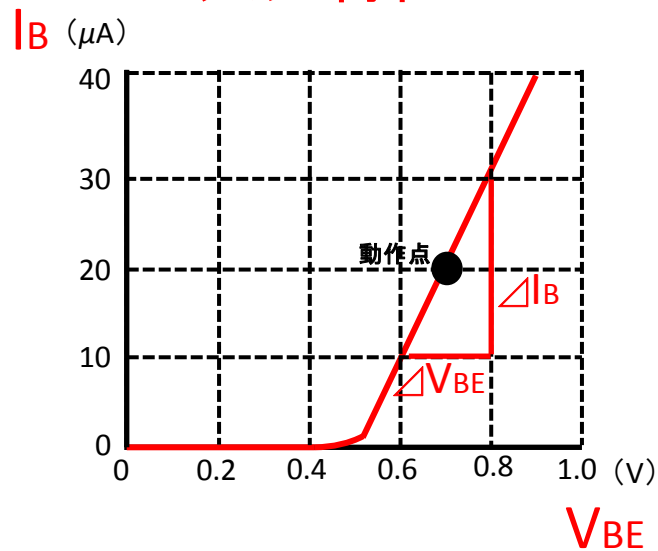
出力特性



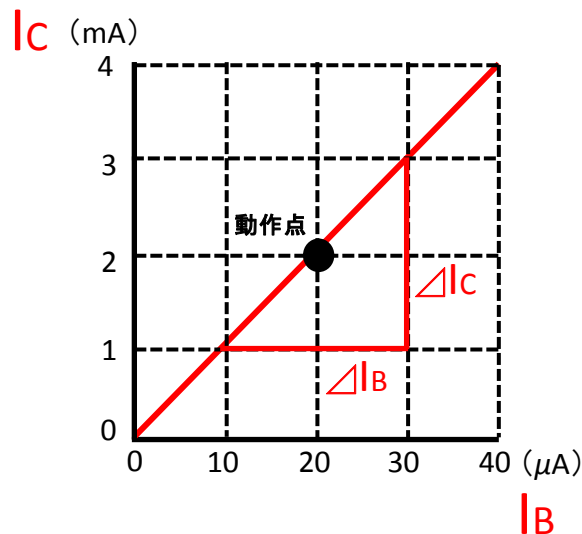
$$h_{ie} = \frac{\Delta V_{BE}}{\Delta I_B} \quad \text{入力インピーダンス} \quad \frac{0.2V}{20\mu A} = 10k\Omega$$

$$h_{fe} = \frac{\Delta I_C}{\Delta I_B} \quad \text{電流増幅率} \quad \frac{2mA}{20\mu A} = 100$$

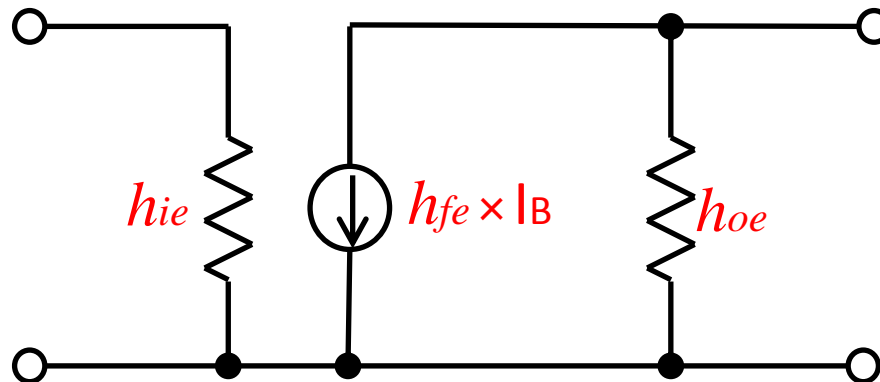
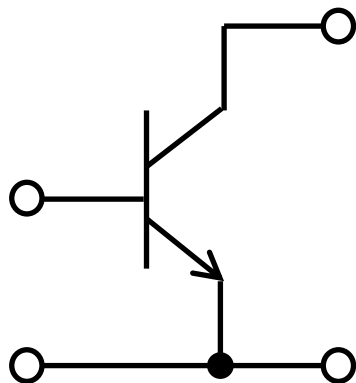
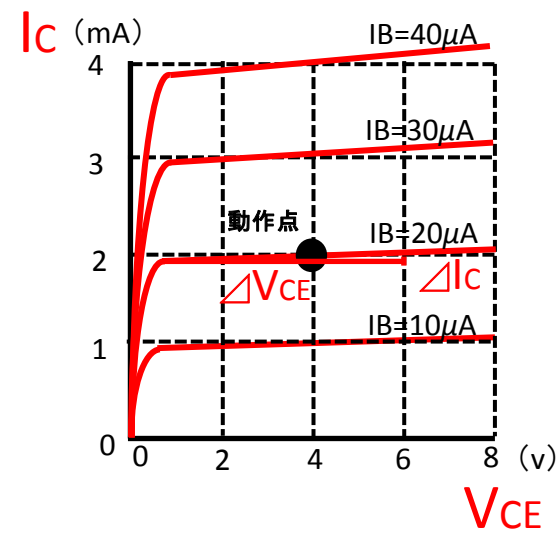
入力特性



電流伝達特性



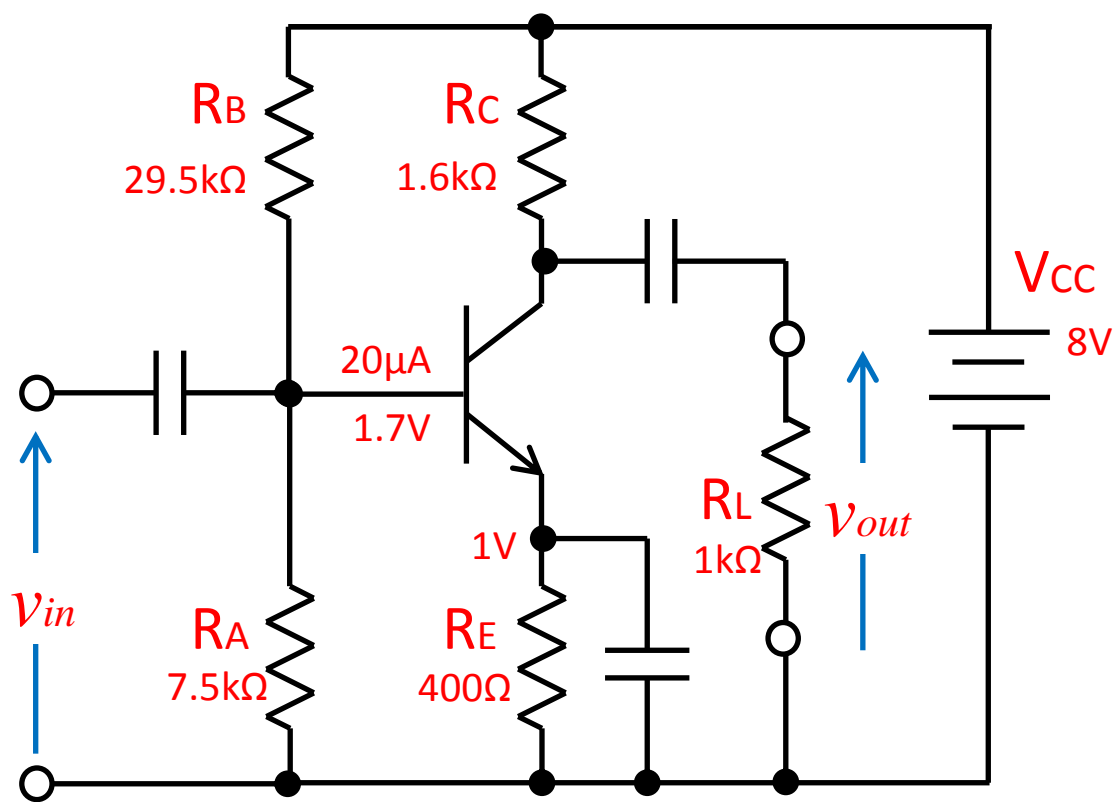
出力特性

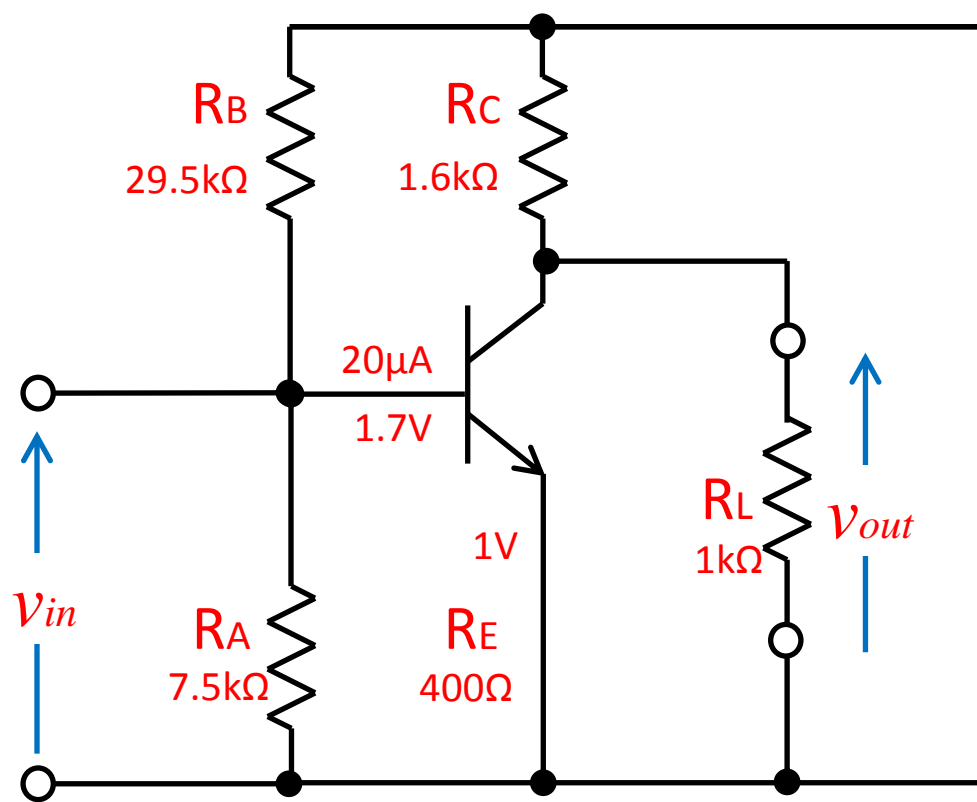


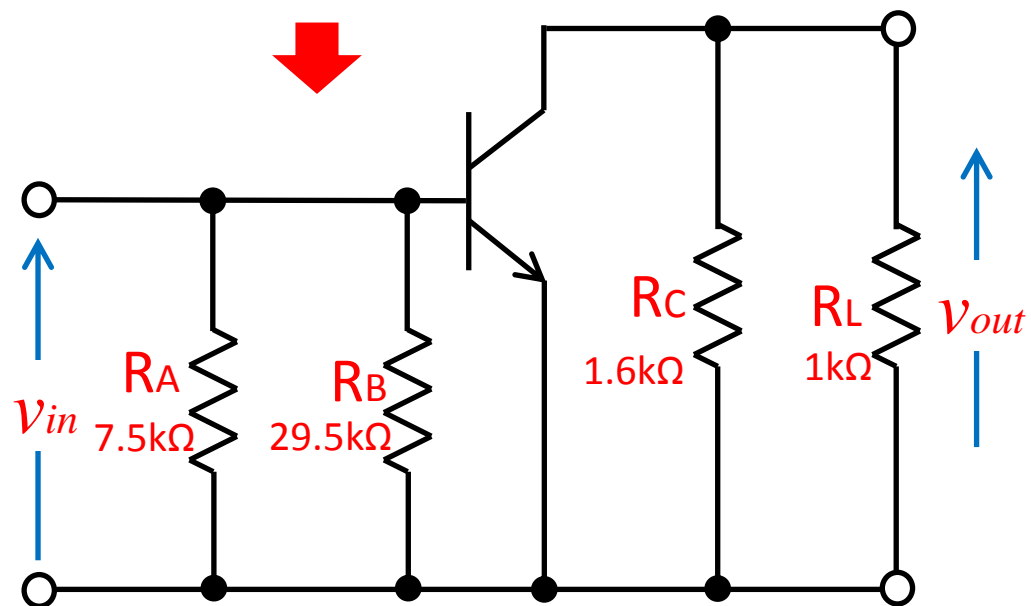
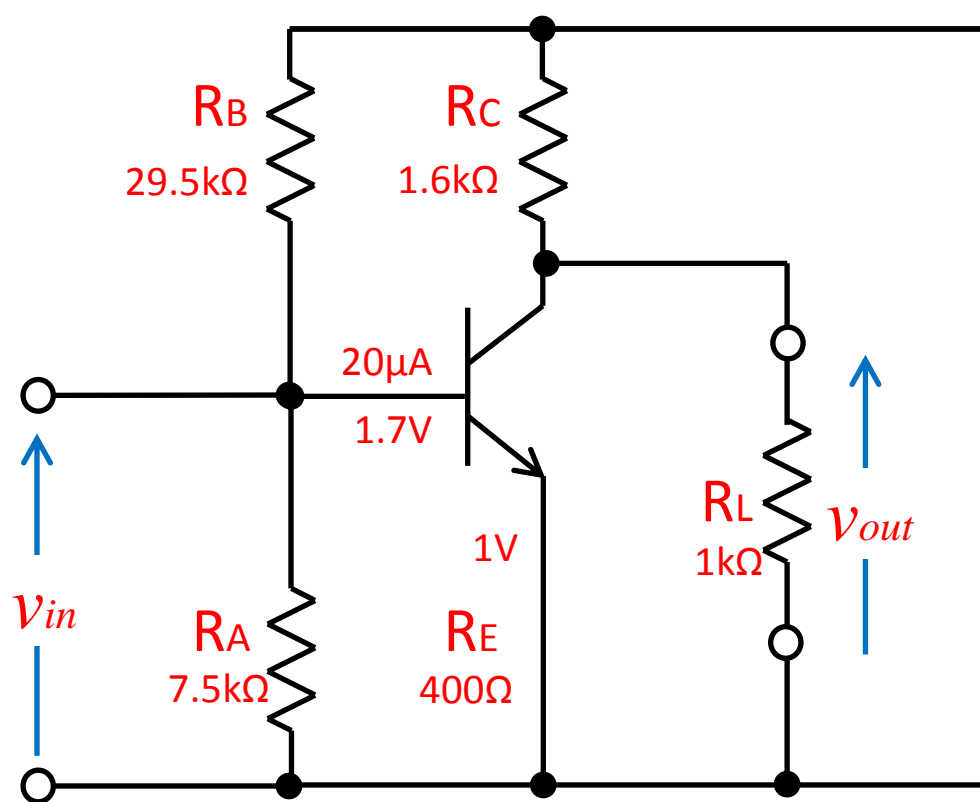
$$h_{ie} = \frac{\Delta V_{BE}}{\Delta I_B} \quad \text{入カインピーダンス} \quad \frac{0.2V}{20\mu A} = 10k\Omega$$

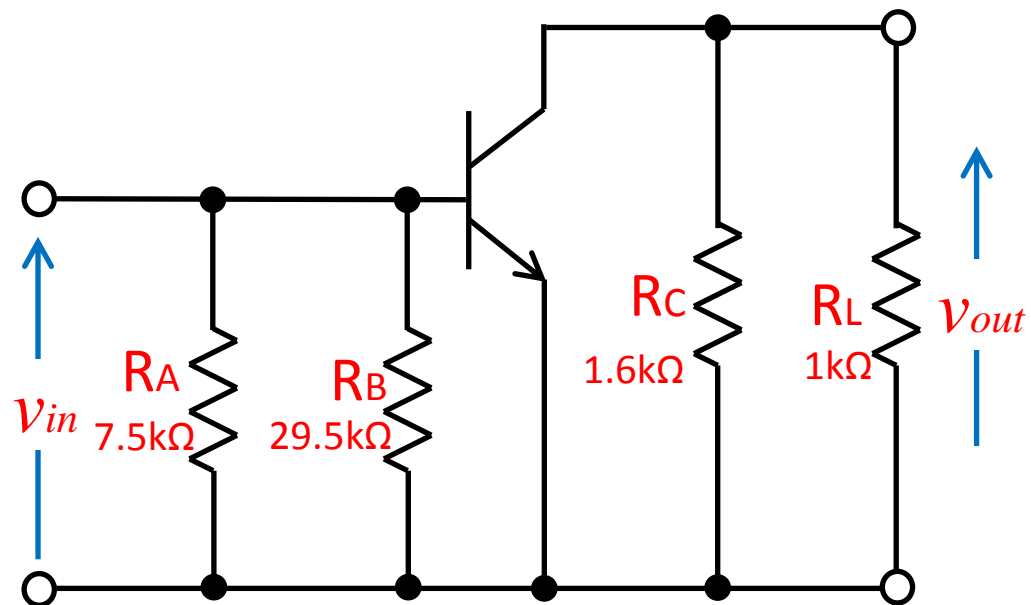
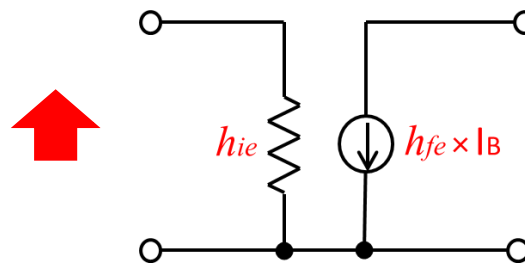
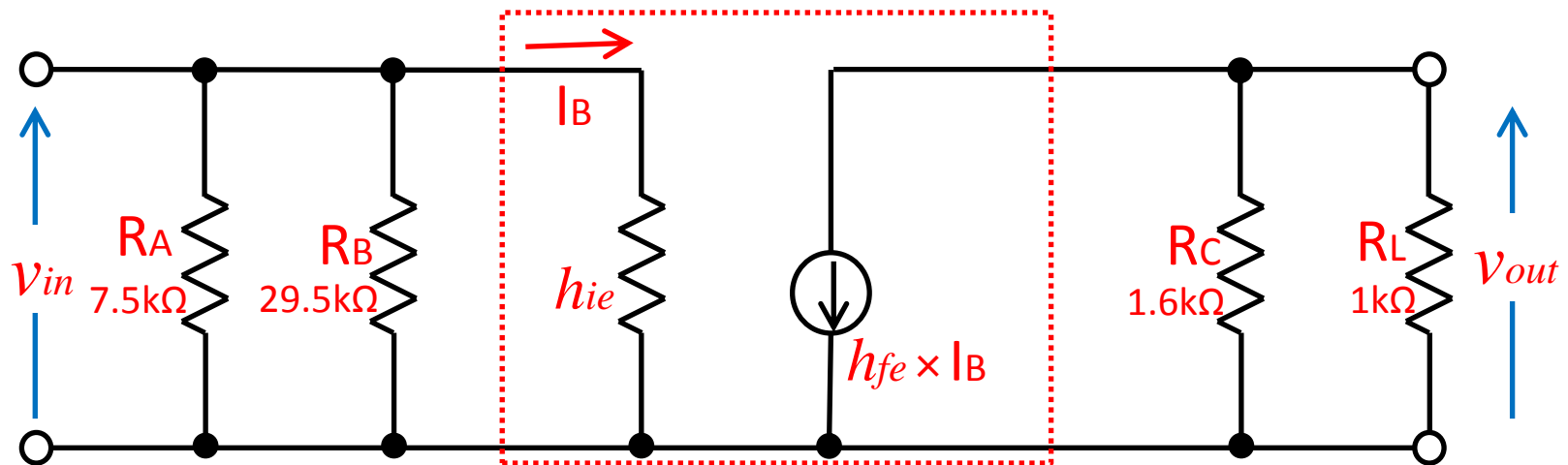
$$h_{fe} = \frac{\Delta I_C}{\Delta I_B} \quad \text{電流増幅率} \quad \frac{2mA}{20\mu A} = 100$$

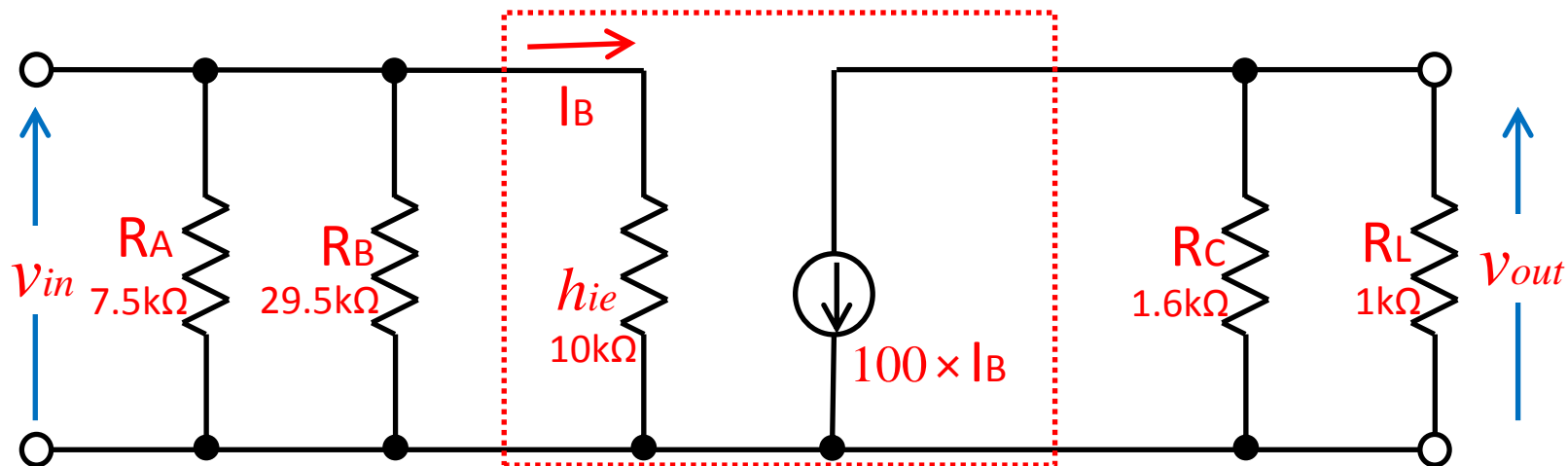
$$h_{oe} = \frac{\Delta I_C}{\Delta V_{CE}} \quad \text{出力アドミタンス} \quad \frac{40\mu A}{4V} = 10\mu S$$



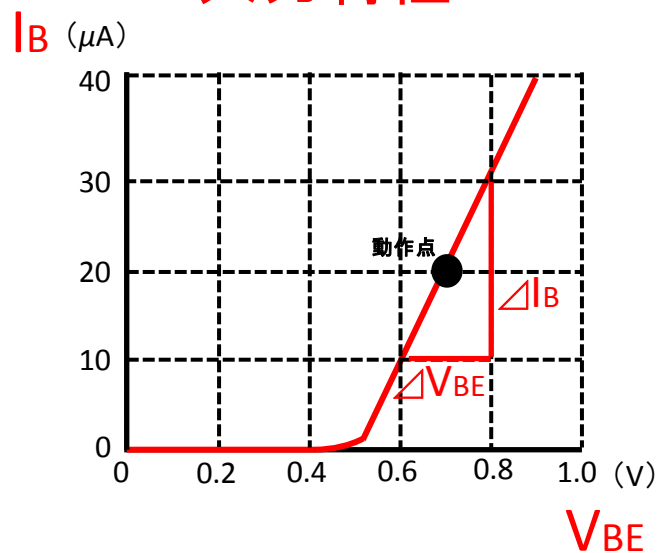




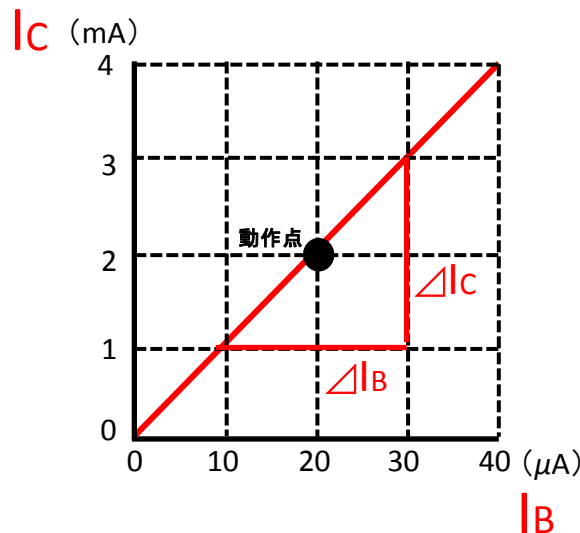




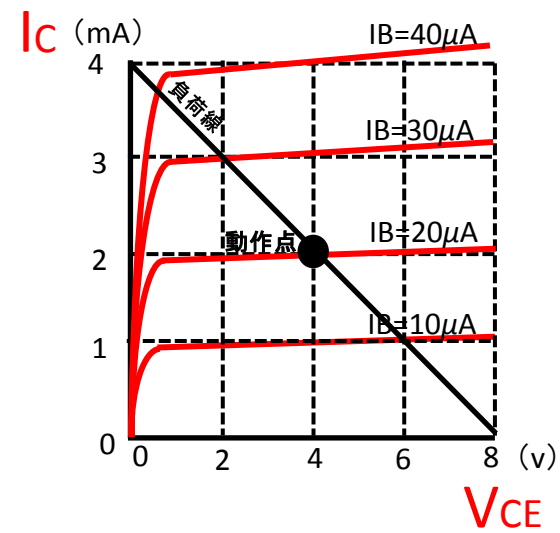
入力特性



電流伝達特性

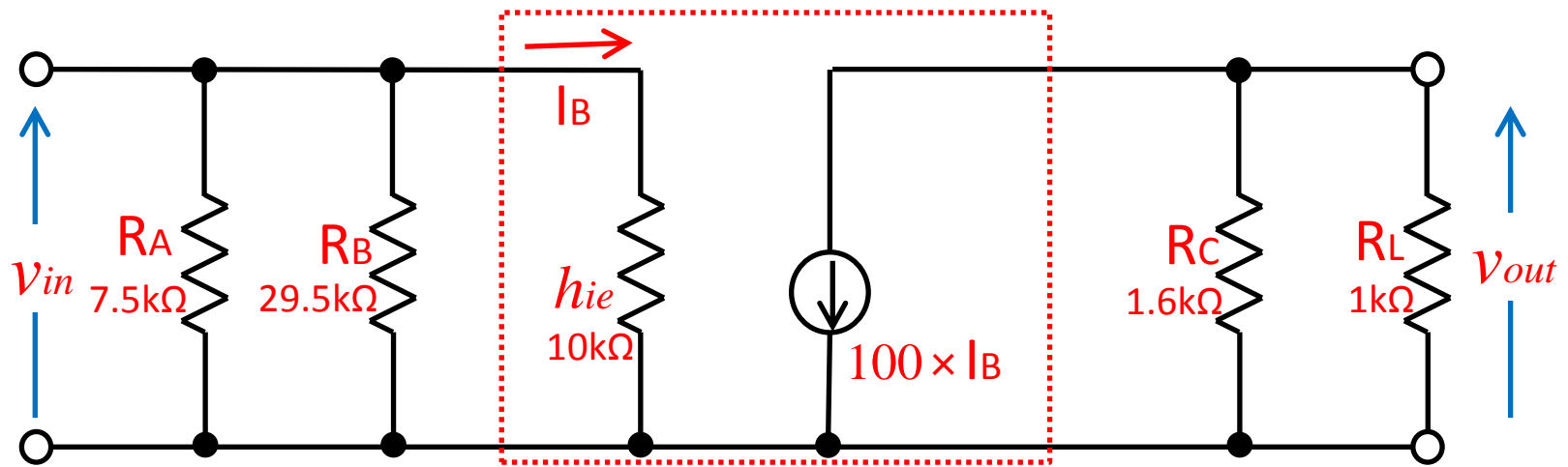


出力特性



$$h_{ie} = \frac{\Delta V_{BE}}{\Delta I_B} \quad \text{入力インピーダンス} \quad \frac{0.2V}{20\mu A} = 10k\Omega$$

$$h_{fe} = \frac{\Delta I_C}{\Delta I_B} \quad \text{電流増幅率} \quad \frac{2mA}{20\mu A} = 100$$



電圧増幅度を求める

$$I_B = \frac{V_{in}}{h_{ie}}$$

$$R_{CL} = \frac{R_C \times R_L}{R_C + R_L}$$

$$I_C = h_{fe} \times I_B$$

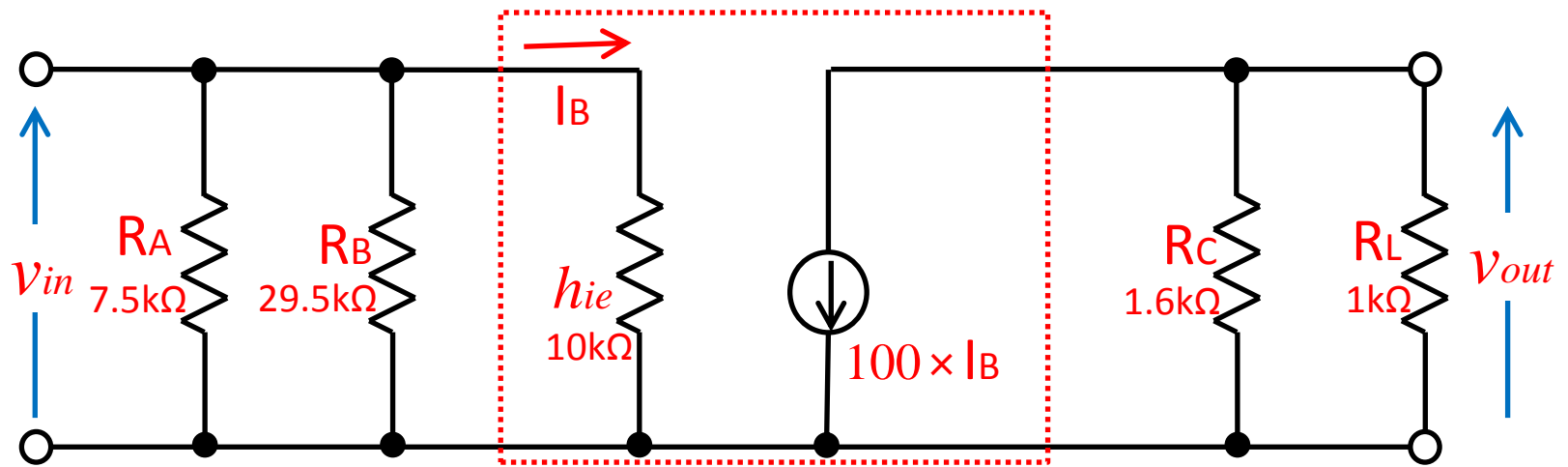
$$V_{out} = -I_C R_{CL}$$

$$I_C = h_{fe} \times \frac{V_{in}}{h_{ie}}$$

$$V_{out} = -h_{fe} \times \frac{V_{in}}{h_{ie}} \times \frac{R_C \times R_L}{R_C + R_L}$$

$$A_v = -\frac{-h_{fe} \times \frac{V_{in}}{h_{ie}} \times \frac{R_C \times R_L}{R_C + R_L}}{V_{in}}$$

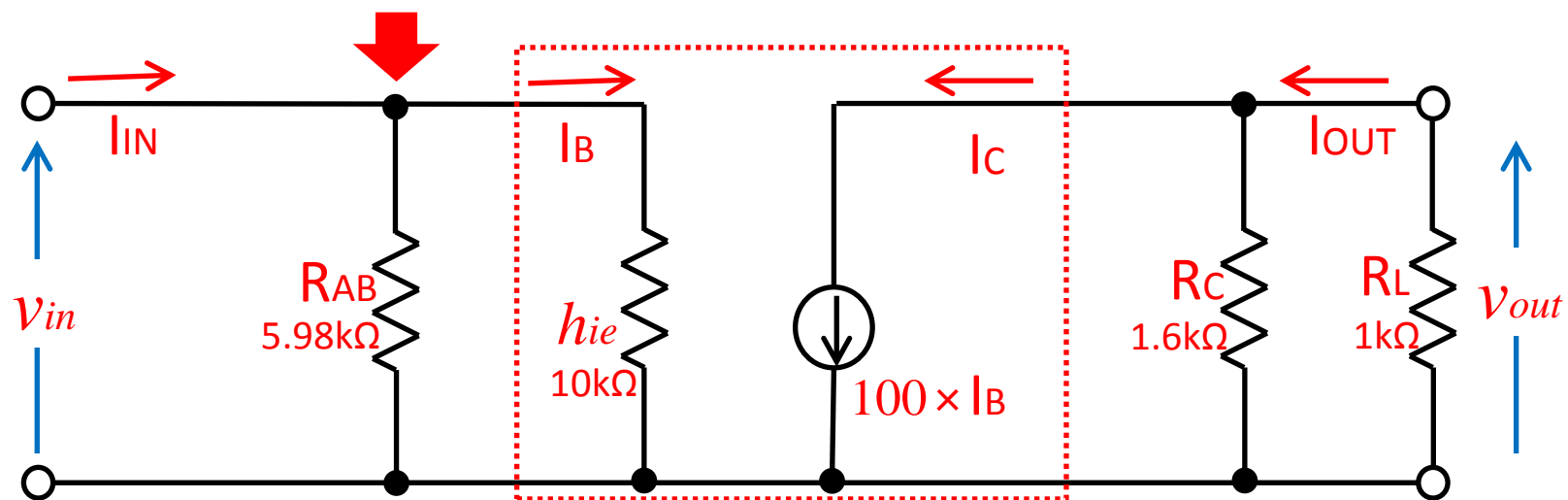
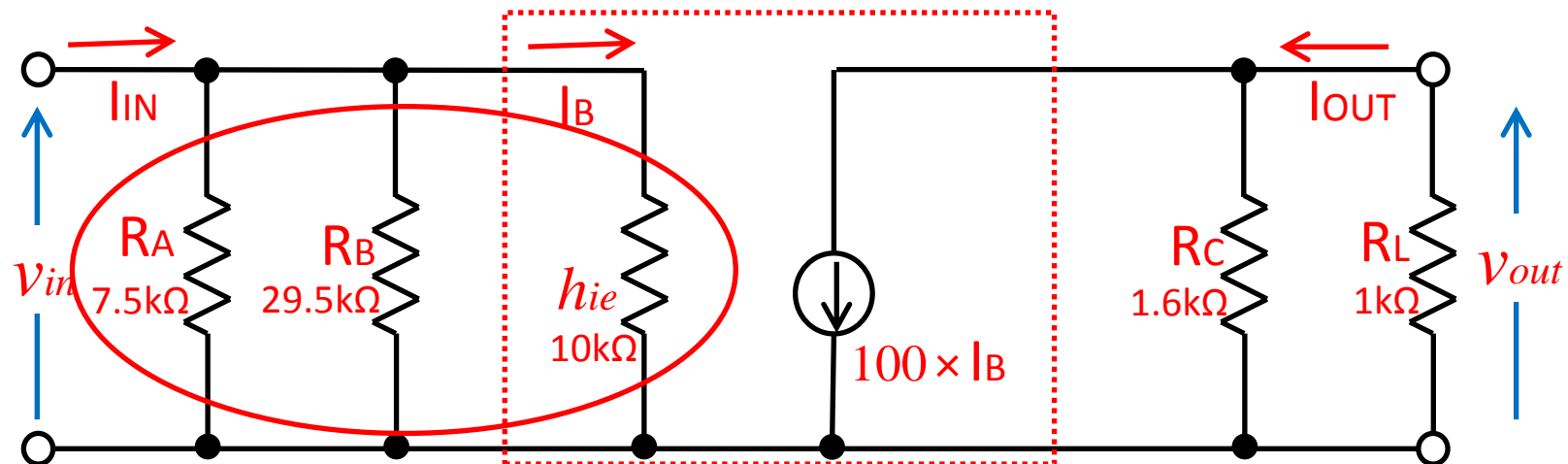
$$A_v = -\frac{h_{fe}}{h_{ie}} \times \frac{R_C \times R_L}{R_C + R_L}$$



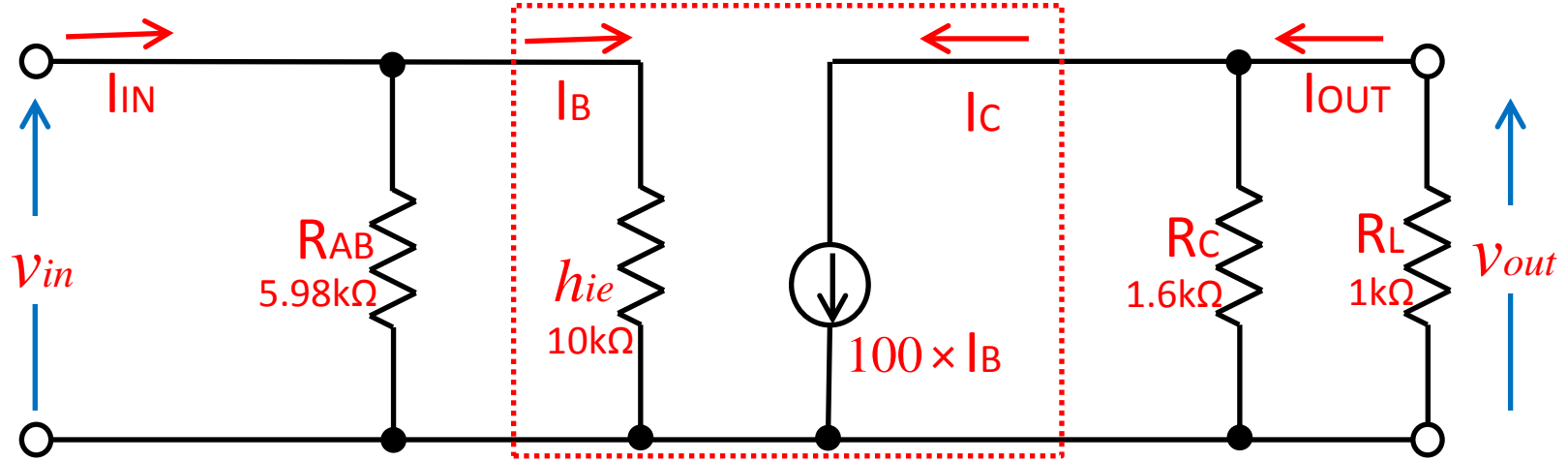
電圧増幅度を求める

$$A_v = -\frac{h_{fe}}{h_{ie}} \times \frac{R_C \times R_L}{R_C + R_L}$$

$$A_v = -6.15$$



電流増幅度を求める



電流增幅度

$$I_B = \frac{R_{AB}}{R_{AB} + h_{ie}} I_{IN}$$

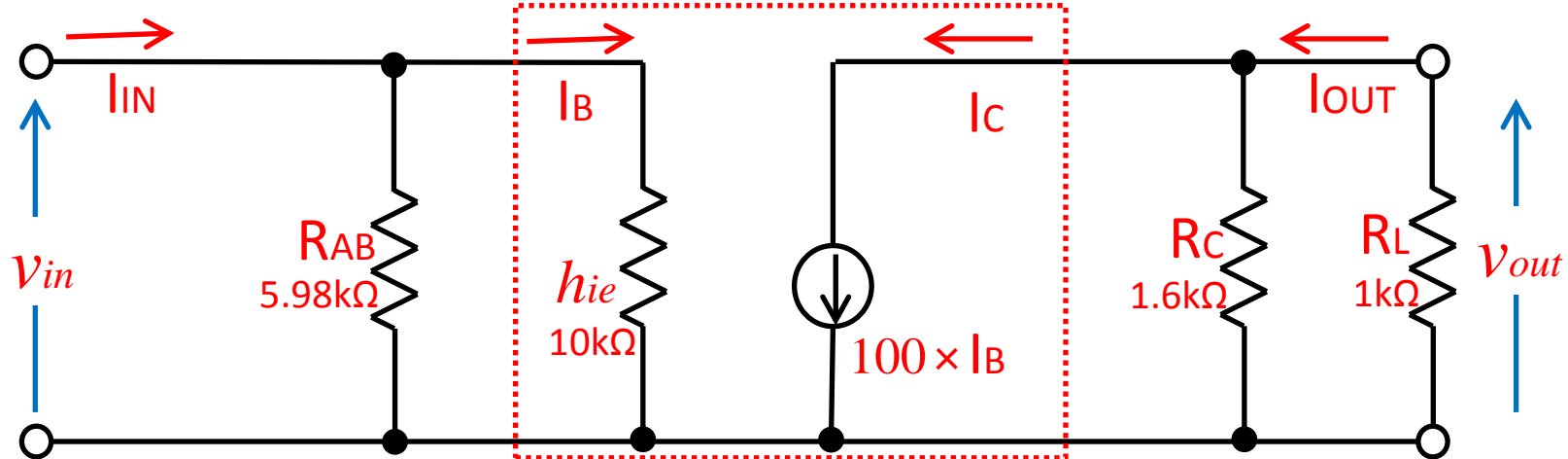
$$I_C = h_{fe} I_B = h_{fe} \frac{R_{AB}}{R_{AB} + h_{ie}} I_{IN}$$

$$I_{OUT} = \frac{R_C}{R_C + R_L} I_C$$

$$I_{OUT} = \frac{R_C}{R_C + R_L} h_{fe} \frac{R_{AB}}{R_{AB} + h_{ie}} I_{IN}$$

$$A_i = \frac{\frac{R_C}{R_C + R_L} h_{fe} \frac{R_{AB}}{R_{AB} + h_{ie}} I_{IN}}{I_{IN}}$$

$$A_i = \frac{R_C}{R_C + R_L} h_{fe} \frac{R_{AB}}{R_{AB} + h_{ie}}$$



電流增幅度

$$A_i = \frac{R_C}{R_C + R_L} h_{fe} \frac{R_{AB}}{R_{AB} + h_{ie}}$$

$$A_i = 23$$

電圧増幅度

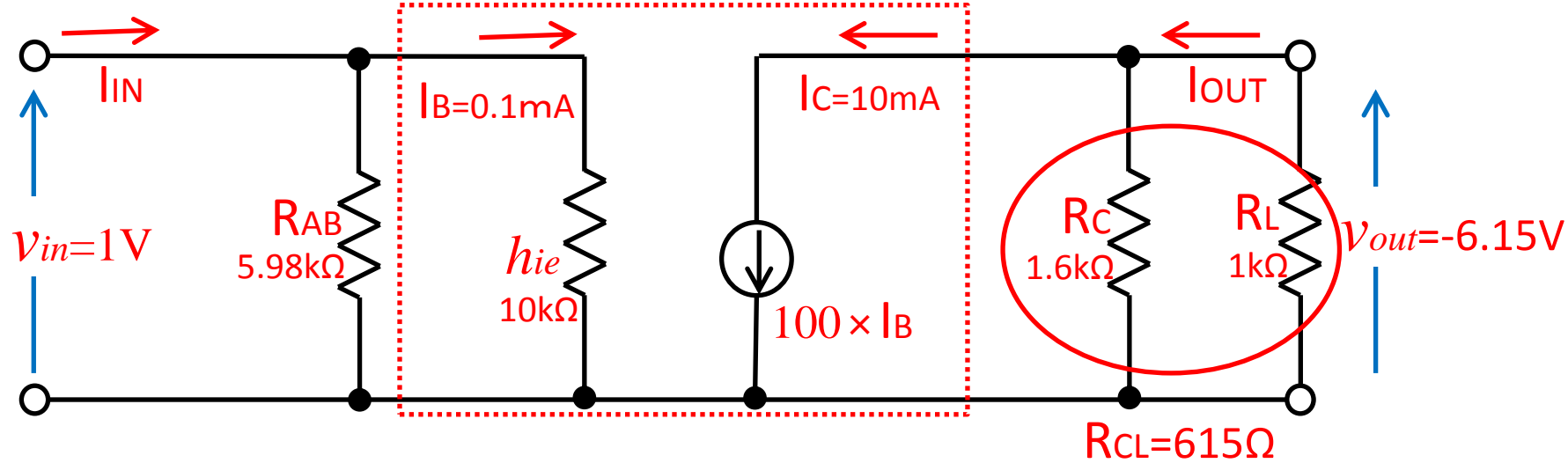
$$A_v = -\frac{h_{fe}}{h_{ie}} \times \frac{R_C \times R_L}{R_C + R_L}$$

$$A_v = -6.15$$

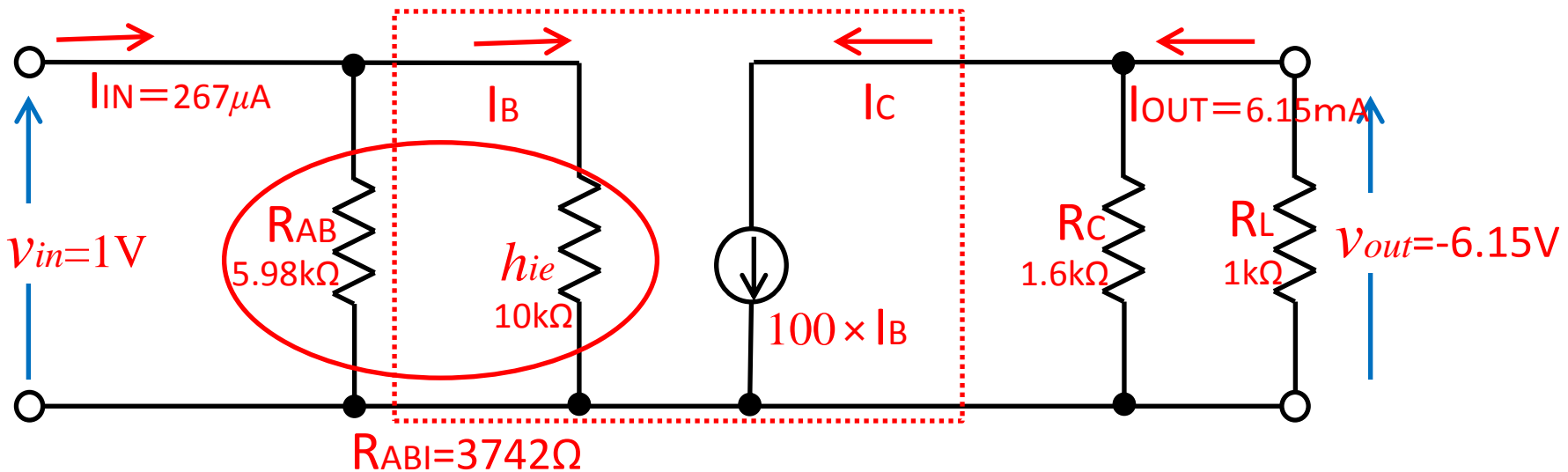
電力増幅度

$$A_p = |A_v \times A_i|$$

$$A_p = 141$$



$V_{in}=1V$ と想定して出力電圧を計算する。 $A_v=-6.15$



この時の入力電流 I_{IN} と出力電流 I_{OUT} を求める。 $A_i=23$

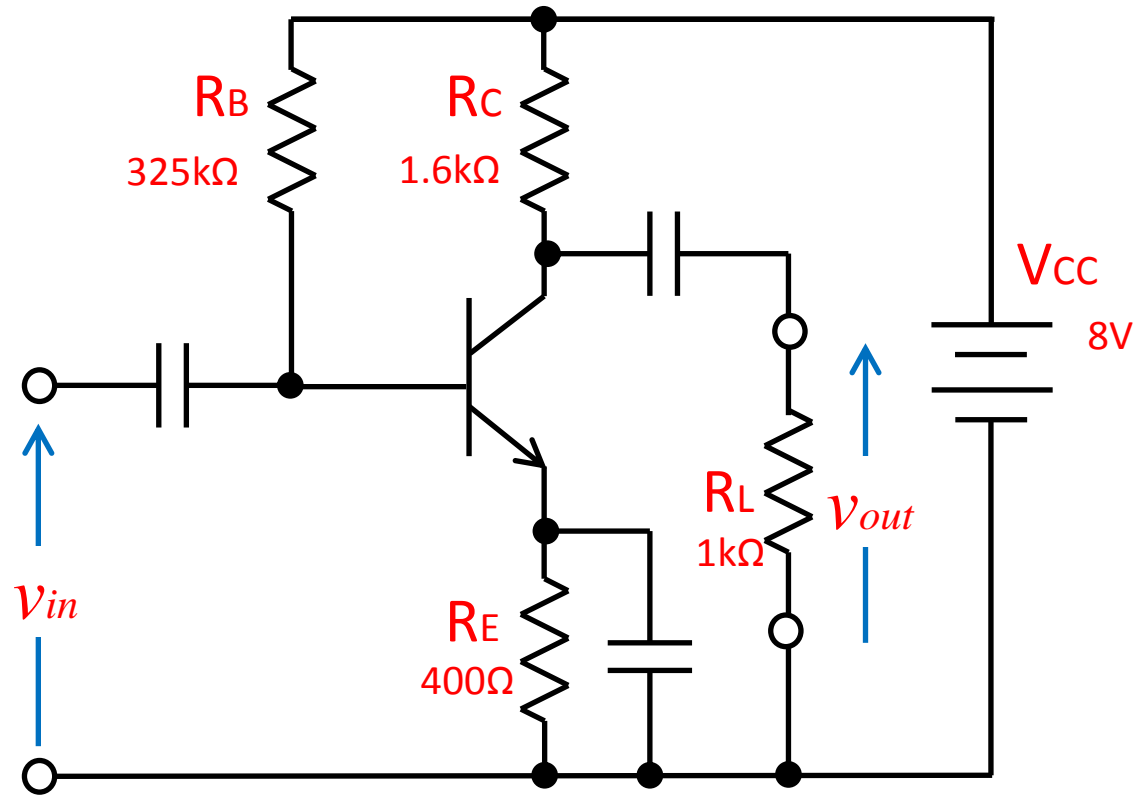
$$A_p = |A_v \times A_i| = |-6.15 \times 23| = 141$$

等価回路の問題

<問題>

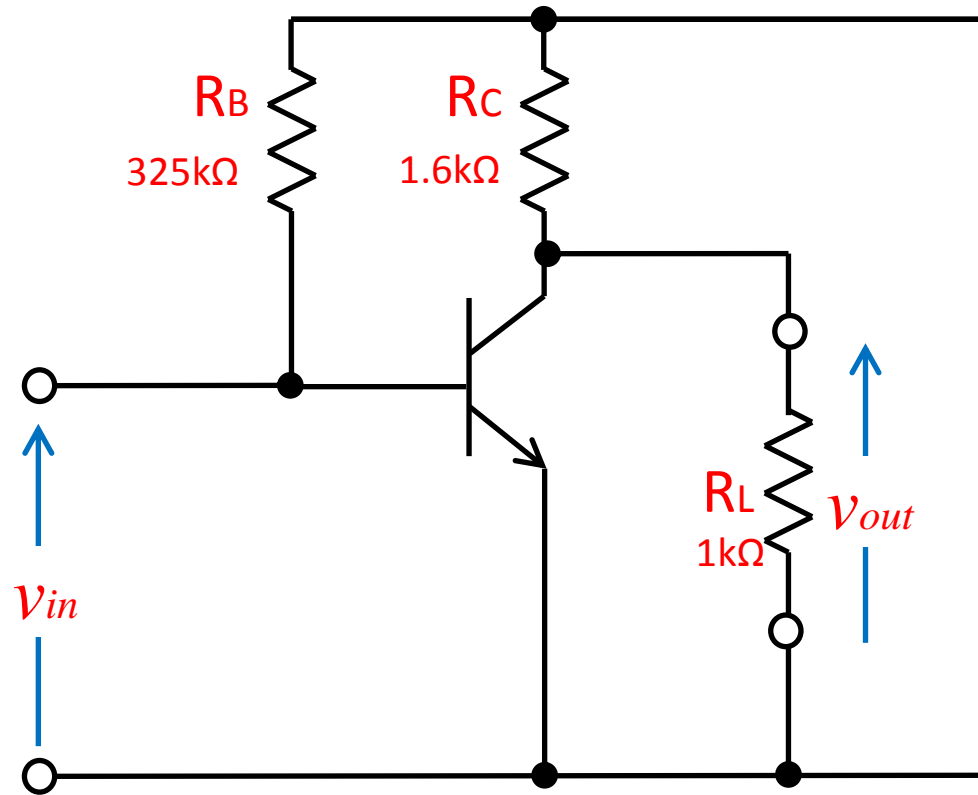
電圧増幅度、電流増幅度、電力増幅度を求めよ。

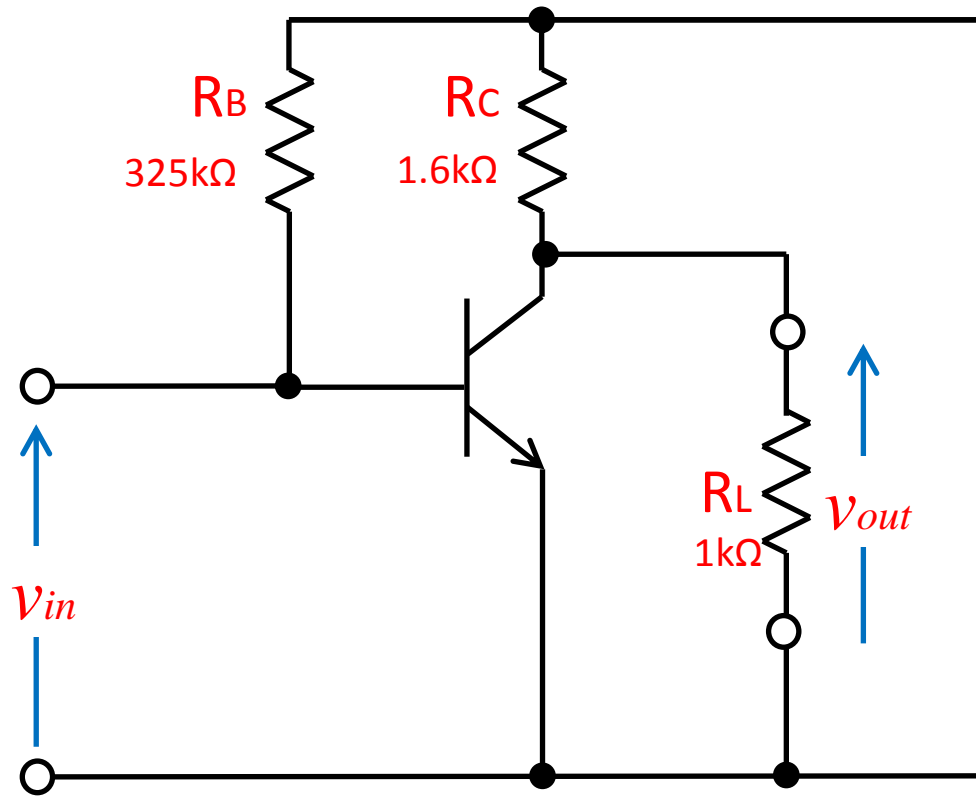
$h_{ie}=2\text{k}\Omega$ 、 $h_{fe}=100$ とする。



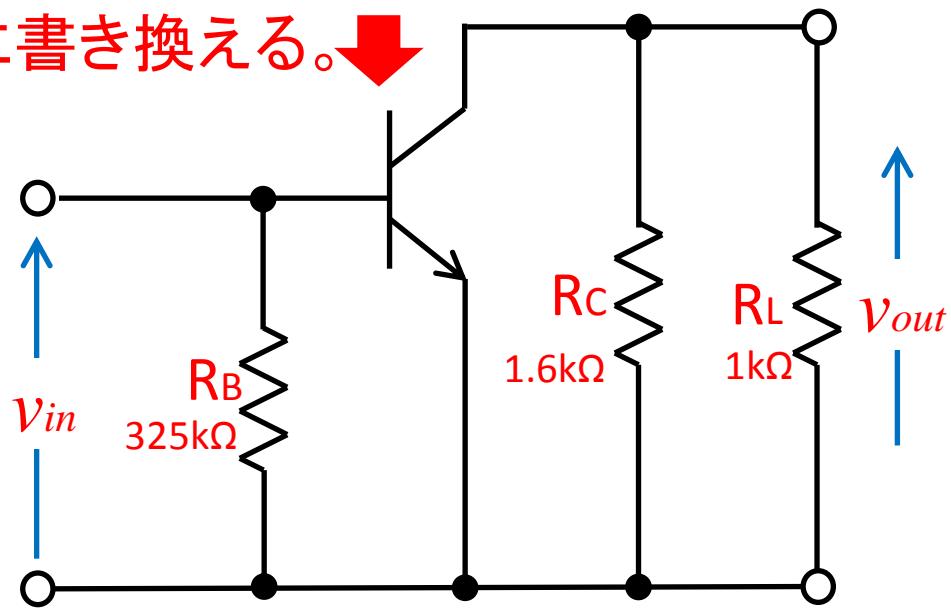
等価回路の問題(解答)

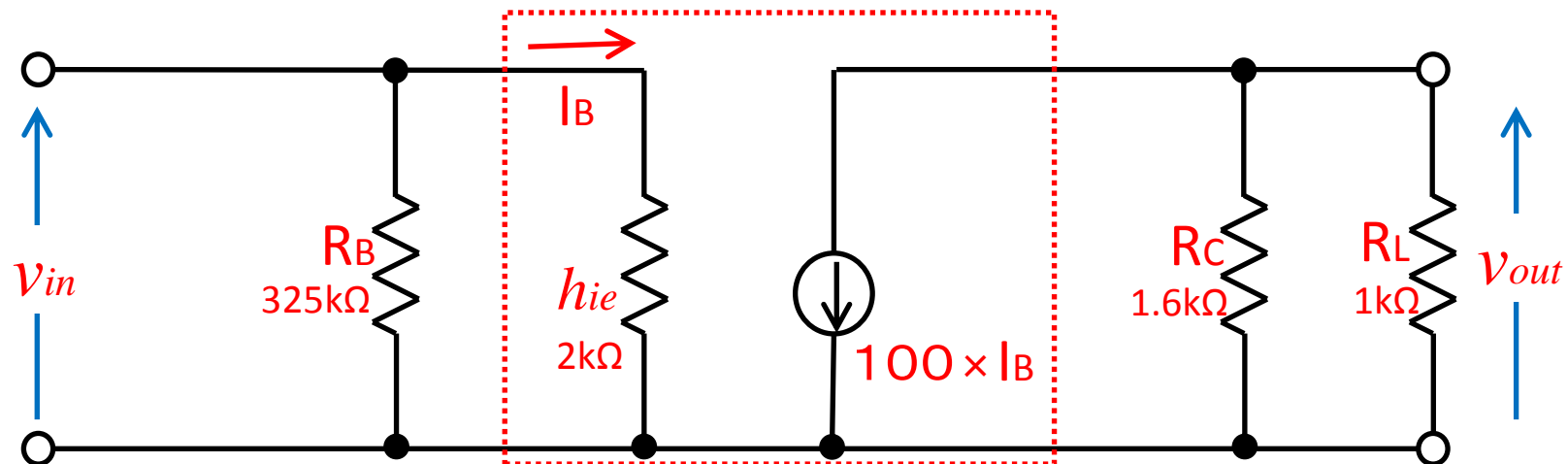
コンデンサーと電源をショートする



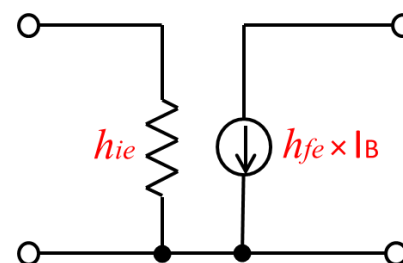


グランドを下になるように書き換える。↓

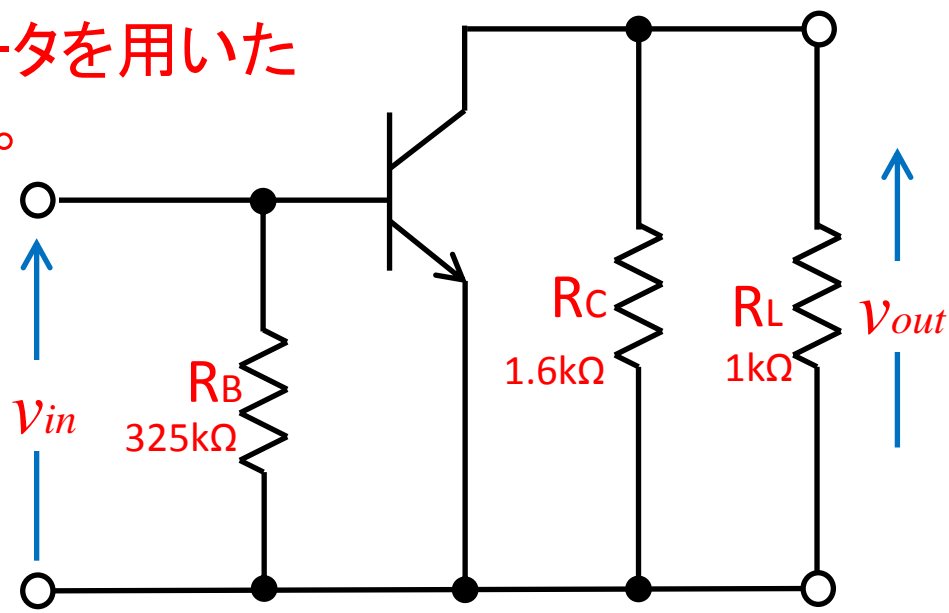


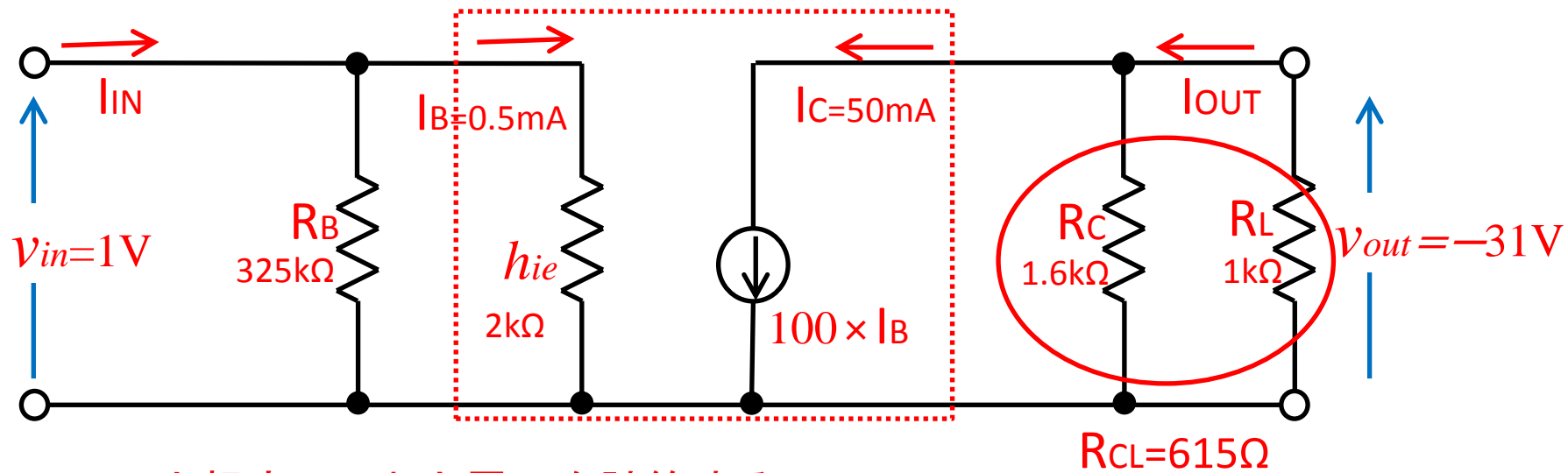


$h_{ie} = 2\text{k}\Omega$, $h_{fe} = 100$

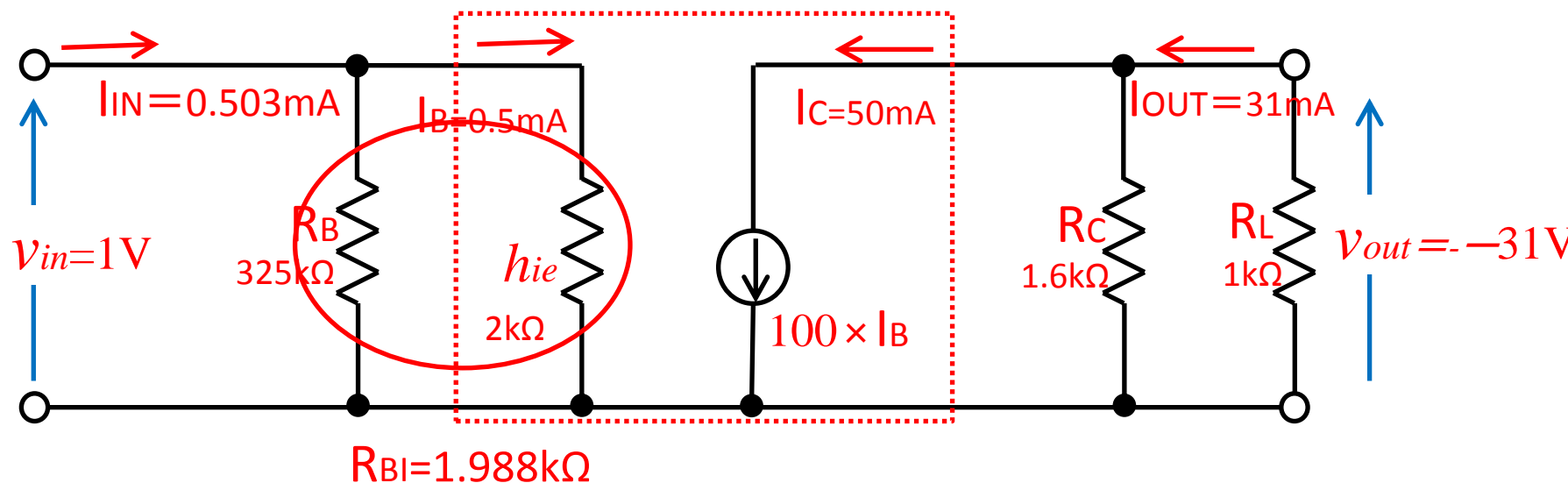


トランジスタをhパラメータを用いた
等価回路で置き換える。





$V_{in} = 1V$ と想定して出力電圧を計算する。 $A_v = -30.75$



この時の入力電流 I_{IN} と出力電流 I_{OUT} を求める。 $A_i = -61.63$

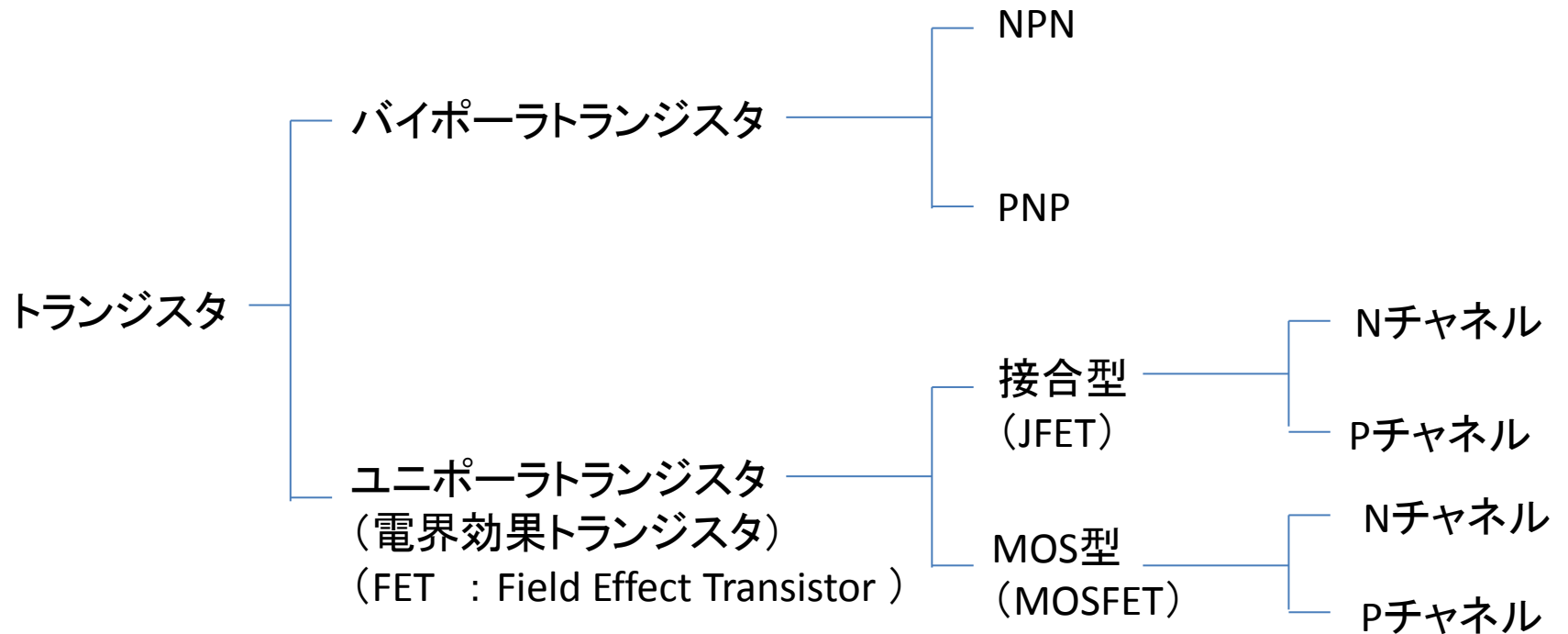
$$A_p = |A_v \times A_i| = |-30.75 \times 61.63| = 1895$$

FET

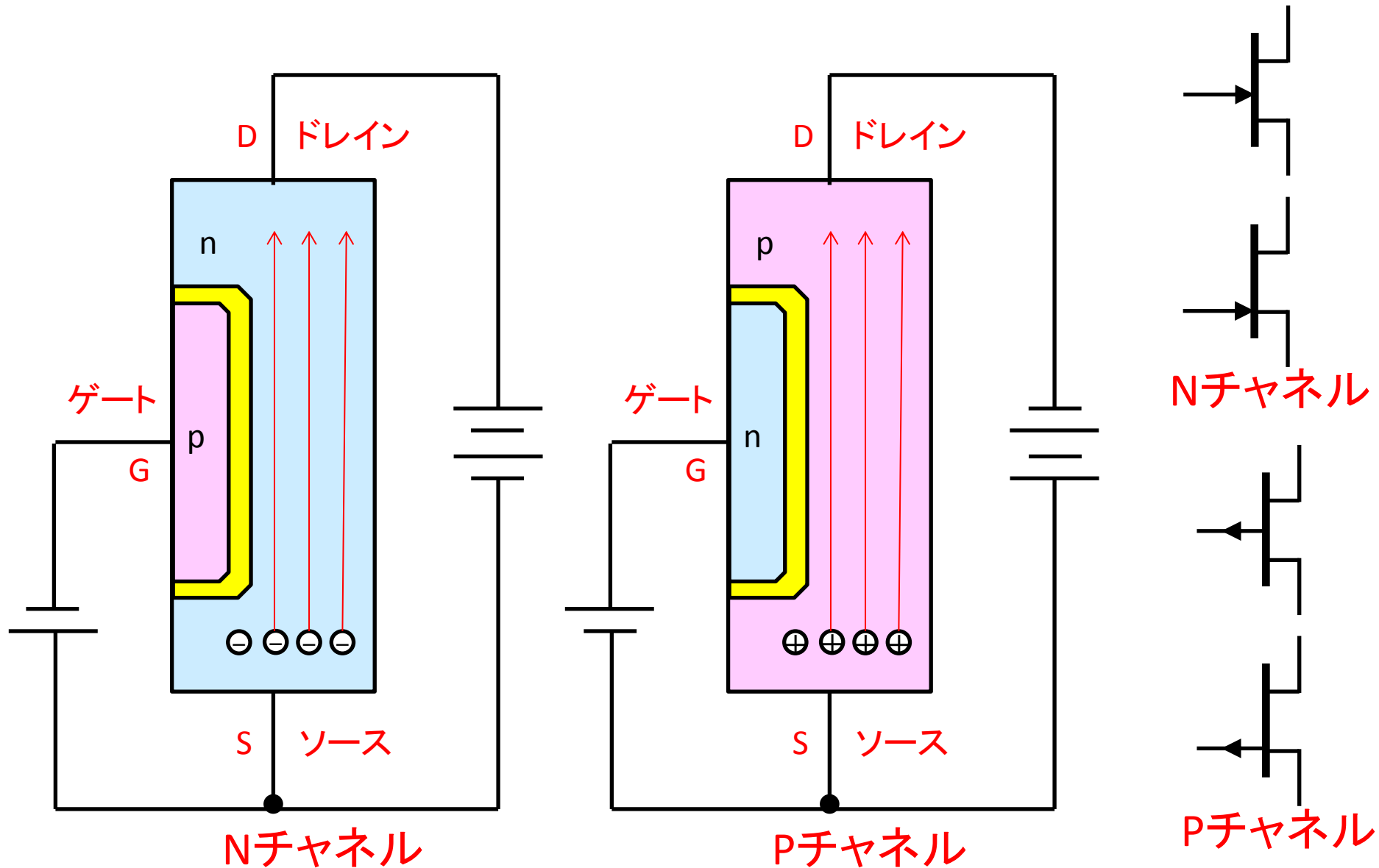
(Field Effect Transistor)

電界効果トランジスタ

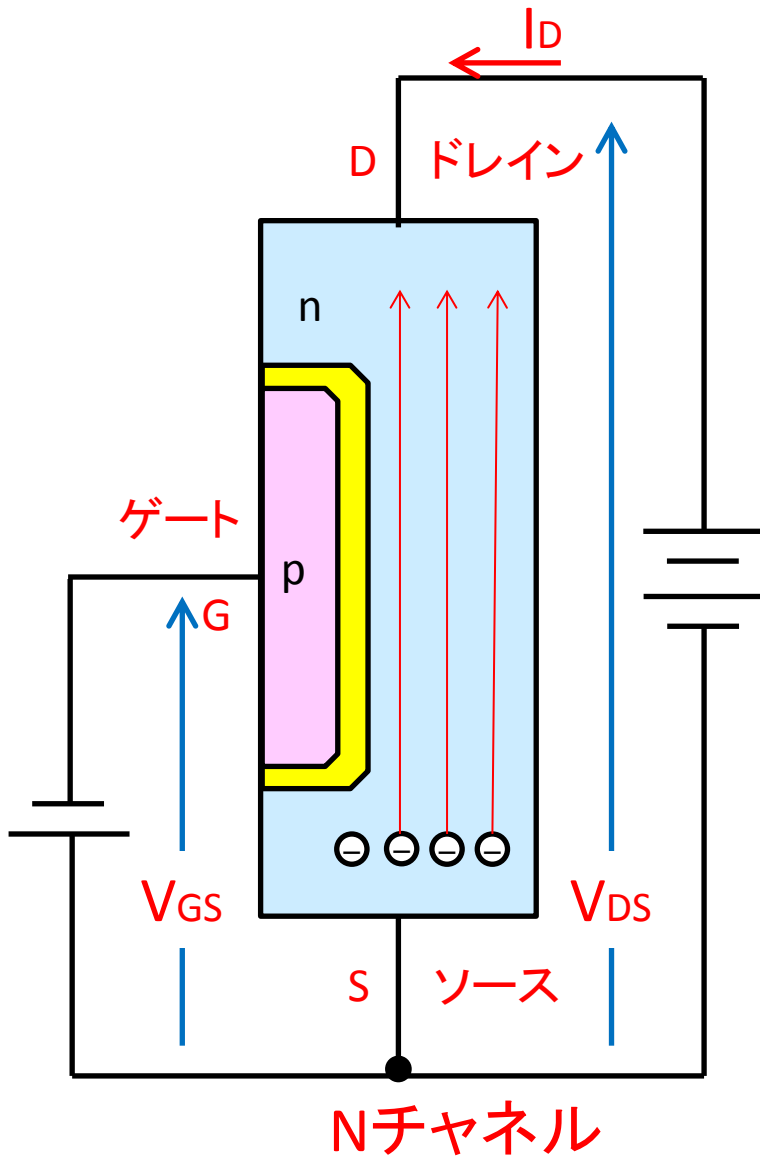
トランジスタの分類



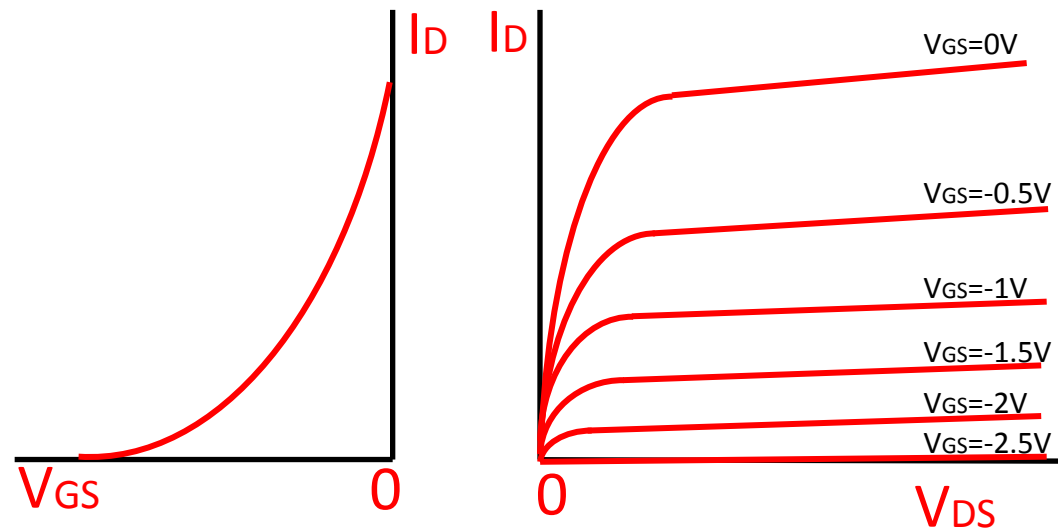
電界効果トランジスタ（接合型）



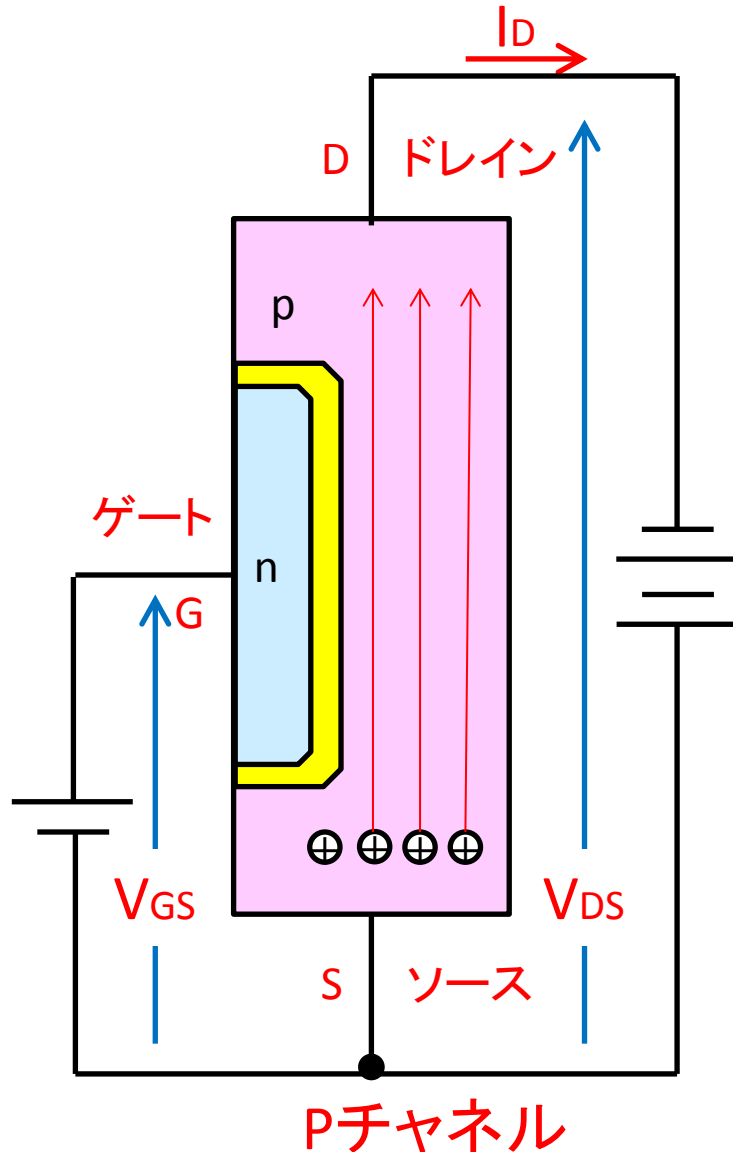
電界効果トランジスタ（接合型）



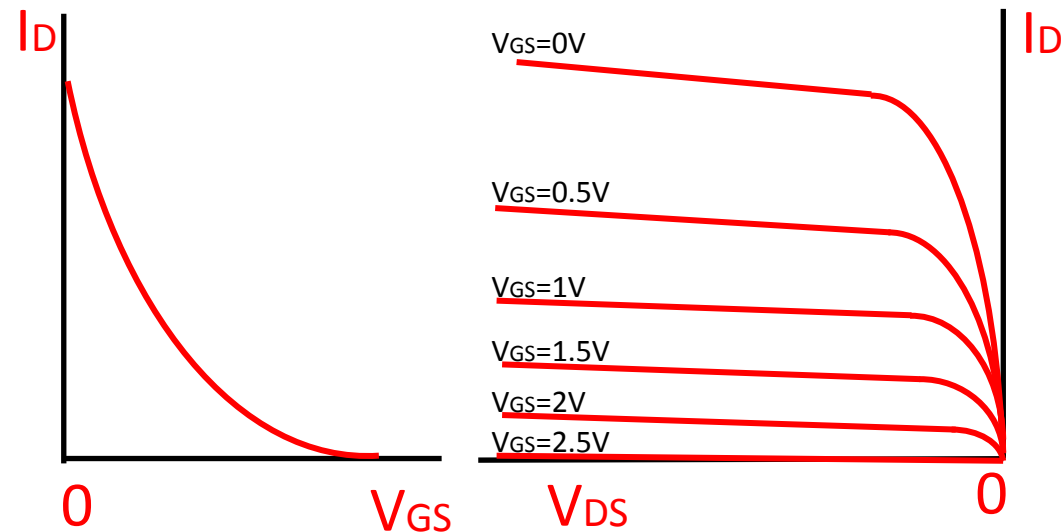
V_{GS} (ゲートに加えた逆方向電圧) を大きくすると空乏層が広がる。これにより電流の通り道が狭まり、ドレイン電流 I_D が減る。



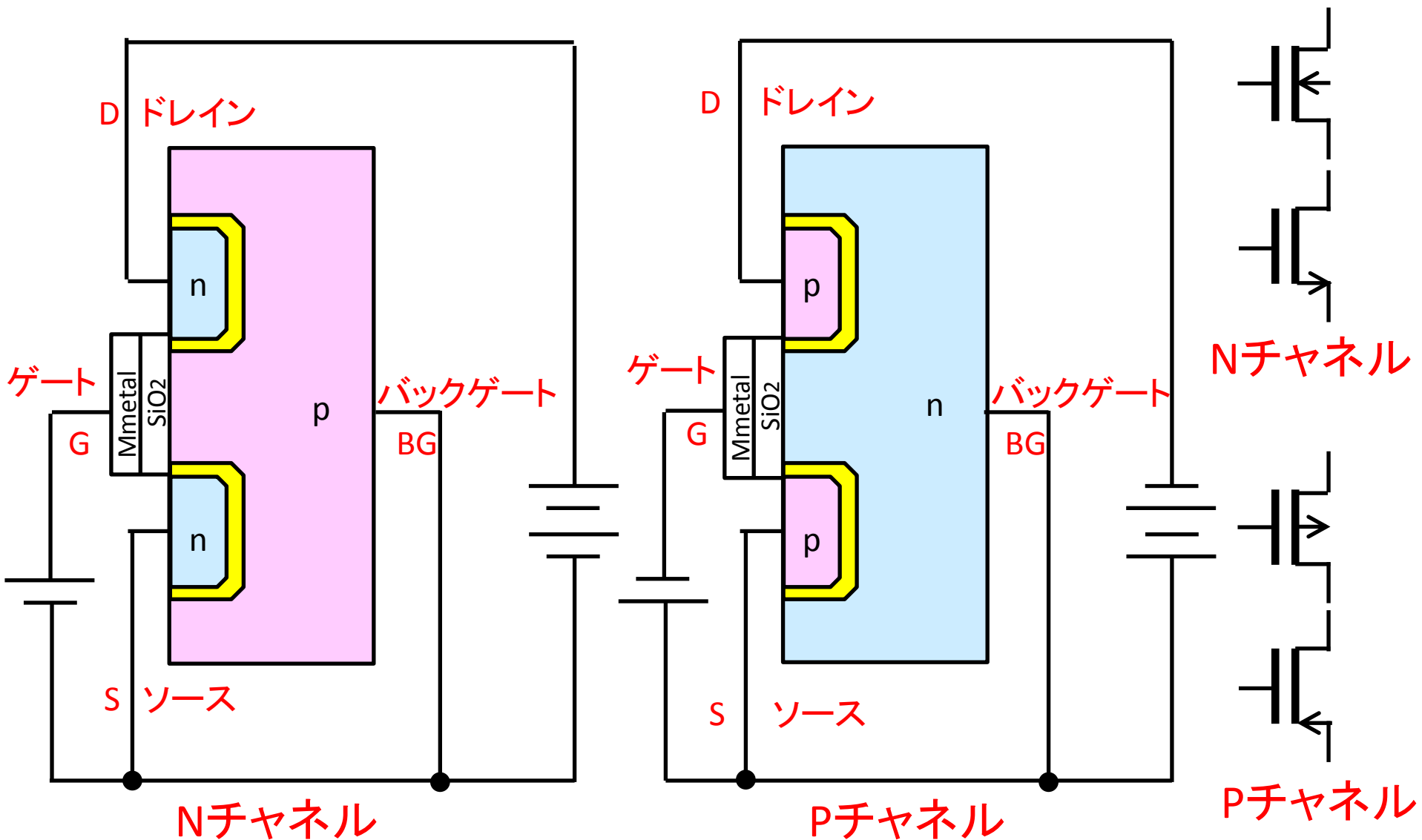
電界効果トランジスタ（接合型）



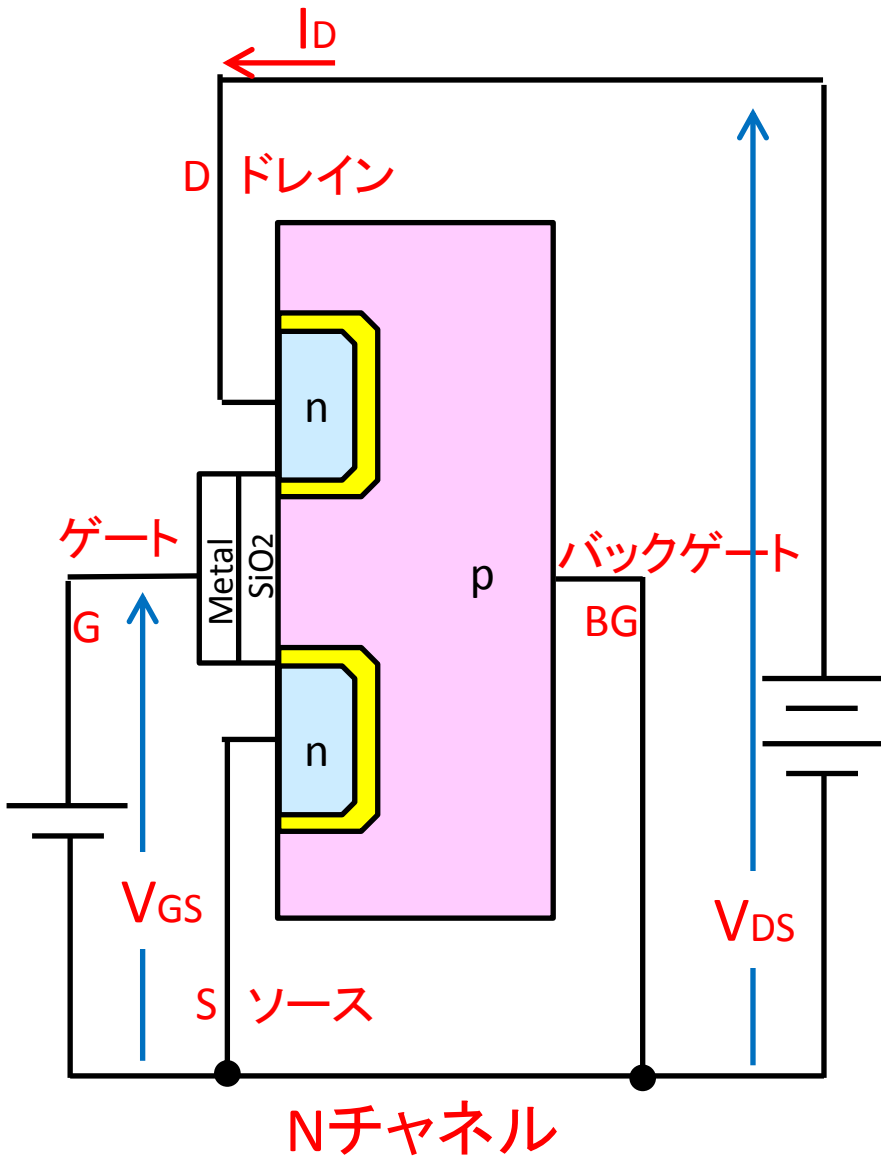
V_{GS} (ゲートに加えた逆方向電圧) を大きくすると空乏層が広がる。これにより電流の通り道が狭まり、ドレイン電流 I_D が減る。



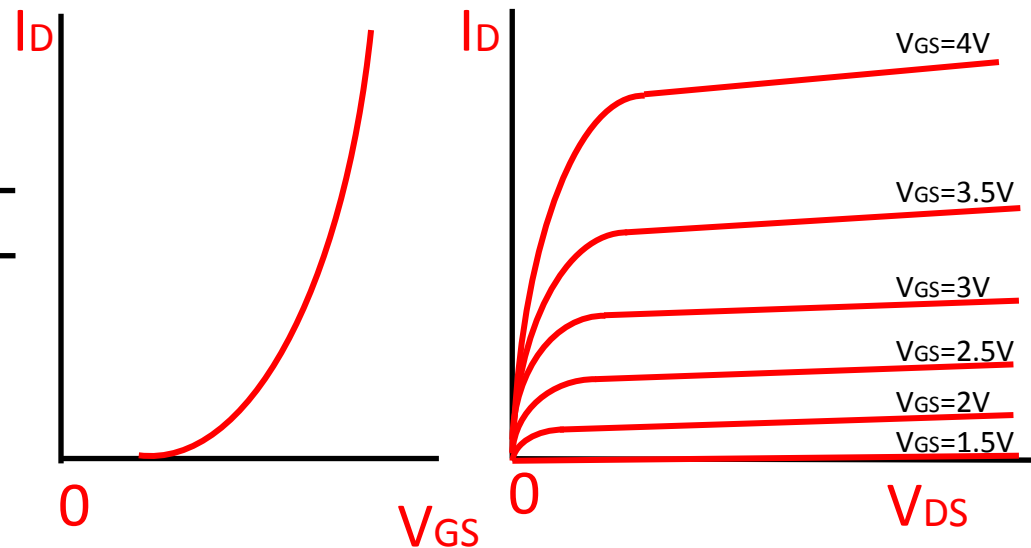
電界効果トランジスタ(MOS型)



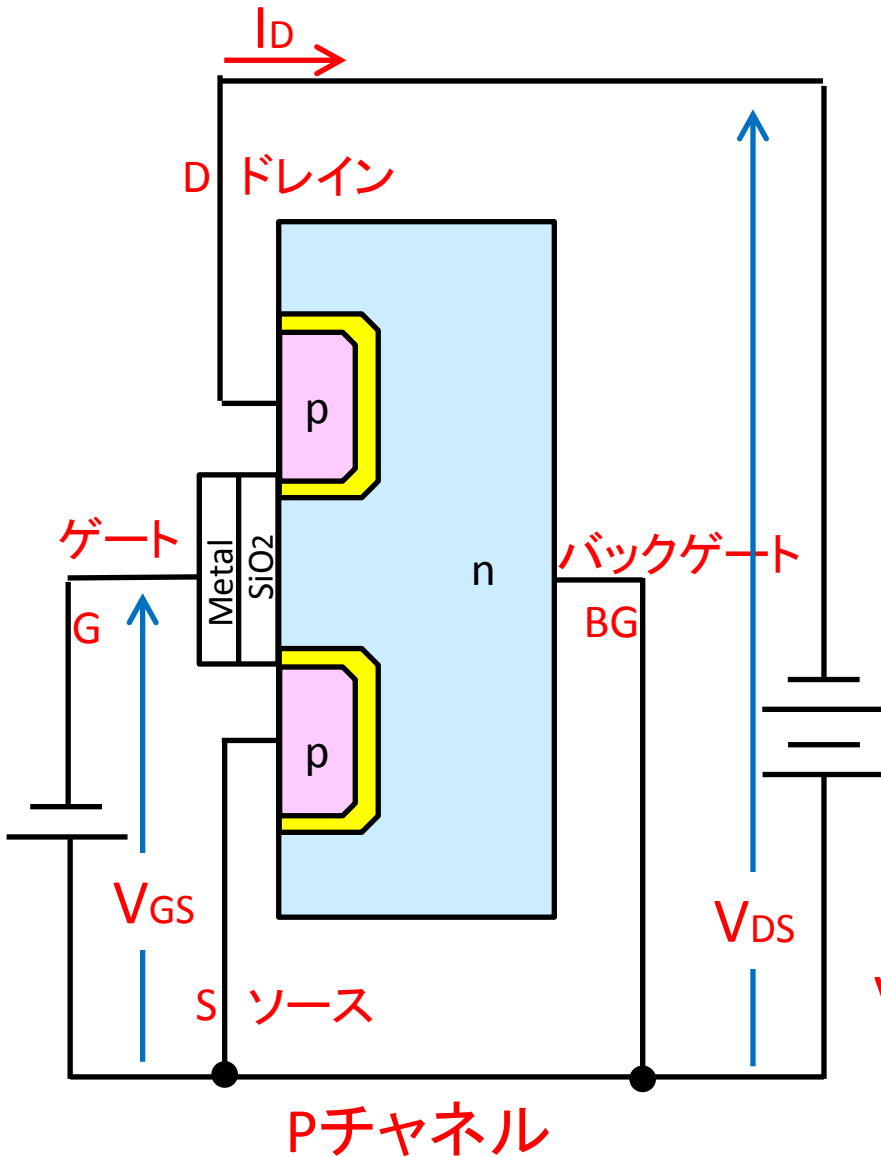
電界効果トランジスタ(MOS型)



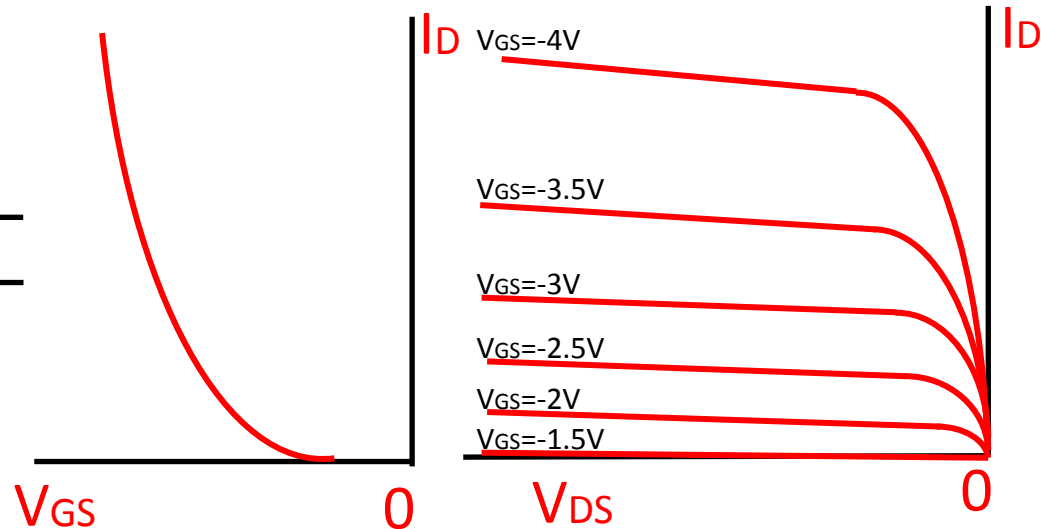
V_{GS} に正の電圧を印可すると、p形半導体がn形に変わり電流が流れます。



電界効果トランジスタ(MOS型)

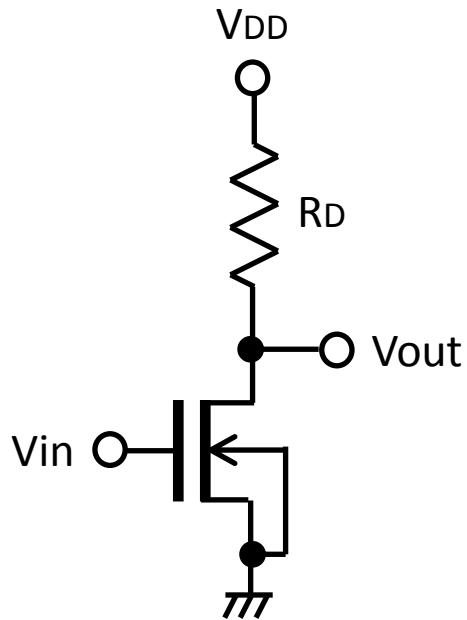


V_{GS} に負の電圧を印可すると、n形半導体がp形に変わり電流が流れます。

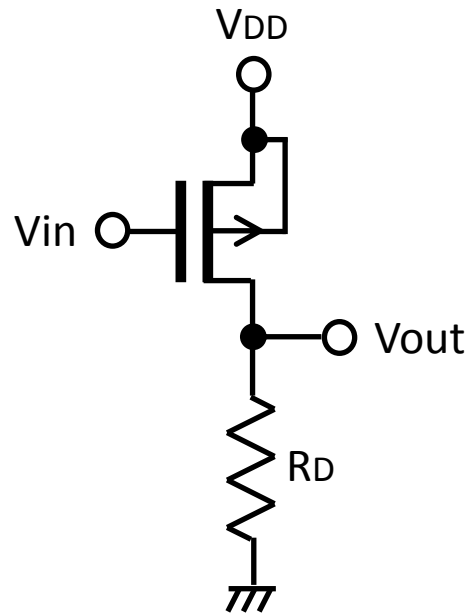


MOS論理ゲート

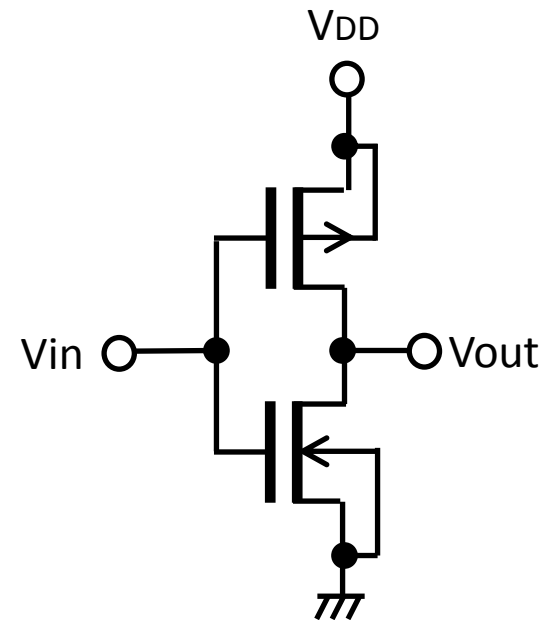
NOTゲート



NMOS

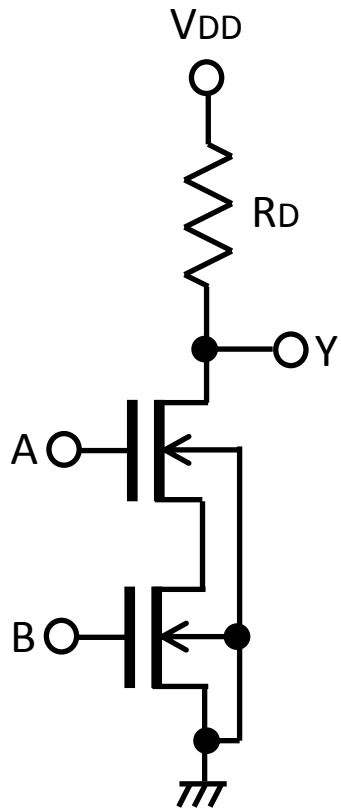


PMOS

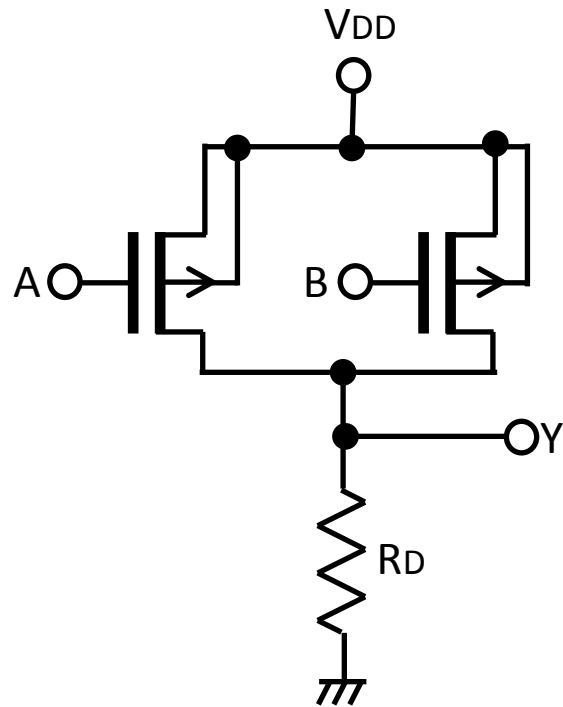


CMOS

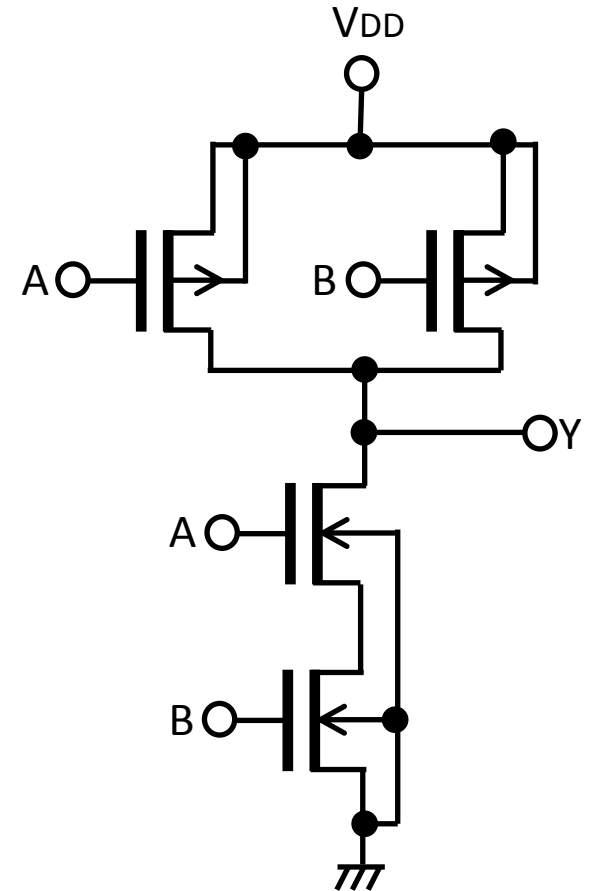
NANDゲート



NMOS

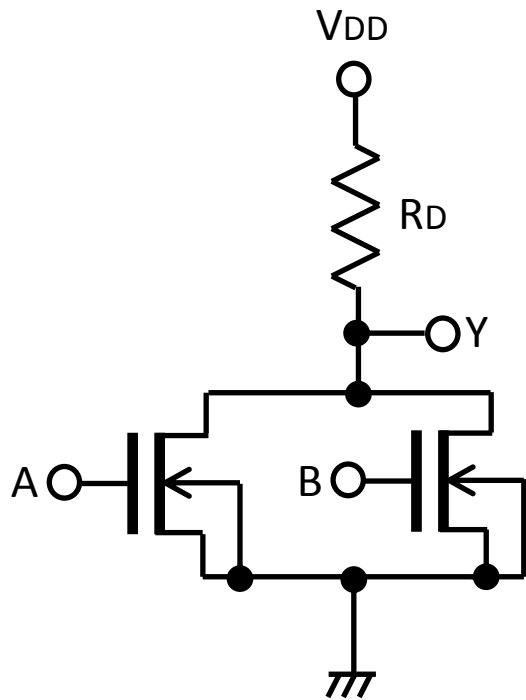


PMOS

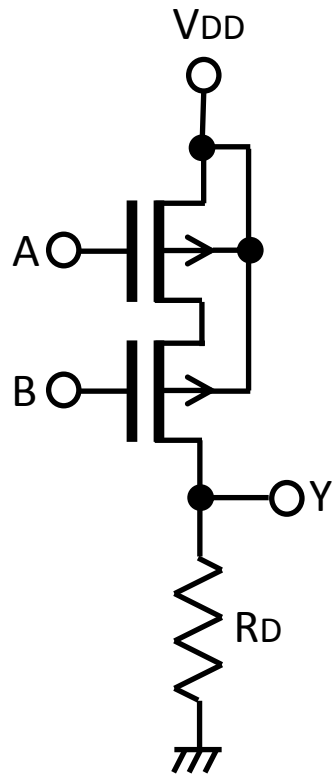


CMOS

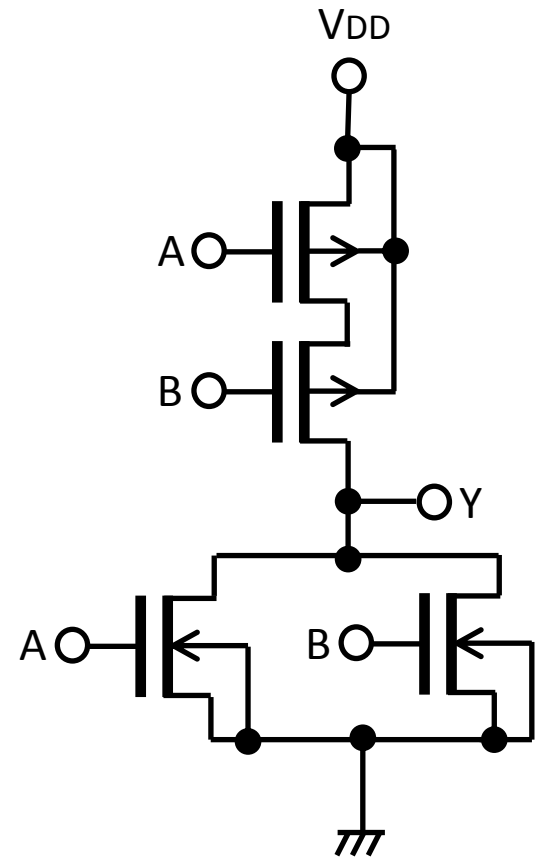
NORゲート



NMOS

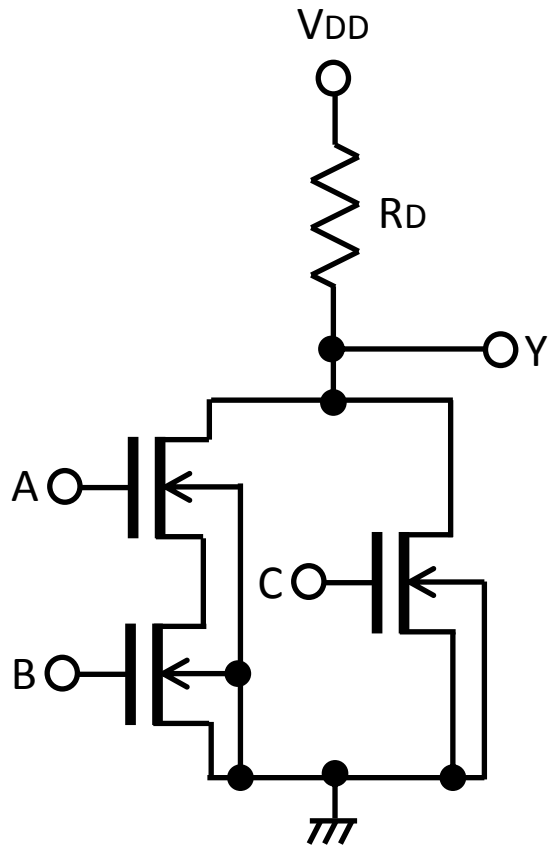


PMOS

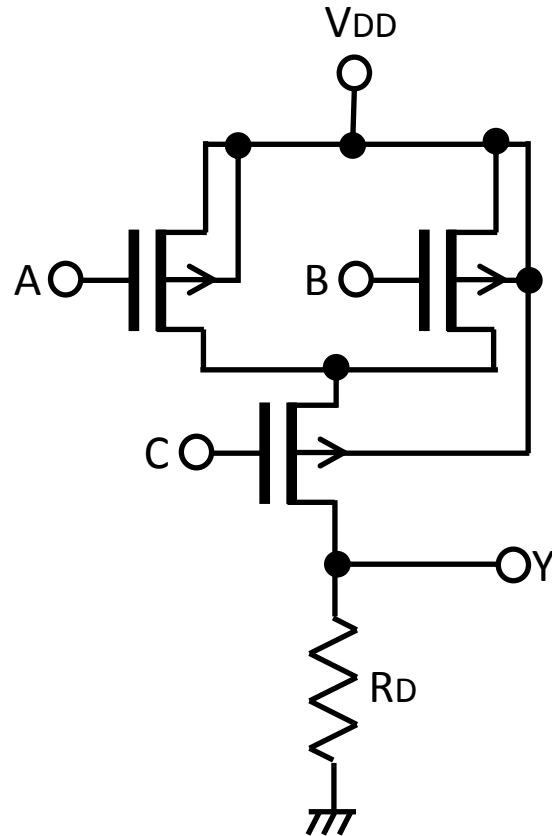


CMOS

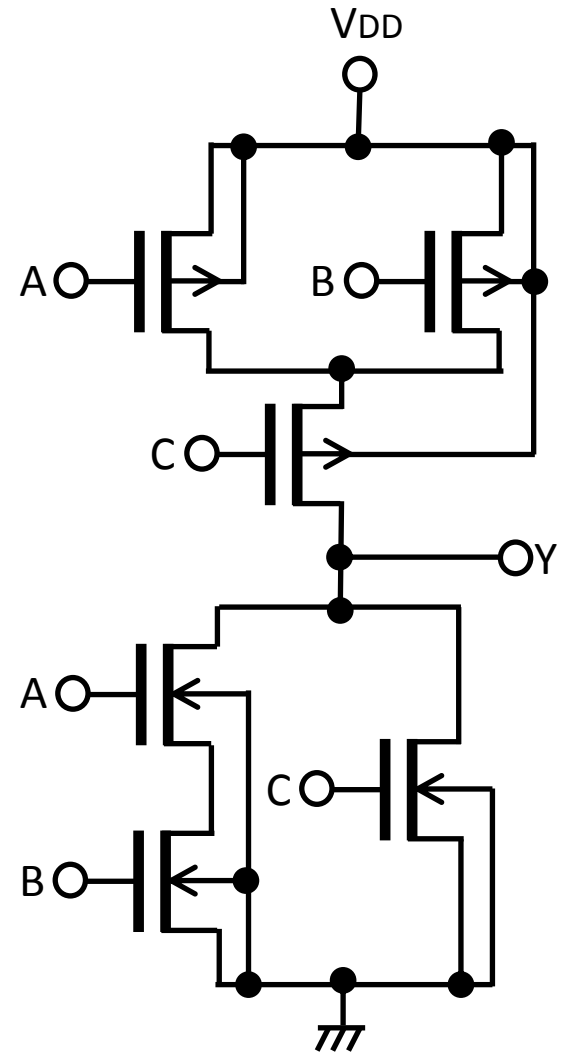
複合ゲート ($\overline{A \cdot B + C}$)



NMOS



PMOS



CMOS