

Eletrônica IV

Fernando Antônio Pinto Barúqui

Departamento de Eletrônica

Escola Politécnica

Universidade Federal do Rio de Janeiro

Índice

Introdução.....	6
Amplificadores de Potência	7
1.1 Amplificador Classe A	7
1.1.1 Eficiência	8
1.2 Amplificador Classe B	10
1.2.1 Eficiência	11
1.2.2 Distorção Harmônica	12
1.3 Amplificador Classe AB	13
1.4 Amplificador Classe C	13
1.5 Amplificador Push-Pull.....	14
1.5.1 Distorção de Crossover	14
1.6 Dissipadores de Calor.....	15
1.6.1 Resistência Térmica.....	15
1.6.2 Região de Trabalho do Transistor em Função da Temperatura	16
1.6.3 Segundo Breakdown	17
1.7 Circuitos Para Polarização Classe AB.....	17
1.7.1 Polarização Com Diodos	17
1.7.2 Multiplicador de V_{BE}	18
1.8 Exemplo de Projeto	20
Amplificador Sintonizado.....	26
2.1 Circuito RLC de Segunda Ordem	26
2.2 Amplificadores com Sintonia Síncrona.....	28
2.3 Amplificador de Banda Plana.....	30
2.4 Fator de Qualidade	30
2.4.1 Fator de Qualidade dos Indutores	30
2.4.2 Fator de Qualidade dos Capacitores	31
2.5 Indutores Acoplados.....	32
2.5.1 Modelos Equivalentes Para Indutores Acoplados.....	32
2.5.2 Autotransformador.....	33
2.5.3 Múltiplos Indutores Acoplados.....	33
2.5.4 Relação de Impedâncias no Transformador.....	34
Amplificadores Classe C.....	39
3.1 Eficiência do Amplificador em Classe C	40
Redes de Casamento de Impedâncias	43
4.1 Transformações de Impedâncias	43
4.1.1 Transformação Indutor Série-Paralelo Com Resistor	43

4.1.2	Transformação Capacitor Paralelo-Série com Resistor	45
4.2	Rede Com T de Capacitores e Indutor	46
4.3	Rede em π	48
4.4	Rede em π Modificada	48
4.5	Resumo das Redes de Casamento de Impedâncias	49
4.6	Redes de Casamento com Zeros de Transmissão	51
4.6.1	Zeros de Transmissão com circuito LC Paralelo	51
4.6.2	Zeros de Transmissão com Circuito LC Série	51
4.7	Exemplos	52
4.7.1	Casamento de Impedâncias de Uma Antena	52
4.7.2	Eliminação do 2º Harmônico, com Zero de Transmissão	53
4.8	Impedância para Grandes Sinais	54
4.9	Parâmetros Y	56
4.10	Exemplo de Projeto	57
Osciladores Senoidais		61
5.1	Osciladores LC	62
5.1.1	Oscilador Colpitts em Base Comum	62
5.1.2	Oscilador Colpitts em Emissor Comum	65
5.1.3	Oscilador Hartley em Base Comum	66
5.1.4	Oscilador Hartley em Emissor Comum	67
5.1.5	Ajuste da Frequência de Oscilação	67
5.2	Exemplo de Projeto	68
5.3	Oscilador a Cristal	70
5.3.1	Cristal Oscilador	70
5.3.2	Oscilador Colpitts a Cristal	72
5.3.3	Exemplo de Projeto	74
5.3.4	Oscilador Colpitts com Cristal em Ressonância Série	76
5.3.5	Oscilador Pierce com Porta Lógica	76
Modulação de Amplitude		79
6.1	Modulador AM de Alto Nível	81
6.1.1	Considerações de Projeto	83
6.2	Modulador AM de Alto Nível com Amplificador Classe C	86
6.3	Modulador Chopper	87
6.3.1	Exemplo de Circuito	88
6.4	Modulação AM por Dispositivo Não Linear	90
6.4.1	Implementação com JFET	91
6.5	Multiplicador Analógico - Célula de Gilbert	92
Demodulação AM		97
7.1	Demodulador por Detecção de Pico de Envoltória	97

7.2	Demodulador AM por Detecção de Valor Médio de Envoltória.....	99
7.3	Detector Síncrono.....	101
Modulação de Frequência e Fase		103
8.1	Modulação de Fase (PM)	103
8.2	Modulação de Frequência (FM).....	103
8.2.1	Modulador de Armstrong.....	106
8.2.2	Modulador com VCO (Voltage-Controlled-Oscillator).....	107
8.2.3	Modulador de FM com Frequência Estabilizada por Cristal	109
8.3	Demodulação de FM	111
8.3.1	Demodulador no Domínio da Frequência.....	112
8.3.2	Demodulador com Detector de Quadratura	113
8.4	Interferência no Sinal de FM.....	116
8.4.1	Circuito de Pré-Ênfase	117
8.4.2	Circuito de De-Ênfase.....	117
Fontes Chaveadas		119
9.1	Conversor Boost.....	119
9.2	Conversor Buck.....	124
9.3	Conversor Buck-Boost	127
9.4	Conversor Flyback	130
9.5	Conversor Forward.....	135
9.6	Dimensionamento do Núcleo	138
9.7	Fonte de Tensão V_{CC}	139
Conversores Digital-Analógico e Analógico-Digital		141
10.1	Conversor Digital-Analógico com Rede R-2R	141
10.2	Circuito Sample-Hold	142
10.3	Conversor Analógico-Digital Com Rampa Digital.....	143
10.4	Conversor Analógico-Digital Por Aproximações Sucessivas.....	144
10.5	ADC de Rampa Simples	145
10.6	ADC de Rampa Dupla	146
10.7	Conversor Flash	147
10.8	Conversor $\Sigma\Delta$	149
10.8.1	Implementação do Conversor $\Sigma\Delta$ a Capacitor Chaveado	151
Phase Locked Loop (PLL)		154
11.1	Função de Transferência do PLL	155
11.2	Loop-Filter	155
11.3	Erro em Regime Permanente para um Degrau de Fase.....	157
11.4	Erro em Regime Permanente para um Degrau de Frequência	157
11.5	VCO com Offset	158
11.6	Parâmetros Característicos do PLL.....	158

11.6.1	Hold-in Range.....	158
11.6.2	Lock-in Range	159
11.6.3	Pull-in Range	160
11.7	Aplicações do PLL.....	160
11.7.1	Demodulação de Frequência.....	160
11.7.2	Modulador de Frequência e Fase	162
11.7.3	Modulador FM com Multiplicador de Frequência.....	164
11.7.4	Sintetizador de Frequências	164
11.7.5	Sintetizador de Frequências com Prescaler.....	165
11.7.6	Sintetizador de Frequências com Prescaler de Módulo P+Q.....	165
11.8	Detectores de Fase	167
11.8.1	Detector de Fase por Multiplicação Analógica.....	167
11.8.2	Detector de Fase com Ou-Exclusivo	168
11.8.3	Detector de Fase Sequencial com Flip-Flop	169

Introdução

Esta apostila abrange a ementa da disciplina Eletrônica IV, ministrada no Departamento de Eletrônica da Universidade Federal do Rio de Janeiro.

Quando iniciei minhas atividades como professor da cadeira Eletrônica IV, tive muita dificuldade em selecionar um número reduzido de material bibliográfico, necessário ao acompanhamento do curso. Isto se deve à grande diversidade dos assuntos abordados.

Tendo acumulado a experiência de alguns anos no exercício desta disciplina, senti-me motivado a produzir este material, e fornecer aos alunos uma fonte de consulta concisa, mas ao mesmo tempo detalhada em muitos aspectos, e de fácil aquisição.

Neste texto são abordados aspectos teóricos e práticos para o projeto de amplificadores de potência para áudio e radio frequência; moduladores e demoduladores de amplitude, fase e frequência; fontes chaveadas; conversores analógico-digitais; circuitos com PLL.

Capítulo 1

Amplificadores de Potência

Os amplificadores têm como objetivo alterar o nível de um sinal. Por exemplo, consideremos um amplificador de áudio que recebe um sinal tênue de um microfone, eleva seu nível por um fator A , e aplica-o a um alto-falante. Além do ganho A , a resistência da carga (alto-falante) é uma componente que deve ser cuidadosamente considerada no projeto do amplificador.

Muitos parâmetros foram definidos para caracterização dos amplificadores, cujos principais são: o ganho de tensão (ou corrente) A ; a frequência de corte; a potência de saída, o *slew-rate*; a distorção harmônica total (THD); a distorção por intermodulação; a eficiência.

Um parâmetro muito importante é a eficiência η , que relaciona a potência média $\bar{P}_{V_{cc}}$ que a fonte de alimentação dá ao circuito e a potência média \bar{P}_L que o amplificador dá à carga, conforme a equação 1.1.

$$\eta = \frac{\bar{P}_L}{\bar{P}_{V_{cc}}} \quad (1.1)$$

A eficiência nos mostra quanta potência \bar{P}_A foi desperdiçada no amplificador, normalmente sob forma de calor, conforme a equação 1.2.

$$\bar{P}_A = \bar{P}_{V_{cc}} - \bar{P}_L = \bar{P}_L \left(\frac{1}{\eta} - 1 \right) \quad (1.2)$$

Portanto, um amplificador com potência de saída de 100W e eficiência de 50%, desperdiça $\bar{P}_A = 100W$ sob forma de calor, obrigando a fonte ser capaz de gerar 200W. Quanto maior for a eficiência melhor será o amplificador, sendo o limite físico $\eta = 1$.

Muitas configurações foram desenvolvidas para implementação dos amplificadores, mais especificamente para o estágio de saída, das quais estudaremos as principais que são as classes A, B, AB e C. A definição de cada classe depende do tipo de polarização do estágio de saída, e para cada uma temos uma característica própria de eficiência.

1.1 Amplificador Classe A

Tomemos como exemplo o circuito da Fig. 1.1, onde $v_{in}(t)$ é uma fonte senoidal. A classe de operação depende da região de trabalho do transistor.

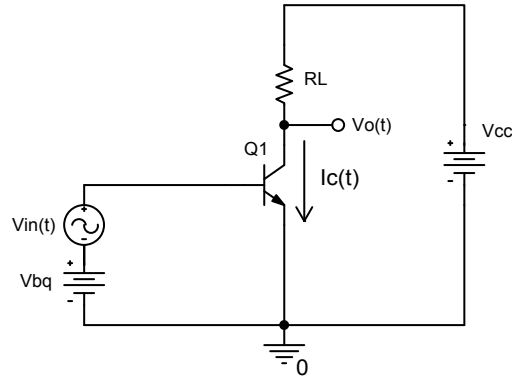


Fig. 1.1: Amplificador de tensão.

Quando o transistor está sempre na região ativa, o amplificador opera em classe A, e a corrente de coletor comporta-se como na Fig. 1.2.

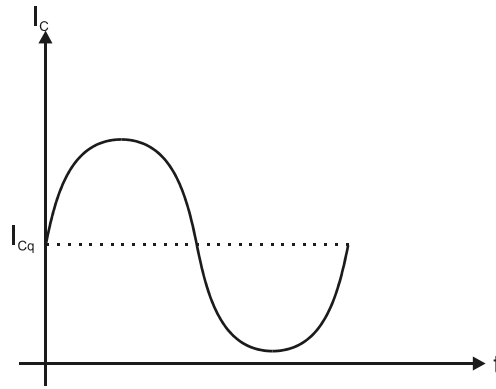


Fig. 1.2: Operação em classe A.

1.1.1 Eficiência

Sabemos que

$$V_o(t) = V_{CC} - I_C(t)R_L = V_{CC} - I_{CQ}R_L - I_m \sin(\omega t)R_L$$

e podemos considerar que a tensão de saída é, de forma geral, dada por

$$V_o(t) = V_{CC} - I_C(t)R_L = V_{CQ} + v_o(t) = V_{CQ} - V_m \sin(\omega t) \quad (1.3)$$

A corrente que circula pela fonte de tensão é a mesma do coletor, e pode ser calculada por

$$I_{V_{CC}}(t) = \frac{V_{CC} - V_o(t)}{R_L} = \frac{V_{CC} - V_{CQ} + V_m \sin(\omega t)}{R_L} \quad (1.4)$$

e a potência instantânea entregue pela fonte é

$$P_{V_{CC}}(t) = I_{V_{CC}}(t)V_{CC} = \frac{V_{CC}^2 - V_{CC}V_{CQ} + V_{CC}V_m \sin(\omega t)}{R_L} \quad (1.5)$$

Podemos calcular a potência média $\bar{P}_{V_{CC}}$ pelo valor médio da equação 1.5, ou seja:

$$\bar{P}_{V_{CC}} = \frac{1}{T} \int_0^T \frac{V_{CC}^2 - V_{CC}V_{CQ} + V_{CC}V_m \sin(\omega t)}{R_L} dt = \frac{V_{CC}^2 - V_{CC}V_{CQ}}{R_L} \quad (1.6)$$

A potência instantânea entregue à carga R_L é dada por

$$P_L(t) = \frac{(V_{CC} - V_o(t))^2}{R_L} = \frac{V_{CC}^2 - 2V_{CC}V_o(t) + V_o^2(t)}{R_L}$$

e cujo valor médio é

$$\bar{P}_L = \frac{1}{T} \int_0^T \frac{V_{CC}^2 - 2V_{CC}V_o(t) + V_o^2(t)}{R_L} dt = \frac{V_{CC}^2 - 2V_{CC}V_{Cq} + V_{Cq}^2 + V_m^2/2}{R_L} \quad (1.7)$$

Da equação 1.7 notamos que a parcela de potência relacionada ao sinal de entrada (por exemplo o som) é $V_m^2/2R_L$ e portanto, podemos considerar que efetivamente a potência média útil na carga é

$$\bar{P}_L = \frac{V_m^2}{2R_L} \quad (1.8)$$

Consideremos também que o circuito opera com excursão de saída simétrica e máxima amplitude de sinal. Desta forma, temos que a tensão máxima de saída é V_{CC} e a mínima é V_{CEsat} , ou seja:

$$\begin{cases} V_{CC} = V_{o\max}(t) = V_{Cq} + V_m \\ V_{CEsat} = V_{o\min}(t) = V_{Cq} - V_m \end{cases} \quad (1.9)$$

Pela solução do sistema de equações 1.9, obtemos

$$\begin{cases} V_{Cq} = \frac{V_{CC} + V_{CEsat}}{2} \\ V_m = \frac{V_{CC} - V_{CEsat}}{2} \end{cases} \quad (1.10)$$

Substituindo 1.10 em 1.6 e 1.8, obtemos

$$\begin{cases} \bar{P}_{V_{CC}} = \frac{V_{CC}^2 - V_{CC}V_{CEsat}}{2R_L} \\ \bar{P}_L = \frac{V_{CC}^2 - 2V_{CC}V_{CEsat} + V_{CEsat}^2}{8R_L} \end{cases} \quad (1.11)$$

Finalmente, temos para a eficiência máxima teórica do amplificador classe A a expressão

$$\eta = \frac{(V_{CC} - V_{CEsat})}{4V_{CC}} \quad (1.12)$$

Quando V_{CEsat} é suficientemente pequeno para ser desprezado, a equação 1.12 reduz-se a $\eta = 1/4$. Isto significa que somente 25% da potência entregue pela fonte é considerada útil. Se fossemos projetar um amplificador de áudio para 100W de saída, desperdiçaríamos 300W sob forma de calor no transistor.

Uma forma alternativa de implementação de um amplificador classe A com eficiência superior pode ser vista na Fig. 1.3. O indutor L_I e o capacitor C_I são suficientemente elevados, para que nas frequências de trabalho, L_I seja um circuito aberto e C_I um curto-circuito. A tensão DC armazenada no capacitor é V_{CC} , pois o indutor não oferece resistência à passagem da corrente contínua. Temos então que a tensão de saída no coletor $V_C(t)$ está deslocada de V_{CC} em relação a $V_o(t)$. Assumindo que V_{CEsat} seja zero, $V_C(t)$ pode ser no mínimo zero, obrigando uma excursão de sinal negativa igual a V_{CC} . Portanto, para excursão de sinal simétrica, devemos ter

$$v_o(t) = V_m \sin(\omega t) = V_{CC} \sin(\omega t) \quad (1.13)$$

Com o máximo de tensão na saída, o transistor está cortado e toda corrente que passa pelo indutor é direcionada para a carga. Sabemos que o indutor, neste caso, funciona como fonte de corrente, e sua corrente é a própria I_{Cq} . Portanto temos que

$$I_{Cq} = \frac{V_{CC}}{R_L} \quad (1.14)$$

Utilizando as equações 1.13 e 1.14, podemos calcular as potências médias entregues pela fonte e a consumida pela carga, ou seja:

$$\bar{P}_{V_{CC}} = V_{CC} I_{Cq} = \frac{V_{CC}^2}{R_L} \quad (1.15)$$

e

$$\bar{P}_L = \frac{V_{CC}^2}{2R_L} \quad (1.16)$$

A eficiência é obtida das equações 1.15 e 1.16, ou seja:

$$\eta = \frac{\bar{P}_L}{\bar{P}_{V_{CC}}} = 0.5 \quad (1.17)$$

Este valor é consideravelmente melhor que o anterior, mas a implementação do indutor não é prática. Este circuito dificilmente é usado para grandes potências de saída.

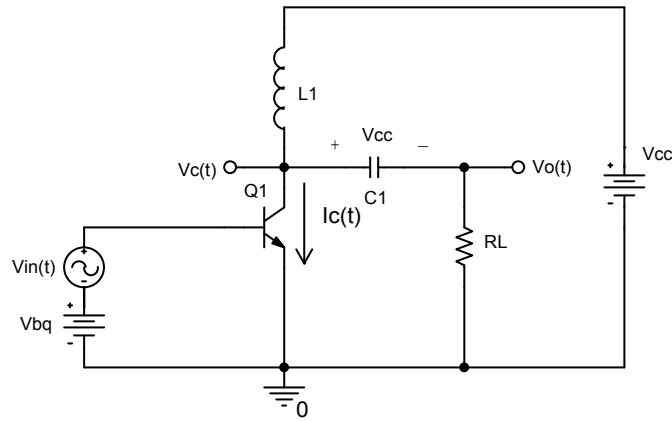


Fig. 1.3: Amplificador classe A com indutor.

Um fato interessante que podemos observar é que a tensão no coletor $V_C(t)$ pode ser mais elevada que a da fonte. Isto é possível pois o indutor atua como fonte de corrente, e acumula energia.

1.2 Amplificador Classe B

Considere o seguidor de emissor da Fig. 1.4. O transistor não possui polarização DC, estando a base conectada diretamente à fonte sinal. Somente quando $v_{in}(t)$ exceder a tensão de junção V_{BE} , haverá corrente de coletor e tensão de saída, conforme a Fig. 1.5.

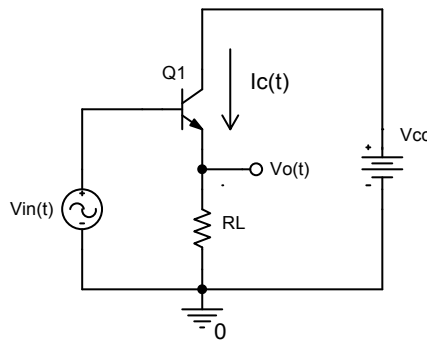


Fig. 1.4: Amplificador classe B.

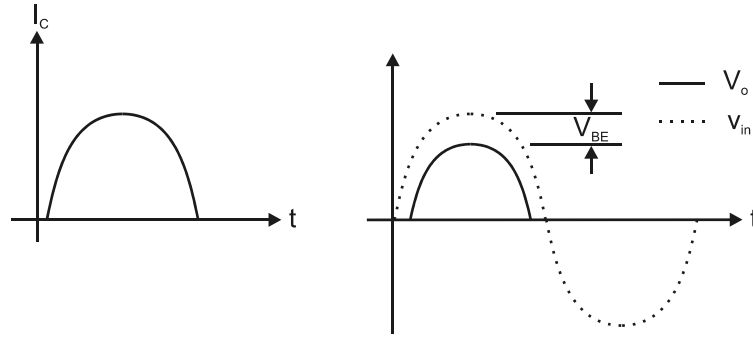
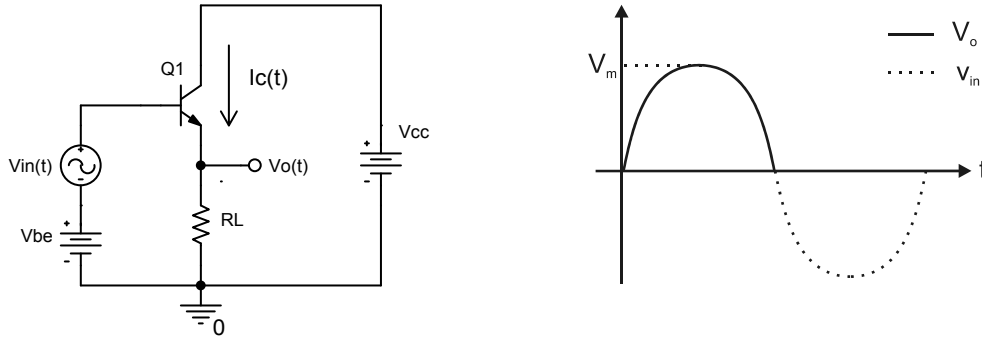


Fig. 1.5: Corrente e tensão na carga do amplificador classe B.

Podemos observar que somente o ciclo positivo do sinal de entrada é aplicado à carga, e também com desconto de V_{BE} . A queda de V_{BE} pode ser compensada com o circuito da Fig. 1.6.

Fig. 1.6: Amplificador classe B com compensação para V_{BE} .

1.2.1 Eficiência

Podemos calcular a potência média da fonte e da carga considerando que a corrente de coletor é a mesma que circula por R_L . Desta forma temos que

$$\bar{P}_L = \frac{1}{T} \int_0^{T/2} \frac{V_m^2 \sin^2(\omega t)}{R_L} dt = \frac{V_m^2}{4R_L} \quad (1.18)$$

e

$$\bar{P}_{V_{CC}} = \frac{1}{T} \int_0^{T/2} V_{CC} I_C(t) dt = \frac{1}{T} \int_0^{T/2} \frac{V_{CC} V_m \sin(\omega t)}{R_L} dt = \frac{V_{CC} V_m}{\pi R_L} \quad (1.19)$$

De posse das equações 1.18 e 1.19 obtemos a eficiência

$$\eta = \frac{\bar{P}_L}{\bar{P}_{V_{CC}}} = \frac{\pi V_m}{4V_{CC}} \quad (1.20)$$

Considerando o caso ideal, onde a tensão de pico na saída pode chegar a V_{CC} , temos para eficiência máxima teórica do amplificador classe B

$$\eta = \frac{\pi}{4} \cong 78.5\% \quad (1.21)$$

Entretanto, devemos considerar a possibilidade de $V_m < V_{CC}$, devido ao V_{CEsat} e a outros fatores.

Ao contrário dos amplificadores classe A, no classe B a potência dissipada pela fonte é dependente do nível máximo da saída. É interessante observarmos que a potência média dissipada \bar{P}_Q no transistor é dada pela equação 1.22, e cujo gráfico é o da Fig. 1.7.

$$\bar{P}_Q = \bar{P}_{V_{CC}} - \bar{P}_L = \frac{V_{CC}V_m}{\pi R_L} - \frac{V_m^2}{4R_L} \quad (1.22)$$

Derivando a equação 1.22 em relação a V_m e igualando a zero, concluímos que a potência máxima dissipada no transistor ocorre para $V_m = 2V_{CC}/\pi$ e com valor dado pela equação 1.23. Este valor deve ser considerado no cálculo dos dissipadores de potência, conforme será mostrado mais à frente. Observamos que o ponto de maior aquecimento do transistor não coincide com a condição de potência máxima de saída, conforme mostrado na Fig. 1.7.

$$\bar{P}_{Q_{\max}} = \frac{V_{CC}^2}{\pi^2 R_L} \quad (1.23)$$

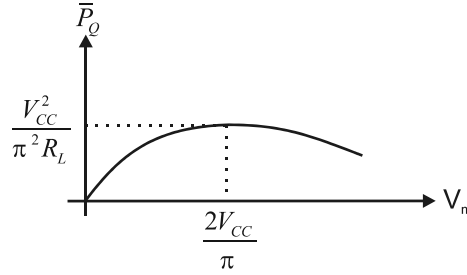


Fig. 1.7: Potência média dissipada no transistor.

1.2.2 Distorção Harmônica

A distorção harmônica total (THD) mede a quantidade relativa de harmônicos produzidos pelo amplificador. Se aplicarmos um sinal senoidal à entrada do amplificador, a saída será de forma geral uma onda periódica, que pode ser representada pela série de Fourier, conforme a equação 1.24.

$$v_o(t) = V_0 + V_1 \sin(\omega_0 t + \phi_1) + V_2 \sin(2\omega_0 t + \phi_2) + \dots + V_n \sin(n\omega_0 t + \phi_n) + \dots \quad (1.24)$$

A THD é calculada pela equação 1.25.

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{V_1} \quad (1.25)$$

No caso do amplificador classe B, $v_o(t)$ pode ser expresso pela série de *Fourier* como

$$v_o(t) = V_0 + \sum_{n=1}^{\infty} [A_n \sin(n\omega_0 t) + B_n \cos(n\omega_0 t)] \quad (1.26)$$

onde

$$\begin{cases} V_0 = \frac{1}{T} \int_0^T v_o(t) dt \\ A_n = \frac{2}{T} \int_0^T v_o(t) \sin(n\omega_0 t) dt \\ B_n = \frac{2}{T} \int_0^T v_o(t) \cos(n\omega_0 t) dt \end{cases} \quad (1.27)$$

Desconsiderando o nível DC, temos

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} [A_n^2 + B_n^2]}}{\sqrt{A_1^2 + B_1^2}} \quad (1.28)$$

No amplificador em questão, temos que

$$V_0 = \frac{1}{T} \int_0^{T/2} V_m \sin(\omega_0 t) dt = \frac{V_m}{\pi} \quad (1.29)$$

$$A_n = \frac{2}{T} \int_0^{T/2} V_m \sin(\omega_0 t) \sin(n\omega_0 t) dt = \begin{cases} V_m/2, n=1 \\ 0, n>1 \end{cases} \quad (1.30)$$

e

$$B_n = \frac{2}{T} \int_0^{T/2} V_m \sin(\omega_0 t) \cos(n\omega_0 t) dt = \begin{cases} 0, \text{ para } n \text{ ímpar} \\ -\frac{2V_m}{\pi(n^2-1)}, \text{ para } n \text{ par} \end{cases} \quad (1.31)$$

Segundo a equação 1.26 temos

$$v_o(t) = \frac{V_m}{\pi} + \frac{V_m}{2} \sin(\omega_0 t) - \sum_{n=1}^{\infty} \frac{2V_m}{\pi((2n)^2-1)} \cos(2n\omega_0 t) \quad (1.32)$$

Pela equação 1.28, a THD é

$$THD = \frac{\sqrt{\sum_{n=1}^{\infty} \left[\frac{2V_m}{\pi((2n)^2-1)} \right]^2}}{\frac{V_m}{2}} = 43.52\% \quad (1.33)$$

Para sistemas de áudio de alta fidelidade, este valor de THD é muito elevado, tornando este tipo de amplificador inapropriado.

1.3 Amplificador Classe AB

Conforme vimos, o amplificador classe B deve ser compensado para queda de V_{BE} . Isto é feito simplesmente colocando uma fonte DC de valor V_{BE} na base do transistor. Entretanto, cada transistor possui um V_{BE} ligeiramente diferente e que varia com a temperatura. Torna-se difícil fazer esta compensação com exatidão. Normalmente, aplicamos uma fonte de tensão na base, ligeiramente maior que V_{BE} , para estabelecer uma pequena corrente de polarização no transistor. Esta corrente não é suficiente para colocá-lo em classe A, mas garante a compensação de V_{BE} . Este tipo de operação é chamado classe AB, e será melhor explorado nos amplificadores *push-pull*.

1.4 Amplificador Classe C

As correntes de coletor nos amplificadores classe A e B conduzem com ângulos de 360° e 180° , respectivamente. Nos circuitos classe C a condução se dá com ângulos menores que 180° , conforme a Fig. 1.8. Este tipo de configuração tem sua principal aplicação nos circuitos de rádio frequência (RF), e será melhor estudado mais à frente.

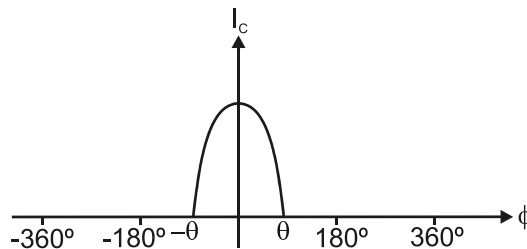


Fig. 1.8: Condução da corrente no amplificador classe C.

1.5 Amplificador Push-Pull

Os amplificadores *push-pull* são compostos por dois circuitos classe B em oposição de fase. Enquanto um amplificador conduz no ciclo positivo, o outro o faz no ciclo negativo. Isto ajuda a reduzir drasticamente a THD.

A configuração mais empregada atualmente é o estágio de saída com par complementar, que utiliza transistores NPN e PNP, conforme a Fig. 1.9.

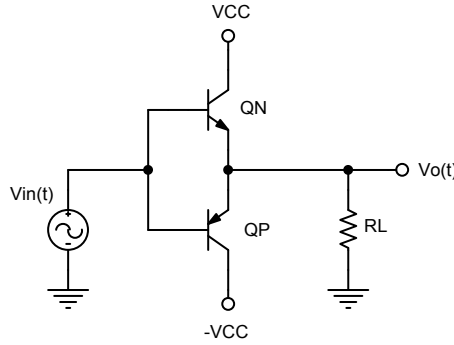


Fig. 1.9: Estágio de saída em *push-pull*.

A configuração da Fig. 1.9 emprega duas fontes simétricas. Entretanto, podemos implementar o circuito com fonte unipolar, ao custo de um capacitor de desacoplamento a mais, conforme a Fig. 1.10. O capacitor C é calculado, segundo a especificação de frequência de corte inferior f_{CI} , pela equação 1.34, onde r_o é uma estimativa da resistência de saída dos transistores. Normalmente, r_o é desprezado.

$$C = \frac{1}{2\pi f_{CI} (R_L + r_o)} \quad (1.34)$$

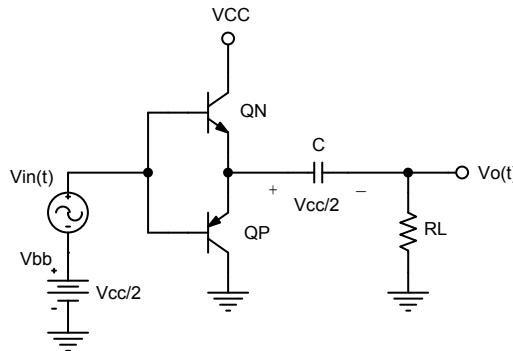


Fig. 1.10: Estágio de saída em *push-pull*, com fonte unipolar.

1.5.1 Distorção de Crossover

Tomemos como exemplo o circuito da Fig. 1.9. Para uma fonte de sinal $v_{in}(t) = V_m \sin(\omega t)$, haverá condução do transistor NPN quando $v_{in}(t) > V_{BE_N}$, e no transistor PNP quando $v_{in}(t) < -|V_{BE_P}|$. Quando o transistor NPN está em condução, o PNP encontra-se cortado, pois a tensão entre base e emissor é maior que $-|V_{BE_P}|$. O Mesmo ocorre com o transistor NPN quando o PNP está em condução, pois a tensão entre base e emissor é menor que V_{BE_N} . Portanto, os dois transistores trabalhando em conjunto permitem ao circuito operar nos ciclos positivo e negativo do sinal, conforme a Fig. 1.11a. Podemos observar um desnível no sinal de saída, tanto no ciclo positivo quanto no negativo, que corresponde a V_{BE_N} e $|V_{BE_P}|$. Isto é chamado de *crossover* e provoca distorção harmônica.

O *crossover* pode ser eliminado com o uso de fortes realimentações negativas ou através de pré-polarização do estágio de saída, levando o amplificador a operar em classe AB. Com este procedimento obtemos baixíssima THD, conforme a Fig. 1.11b.

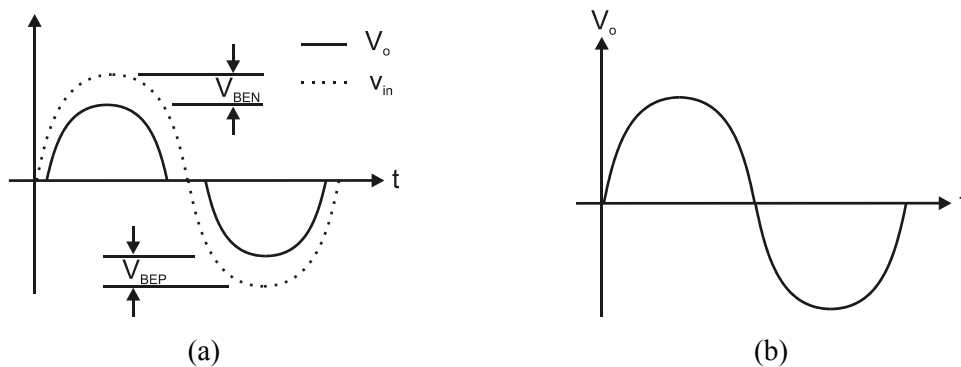


Fig. 1.11: Sinal de saída do estágio *push-pull*: a) com *crossover*; b) sem *crossover*.

O circuito da Fig. 1.12 representa a forma esquemática para compensação do *crossover*.

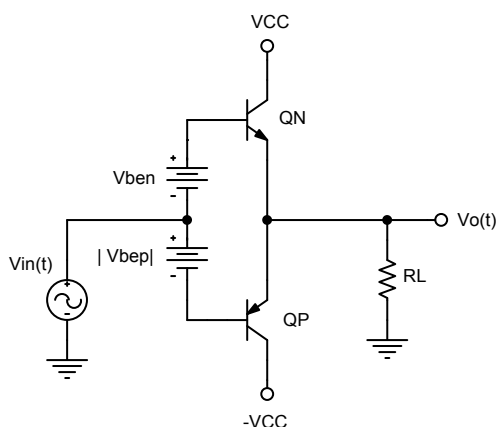


Fig. 1.12: Compensação do *crossover*.

1.6 Dissipadores de Calor

Os amplificadores de potência, como todos os dispositivos eletrônicos, por exemplo, os microprocessadores, dissipam energia sob forma de calor. Esta energia deve ser retirada do encapsulamento dos componentes que estão aquecendo, para evitar danos às junções semicondutoras. Em geral, uma junção semicondutora suporta temperaturas na faixa de 150°C . Os componentes eletrônicos para aplicações em potência possuem uma área destinada à dissipação térmica, onde se acopla um dissipador de calor.

1.6.1 Resistência Térmica

O dimensionamento dos dissipadores torna-se muito simples, se considerarmos o sistema em equilíbrio térmico e as fontes de potência constantes. O mecanismo de transferência de calor pode ser simplificado como na Fig. 1.13. A fonte de calor corresponde à fonte de potência, por exemplo uma junção PN, e o material é um obstáculo que separa dois meios, por exemplo a carcaça do transistor. Em equilíbrio térmico, a equação que relaciona a diferença de temperatura ($T_1 - T_2$) e a potência transferida pelo material é

$$(T_1 - T_2) = R_{\theta} P \quad (1.35)$$

onde R_{θ} é a resistência térmica do material em $^{\circ}\text{C}/\text{W}$. A resistência térmica depende de vários fatores como, por exemplo: a composição do material; a cor (o preto dissipa mais calor); à área (R_{θ} é inversamente proporcional à área); o meio refrigerante (ar, água, etc).

Um das especificações dos dispositivos de potência são as resistências térmicas da junção (ou núcleo) para a carcaça $R_{\theta JC}$ e da carcaça para o ar $R_{\theta CA}$. Um dispositivo isolado, sem dissipador de calor, apresenta uma resistência térmica da junção (ou núcleo) para o ar $R_{\theta JA}$ dada por

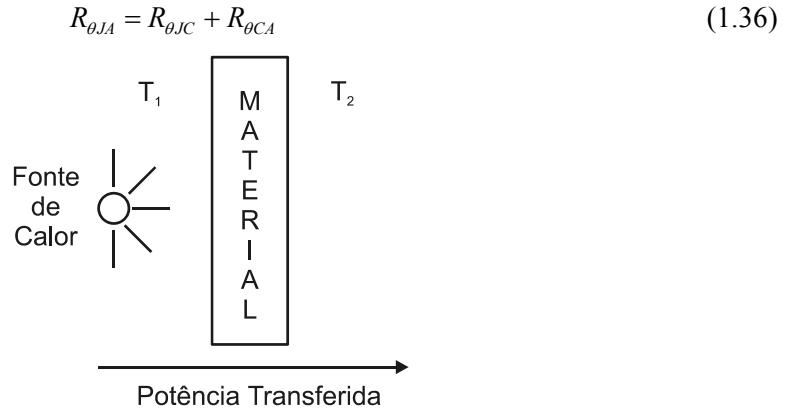


Fig. 1.13: Mecanismo de transferência de calor.

Quando temos uma sequência de materiais acoplados mecanicamente, conforme a Fig. 1.14, a diferença de temperatura nas interfaces é calculada simplesmente por

$$T_0 - T_N = P \sum_{n=1}^N R_{\theta n} \quad (1.37)$$

onde $R_{\theta n}$ é a resistência térmica de cada corpo.

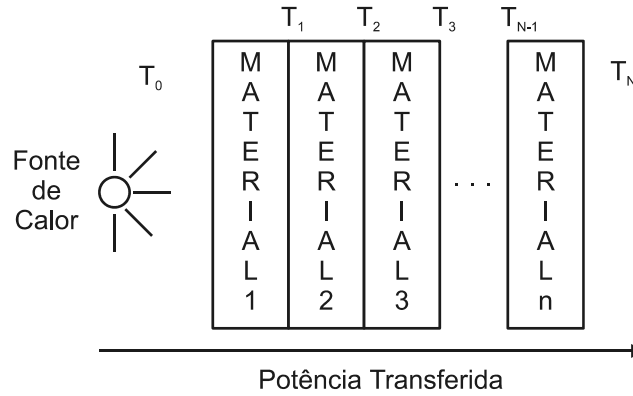


Fig. 1.14: Transferência de calor por múltiplos obstáculos.

1.6.2 Região de Trabalho do Transistor em Função da Temperatura

Os dispositivos semicondutores suportam uma temperatura limite na junção, que limita a potência máxima dissipada. Considerando que o transistor suporta uma corrente de coletor máxima I_{Cmax} e uma temperatura de junção T_{Jmax} , temos que a potência dissipada no transistor P_{Qmax} deve respeitar às inequações 1.38, onde T_A é a temperatura do ar e $R_{\theta JA} = R_{\theta JC} + R_{\theta CA}$.

$$\begin{cases} P_Q \leq I_{Cmax} V_{CC} \\ P_Q \leq \frac{(T_{Jmax} - T_A)}{R_{\theta JA}} \end{cases} \quad (1.38)$$

Das inequações 1.38, concluímos que o transistor deve operar dentro da região hachurada do gráfico da Fig. 1.15a. Entretanto, quando acoplamos um dissipador de calor ao transistor, o termo $R_{\theta CA}$ é substituído por $(R_{\theta CD} + R_{\theta DA})$, que é a soma das resistências térmicas da carcaça para o dissipador e do dissipador para o ar. Mas $R_{\theta CD}$ é muito menor que $R_{\theta DA}$, de forma que podemos considerar a nova resistência térmica total como sendo $R'_{\theta JA} \cong R_{\theta JC} + R_{\theta DA}$, e é muito menor que $R_{\theta JA}$. A curva de operação segura torna-se a da Fig. 1.15b, onde podemos observar que, para mesma temperatura, o transistor pode dissipar mais potência.

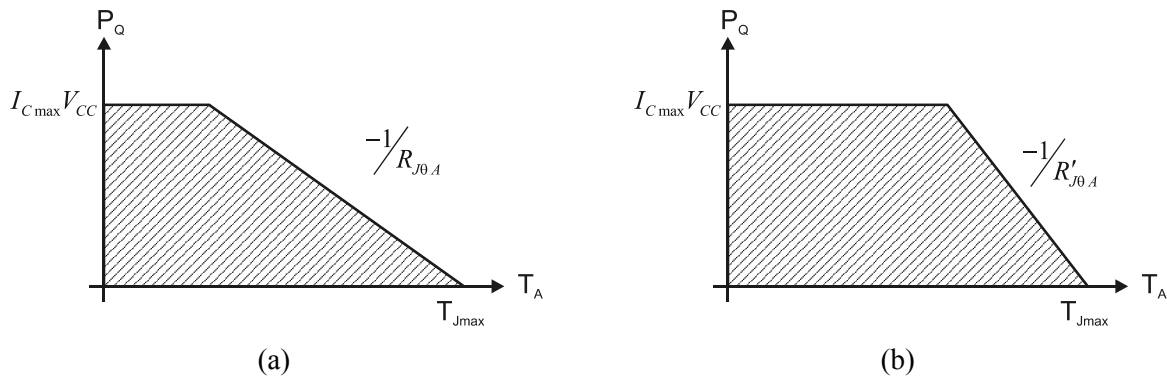


Fig. 1.15: Curva de operação segura do transistor: a) ao ar livre; b) com dissipador.

1.6.3 Segundo Breakdown

Imagens de infravermelho obtidas de transistores de potência em operação mostram que a distribuição de calor na junção não é uniforme, criando pontos quentes. O aparecimento destes pontos está relacionado com a intensidade de corrente. Os pontos quentes destroem a junção aos poucos, reduzindo a vida útil do transistor. Este efeito é conhecido como segundo *breakdown* (o primeiro *breakdown* é devido à tensão de ruptura da junção). Normalmente, os fabricantes de transistores fornecem uma família de curvas, para cada valor de temperatura na junção, relacionando a corrente máxima de coletor e a tensão V_{CE} , como exemplo a Fig. 1.16.

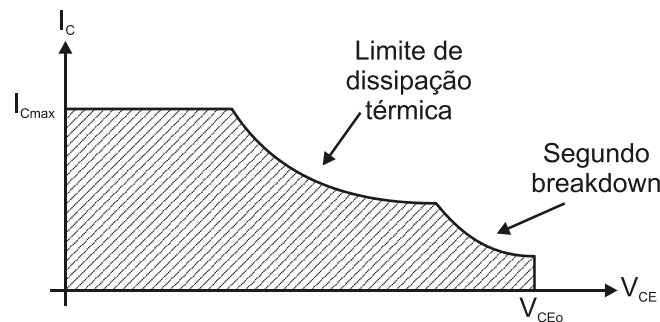


Fig. 1.16: Curva de operação segura, com segundo *breakdown*.

1.7 Circuitos Para Polarização Classe AB

A compensação de *crossover* mostrada na Fig. 1.12 não é prática, pois implica no uso de duas fontes de tensão além da alimentação. Estas tensões devem ser geradas através de elementos passivos.

1.7.1 Polarização Com Diodos

O circuito da Fig. 1.17 mostra um estágio de saída *push-pull* em classe AB, polarizado com diodos. A fonte de corrente I_B força uma queda de tensão em cada diodo, que é aproximadamente igual a V_{BE} . Desta forma as junções base-emissor dos transistores encontram-se pré-polarizadas. Sabemos que a tensão da junção semicondutora varia com a temperatura, tipicamente $-2mV/^\circ C$, e a compensação deve acompanhar esta variação, para ser efetiva. Caso contrário, com o aquecimento, os transistores reduziram seus V_{BEs} e ficariam excessivamente polarizados, a corrente em excesso nos coletores aumentaria a temperatura, e forçaria uma redução ainda maior dos V_{BEs} . Este processo, que é conhecido como colapso térmico, continuaria até a destruição do transistor.

Para realizarmos uma compensação dinâmica, basta colocarmos os diodos em contato com os dissipadores de calor pois desta forma, a temperatura será aproximadamente a mesma dos transistores. Com isto, as tensões nas junções dos diodos variam junto com os V_{BEs} , e as correntes de coletor permanecem estáveis.

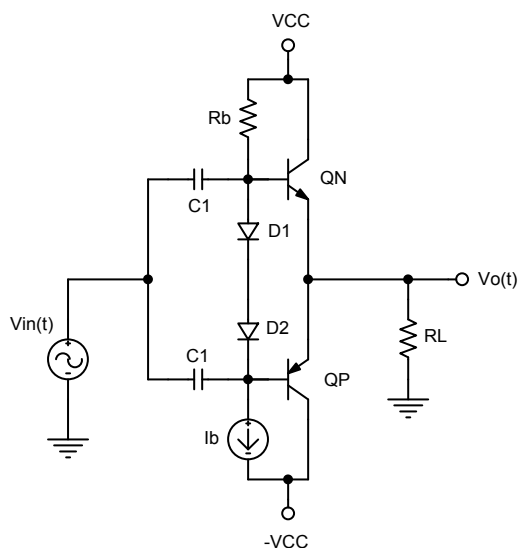
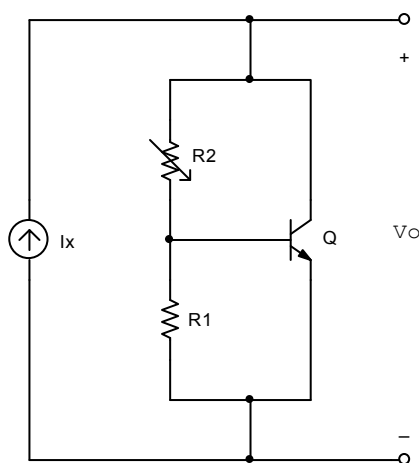


Fig. 1.17: Polarização classe AB com diodos.

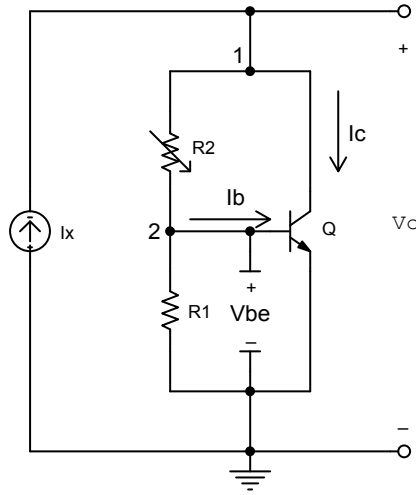
1.7.2 Multiplicador de V_{BE}

A compensação com diodos é muito empregada, mas possui o inconveniente de não ser possível ajustar a tensão entre as bases. Isto somado ao fato das junções dos diodos não serem exatamente iguais às dos transistores, torna este circuito inapropriado para algumas aplicações, principalmente às de elevada potência.

O circuito da Fig. 1.18, conhecido com multiplicador de V_{BE} , permite ajustar uma tensão V_o proporcional ao V_{BE} de um transistor. Se acoplarmos o transistor Q ao dissipador do estágio de saída, temos uma polarização compensada para variação de temperatura, e com ajuste de tensão.

Fig. 1.18: Multiplicador de V_{BE} .

Para analisarmos o circuito, consideremos a Fig. 1.19.

Fig. 1.19: Circuito para análise do multiplicador de V_{BE} .

Extraindo as equações nodais, temos o sistema 1.39.

$$\begin{cases} \frac{V_o - V_{BE}}{R_2} + I_C = I_x \\ \frac{V_{BE} - V_o}{R_2} + \frac{V_{BE}}{R_1} + I_B = 0 \\ I_C = \beta I_B \end{cases} \quad (1.39)$$

Do sistema de equações 1.39 obtemos

$$V_o = \left(1 + \frac{\beta}{\beta + 1} \frac{R_2}{R_1}\right) V_{BE} + \frac{R_2}{\beta + 1} I_x \quad (1.40)$$

Considerando β muito grande, de forma que $\beta/(\beta + 1) \cong 1$, temos que

$$V_o = \left(1 + \frac{R_2}{R_1}\right) V_{BE} + \frac{R_2}{\beta + 1} I_x \quad (1.41)$$

Da equação 1.41, se considerarmos que

$$\left(1 + \frac{R_2}{R_1}\right) V_{BE} \gg \frac{R_2}{\beta + 1} I_x$$

temos que

$$R_2 \ll \left(1 + \frac{R_2}{R_1}\right) \frac{\beta + 1}{I_x} V_{BE} \quad (1.42)$$

Temos finalmente que

$$V_o = \left(1 + \frac{R_2}{R_1}\right) V_{BE} \quad (1.43)$$

Aplicando a equação 1.43 em 1.42, obtemos como forma alternativa para estabelecer o valor máximo dos resistores a expressão

$$R_1 \ll \frac{\beta + 1}{\left(\frac{1}{V_{BE}} - \frac{1}{V_o}\right) I_x} \quad (1.44)$$

Devemos ter em mente também que o transistor tem que estar em condições de ser polarizado, isto limita o menor valor de R_I , ou seja,

$$R_I I_x \geq V_{BE} \quad (1.45)$$

Na Fig. 1.20 temos um estágio de saída em *push-pull*, polarizado em classe AB, com multiplicador de V_{BE} . Este circuito é muito prático, pois permite gerar qualquer diferença de potencial proporcional a um V_{BE} . Se acoplarmos termicamente o transistor Q_I ao dissipador de calor, temos que V_{BE} de Q_I varia junto com os V_{BE} dos transistores de potência, permitindo um ajuste dinâmico da polarização. Outro fator a ser considerado, é o melhor casamento entre as características da junção base-emissor de Q_I com as dos transistores de potência.

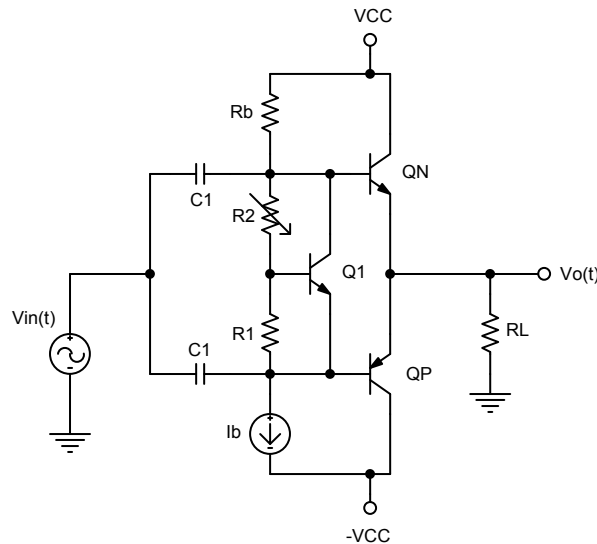


Fig. 1.20: Polarização em classe AB com multiplicador de V_{BE} .

1.8 Exemplo de Projeto

Como exemplo, consideremos um amplificador de potência para áudio, na configuração *push-pull*, com as especificações abaixo:

1. Carga de 8Ω (alto-falante).
2. Potência de 4W na saída.
3. Eficiência melhor que 50%.
4. Frequência de corte inferior menor que 50Hz.

Dados dos transistores:

1. $\beta_{\min} = 150$ para Q_3, Q_4, Q_5 e Q_6 .
2. $\beta_{\min} = 15$ para Q_1 , e Q_2 .
3. $|V_{BE}| = 0.7V$ para Q_3, Q_4, Q_5 e Q_6 .
4. $|V_{BE}| = 0.7V$ para Q_1 , e Q_2 , para I_C na faixa dos mA, e $|V_{BE}| = 1V$ para I_C próximo a 1A.
5. $|V_{CEsat}| = 90mV$ para todos os transistores.
6. $R_{\theta JC} = 4.17^\circ C/W$
7. $T_{Jmax} = 150^\circ C$

O circuito empregado é o da Fig. 1.21, onde temos os transistores de saída na configuração Darlington, para aumentar o ganho de corrente, e um multiplicador de V_{BE} para a polarização em classe AB. O transistor Q_5 funciona como fonte de corrente controlada por tensão, gerando sinal e

polarização para o estágio de saída. Os resistores R_1 e R_2 têm a função de controlar qualquer descasamento do circuito de polarização classe AB, atuando como uma degeneração de emissor. Caso haja um pequeno aumento nas correntes de polarização de emissor dos transistores de saída, devido ao aumento da temperatura, as quedas de potenciais em R_1 e R_2 aumentam e consequentemente reduzem as tensões entre base e emissor, forçando a corrente de polarização diminuir. Este é um processo de realimentação negativa que, em conjunto com o multiplicador de V_{BE} , garante a estabilidade térmica do amplificador. Os valores de R_1 e R_2 são empíricos e normalmente escolhidos bem pequenos, por exemplo, $R_1 = R_2 = 0.5\Omega$.

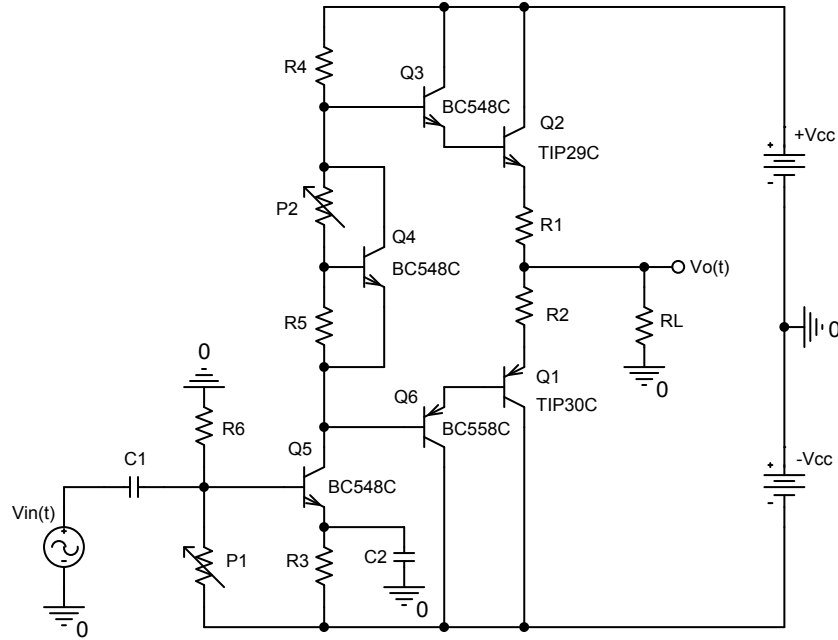


Fig. 1.21: Amplificador de potência *push-pull*.

O dimensionamento do amplificador segue os passos abaixo.

Passo 1: Cálculo da tensão e corrente máxima na carga.

$$\bar{P}_{L\max} = 4W = \frac{V_{o\max}^2}{2R_L} = \frac{V_{o\max}^2}{2 \times 8} \rightarrow \boxed{V_{o\max} = 8V}$$

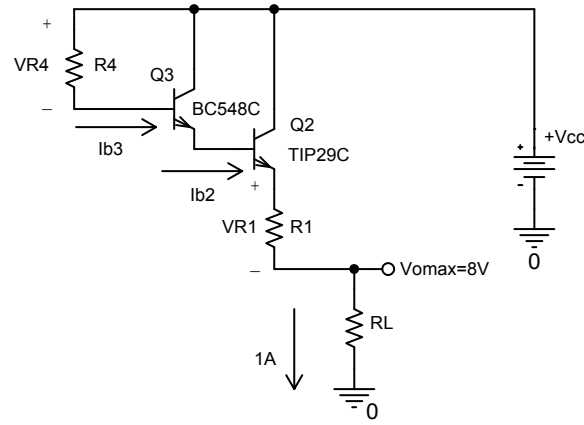
$$I_{L\max} = \frac{V_{o\max}}{R_L} = \frac{8}{8} \rightarrow \boxed{I_{L\max} = 1A}$$

Passo 2: Eficiência máxima.

$$\eta = \frac{\pi V_{om}}{4V_{CC}} = \frac{\pi \times 8}{4V_{CC}} \geq 0.5 \rightarrow \boxed{V_{CC} \leq 12.56V} \quad (1.46)$$

Passo 3: Ciclo positivo.

Vamos considerar que no pico de sinal positivo na saída, o transistor Q_5 está no limite entre o corte e a condução, de forma que temos o circuito abaixo.



Temos pela equação de malha que

$$V_{CC} = R_4 I_{B3} + V_{BE3} + V_{BE2} + V_{R1} + 8$$

$$V_{CC} = R_4 \frac{I_{L\max}}{(\beta_3 + 1)(\beta_2 + 1)} + V_{BE3} + V_{BE2} + I_{L\max} R_1 + 8$$

$$V_{CC} = R_4 \frac{1}{(150 + 1)(15 + 1)} + 0.7 + 1 + 0.5 + 8 \rightarrow \boxed{R_4 = 2.416 \cdot 10^3 V_{CC} - 24.64 \cdot 10^3} \quad (1.47)$$

Mas sabemos que R_4 deve ser positivo, e aplicando esta condição à equação 1.47 temos

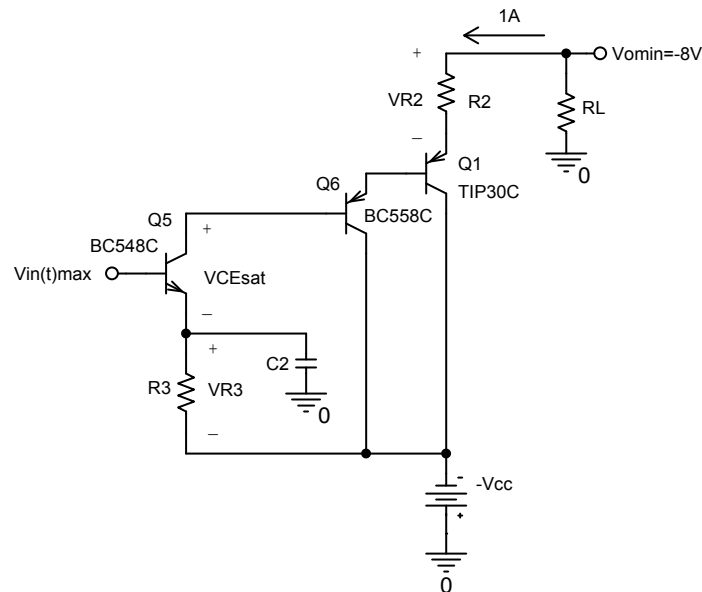
$$2.416 \cdot 10^3 V_{CC} - 24.64 \cdot 10^3 > 0 \rightarrow \boxed{V_{CC} > 10.2V} \quad (1.48)$$

Escolhemos V_{CC} de forma a atender às inequações 1.46 e 1.48, por exemplo $\boxed{V_{CC} = 12V}$, e com a equação 1.47 calculamos o valor comercial de R_4 ou seja,

$$R_4 = 2.416 \cdot 10^3 \times 12 - 24.64 \cdot 10^3 = 4.35k\Omega \rightarrow \boxed{R_4 = 3.9k\Omega}$$

Passo 4: Ciclo negativo.

Vamos considerar o pico de sinal negativo na carga, ou seja, $V_{o\min} = -8V$. Neste momento, a tensão no coletor de Q_5 atinge o menor nível, e assumiremos que o transistor está saturado neste instante. Para a análise temos o circuito abaixo.



Pela equação de malha temos

$$-V_{omin} + V_{R2} + |V_{BE1}| + |V_{BE6}| + |V_{CEsat}| + V_{R3} - V_{CC} = 0$$

$$8 + 0.5 + 1 + 0.7 + 0.09 + V_{R3} - 12 = 0 \rightarrow \boxed{V_{R3} = 1.71V}$$

Descobrimos o valor de V_{R3} , e sabemos que R_3 está “bypassado” por C_2 . Isto significa que a tensão V_{R3} é uma constante.

Passo 5: Corrente de polarização de Q_5 .

Quando o amplificador está em repouso (sem sinal de entrada), a tensão na carga é zero e os transistores de saída estão polarizados com uma corrente de coletor muito baixa. Desta forma temos V_{R1} e V_{R2} desprezíveis e $V_{BE2} = V_{BE3} = |V_{BE1}| = |V_{BE6}| = 0.7V$. Portanto, a tensão na base de Q_3 é $V_{B3} = 1.4V$. A corrente de polarização I_{CQ5} do transistor Q_5 passa quase totalmente por R_4 , de forma que $V_{R4} = R_4 I_{CQ5}$. Podemos então calcular a corrente I_{CQ5} e o valor comercial de R_3 , ou seja,

$$V_{R4} = V_{CC} - 1.4 = 12 - 1.4 = 10.6V$$

$$V_{R4} = R_4 I_{CQ5} \rightarrow 10.6 = 3900 \times I_{CQ5} \rightarrow \boxed{I_{CQ5} = 2.72mA}$$

$$I_{B5} = \frac{I_{CQ5}}{\beta_5} = \frac{2.72 \cdot 10^{-3}}{150} \rightarrow \boxed{I_{B5} = 18.1\mu A}$$

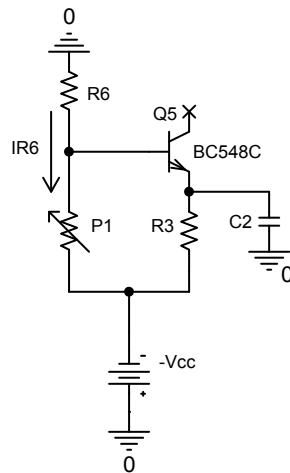
$$V_{R3} = R_3 I_{CQ5} \rightarrow 1.71 = R_3 \times 2.72 \cdot 10^{-3} \rightarrow R_3 = 628.7\Omega \rightarrow \boxed{R_3 = 560\Omega}$$

Neste momento, a tensão V_{R3} deve ser recalculada por causa da aproximação feita para R_3 .

$$V_{R3} = R_3 I_{Cq5} = 560 \times 2.72 \cdot 10^{-3} \rightarrow \boxed{V_{R3} = 1.52V}$$

Passo 6: Cálculo de R_6 e P_1 .

Vamos considerar a corrente que circula por R_6 e P_1 pelo menos vinte vezes maior que a da base de Q_5 , e desta forma podemos desprezar I_{B5} . Isolando a malha de polarização de Q_5 temos o circuito abaixo.



Da equação de malha obtemos

$$\begin{cases} I_{R6} R_6 + I_{R6} P_1 - V_{CC} = 0 \\ I_{R6} P_1 = 0.7 + V_{R3} = 2.22V \\ I_{R6} > 20 I_{B5} \end{cases} \quad (1.49)$$

Solucionando o sistema de duas equações e uma inequação 1.49 temos

$$\begin{cases} R_6 < 27.01k\Omega \rightarrow \boxed{R_6 = 27k\Omega} \\ P_1 = 0.23R_6 \rightarrow \boxed{P_1 = 6.13k\Omega} \end{cases}$$

Passo 7: Cálculo dos capacitores.

Para o cálculo de C_2 , consideraremos que C_1 seja um *bypassing*. A impedância vista por C_2 é

$$R_{in2} = R_3 // r_{es} \cong \frac{R_3}{1 + 40I_{CQ5}R_3} = 9.04\Omega$$

O capacitor é calculado segundo a frequência de corte inferior.

$$C_2 = \frac{1}{2\pi f_{Cl}R_{in2}} = 352\mu F \rightarrow \boxed{C_2 = 390\mu F}$$

Para o cálculo de C_1 , consideraremos que C_2 seja um *bypassing*. A impedância vista por C_1 é

$$R_{in1} = R_6 // P_1 // h_{ie} \cong \frac{1}{\frac{1}{R_6} + \frac{1}{P_1} + \frac{40I_{CQ5}}{\beta_5}} = 1.09k\Omega$$

Pela frequência de corte inferior temos que

$$C_1 = \frac{1}{2\pi f_{Cl}R_{in1}} = 2.9\mu F$$

Escolhemos o menor capacitor, no caso C_1 , e multiplicamos por dez.

$$C_1 = 10 \times 2.9 \cdot 10^{-6} = 29\mu F \rightarrow \boxed{C_1 = 27\mu F}$$

Passo 8: Dimensionamento do multiplicador de V_{BE} .

Sabemos que na polarização, o multiplicador de V_{BE} deve gerar uma diferença de potencial de $4 \times 0.7V$. Das equações 1.43, 1.44 e 1.45 temos

$$R_5 I_{CQ5} \geq 0.7V \rightarrow R_5 \geq 257\Omega$$

$$R_5 \ll \frac{\beta_4 + 1}{\left(\frac{1}{V_{BE}} - \frac{1}{V_o}\right) I_{CQ5}} \rightarrow R_5 \ll 51.8k\Omega$$

$$257\Omega \leq R_5 \ll 51.8k\Omega \rightarrow \boxed{R_5 = 3.9k\Omega}$$

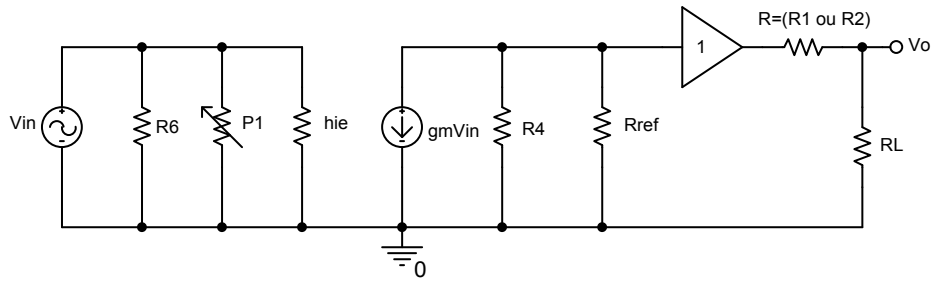
$$V_o = \left(1 + \frac{P_2}{R_5}\right) V_{BE} \rightarrow 4 \times 0.7 = \left(1 + \frac{P_2}{3.9 \cdot 10^3}\right) \times 0.7 \rightarrow \boxed{P_2 = 11.7k\Omega}$$

Passo 9: Cálculo do ganho de tensão.

Para o cálculo do ganho de tensão, vamos considerar o estágio de saída como sendo um amplificador de ganho unitário, mas com impedância de entrada dependente da carga. O multiplicador de V_{BE} atua como fonte de tensão, e não aparece no modelo AC. Com as considerações acima, temos o circuito abaixo para a análise. Temos então que

$$R_{ref} = (\beta_{3,6} + 1)(\beta_{1,2} + 1)(R + R_L) = (150 + 1)(15 + 1)(0.5 + 8) = 20.54k\Omega$$

$$A_v = \frac{V_o}{V_{in}} = -gm(R_4 // R_{ref}) \frac{R_L}{R + R_L} = -40 \times I_{CQ5} (R_4 // R_{ref}) \frac{R_L}{R + R_L} \rightarrow \boxed{A_v = -336}$$

**Passo 10:** Ganho de potência.

O ganho de potência A_p é dado por

$$A_p = \frac{\bar{P}_L}{\bar{P}_{in}} \quad (1.50)$$

Sabemos que

$$\bar{P}_{in} = \frac{\overline{v_{in}(t)^2}}{R_{in}}$$

e

$$\bar{P}_L = \frac{\overline{v_o(t)^2}}{R_L}$$

mas

$$\overline{v_o(t)^2} = A_v^2 \overline{v_{in}(t)^2}$$

Substituindo as equações acima, finalmente temos

$$A_p = \frac{R_{in}}{R_L} A_v^2 \quad (1.51)$$

No circuito, o ganho de potência é

$$A_p = \frac{R_6 // P_1 // h_{ie}}{R_L} A_v^2 = \frac{27 \cdot 10^3 // 6.21 \cdot 10^3 // \left(\frac{150 + 1}{40 \times 2.72 \cdot 10^{-3}} \right)}{8} \times 336^2 \rightarrow \boxed{A_p = 15.4 \cdot 10^6}$$

O valor extremamente elevado de A_p é comum para os amplificadores de potência. Caso o estágio de entrada fosse implementado com MOSFET, o ganho de potência seria virtualmente infinito.

Passo 11: Dissipador de calor.

A potência máxima dissipada em cada transistor é dada pela equação 1.23, e vale

$$\bar{P}_{Q_{\max}} = \frac{V_{CC}^2}{\pi^2 R_L} = \frac{12^2}{\pi^2 \times 8} = 1.82W$$

Dada a temperatura máxima da junção $T_{J_{\max}} = 150^\circ C$, e considerando a temperatura do ar nas proximidades do dissipador igual a $50^\circ C$, para existir o equilíbrio térmico devemos ter

$$(R_{\theta JC} + R_{\theta DA}) \bar{P}_{Q_{\max}} = (T_{J_{\max}} - T_A)$$

$$(4.17 + R_{\theta DA}) 1.82 = (150 - 50) \rightarrow \boxed{R_{\theta DA} = 50.8^\circ C/W}$$

Cada transistor deve ser acoplado a um dissipador de calor com resistência térmica igual a $50.8^\circ C/W$.

Capítulo 2

Amplificador Sintonizado

Os amplificadores sintonizados são empregados quando desejamos separar e amplificar uma faixa de frequências de um sinal. Suponha que o gráfico da Fig. 2.1 seja uma faixa de transmissão de rádio, e desejamos separar (sintonizar) e amplificar o canal centrado na frequência ω_0 . Devemos usar um amplificador com função de transferência $A(j\omega)$ passa-banda.

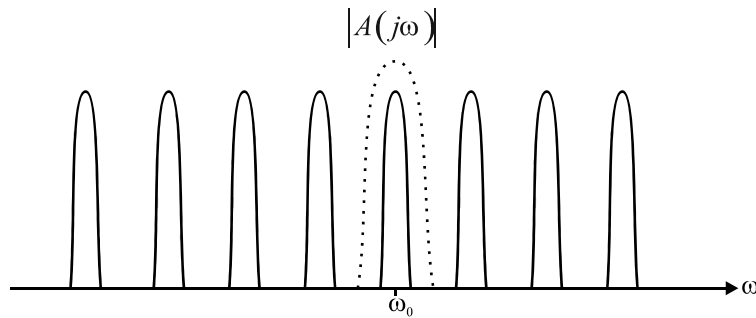


Fig. 2.1: Espectro de rádio frequência.

A seletividade Q do amplificador é definida como sendo a razão entre a frequência de sintonia ω_0 e a faixa onde o ganho cai 3dB (faixa de passagem), ou meia potência, conforme a equação 2.1 e a Fig. 2.2.

$$Q = \frac{\omega_0}{\omega_2 - \omega_1} \quad (2.1)$$

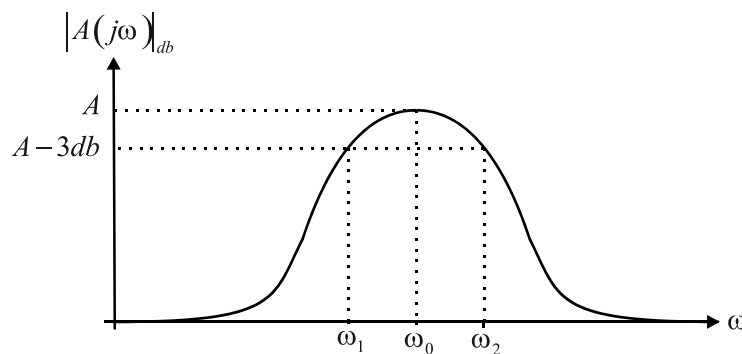


Fig. 2.2: Curva de resposta em frequência do amplificador sintonizado.

2.1 Circuito RLC de Segunda Ordem

Normalmente utilizam-se circuitos RLC de segunda ordem, como o da Fig. 2.3, para a realização do filtro. É fácil verificar que a função de transferência do ganho de tensão é dada por

$$A(s) = \frac{V_o}{V_{in}} = -\frac{gm}{C} \frac{s}{s^2 + \frac{s}{RC} + \frac{1}{LC}} \quad (2.2)$$

Substituindo s por $j\omega$ na equação 2.2, temos

$$A(j\omega) = -\frac{gm}{C} \frac{j\omega}{-\omega^2 + \frac{j\omega}{RC} + \frac{1}{LC}} \quad (2.3)$$

Calculando o módulo ao quadrado de $A(j\omega)$, temos

$$|A(j\omega)|^2 = A(j\omega)A(j\omega)^* = \frac{gm^2}{C^2} \frac{\omega^2}{\frac{\omega^2}{(RC)^2} + \left(\omega^2 - \frac{1}{LC}\right)^2} \quad (2.4)$$

Verificamos que $|A(j\omega)|^2$ é máximo quando $(\omega^2 - 1/LC) = 0$, ou seja, a frequência de sintonia corresponde à ressonância do circuito RLC, e é dada por

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (2.5)$$

O ganho na frequência de sintonia é calculado fazendo $\omega = 1/\sqrt{LC}$ na equação 2.4, ou seja,

$$|A(\omega_0)| = gmR \quad (2.6)$$

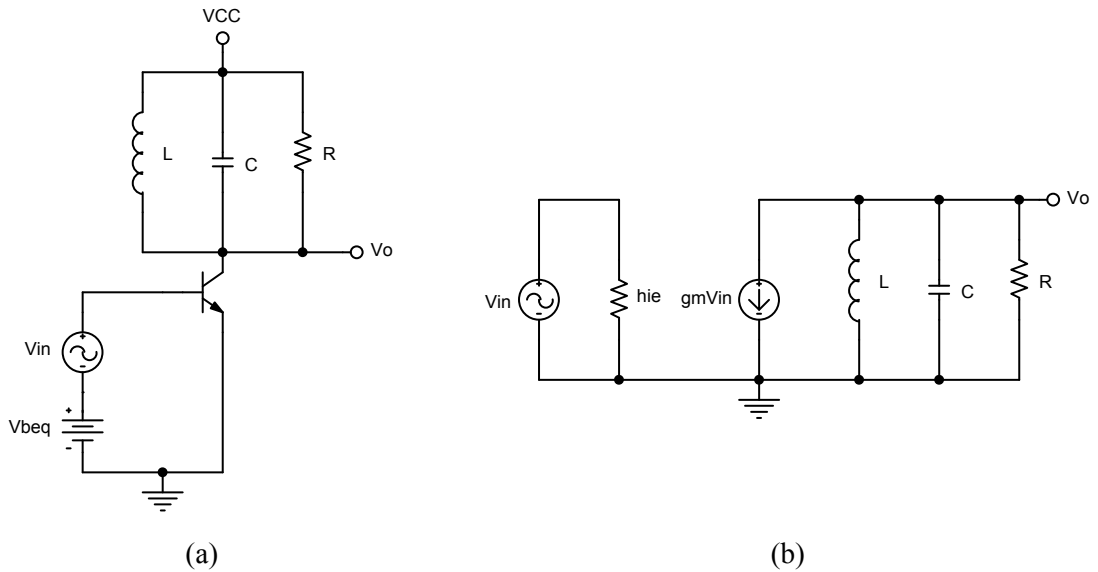


Fig. 2.3: Circuito RLC de segunda ordem: a) circuito com transistor; b) modelo AC.

Os pontos de queda de 3dB, são calculados resolvendo a equação $|A(j\omega)| = |A(j\omega_0)|/\sqrt{2}$ ou, de forma melhor,

$$|A(j\omega)|^2 = \frac{|A(j\omega_0)|^2}{2} \rightarrow \frac{gm^2}{C^2} \frac{\omega^2}{\frac{\omega^2}{(RC)^2} + \left(\omega^2 - \frac{1}{LC}\right)^2} = \frac{gm^2 R^2}{2} \quad (2.7)$$

Desenvolvendo a equação 2.7, temos

$$C^2 R^2 \omega^4 - \left(1 + \frac{2C^2 R^2}{LC}\right) \omega^2 + \frac{R^2}{L^2} = 0 \quad (2.8)$$

A solução da equação 2.8 para ω^2 é

$$\omega^2 = \frac{1 + \frac{2C^2 R^2}{LC} \pm \sqrt{1 + \frac{4C^2 R^2}{LC}}}{2C^2 R^2} \quad (2.9)$$

Tomando como referência o gráfico da Fig. 2.2, é fácil concluir que

$$\begin{cases} \omega_1 = \sqrt{\left(\frac{1 + \frac{2C^2 R^2}{LC}}{2C^2 R^2}\right) - \left(\frac{\sqrt{1 + \frac{4C^2 R^2}{LC}}}{2C^2 R^2}\right)} \\ \omega_2 = \sqrt{\left(\frac{1 + \frac{2C^2 R^2}{LC}}{2C^2 R^2}\right) + \left(\frac{\sqrt{1 + \frac{4C^2 R^2}{LC}}}{2C^2 R^2}\right)} \end{cases} \quad (2.10)$$

Para encontrarmos $\omega_2 - \omega_1$, consideremos o sistema de equações 2.11.

$$\begin{cases} x = \sqrt{a - b} \\ y = \sqrt{a + b} \end{cases} \quad (2.11)$$

Por manipulação algébrica temos que

$$(y - x)^2 = 2a - 2\sqrt{a^2 - b^2} \rightarrow y - x = \sqrt{2a - 2\sqrt{a^2 - b^2}} \quad (2.12)$$

Comparando o sistema de equações 2.11 com 2.10, termo a termo, e através da equação 2.12, temos finalmente que

$$\omega_2 - \omega_1 = \frac{1}{RC} \quad (2.13)$$

Pela equação 2.1, temos que a seletividade do circuito é

$$Q = \omega_0 RC \quad (2.14)$$

Considerando a equação 2.5, temos que a seletividade também pode ser expressa por

$$Q = \frac{R}{\omega_0 L} \quad (2.15)$$

Substituindo as equações 2.14 e 2.5 em 2.2, temos

$$A(s) = \frac{V_o}{V_{in}} = -\frac{gm}{C} \frac{s}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2} \quad (2.16)$$

2.2 Amplificadores com Sintonia Síncrona

Filtros sintonizados de segunda ordem com sintonia muito elevada são difíceis de realizar, devido às imperfeições dos componentes, tipicamente as resistências parasitas dos capacitores e indutores. Normalmente, seletividades elevadas são obtidas pela associação em cascata de amplificadores sintonizados com seletividades idênticas, conforme a Fig. 2.4.

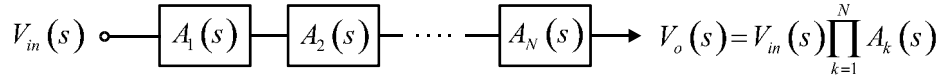


Fig. 2.4: Cascata de amplificadores sintonizados.

As funções de transferência $A_k(s)$ diferem entre si somente por um fator de ganho, ou seja,

$$A_k(s) = \frac{a_k s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.17)$$

Definindo

$$T(s) = \frac{s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.18)$$

temos

$$A_k(s) = a_k T(s) \quad (2.19)$$

Da equação 2.19, concluímos que função de transferência do filtro da Fig. 2.4 é dada por

$$\frac{V_o(s)}{V_{in}(s)} = H(s) = T(s)^N \prod_{k=1}^N a_k \quad (2.20)$$

Analisando $T(s)^N$ separadamente, e substituindo s por $j\omega$, temos que

$$|T(j\omega)|^{2N} = \frac{\omega^{2N}}{\left[(\omega^2 - \omega_0^2)^2 + \frac{\omega_0^2}{Q^2} \omega^2 \right]^N} \quad (2.21)$$

Aplicando a transformação de variável $\omega = \omega_0 + \Delta\omega = \omega_0 (1 + \Delta\omega/\omega_0)$ à equação 2.21, temos

$$|T(j(\omega_0 + \Delta\omega))|^{2N} = \frac{\omega_0^{2N} (1 + \Delta\omega/\omega_0)^{2N}}{\left[\left(\omega_0^2 (1 + \Delta\omega/\omega_0)^2 - \omega_0^2 \right)^2 + \frac{\omega_0^2}{Q^2} \omega_0^2 (1 + \Delta\omega/\omega_0)^2 \right]^N} \quad (2.22)$$

Considerando que a seletividade final do circuito é muito maior que 1, temos que a frequência de queda de 3dB está muito próxima de ω_0 , e lembrando que, para $|x| \ll 1$, vale a aproximação $(1+x)^2 \cong (1+2x)$, temos que $(1 + \Delta\omega/\omega_0)^2 \cong (1 + 2\Delta\omega/\omega_0)$, e a equação 2.22 torna-se

$$|T(j(\omega_0 + \Delta\omega))|^{2N} = \frac{\omega_0^{2N} (1 + 2\Delta\omega/\omega_0)^N}{\left[(2\omega_0\Delta\omega)^2 + \frac{\omega_0^2}{Q^2} \omega_0^2 (1 + 2\Delta\omega/\omega_0) \right]^N} \quad (2.23)$$

Como estamos considerando variações de frequências em torno da faixa de passagem, é razoável assumir que $2\Delta\omega/\omega_0$ é da mesma ordem de grandeza que $1/Q$, e como $1/Q \ll 1$, a equação 2.23 pode ser aproximada por

$$|T(j(\omega_0 + \Delta\omega))|^{2N} = \frac{\omega_0^{2N}}{\left[(2\omega_0\Delta\omega)^2 + \frac{\omega_0^2}{Q^2} \omega_0^2 \right]^N} \quad (2.24)$$

Para determinarmos a seletividade Q_{ef} de $T(s)^N$, basta calcularmos $\Delta\omega$ de forma que

$$\left| T(j(\omega_0 + \Delta\omega)) \right|^{2N} = \frac{\omega_0^{2N}}{\left[(2\omega_0\Delta\omega)^2 + \frac{\omega_0^2}{Q^2} \right]^N} = \frac{|T(j\omega_0)|^{2N}}{2} = \frac{Q^{2N}}{2\omega_0^{2N}} \quad (2.25)$$

e fazemos $Q_{ef} = \omega_0 / (2\Delta\omega)$. Da equação 2.25 obtemos

$$2\Delta\omega = \frac{\omega_0 \sqrt{2^{1/N} - 1}}{Q} \quad (2.26)$$

Finalmente, a seletividade do amplificador em cascata é

$$Q_{ef} = \frac{Q}{\sqrt{2^{1/N} - 1}} \quad (2.27)$$

2.3 Amplificador de Banda Plana

Em algumas aplicações, é necessário que a faixa de passagem do amplificador sintonizado seja quase plana. Uma aplicação típica é a sintonia de canais de televisão, cuja faixa de frequências é aproximadamente 4MHz. Um filtro sintonizado de segunda ordem ou com sintonia síncrona, provoca um desnível progressivo de 3dB entre os extremos da faixa e a frequência central. Isto gera uma distorção inaceitável para sinais de vídeo.

Uma forma simples, mas eficiente, de projetar filtros com banda quase plana consiste em uma cascata de amplificadores sintonizados, mas com frequências de ressonância ligeiramente diferentes. A Fig. 2.5 ilustra o procedimento. No exemplo, três amplificadores sintonizados $A_1(j\omega)$, $A_2(j\omega)$ e $A_3(j\omega)$, com frequências de ressonância ω_1 , ω_2 e ω_3 respectivamente, compõem o filtro $A(j\omega)$.

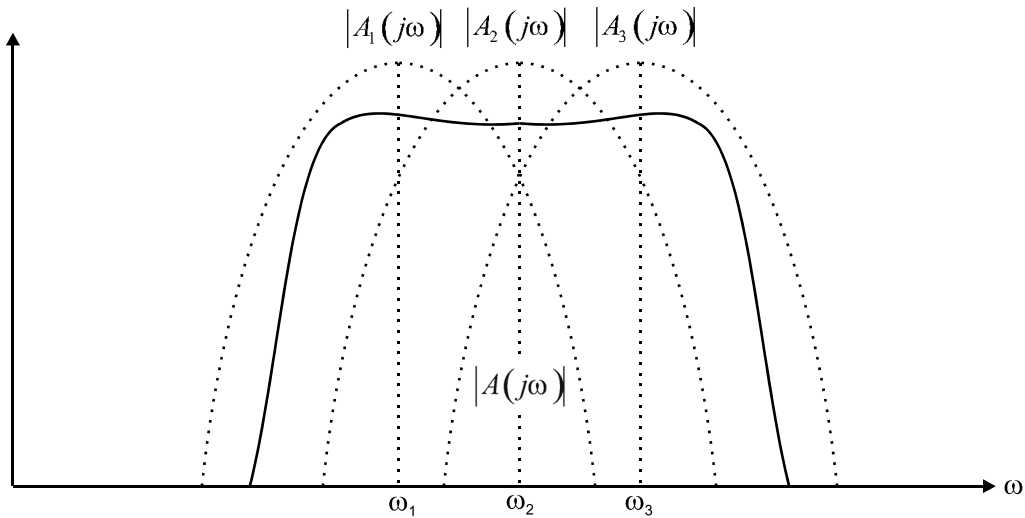


Fig. 2.5: Filtro de banda plana.

2.4 Fator de Qualidade

O fator de qualidade Q mede o quão próximo o componente está do ideal. Este parâmetro normalmente é usado para caracterizar indutores e capacitores, e em geral depende da frequência.

2.4.1 Fator de Qualidade dos Indutores

Um indutor ideal deve possuir impedância puramente reativa $j\omega L$. Entretanto, fatores como resistência do fio, efeito pelicular, irradiação eletromagnética e capacitância parasita, alteram o valor medido da reatância e acrescentam uma componente resistiva. De forma geral, ao estabelecermos a relação entre os fasores de tensão e corrente no indutor em uma frequência ω , estamos medindo uma

impedância em função de ω . Esta impedância pode ser representada pela associação série ou paralelo do indutor com resistor.

2.4.1.1 Indutor em Série com Resistor

A impedância de um indutor em série com resistor, circuito da Fig. 2.6, é $Z(\omega) = j\omega L_s + R_s$. Se definirmos o fator de qualidade como sendo a relação entre a componente ideal e a indesejável, temos

$$Q_{L_s} = \frac{\omega L_s}{R_s} \quad (2.28)$$

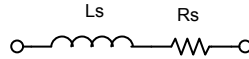


Fig. 2.6: Indutor em série com resistor.

2.4.1.2 Indutor Paralelo com Resistor

Calculando a admitância do circuito da Fig. 2.7, temos $Y(\omega) = 1/j\omega L_p + 1/R_p$. A componente ideal é $1/j\omega L_p$, e da mesma forma que no item anterior, podemos definir o fator de qualidade como sendo a razão entre a componente ideal e a indesejável. Temos então que

$$Q_p = \frac{R_p}{\omega L_p} \quad (2.29)$$

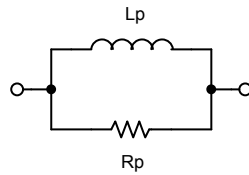


Fig. 2.7: Indutor em paralelo com resistor.

2.4.2 Fator de Qualidade dos Capacitores

Da mesma forma que nos indutores, quando medimos um capacitor, relacionamos os fasores de corrente e tensão, que nos fornece uma admitância em função da frequência. As principais imperfeições dos capacitores são: a resistência finita do dielétrico, particularmente em frequências elevadas; a resistência dos terminais; as indutâncias parasitas dos terminais e do dielétrico.

2.4.2.1 Capacitor em Paralelo com Resistor

Calculando a admitância do circuito da Fig. 2.8, temos $Y(\omega) = j\omega C_p + 1/R_p$. A componente ideal é $j\omega C_p$, e conseqüentemente,

$$Q_p = \omega R_p C_p \quad (2.30)$$

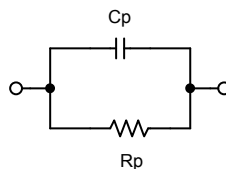


Fig. 2.8: Capacitor em paralelo com resistor.

2.4.2.2 Capacitor em Série com Resistor

A impedância do circuito da Fig. 2.9 é $Z(\omega) = 1/j\omega C_s + R_s$, e a componente ideal é $1/j\omega C_s$. Seguindo o mesmo procedimento dos itens anteriores, temos para o fator de qualidade

$$Q_s = \frac{1}{\omega R_s C_s} \quad (2.31)$$

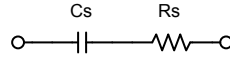


Fig. 2.9: Capacitor em série com resistor.

2.5 Indutores Acoplados

Os indutores acoplados são dois ou mais indutores que compartilham parte ou todo fluxo magnético gerado pelo sistema. Como exemplo, considere o sistema de dois indutores da Fig. 2.10. As correntes e tensões se relacionam segundo o sistema de equações 2.32, onde M é a indutância mútua. Podemos considerar o efeito do acoplamento, lembrando que $M = k\sqrt{L_1 L_2}$, onde k é o fator de acoplamento. Desta forma, o sistema 2.32 pode ser melhor representado por 2.33.

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} L_1 & M \\ M & L_2 \end{bmatrix} \begin{bmatrix} \dot{I}_1 \\ \dot{I}_2 \end{bmatrix} \quad (2.32)$$

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} L_1 & k\sqrt{L_1 L_2} \\ k\sqrt{L_1 L_2} & L_2 \end{bmatrix} \begin{bmatrix} \dot{I}_1 \\ \dot{I}_2 \end{bmatrix} \quad (2.33)$$

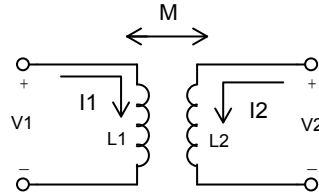


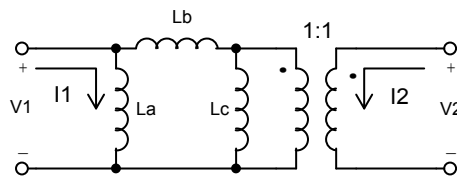
Fig. 2.10: Dois indutores acoplados.

O valor de k varia entre zero e um. Para indutores com acoplamento fraco, temos k muito próximo de zero, enquanto k tende para um quando o acoplamento é forte.

2.5.1 Modelos Equivalentes Para Indutores Acoplados

O sistema de equações 2.33 pode ser inapropriado para a análise de alguns circuitos, devido à complexidade dos cálculos. Podemos representar o circuito da Fig. 2.10 por um modelo equivalente, composto por indutores desacoplados e transformador ideal. Os circuitos a seguir são formas equivalentes de representação.

a)

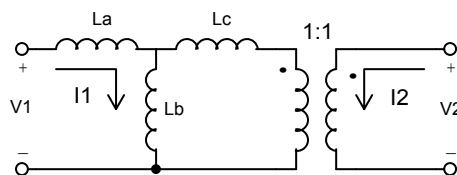


$$L_a = (L_1 L_2 - M^2) / (L_2 - M)$$

$$L_b = (L_1 L_2 - M^2) / M$$

$$L_c = (L_1 L_2 - M^2) / (L_1 - M)$$

b)

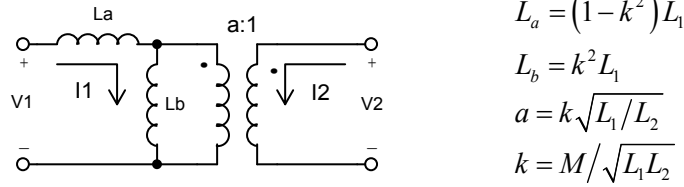


$$L_a = L_1 - M$$

$$L_b = M$$

$$L_c = L_2 - M$$

c)



Para acoplamento unitário, ou muito próximo, o circuito c) pode ser simplificado, e representado pela Fig. 2.11. Esta forma de representação é uma das mais usadas para a análise dos amplificadores sintonizados.

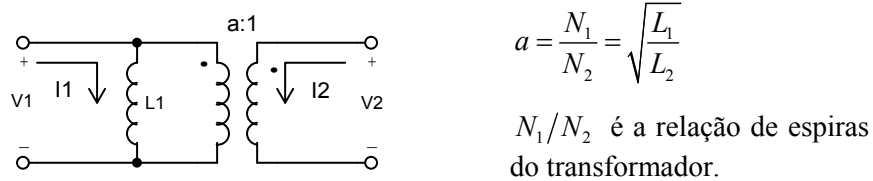


Fig. 2.11: Representação dos indutores acoplados com acoplamento unitário.

2.5.2 Autotransformador

Consideremos os indutores acoplados, com $k=1$, da Fig. 2.12. Este circuito é chamado de autotransformador, pois os indutores formam um enrolamento contínuo. Da mesma forma que no item anterior, podemos representar o sistema por um indutor e um transformador ideal, conforme a Fig. 2.13.

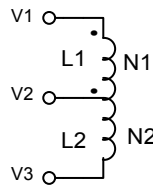


Fig. 2.12: Autotransformador.

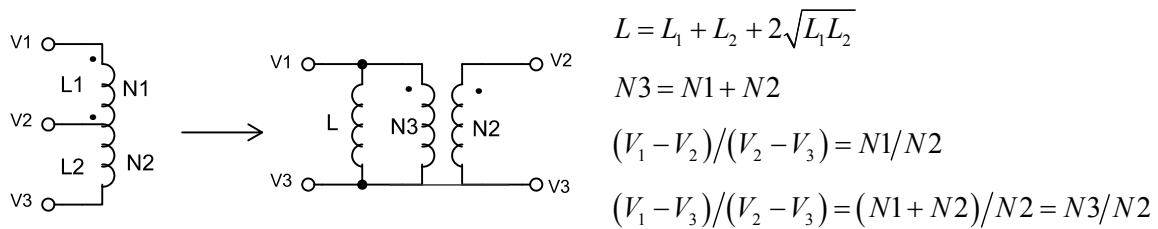


Fig. 2.13: Circuito equivalente do autotransformador.

2.5.3 Múltiplos Indutores Acoplados

Consideremos o sistema de três indutores acoplados, com $k=1$, da Fig. 2.14. Podemos caracterizá-lo, escolhendo um dos enrolamentos 1-2, 1-3, 2-3 ou 4-5, medindo a indutância e o fator de qualidade. Temos então os circuitos equivalentes da Tabela 2.1. É importante observar que, nos modelos equivalentes, o indutor e o resistor devem estar representados em somente um dos enrolamentos do transformador (nunca em mais de um ao mesmo tempo).

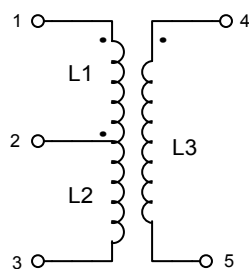


Fig. 2.14: Sistema de três indutores acoplados.

Tabela 2.1: Circuito equivalente para os três indutores acoplados.

	$Q = \frac{R_1}{\omega L_1}$
	$Q = \frac{R_2}{\omega L_2}$
	$Q = \frac{R_3}{\omega L_3}$
	$Q = \frac{R}{\omega L}$ $L = L_1 \frac{(N1 + N2)^2}{N1^2}; R = R_1 \frac{(N1 + N2)^2}{N1^2}$ $L = L_2 \frac{(N1 + N2)^2}{N2^2}; R = R_2 \frac{(N1 + N2)^2}{N2^2}$ $L = L_3 \frac{(N1 + N2)^2}{N3^2}; R = R_3 \frac{(N1 + N2)^2}{N3^2}$

2.5.4 Relação de Impedâncias no Transformador

Uma impedância Z conectada a um dos acessos do transformador ideal, pode ser representada em outro acesso segundo a relação de espiras ao quadrado, conforme a Fig. 2.15.

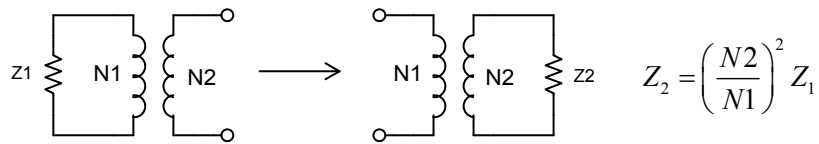


Fig. 2.15: Relação de impedância no transformador.

Para o caso específico dos resistores, indutores e capacitores, as relações estão na Fig. 2.16.

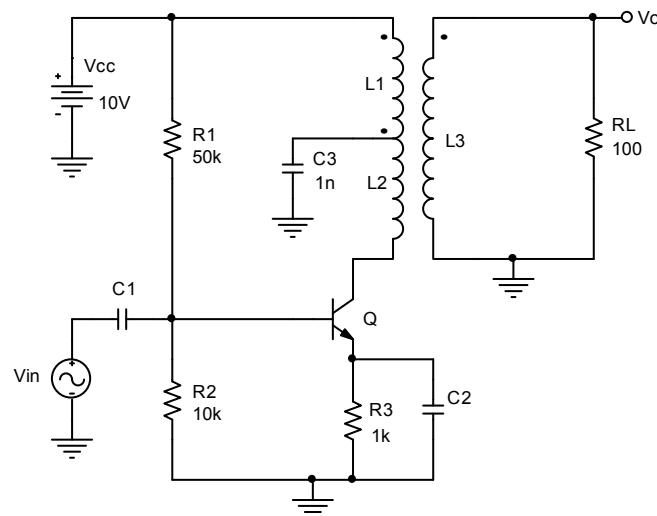
	$R_2 = \left(\frac{N_2}{N_1} \right)^2 R_1$
	$L_2 = \left(\frac{N_2}{N_1} \right)^2 L_1$
	$C_2 = \left(\frac{N_1}{N_2} \right)^2 C_1$

Fig. 2.16: Relação dos resistores, indutores e capacitores no transformador ideal.

Exemplo 1: Considere o amplificador sintonizado abaixo. Calcule o ganho e a seletividade.

São dados:

- C_1 e C_2 são capacitores de *bypassing* nas frequências de trabalho.
- $L_1 = 25\mu H$, $L_2 = 25\mu H$ e $L_3 = 1\mu H$.
- Fator de qualidade Q_b do indutor acoplado igual a 50, em qualquer frequência.
- $V_{BE} = 0.7V$ e $\beta = 500$ para o transistor.



Passo 1: Cálculo da polarização do circuito.

A tensão na base do transistor V_{Bq} é determinada pela fonte de alimentação e o divisor resistivo formado por R_1 e R_2 .

$$V_{Bq} = \frac{R_2}{R_1 + R_2} V_{CC} = \frac{10k}{50k + 10k} \times 10 = 1.7V$$

Com este valor, podemos calcular a corrente de coletor, assumindo β muito elevado, através da diferença de potencial em R_3 .

$$V_{R3} = V_{Bq} - 0.7 = 1V \rightarrow I_{Eq} \cong I_{Cq} \cong \frac{V_{Eq}}{R_3} = \frac{1}{1k} \rightarrow \boxed{I_{Cq} = 1mA}$$

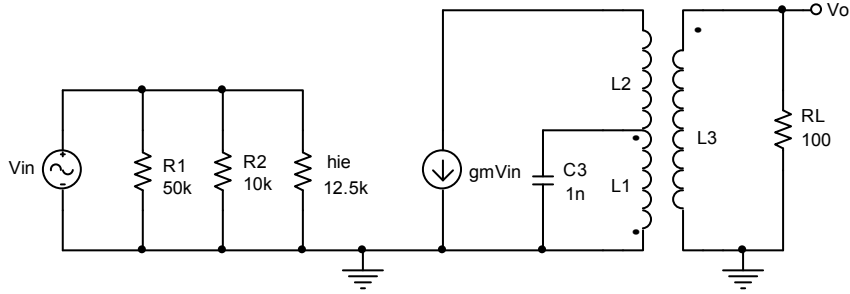
Com o valor de I_{Cq} , temos também que

$$gm \cong 40I_{Cq} \rightarrow gm = 40mS$$

e

$$h_{ie} \cong \frac{\beta}{40I_{Cq}} \rightarrow \boxed{h_{ie} = 12.5k\Omega}$$

Passo 2: Representação do circuito no modelo AC de pequenos sinais, conforme abaixo.



Passo 3: Cálculo da frequência de ressonância.

O capacitor C_3 encontra-se em paralelo com o indutor L_1 , portanto

$$\omega_0 = \frac{1}{\sqrt{L_1 C_3}} = \frac{1}{\sqrt{25 \cdot 10^{-6} \times 1 \cdot 10^{-9}}} \rightarrow \boxed{\omega_0 = 6.32 \cdot 10^6 \text{ rad/s}}$$

Passo 4: Cálculo da resistência parasita do indutor.

Vamos considerar a resistência parasita vista no indutor L_3 . Pelo fator de qualidade, temos

$$Q_b = \frac{R_p}{\omega_0 L_3} \rightarrow 50 = \frac{R_p}{6.32 \cdot 10^6 \times 1 \cdot 10^{-6}} \rightarrow \boxed{R_p = 316\Omega}$$

Passo 5: Cálculo das relações de espiras.

Com os valores dos indutores, temos

$$\frac{N1}{N2} = \sqrt{\frac{L_1}{L_2}} = \sqrt{\frac{25 \cdot 10^{-6}}{25 \cdot 10^{-6}}} \rightarrow \boxed{\frac{N1}{N2} = 1}$$

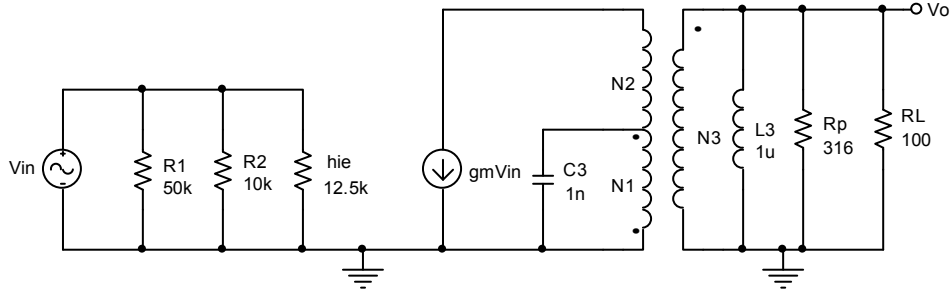
$$\frac{N1}{N3} = \frac{N2}{N3} = \sqrt{\frac{L_1}{L_3}} = \sqrt{\frac{25 \cdot 10^{-6}}{1 \cdot 10^{-6}}} \rightarrow \boxed{\frac{N1}{N3} = \frac{N2}{N3} = 5}$$

$$N1 = 5 \times N3 \rightarrow N2 = 5 \times N3 \rightarrow \boxed{\frac{N1 + N2}{N3} = 10}$$

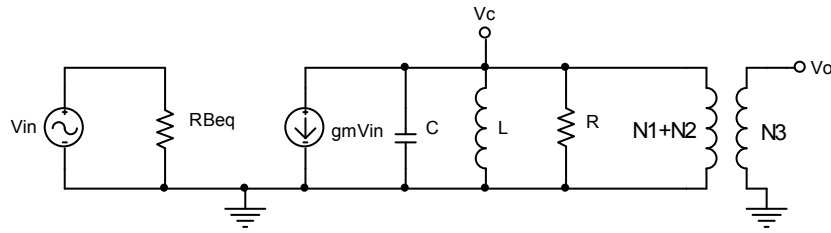
$$N1 = N2 \rightarrow \boxed{\frac{N1 + N2}{N1} = 2}$$

Passo 6: Representação do indutor acoplado pelo modelo transformador ideal e indutor.

O modelo AC pode ser redesenhado como abaixo.



De forma melhor, fazendo as reflexões de impedâncias no transformador, temos o circuito abaixo



onde

$$C = \left(\frac{N1}{N1 + N2} \right)^2 \times 1 \cdot 10^{-9} = \left(\frac{1}{2} \right)^2 \times 1 \cdot 10^{-9} \rightarrow \boxed{C = 250 \text{ pF}}$$

$$L = \left(\frac{N1 + N2}{N3} \right)^2 \times 1 \cdot 10^{-6} = (10)^2 \times 1 \cdot 10^{-6} \rightarrow \boxed{L = 100 \mu\text{H}}$$

$$R = \left(\frac{N1 + N2}{N3} \right)^2 \times (316 // 100) = (10)^2 \times (316 // 100) \rightarrow \boxed{R = 7.6 \text{ k}\Omega}$$

$$R_{Beq} = 50 \cdot 10^3 // 10 \cdot 10^3 // 12.5 \cdot 10^3 \rightarrow \boxed{R_{Beq} = 5 \text{ k}\Omega}$$

Passo 7: Cálculo da seletividade.

Da equação 2.14 temos que a seletividade do circuito é

$$Q = \omega_0 RC = 6.32 \cdot 10^6 \times 7.6 \cdot 10^3 \times 250 \cdot 10^{-12} \rightarrow \boxed{Q = 12}$$

Passo 8: Cálculo do ganho na frequência de sintonia.

O ganho de tensão $|V_C(j\omega_0)|/|V_{in}(j\omega_0)|$ é dado por

$$\frac{|V_C(j\omega_0)|}{|V_{in}(j\omega_0)|} = gmR = 40 \cdot 10^{-3} \times 7.6 \cdot 10^3 = 304$$

Sabemos que

$$\frac{|V_o(j\omega_0)|}{|V_C(j\omega_0)|} = \frac{N3}{N1 + N2} = \frac{1}{10} = 0.1$$

portanto

$$\frac{|V_o(j\omega_0)|}{|V_{in}(j\omega_0)|} = \frac{|V_o(j\omega_0)|}{|V_c(j\omega_0)|} \frac{|V_c(j\omega_0)|}{|V_{in}(j\omega_0)|} = 0.1 \times 304 \rightarrow \boxed{\frac{|V_o(j\omega_0)|}{|V_{in}(j\omega_0)|} = 30.4}$$

Obs:

A seletividade nunca é maior que o fator de qualidade do indutor ou do capacitor. Normalmente, o indutor possui Q muito menor que o do capacitor, na ordem de algumas dezenas. Seletividades elevadas, na ordem dos milhares, são obtidas com amplificadores de sintonia síncrona.

Nos circuitos sintonizados, nem sempre obtemos valores práticos para os componentes, por exemplo um capacitor muito pequeno. Conforme observado no exemplo, o uso dos indutores acoplados, permite que o capacitor seja refletido para o coletor do transistor segundo a relação de espiras ao quadrado $(N1/(N1 + N2))^2$, que pode ser qualquer valor. Isto facilita a escolha apropriada do capacitor, com valor prático.

Capítulo 3

Amplificadores Classe C

Os amplificadores em classe C são empregados nos estágios de saída de potência dos circuitos de rádio frequência RF, devido à sua elevada eficiência. A Fig. 3.1a representa um circuito básico, onde podemos observar que a base do transistor Q está polarizada com uma tensão negativa $-V_{Bq}$. Desta forma, só haverá corrente no coletor quando a tensão de entrada $v_{in}(t) - V_{Bq}$ ultrapassar V_{BEq} , definindo um ângulo de condução menor que 180° , conforme observado na Fig. 3.1b. Ajustando o nível de $-V_{Bq}$, podemos controlar o ângulo de condução.

É importante observar que a forma de onda de corrente de coletor é extremamente distorcida, possuindo uma composição harmônica muito extensa. Isto provoca a repetição do sinal ao longo da frequência, conforme a Fig. 3.2. Isto não é um inconveniente, pois a carga do amplificador em classe C é sintonizada e adequadamente projetada para eliminar as imagens do sinal. É importante que a largura de banda do sinal seja limitada a um valor para o qual não haja sobreposição de espectro.

Este tipo de amplificador é usado para sinais de banda estreita, normalmente sinais modulados em amplitude (AM) ou frequência (FM), onde a energia encontra-se em torno de uma frequência portadora ω_0 .

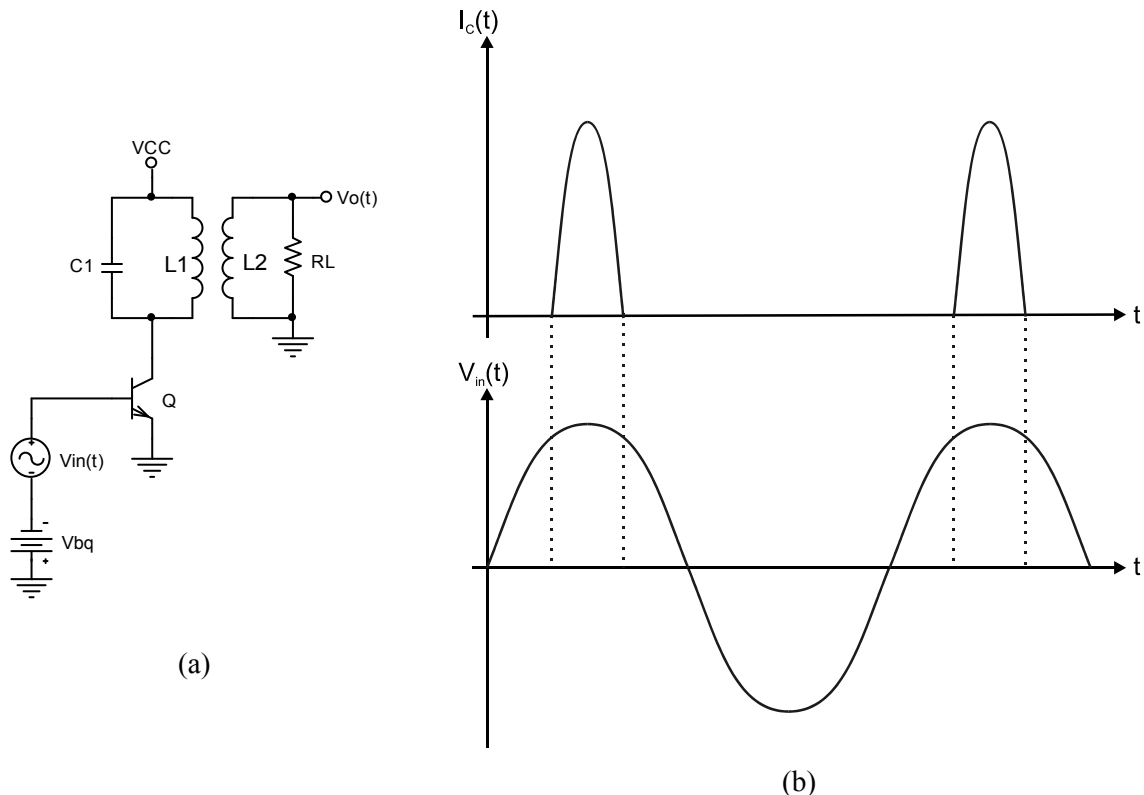


Fig. 3.1: Amplificador em classe C: a) circuito básico; b) forma de onda.

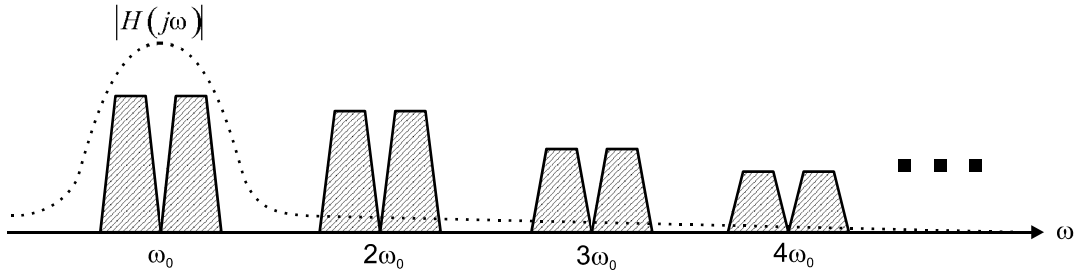


Fig. 3.2: Composição espectral do sinal de saída.

3.1 Eficiência do Amplificador em Classe C

Para o cálculo da eficiência, consideremos o sinal de entrada senoidal e um ângulo de condução θ para o transistor, de forma que a corrente de coletor se comporta como o gráfico da Fig. 3.3. Podemos verificar que a corrente, observada em um ciclo de repetição, é positiva somente no intervalo $-t_\theta \leq t \leq t_\theta$ e zero para $-T/2 \leq t < -t_\theta$ e $t_\theta < t \leq T/2$. A parte negativa do gráfico serve somente para facilitar a visualização da forma de onda da corrente. A corrente de coletor é descrita pela equação

$$I_c(t) = \begin{cases} \alpha(\cos(\omega_0 t) - \cos(\theta)); & -t_\theta \leq t \leq t_\theta \\ 0; & -T/2 \leq t < -t_\theta \text{ e } t_\theta < t \leq T/2 \end{cases} \quad (3.1)$$

onde

$$\theta = \frac{2\pi}{T} t_\theta \quad (3.2)$$

$$\omega_0 = \frac{2\pi}{T} \quad (3.3)$$

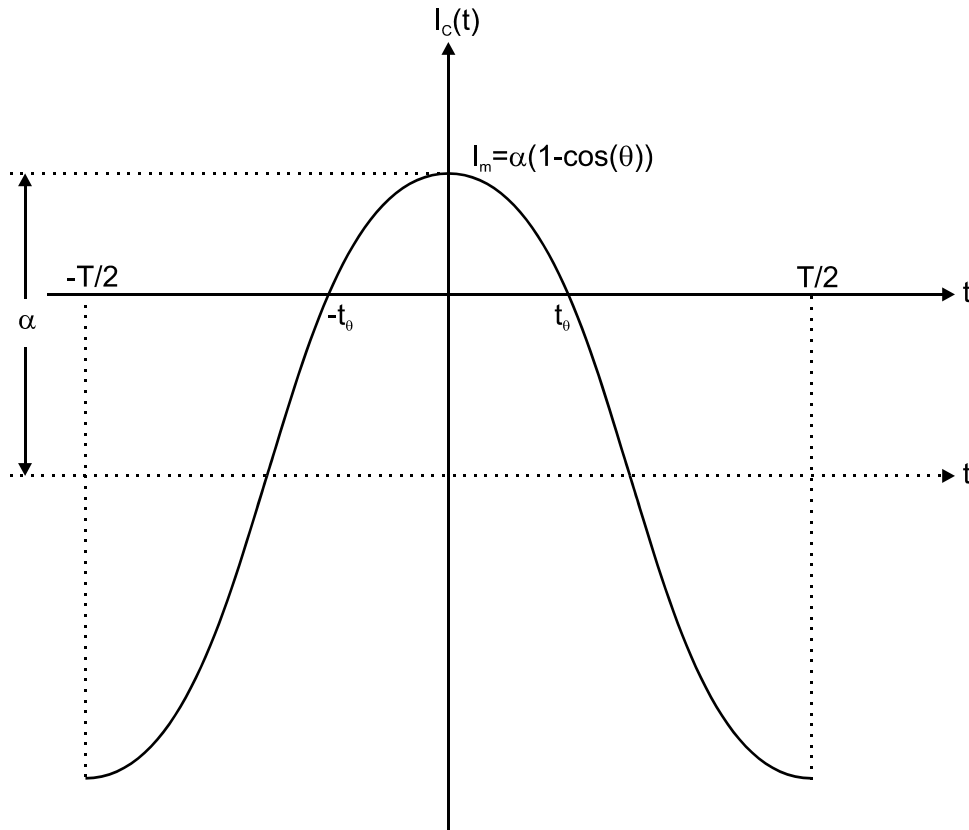


Fig. 3.3: Corrente de coletor no amplificador em classe C.

Representando $i_C(t)$ em série de Fourier, e lembrando que para funções pares existem somente os termos em cosseno, temos

$$I_C(t) = I_0 + \sum_{n=1}^{\infty} [B_n \cos(n\omega_0 t)] \quad (3.4)$$

onde

$$\begin{cases} I_0 = \frac{1}{T} \int_{-t_\theta}^{t_\theta} i_C(t) dt = \frac{1}{T} \int_{-t_\theta}^{t_\theta} \alpha (\cos(\omega_0 t) - \cos(\theta)) dt \\ B_n = \frac{2}{T} \int_{-t_\theta}^{t_\theta} i_C(t) \cos(n\omega_0 t) dt = \frac{2}{T} \int_{-t_\theta}^{t_\theta} \alpha (\cos(\omega_0 t) - \cos(\theta)) \cos(n\omega_0 t) dt \end{cases} \quad (3.5)$$

Sendo a carga sintonizada em ω_0 , e com seletividade elevada, podemos considerar que a tensão AC no coletor depende somente da impedância e da componente de $I_C(t)$ em ω_0 , ou seja,

$$V_C(t) = V_{CC} - B_1 |Z(j\omega_0)| \cos(\omega_0 t) \quad (3.6)$$

Portanto, necessitamos somente dos termos I_0 e B_1 do sistema 3.5, ou seja,

$$I_0 = \frac{\alpha (\sin(\theta) - \theta \cos(\theta))}{\pi} \quad (3.7)$$

e

$$B_1 = \frac{\alpha (\theta - \sin(\theta) \cos(\theta))}{\pi} \quad (3.8)$$

A equação 3.8 obriga que a tensão AC no coletor seja, em primeira análise, puramente senoidal e com amplitude máxima igual a $V_{CC} - V_{CEsat}$, conforme a Fig. 3.4.

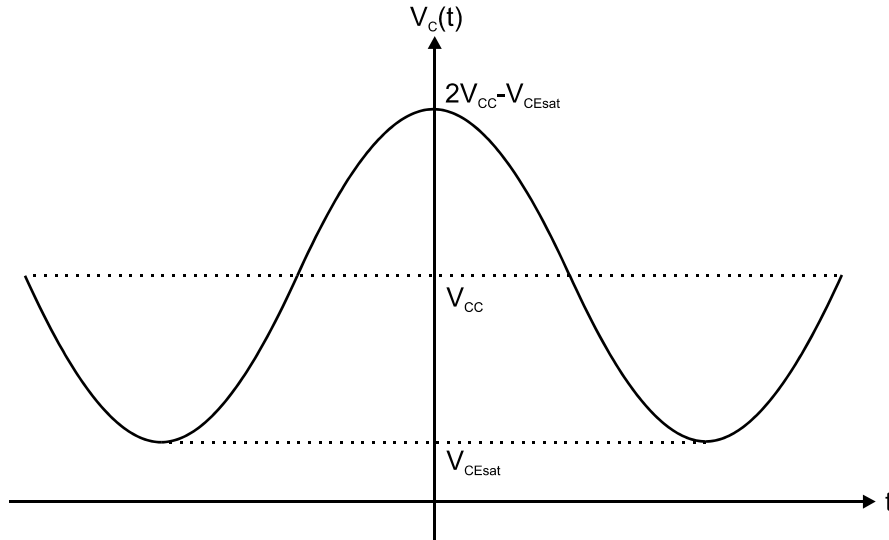


Fig. 3.4: Excursão máxima de sinal no coletor.

A potência média fornecida pela fonte ao circuito é

$$\bar{P}_{V_{CC}} = I_0 V_{CC} = \frac{\alpha (\sin(\theta) - \theta \cos(\theta)) V_{CC}}{\pi} \quad (3.9)$$

Chamando $i_C(t)$ a componente AC da corrente de coletor, ou seja,

$$I_c(t) = I_0 + i_c(t) = I_0 + B_1 \cos(\omega_0 t) \quad (3.10)$$

Temos que a potência média que o circuito entrega à carga, na frequência ω_0 , é

$$\bar{P}_L = \frac{1}{2} R_{Ceq} B_1^2 = \frac{1}{2} \left(\frac{N1}{N2} \right)^2 R_L B_1^2 = \frac{1}{2} \frac{L_1}{L_2} R_L B_1^2 \quad (3.11)$$

onde R_{Ceq} é a resistência R_L refletida para o primário do transformador.

Concluimos facilmente que a amplitude da tensão AC no coletor é dada por

$$V_C = \frac{N1}{N2} V_o = R_{Ceq} B_1 \quad (3.12)$$

Aplicando as equações 3.12 e 3.8 em 3.11, obtemos

$$\bar{P}_L = \frac{1}{2} \frac{N1}{N2} V_o B_1 = \frac{N1}{N2} \frac{\alpha(\theta - \sin(\theta)\cos(\theta)) V_o}{2\pi} \quad (3.13)$$

A eficiência é dada por

$$\eta = \frac{\bar{P}_L}{\bar{P}_{V_{cc}}} = \frac{(\theta - \sin(\theta)\cos(\theta)) V_o}{2(\sin(\theta) - \theta \cos(\theta)) V_{cc}} \frac{N1}{N2} \quad (3.14)$$

Considerando que a amplitude máxima da tensão AC no coletor seja V_{cc} , pelas equações 3.12 e 3.14 temos que

$$V_o = \frac{N2}{N1} V_C \quad (3.15)$$

e

$$\eta = \frac{\bar{P}_L}{\bar{P}_{V_{cc}}} = \frac{(\theta - \sin(\theta)\cos(\theta))}{2(\sin(\theta) - \theta \cos(\theta))} \quad (3.16)$$

A Fig. 3.5 apresenta o gráfico da eficiência para $0 \leq \theta \leq \pi/2$.

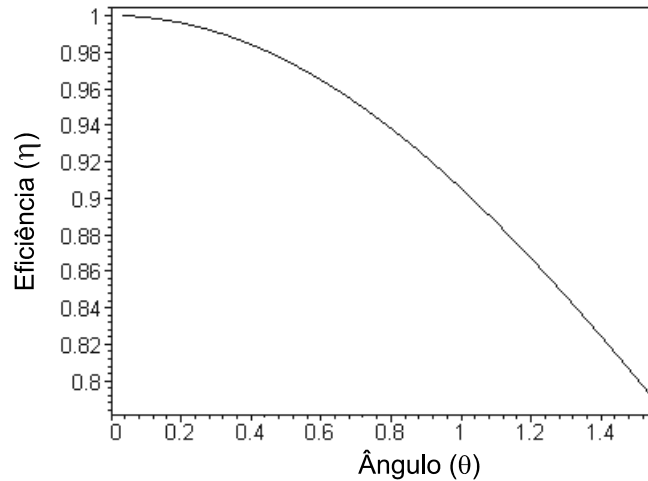


Fig. 3.5: Curva de eficiência do amplificador classe C.

Observamos que a eficiência é máxima para $\theta = 0$. Podemos mostrar facilmente que

$$\lim_{\theta \rightarrow 0} \eta = 1 = 100\% \quad (3.17)$$

Este valor é uma possibilidade teórica, mas para ser alcançado teríamos picos de corrente tendendo para o infinito, o que não é razoável. Na prática, os amplificadores transistorizados em classe C para RF são projetados com eficiências em torno de 60%.

Capítulo 4

Redes de Casamento de Impedâncias

Nos amplificadores de potência de RF, normalmente é necessário compatibilizar o nível de impedância da carga com a impedância do coletor, para obtermos a máxima transferência de potência. Por vezes, é necessário simplesmente refletir a resistência da carga para o coletor, com valor mais alto ou mais baixo, dependendo da potência que desejamos produzir. Na faixa de frequências dos MHz, isto pode ser feito com transformadores projetados para aplicações em RF. Entretanto, para frequências na ordem de centenas de MHz, esta tarefa só pode ser realizada com redes de casamento de impedâncias.

Estas redes também fornecem a filtragem necessária para eliminação dos harmônicos gerados no estágio classe C.

O princípio de funcionamento destas redes baseia-se nas transformações de impedâncias, que serão descritas no item seguinte.

4.1 Transformações de Impedâncias

Os indutores e capacitores com perdas, em uma determinada frequência ω_0 , possuem uma representação série e paralela equivalentes. Na passagem de uma representação para a outra, o valor dos componentes é alterado, principalmente do resistor. Esta propriedade é utilizada para modificar o nível de impedância da carga.

4.1.1 Transformação Indutor Série-Paralelo Com Resistor

Se escolhermos uma frequência ω_0 , podemos representar uma impedância indutiva por um indutor em série com resistor ou indutor em paralelo com resistor, conforme a Fig. 4.1.

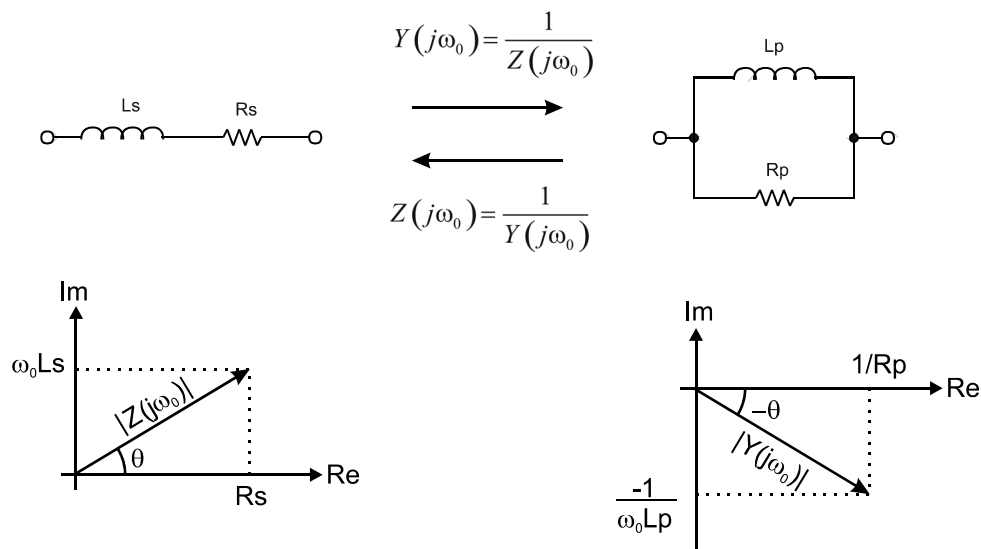


Fig. 4.1: Representação série e paralelo de um indutor com perdas.

O fator de qualidade Q é o mesmo para as duas formas de representação. O módulo da impedância no modelo série, e da admitância no modelo paralelo, são dados por

$$|Z(j\omega_0)| = \sqrt{\omega_0^2 L_s^2 + R_s^2} = R_s \sqrt{\frac{\omega_0^2 L_s^2}{R_s^2} + 1} = R_s \sqrt{Q^2 + 1} \quad (4.1)$$

$$|Y(j\omega_0)| = \sqrt{\frac{1}{\omega_0^2 L_p^2} + \frac{1}{R_p^2}} = \frac{1}{R_p} \sqrt{\frac{R_p^2}{\omega_0^2 L_p^2} + 1} = \frac{1}{R_p} \sqrt{Q^2 + 1} \quad (4.2)$$

Utilizando as equações 4.1 e 4.2, e fazendo $|Z(j\omega_0)| = 1/|Y(j\omega_0)|$, temos

$$|Z(j\omega_0)| = \frac{1}{|Y(j\omega_0)|} \quad (4.3)$$

e

$$R_s \sqrt{Q^2 + 1} = \frac{1}{\frac{1}{R_p} \sqrt{Q^2 + 1}} \quad (4.4)$$

Da equação 4.4 obtemos a relação

$$R_p = R_s (Q^2 + 1) \quad (4.5)$$

A equação 4.5 pode ser reescrita conforme abaixo

$$\frac{1}{\omega_0 L_p} R_p = \frac{L_s}{L_s} \frac{1}{\omega_0 L_p} R_s (Q^2 + 1) = \frac{L_s}{L_p} \frac{1}{\omega_0 L_s} R_s (Q^2 + 1) \quad (4.6)$$

Verificamos facilmente que a equação 4.6 é equivalente a

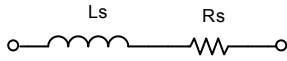
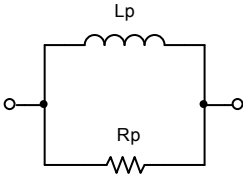
$$Q = \frac{L_s}{L_p} \frac{1}{Q} (Q^2 + 1) \quad (4.7)$$

Finalmente, de 4.7, obtemos a relação

$$L_p = L_s \frac{(Q^2 + 1)}{Q^2} = L_s \left(1 + \frac{1}{Q^2} \right) \quad (4.8)$$

De forma geral, temos para as transformações de indutor série e paralelo com resistor, as relações abaixo.

Tabela 4.1: Relações de transformações das impedâncias e admitâncias indutivas.

	
$R_s = \frac{R_p}{(Q^2 + 1)}$ $L_s = \frac{L_p}{\left(1 + \frac{1}{Q^2}\right)}$	$R_p = R_s (Q^2 + 1)$ $L_p = L_s \left(1 + \frac{1}{Q^2}\right)$

$$Q = \frac{\omega_0 L_s}{R_s} = \frac{R_p}{\omega_0 L_p}$$

É interessante observar que para valores elevados de Q , o indutor quase não altera o valor, mas a resistência muda significativamente.

4.1.2 Transformação Capacitor Paralelo-Série com Resistor

De forma análoga aos indutores com perdas, podemos representar uma admitância capacitiva, em uma determinada frequência ω_0 , por um capacitor em paralelo com resistor ou capacitor em série com resistor, conforme a Fig. 4.2.

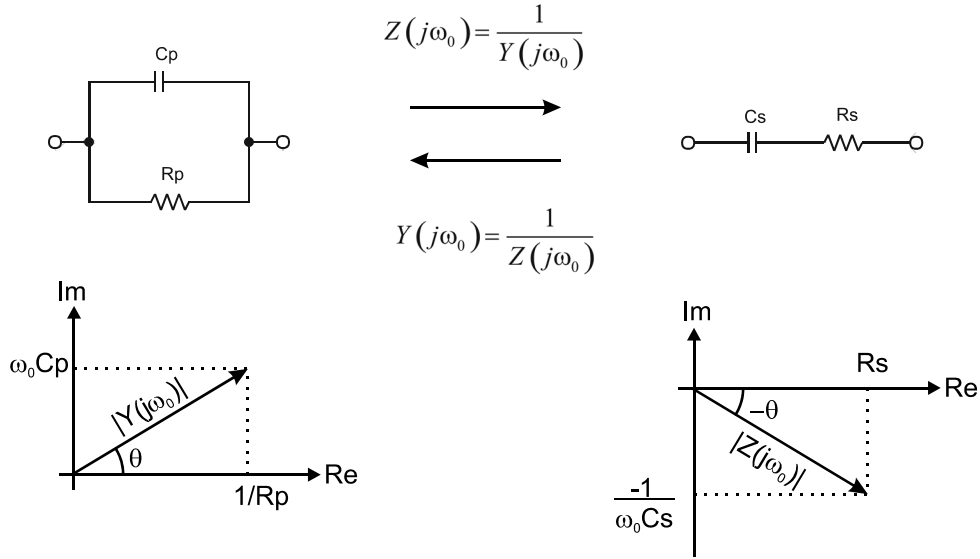


Fig. 4.2: Representação paralelo e série de um capacitor com perdas.

Temos que o fator de qualidade Q é o mesmo nas duas representações, e o módulo da admitância e da impedância é dado por

$$|Y(j\omega_0)| = \sqrt{\omega_0^2 C_p^2 + \frac{1}{R_p^2}} = \frac{1}{R_p} \sqrt{\omega_0^2 C_p^2 R_p^2 + 1} = \frac{1}{R_p} \sqrt{Q^2 + 1} \quad (4.9)$$

$$|Z(j\omega_0)| = \sqrt{\frac{1}{\omega_0^2 C_s^2} + R_s^2} = R_s \sqrt{\frac{1}{\omega_0^2 C_s^2 R_s^2} + 1} = R_s \sqrt{Q^2 + 1} \quad (4.10)$$

Utilizando as equações 4.9 e 4.10, e fazendo $|Y(j\omega_0)| = 1/|Z(j\omega_0)|$, temos

$$\frac{1}{R_p} \sqrt{Q^2 + 1} = \frac{1}{R_s \sqrt{Q^2 + 1}} \quad (4.11)$$

Da equação 4.11 obtemos a relação

$$R_s = \frac{R_p}{Q^2 + 1} \quad (4.12)$$

Podemos reescrever a equação 4.12 na forma abaixo

$$\omega_0 C_s R_s = \frac{R_p \omega_0 C_s}{(Q^2 + 1)} \frac{C_p}{C_p} = \frac{R_p \omega_0 C_p}{(Q^2 + 1)} \frac{C_s}{C_p} \quad (4.13)$$

Verificamos que 4.13 é equivalente a

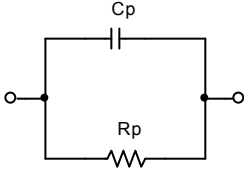
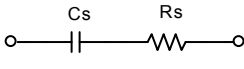
$$\frac{1}{Q} = \frac{Q}{(Q^2 + 1)} \frac{C_s}{C_p} \quad (4.14)$$

Finalmente obtemos que

$$C_s = \left(1 + \frac{1}{Q^2}\right) C_p \quad (4.15)$$

De forma geral, temos para as transformações do capacitor paralelo e série com resistor, a tabela abaixo.

Tabela 4.2: Relações de transformações da admitâncias e impedâncias capacitivas.

	
$R_p = R_s (Q^2 + 1)$ $C_p = \frac{C_s}{\left(1 + \frac{1}{Q^2}\right)}$	$R_s = \frac{R_p}{(Q^2 + 1)}$ $C_s = \left(1 + \frac{1}{Q^2}\right) C_p$
$Q = \omega_0 C_p R_p = \frac{1}{\omega_0 C_s R_s}$	

Como no caso do indutor com perdas, para fatores de qualidade elevados, o capacitor quase não altera de valor na transformação, mas o resistor varia muito.

4.2 Rede Com T de Capacitores e Indutor

Esta rede é empregada quando desejamos fazer o casamento de impedância com uma carga representada por um capacitor em série com resistor, conforme a Fig. 4.3. É recomendável que $R_s \ll R_L$ para termos componentes com valores práticos.

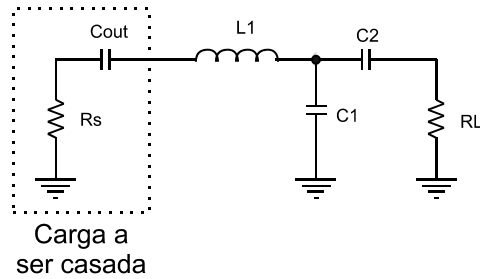


Fig. 4.3: Rede de casamento de impedâncias com T de capacitores e indutor.

Na maioria das aplicações, o resistor R_s não existe, e representa somente a resistência vista naquele ponto.

Iniciamos o projeto da rede definindo as reatâncias

$$X_{L_1} = \omega_0 L_1 \quad (4.16)$$

$$X_{C_{out}} = \frac{1}{\omega_0 C_{out}} \quad (4.17)$$

$$X_{C_1} = \frac{1}{\omega_0 C_1} \quad (4.18)$$

$$X_{C_2} = \frac{1}{\omega_0 C_2} \quad (4.19)$$

Parte da reatância de L_1 é usada para cancelar C_{out} na frequência ω_0 . Temos então o circuito equivalente da Fig. 4.4, onde

$$X_{L_2} = X_{L_1} - X_{C_{out}} \quad (4.20)$$

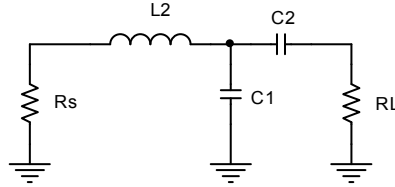


Fig. 4.4: Circuito equivalente, com C_{out} cancelado.

Definimos também

$$Q = \frac{X_{L_2}}{R_s} \quad (4.21)$$

onde obtemos

$$X_{L_2} = QR_s \quad (4.22)$$

Aplicando as transformações de impedâncias desenvolvidas nos itens 4.1.1 e 4.1.2 ao circuito da Fig. 4.4, temos o circuito equivalente da Fig. 4.5, onde

$$R_{sp} = (Q^2 + 1)R_s \quad (4.23)$$

$$L_{2p} = \left(1 + \frac{1}{Q^2}\right)L_2 \quad (4.24)$$

$$R_{Lp} = \left(1 + \frac{1}{(\omega_0 C_2 R_L)^2}\right)R_L = \left(1 + \frac{X_{C_2}^2}{R_L^2}\right)R_L \quad (4.25)$$

$$C_{2p} = \frac{C_2}{1 + (\omega_0 C_2 R_L)^2} \quad (4.26)$$

Da equação 4.26 também obtemos a relação

$$X_{C_{2p}} = \left(1 + \frac{R_L^2}{X_{C_2}^2}\right)X_{C_2} \quad (4.27)$$

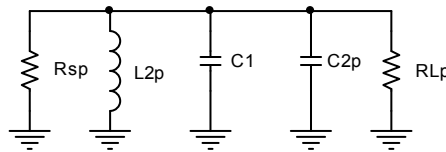


Fig. 4.5: Circuito equivalente, após a transformação de impedâncias.

Para que haja o casamento das impedâncias, devemos ter as resistências iguais e a reatância total infinita. Isto significa fazer

$$R_{sp} = R_{Lp} \quad (4.28)$$

e

$$\frac{1}{X_{L_{2p}}} - \frac{1}{X_{C_1}} - \frac{1}{X_{C_{2p}}} = 0 \quad (4.29)$$

Substituindo as equações 4.23 e 4.25 em 4.28, temos

$$X_{C_2} = R_L \sqrt{\left(Q^2 + 1\right) \frac{R_s}{R_L} - 1} \quad (4.30)$$

Substituindo a equação 4.22 em 4.24, temos

$$X_{L_{2p}} = \left(1 + \frac{1}{Q^2}\right) QR_s \quad (4.31)$$

Substituindo as equações 4.27, 4.30 e 4.31 em 4.29, obtemos finalmente

$$X_{C_1} = \frac{R_s(1 + Q^2)}{Q - \sqrt{\frac{R_s}{R_L}(1 + Q^2) - 1}} \quad (4.32)$$

A constante Q , embora tenha a forma de fator de qualidade, não está diretamente relacionada com a seletividade da rede. Infelizmente, não existe uma formula simples que determine a seletividade, pois a rede tem ordem maior que dois. Sabemos que quanto menor for Q , menor será a seletividade, mas esta deve ser verificada com auxílio do computador; como exemplo, os programas de simulação.

4.3 Rede em π

A rede em π é normalmente usada quando a fonte de sinal apresenta um capacitor para terra, conforme a Fig. 4.6. Não existem restrições aos valores de R_s e R_L , ou seja, $R_s \geq R_L$ ou $R_s \leq R_L$. O procedimento de análise é idêntico ao do item 4.2, e as equações de projeto são:

$$\frac{1}{X_{C_1}} = \frac{Q}{R_s} - \frac{1}{X_{C_{out}}}$$

$$X_{C_2} = R_L \sqrt{\frac{R_s/R_L}{(Q^2 + 1) - R_s/R_L}}$$

$$X_{L_1} = \frac{QR_s + R_s R_L / X_{C_2}}{Q^2 + 1}$$

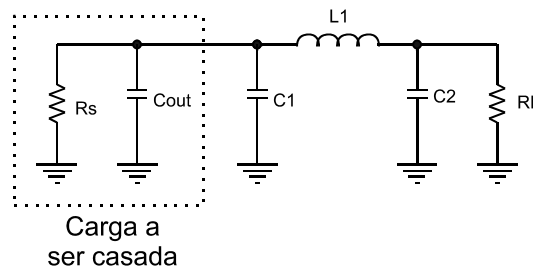


Fig. 4.6: Rede de casamento de impedâncias em π .

4.4 Rede em π Modificada

A rede da Fig. 4.7 assemelha-se muito com a anterior, sendo que a impedância suspensa é um LC série. Esta rede é usada quando a fonte de sinal apresenta um capacitor para terra, e normalmente produz valores de componentes realizáveis, com pouca dispersão.

O procedimento de projeto é simples. Escolhemos a constante Q e fazemos a reatância de L_1 cancelar C_{out} na frequência ω_0 . Transformamos o conjunto C_2 e R_L do modelo paralelo para o série, tomando o cuidado de fazer o R_L transformado igual a R_s . Temos então um circuito LC série, formado por C_1 em série com C_2 transformado e L_2 . O indutor L_2 é calculado de forma que a ressonância do circuito LC série ocorra em ω_0 . As equações de projeto são:

$$\begin{aligned} X_{L_1} &= X_{C_{out}} \\ X_{C_1} &= QR_s \\ X_{C_2} &= R_L \sqrt{\frac{R_s}{R_L - R_s}} \\ X_{L_2} &= X_{C_1} + \frac{R_s R_L}{X_{C_2}} \end{aligned} \quad (4.33)$$

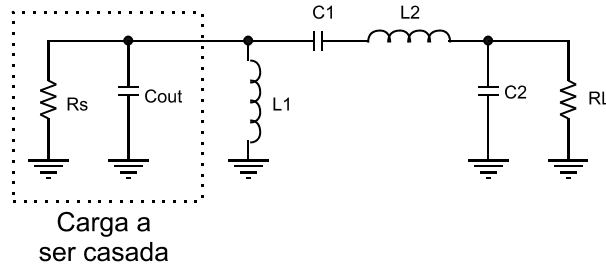


Fig. 4.7: Rede em π modificada.

Note pela equação 4.33 que obrigatoriamente devemos ter $R_L > R_s$.

Considere o circuito LC série, formado por C_1 e L_2 , se dimensionarmos a frequência de ressonância em ω_x , temos que a impedância é dada por

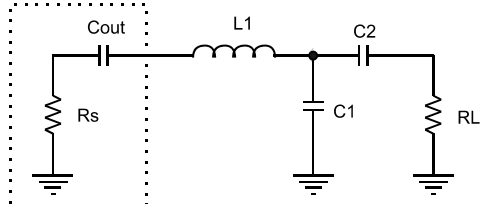
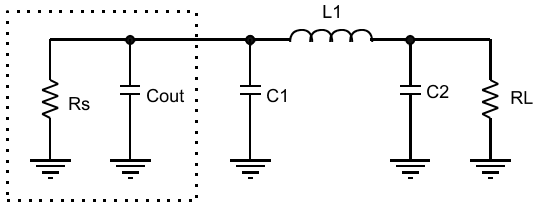
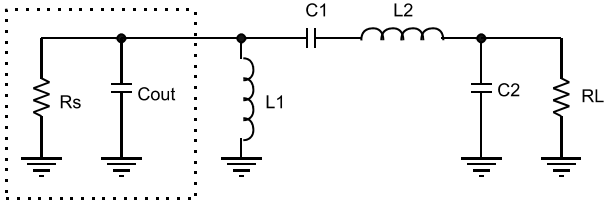
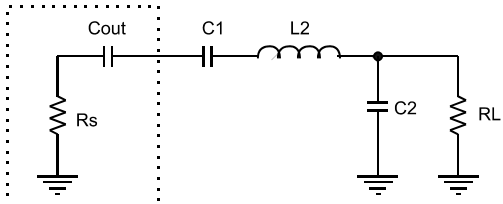
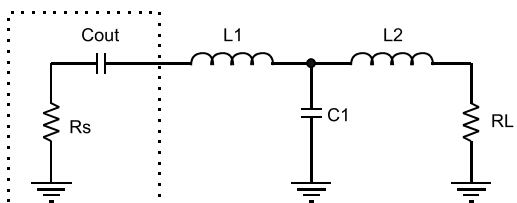
$$Z(j\omega) = j\omega L_2 \left(1 - \frac{\omega_x^2}{\omega^2} \right) \quad (4.34)$$

Notamos que para ω_0 ligeiramente menor que ω_x , $Z(j\omega_0)$ é capacitiva e com valor equivalente do capacitor muito elevado. Da mesma forma, para ω_0 ligeiramente maior que ω_x , $Z(j\omega_0)$ é indutiva e com indutância equivalente muito pequena. Esta é uma forma eficiente de implementar capacitores muito grandes e indutores muito pequenos, a partir de componentes práticos (realizáveis). Mas só funciona numa única frequência, e aproximadamente em torno desta.

4.5 Resumo das Redes de Casamento de Impedâncias

A Tabela 4.3 apresenta as redes de casamento de impedâncias mais usadas na prática; as discutidas anteriormente e algumas a mais, também usadas.

Tabela 4.3: Redes de casamento de impedâncias mais usadas.

A	 <p>Carga a ser casada</p>	$X_{L_1} = QR_s + X_{C_{out}}$ $X_{C_2} = AR_L$ $X_{C_1} = \frac{B}{Q - A}$ $A = \sqrt{\frac{R_s(1 + Q^2)}{R_L}} - 1$ $B = R_s(1 + Q^2)$
B	 <p>Carga a ser casada</p>	$\frac{1}{X_{C_1}} = \frac{Q}{R_s} - \frac{1}{X_{C_{out}}}$ $X_{C_2} = R_L \sqrt{\frac{R_s/R_L}{(Q^2 + 1) - R_s/R_L}}$ $X_{L_1} = \frac{QR_s + R_s R_L / X_{C_2}}{Q^2 + 1}$
C	 <p>Carga a ser casada</p>	$X_{L_1} = X_{C_{out}}$ $X_{C_1} = QR_s$ $X_{C_2} = R_L \sqrt{\frac{R_s}{R_L - R_s}}$ $X_{L_2} = X_{C_1} + \frac{R_s R_L}{X_{C_2}}$ $R_L > R_s$
D	 <p>Carga a ser casada</p>	$X_{C_1} = QR_s$ $X_{C_2} = R_L \sqrt{\frac{R_s}{R_L - R_s}}$ $X_{L_2} = X_{C_1} + \frac{R_s R_L}{X_{C_2}} + X_{C_{out}}$
E	 <p>Carga a ser casada</p>	$X_{L_1} = R_s Q + X_{C_{out}}$ $X_{L_2} = R_L B$ $X_{C_1} = \frac{A}{Q + B}$ $A = R_s(1 + Q^2)$ $B = \sqrt{\frac{A}{R_L}} - 1$

4.6 Redes de Casamento com Zeros de Transmissão

Os amplificadores de potência em RF normalmente possuem especificações rígidas com respeito à rejeição de harmônicos. Por exemplo, uma emissora de rádio que opera na frequência de 50MHz, potência de 500W e -30dBc¹ de 2º harmônico, emite 500mW de sinal indesejável na frequência de 100MHz. Este valor é suficiente para interferir ou até mesmo obscurecer uma emissora que opere em 100MHz.

As redes de casamento de impedâncias normalmente são usadas em amplificadores classe C, que geram uma grande quantidade de harmônicos. Embora as redes sejam filtros passa-banda, a atenuação de 2º, 3º ou harmônicos mais altos, em geral não é suficiente para atender às normas legais de radio difusão. Uma forma eficiente e simples de resolver este problema, é a colocação de um ou mais zeros de transmissão, posicionados nas frequências harmônicas que desejamos eliminar.

Devemos criar os zeros sem perturbar significativamente o comportamento da rede, próximo à frequência onde ocorre o casamento de impedâncias. Podemos implementar estes zeros pela colocação de um circuito LC paralelo interrompendo o caminho do sinal, ou através de um circuito LC série desviando o sinal para o terra.

4.6.1 Zeros de Transmissão com circuito LC Paralelo

Esta implementação pode ser feita em qualquer rede da Tabela 4.3, bastando substituir um ou mais indutores suspensos por circuitos LC paralelo, conforme a Fig. 4.8. Para que a rede não sofra perturbações nas proximidades da frequência de casamento ω_0 , a impedância $Z(j\omega_0)$ deve ser a mesma para ambos os circuitos. Entretanto, na frequência harmônica de ordem n , a impedância $Z(jn\omega_0)$ deve ser infinita para o circuito LC paralelo. Portanto, devemos ter

$$j\omega_0 L = \frac{j\omega_0 L_x}{1 - \omega_0^2 L_x C_x} \quad (4.35)$$

e

$$(n\omega_0)^2 = \frac{1}{L_x C_x} \quad (4.36)$$

Das equações 4.35 e 4.36, temos que

$$\begin{cases} L_x = \left(1 - \frac{1}{n^2}\right) L \\ C_x = \frac{1}{(n^2 - 1)\omega_0^2 L} \end{cases} \quad (4.37)$$

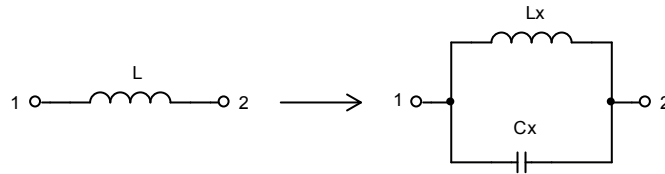


Fig. 4.8: Zero de transmissão com circuito LC paralelo.

4.6.2 Zeros de Transmissão com Circuito LC Série

Estes zeros podem ser implementados nas redes descritas anteriormente, bastando substituir um ou mais capacitores ligados ao terra por circuitos LC série, conforme a Fig. 4.9 A admitância $Y(j\omega_0)$

¹ Nível de potência relativo à portadora (carrier).

deve ser a mesma em ambos os circuitos, mas, na frequência harmônica de ordem n , a admitância $Y(jn\omega_0)$ deve ser infinita no circuito LC série. Desta forma, temos

$$j\omega_0 C = \frac{j\omega_0 C_x}{1 - \omega_0^2 L_x C_x} \quad (4.38)$$

e

$$(n\omega_0)^2 = \frac{1}{L_x C_x} \quad (4.39)$$

Das equações 4.38 e 4.8, temos que

$$\begin{cases} C_x = \left(1 - \frac{1}{n^2}\right) C \\ L_x = \frac{1}{(n^2 - 1)\omega_0^2 C} \end{cases} \quad (4.40)$$

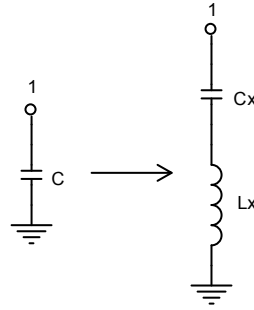


Fig. 4.9: Zero de transmissão com circuito LC série.

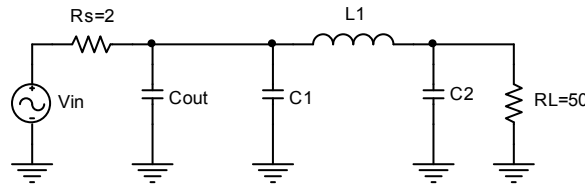
4.7 Exemplos

4.7.1 Casamento de Impedâncias de Uma Antena

Considere como exemplo, uma fonte de sinal cuja impedância de saída é um resistor de 2Ω em paralelo com um capacitor de 10pF , e desejamos fazer o casamento de impedâncias com uma carga de 50Ω , por exemplo uma antena de rádio, na frequência de 100MHz .

Consideremos as redes B e C da Tabela 4.3 como soluções do problema.

Rede B:



Pelos dados fornecidos e das equações de projeto, temos que

$$\omega_0 = 2\pi \times 100 \cdot 10^6 = 628.3 \cdot 10^6 \text{ rd/s}$$

$$X_{C_{out}} = \frac{1}{10 \cdot 10^{-12} \times 628.3 \cdot 10^6} = 159.15\Omega$$

Fazendo $Q=10$, temos

$$\frac{1}{X_{C_1}} = \frac{10}{2} - \frac{1}{X_{C_{out}}} = \frac{10}{2} - \frac{1}{159.15} = 4.9937 \rightarrow X_{C_1} = 0.2\Omega$$

$$X_{C_2} = 50 \times \sqrt{\frac{2/50}{10^2 + 1 - 2/50}} = 0.995\Omega$$

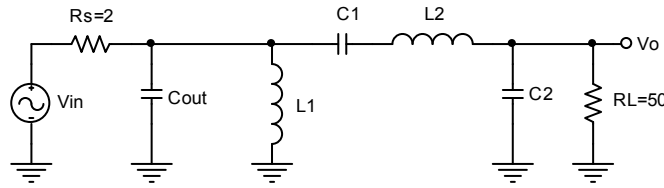
$$X_{L_1} = \frac{10 \times 2 + 2 \times 50/0.995}{10^2 + 1} = 1.19\Omega$$

$$X_{C_1} = \frac{1}{\omega_0 C_1} = 0.2 \rightarrow \boxed{C_1 = 7.96nF}$$

$$X_{C_2} = \frac{1}{\omega_0 C_2} = 0.995 \rightarrow \boxed{C_2 = 1.6nF}$$

$$X_{L_1} = \omega_0 L_1 = 1.19 \rightarrow \boxed{L_1 = 1.89nH}$$

Rede C:



Das equações de projeto, temos

$$X_{C_{out}} = \frac{1}{10 \cdot 10^{-12} \times 628.3 \cdot 10^6} = 159.15\Omega$$

$$X_{L_1} = X_{C_{out}} = 159.15\Omega$$

Considerando $Q=10$, temos

$$X_{C_1} = 10 \times 2 = 20\Omega$$

$$X_{C_2} = 50 \times \sqrt{\frac{2}{50 - 2}} = 10.2\Omega$$

$$X_{L_2} = 20 + \frac{2 \times 50}{10.2} = 29.8\Omega$$

$$X_{L_1} = \omega_0 L_1 = 159.15 \rightarrow \boxed{L_1 = 253.3nH}$$

$$X_{C_1} = \frac{1}{\omega_0 C_1} = 20\Omega \rightarrow \boxed{C_1 = 79.6pF}$$

$$X_{C_2} = \frac{1}{\omega_0 C_2} = 10.2\Omega \rightarrow \boxed{C_2 = 156.0pF}$$

$$X_{L_2} = \omega_0 L_2 = 29.8 \rightarrow \boxed{L_2 = 47.42nH}$$

Podemos observar na solução da rede B, que a dispersão dos capacitores é 1000. Na frequência de 100MHz, capacitores na ordem de nF não apresentam bom desempenho, pois possuem indutância parasita muito elevada. Entretanto, a rede C não apresenta este problema, e por isso é uma das mais usadas.

4.7.2 Eliminação do 2º Harmônico, com Zero de Transmissão

Tomando como exemplo a rede C, a eliminação do 2º harmônico da rede pode ser efetuada pela criação de um zero de transmissão, bastando substituir L_2 pelo circuito da Fig. 4.8. A rede assume a forma da Fig. 4.10.

Pelas equações 4.37 e 4.40, temos que

$$\begin{cases} L_{2x} = \left(1 - \frac{1}{2^2}\right) L_2 \rightarrow \boxed{L_{2x} = 35.57 nH} \\ C_{2x} = \frac{1}{(2^2 - 1) \omega_0^2 L_2} \rightarrow \boxed{C_{2x} = 17.8 pF} \end{cases}$$

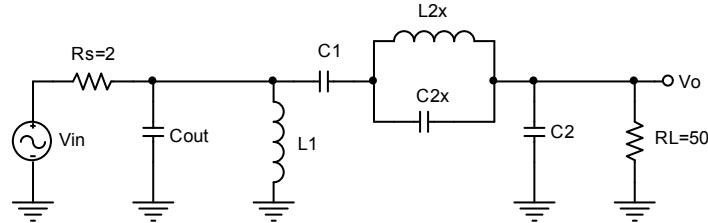


Fig. 4.10: Implementação dos zeros de transmissão na rede C.

O gráfico de resposta em frequência encontra-se na Fig. 4.11, onde podemos observar a curva original e a modificada pelo zero de transmissão em 200MHz. Podemos verificar que na faixa de frequências onde ocorre o casamento de impedâncias, as duas redes são praticamente iguais, havendo uma pequena diferença na seletividade, que é 7.1 para a rede original e 9.0 para a rede modificada.

O mesmo resultado poderia ser obtido substituindo C_2 pelo circuito da Fig. 4.9.

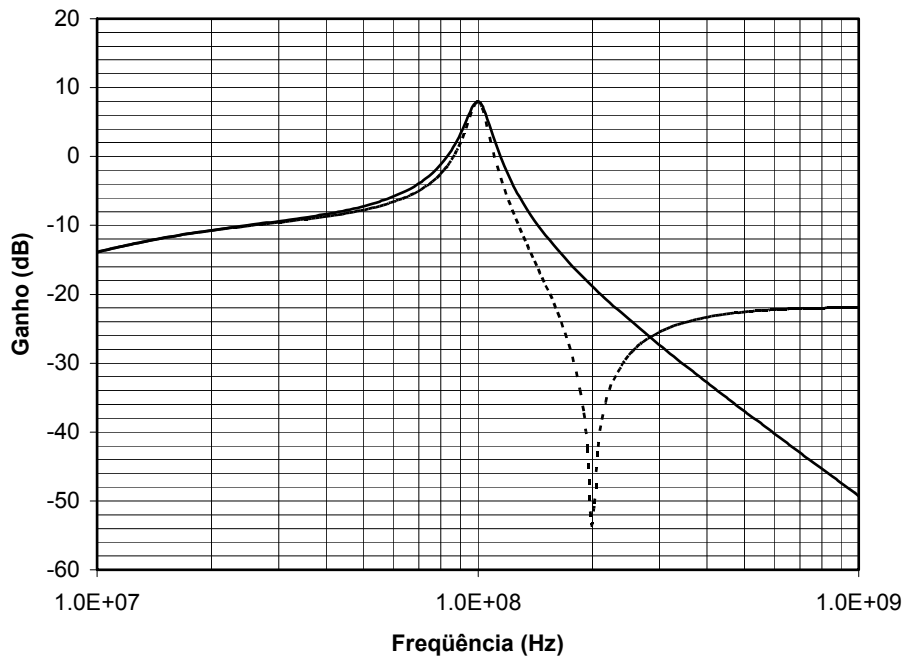


Fig. 4.11: Gráfico de resposta em frequência da rede de casamento de impedâncias: curva contínua, rede original; curva tracejada, rede com zero de transmissão.

4.8 Impedância para Grandes Sinais

Os amplificadores em classe C operam essencialmente em região não linear, o que torna extremamente impreciso caracterizá-los por parâmetros de pequenos sinais.

De forma generalizada, quando realizamos o casamento de impedâncias, através de uma determinada rede, a impedância de saída da rede é o complexo conjugado da carga, conforme a Fig. 4.12. Os amplificadores em classe C, em geral, estão conectados a cargas ou redes de casamento sintonizadas em uma frequência ω_0 .

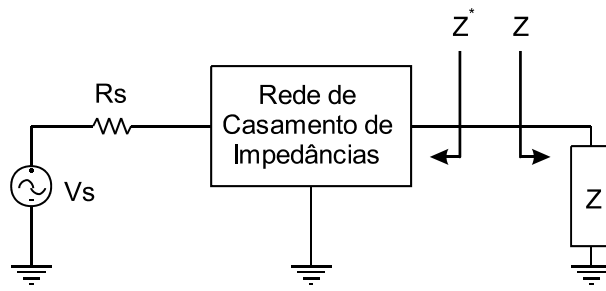


Fig. 4.12: Impedâncias casadas.

Quando aplicamos grandes sinais ao transistor, podemos usar o modelo da Fig. 4.13, onde $I_b(V_b)$ é uma fonte de corrente controlada, que representa a corrente que circula pela condutância não linear da junção base-emissor, $I_r(V_c)$ e $I_c(V_b, V_c)$ são as fontes de corrente controladas reversa e direta, respectivamente. Os harmônicos gerados pelas fontes de corrente $I_b(V_b)$ e $I_c(V_b, V_c)$ são filtrados pela rede de casamento, de forma que a fonte de sinal enxerga somente correntes senoidais e nas frequências próximas de ω_0 . O mesmo ocorre para a carga R_L . Portanto, se ajustarmos as duas redes até obtermos a máxima transferência de potência (casamento de impedâncias), e medirmos a impedância de saída de H_{in} e entrada de H_{out} , estaremos medindo também o complexo conjugado de Z_{in} e Z_o , nas proximidades de ω_0 .

Este procedimento é normalmente usado para caracterizar os transistores e dispositivos de potência para RF, e os parâmetros são conhecidos como impedâncias para grandes sinais. É evidente que estes parâmetros devem ser extraídos para vários níveis de potência de entrada e saída, devido às suas não linearidades.

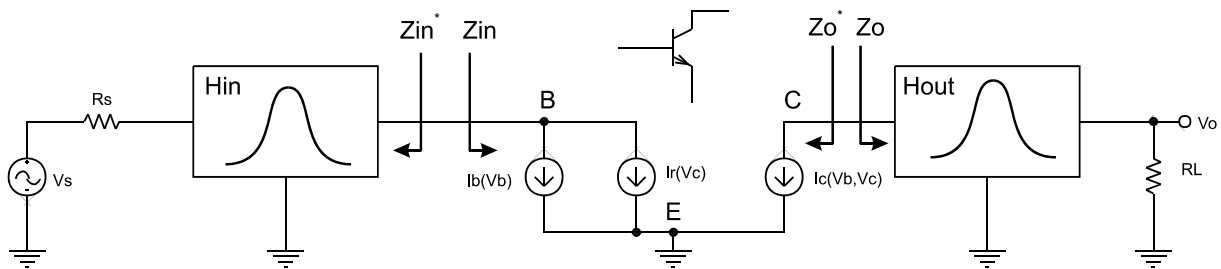


Fig. 4.13: Modelo para grandes sinais do amplificador em classe C.

É muito comum caracterizar os transistores de potência para RF pelo seu ganho de potência $\bar{P}_{out}/\bar{P}_{in}$, com as impedâncias de grandes sinais fornecidas para vários níveis de potência de entrada e saída, e tensão de polarização do coletor.

Consideremos como exemplo o circuito da Fig. 4.14, onde a carga Z_L é evidentemente não linear. A rede LC que acopla o gerador de sinais à carga está sintonizada em 100MHz, e é extremamente seletiva.

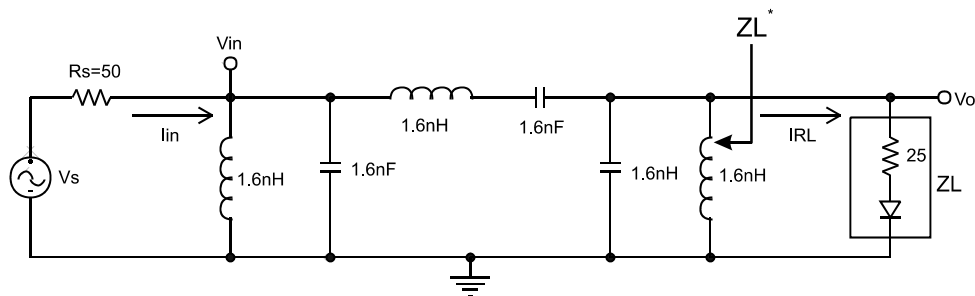


Fig. 4.14: Exemplo de caracterização de impedância para grandes sinais.

A tensão V_{in} e a corrente I_{in} vistas pelo gerador são essencialmente senoidais, conforme os gráficos da Fig. 4.15a e b, obtidos de simulações em computador. A impedância Z_L^* , medida na saída da rede é

igual a 50Ω , onde concluímos que a impedância da carga Z_L , para grandes sinais, também é igual a 50Ω .

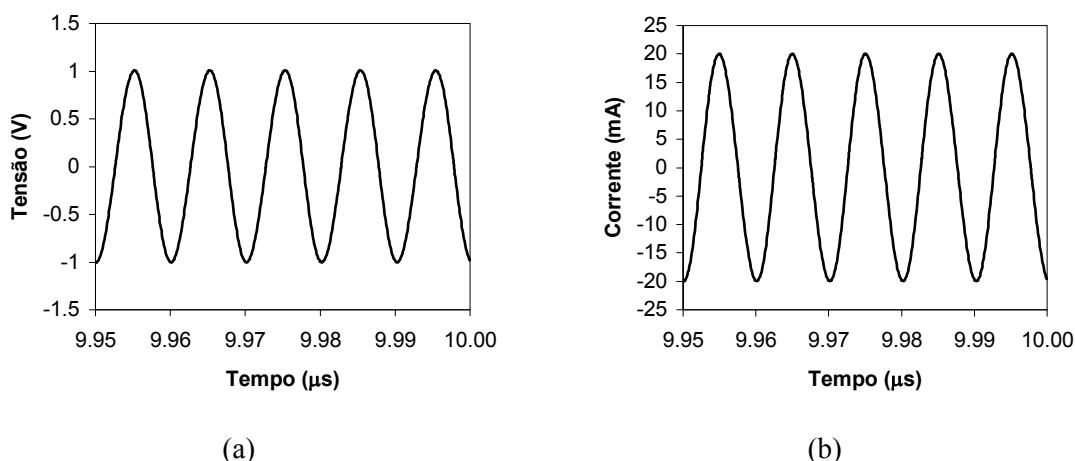


Fig. 4.15: Caracterização da impedância para grandes sinais: a) forma de onda da tensão V_{in} vista pelo gerador; b) forma de onda da corrente I_{in} entregue pelo gerador.

4.9 Parâmetros Y

O modelo híbrido π , normalmente usado para representar o transistor em baixas frequências, está fortemente relacionado com componentes físicos de dispositivo, tais como resistências e capacitâncias das junções. Para frequências muito altas, $f > 100\text{MHz}$, as capacitâncias, indutâncias e resistências parasitas do encapsulamento devem ser levadas em consideração. Portanto, é comum tratar o transistor como um dispositivo de duas portas, e extrair os parâmetros de pequenos sinais em uma matriz de admitâncias, avaliada ponto a ponto na frequência. Tal como no modelo híbrido π , os parâmetros Y podem ser extraídos nas configurações emissor-comum, base-comum e coletor-comum. A Fig. 4.16 apresenta os parâmetros Y para emissor-comum.

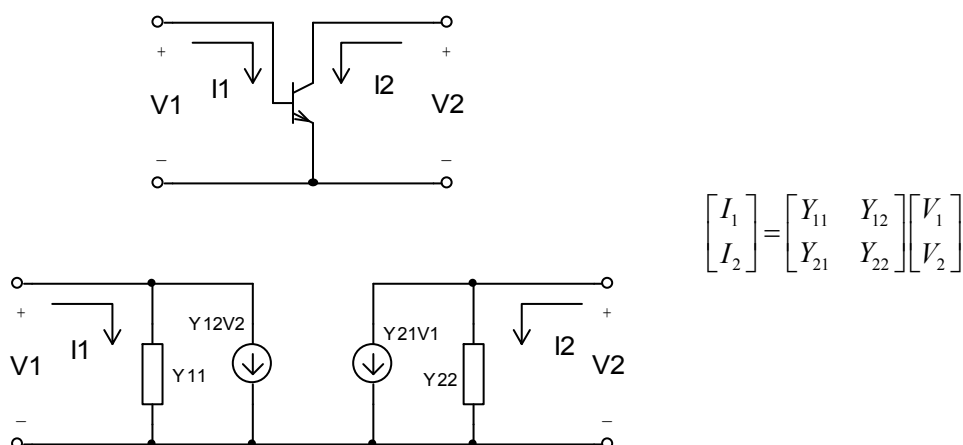


Fig. 4.16: Representação dos parâmetros Y para configuração emissor-comum.

Os transistores de RF de potência, em geral, trabalham em classe C, e nesta condição a junção opera em modo não linear. Como os amplificadores de RF utilizam circuitos sintonizados, que atenuam fortemente os harmônicos, é comum representar o transistor pelo seu modelo Y para grandes sinais. Neste caso, interessam somente as relações entre tensões e correntes na frequência fundamental. Para uma mesma frequência ω_0 , temos várias matrizes Y, extraídas para vários níveis de sinal.

4.10 Exemplo de Projeto

Como exemplo de projeto, considere um amplificador em classe C com 15W de potência de saída, operando na frequência central de 40MHz. A resistência interna da fonte de sinal (gerador) e a antena (carga) são iguais 50Ω. O transistor usado é o MRF233, cujas especificações são:

- Potência máxima de saída igual a 15W.
- Ganho de potência igual a 10dB.
- Tensão ótima de coletor igual a 12.5V.
- Impedância de entrada para grandes sinais, na frequência de 40MHz, igual a $Z_{in}(j\omega_0) = 1.0 - j2.30$.
- Impedância de saída para grandes sinais, na frequência de 40MHz, igual a $Z_o^*(j\omega_0) = 6.4 - j4.40$.

Verificamos facilmente que as impedâncias de entrada e saída são modeladas por cargas capacitivas. Usaremos a rede de casamento de impedâncias A da Tabela 4.3, para a entrada e a saída.

O circuito do amplificador encontra-se na Fig. 4.17, onde verificamos que L_C e L_b são indutores considerados infinitos na frequência de 40MHz, cuja função é estabelecer nível DC zero na base e V_{CC} no coletor.

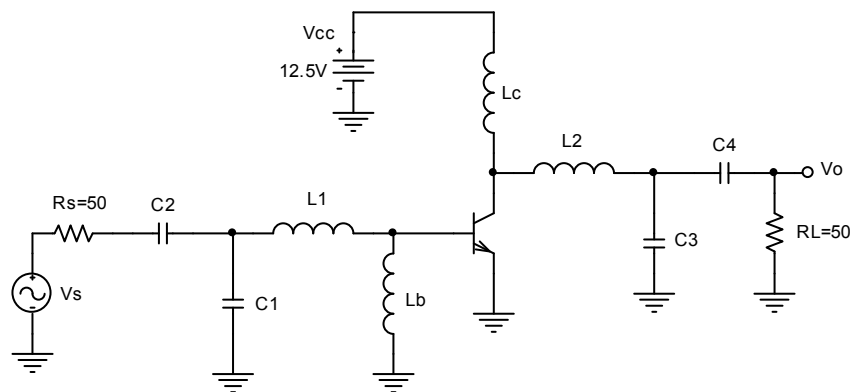


Fig. 4.17: Amplificador em classe C.

Para o dimensionamento da rede, podemos substituir o transistor pelo seu modelo equivalente de impedâncias para grandes sinais, conforme a Fig. 4.18.

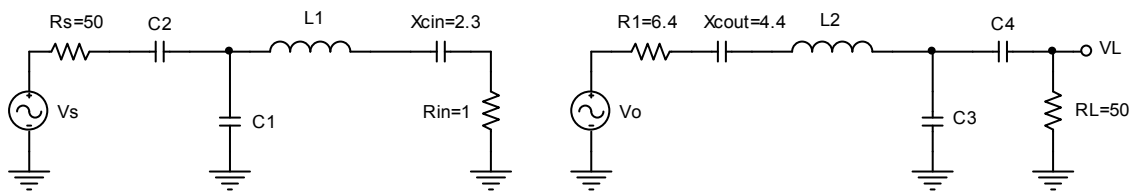


Fig. 4.18: Modelo equivalente do amplificador em classe C.

Projeto da rede de saída:

O transistor na verdade não possui a impedância $Z_o^*(j\omega_0) = 6.4 - j4.40$, ela é somente o conjugado da carga que ligada ao coletor permite a máxima transferência de potência.

Escolhendo $Q = 10$, das equações de projeto temos

$$\omega_0 = 2\pi \times 40 \cdot 10^6 = 251.33 \cdot 10^6 \text{ rad/s}$$

$$X_{C_{out}} = 4.4\Omega$$

$$X_{L_2} = QR_1 + X_{C_{out}} = 10 \times 6.4 + 4.4 = 68.4\Omega$$

$$A = \sqrt{\frac{R_1(1+Q^2)}{R_L}} - 1 = \sqrt{\frac{6.4(1+10^2)}{50}} - 1 = 3.45$$

$$B = R_1(1+Q^2) = 6.4 \times (1+10^2) = 646.4\Omega$$

$$X_{C_4} = AR_L = 3.45 \times 50 = 172.5\Omega$$

$$X_{C_3} = \frac{B}{Q-A} = \frac{646.4}{10-3.45} = 98.687\Omega$$

$$L_2 = \frac{X_{L_2}}{\omega_0} = \frac{68.4}{251.32 \cdot 10^6} \rightarrow \boxed{L_2 = 272.15nH}$$

$$C_3 = \frac{1/X_{C_3}}{\omega_0} = \frac{1/98.687}{251.32 \cdot 10^6} \rightarrow \boxed{C_3 = 40.3pF}$$

$$C_4 = \frac{1/X_{C_4}}{\omega_0} = \frac{1/172.5}{251.32 \cdot 10^6} \rightarrow \boxed{C_4 = 23.1pF}$$

Projeto da rede de entrada:

A entrada do transistor possui impedância $Z_{in}(j\omega_0) = 1.0 - j2.30$, e a máxima transferência de potência ocorre quando a resistência da fonte de sinal é refletida para entrada, com o valor conjugado de $Z_{in}(j\omega_0)$, ou seja, $Z_{in}^*(j\omega_0) = 1.0 + j2.30$.

Definindo $Q = 20$, das equações de projeto, temos

$$X_{C_{in}} = 2.3\Omega$$

$$X_{L_1} = QR_{in} + X_{C_{in}} = 20 \times 1 + 2.3 = 22.3\Omega$$

$$A = \sqrt{\frac{R_{in}(1+Q^2)}{R_s}} - 1 = \sqrt{\frac{1 \times (1+20^2)}{50}} - 1 = 2.65$$

$$B = R_{in}(1+Q^2) = 1 \times (1+20^2) = 401\Omega$$

$$X_{C_2} = AR_s = 2.65 \times 50 = 132.5\Omega$$

$$X_{C_1} = \frac{B}{Q-A} = \frac{401}{20-2.65} = 23.1\Omega$$

$$L_1 = \frac{X_{L_1}}{\omega_0} = \frac{22.3}{251.32 \cdot 10^6} \rightarrow \boxed{L_1 = 88.73nH}$$

$$C_2 = \frac{1/X_{C_2}}{\omega_0} = \frac{1/132.5}{251.32 \cdot 10^6} \rightarrow \boxed{C_2 = 30.0pF}$$

$$C_1 = \frac{1/X_{C_1}}{\omega_0} = \frac{1/23.1}{251.32 \cdot 10^6} \rightarrow \boxed{C_1 = 172.2pF}$$

Cálculo do indutor L_C :

Devemos dimensionar L_C de forma que sua impedância seja muito maior que a do coletor. Na frequência ω_0 , a impedância no coletor é puramente resistiva e é dada por

$$R_C = Z_o^*(j\omega_0) // Z_o(j\omega_0) = \frac{1}{\frac{1}{6.4 - j4.4} + \frac{1}{6.4 + j4.4}} = 4.7\Omega$$

e devemos ter

$$\omega_0 L_C \gg 4.7 \rightarrow L_C \gg 18.7nH \rightarrow \boxed{L_C = 1\mu H}$$

Cálculo do indutor L_b :

Tal como o indutor L_C , L_b deve ter impedância muito maior que a da base. Em ω_0 , a impedância da base é puramente resistiva e é dada por

$$R_b = Z_{in}^*(j\omega_0) // Z_{in}(j\omega_0) = \frac{1}{\frac{1}{1 - j2.3} + \frac{1}{1 + j2.3}} = 3.1\Omega$$

e devemos ter

$$\omega_0 L_b \gg 3.1 \rightarrow L_b \gg 12.3nH \rightarrow \boxed{L_b = 1\mu H}$$

Resposta em frequência e seletividade:

O gráfico de resposta em frequência, obtido por simulação, encontra-se na Fig. 4.19. A seletividade do amplificador é aproximadamente 15.4.

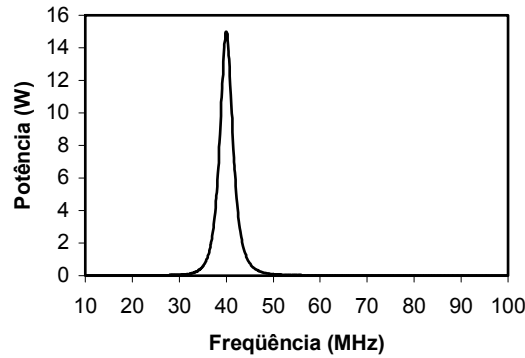


Fig. 4.19: Resposta em frequência.

Obs:

Muitas vezes, a impedância equivalente de grandes sinais do coletor não é fornecida. Mas é possível fazer uma estimativa razoável de seu valor, lembrando que a excursão máxima de sinal no coletor é $(V_{CC} - V_{CEsat})$. No exemplo acima, para termos $\bar{P}_L = 15W$ de potência de saída, devemos ter no coletor do transistor uma resistência R_C tal que

$$\bar{P}_L = \frac{(V_{CC} - V_{CEsat})^2}{2R_C} \quad (4.41)$$

Considerando $V_{CEsat} = 0$, pela equação 4.41 temos

$$15 = \frac{12.5^2}{2R_C} \rightarrow \boxed{R_C = 5.2\Omega}$$

A capacitância parasita de coletor para emissor do MRF233 é igual a 320pF, e podemos modelar a impedância de grandes sinais do coletor por um circuito RC paralelo ou, através de uma transformação de impedâncias, por um RC série, conforme a Fig. 4.20

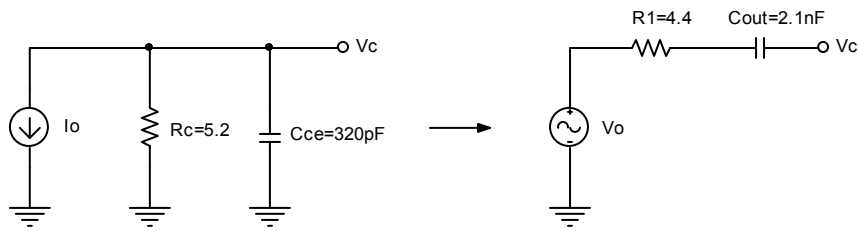


Fig. 4.20: Estimativa da impedância de saída para grandes sinais do coletor.

Verificamos que a impedância equivalente de saída é $Z_o^*(j\omega_0) = 4.4 - j1.9$, e é ligeiramente diferente que a fornecida pelo manual do transistor. Esta discrepância pode ser facilmente explicada, se considerarmos as capacitâncias e indutâncias parasitas do transistor. A conexão do coletor ao terminal do invólucro do transistor introduz uma indutância L_s em série e uma capacitância C_p em paralelo, conforme a Fig. 4.21.

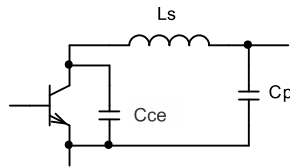


Fig. 4.21: Indutância e capacitância parasita produzida pelo invólucro.

Se olharmos com cuidado a Fig. 4.21, veremos que a resistência calculada pela equação 4.41, e também o capacitor C_{ce} , são vistos no terminal de coletor modificados por uma rede de transformação de impedâncias em π . Este efeito torna-se mais preponderante em frequências elevadas. Portanto, devemos, sempre que possível, usar as impedâncias para grandes sinais fornecidas pelo manual do dispositivo.

Capítulo 5

Osciladores Senoidais

O oscilador é um amplificador realimentado, cuja malha de realimentação produz pólos no semiplano lateral direito (SPLD). Do diagrama de blocos da Fig. 5.1, obtemos facilmente a equação 5.1 para função de transferência, e 5.2 para os pólos.

$$\frac{V_o(s)}{V_{in}(s)} = H(s) = \frac{AH_A(s)}{1 - AH_A(s)H_B(s)} \quad (5.1)$$

$$1 - AH_A(s)H_B(s) = 0 \quad (5.2)$$

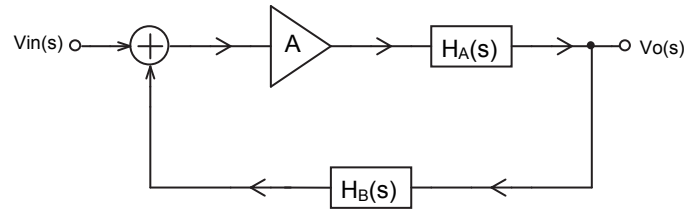


Fig. 5.1: Diagrama de blocos de um amplificador realimentado.

Com a função de transferência instável e um par de pólos complexos no SPLD, o amplificador oscila em uma frequência ω_0 . Para determinarmos a frequência de oscilação ω_0 e a condição para instabilidade, devemos abrir a malha de realimentação, conforme a Fig. 5.2, e obtermos o ganho de malha $A_L(j\omega) = V_A(j\omega)/V_{in}(j\omega)$. O critério de *Barkhausen* estabelece que a condição necessária para haver oscilação na frequência ω_0 seja $A_L(j\omega_0) = 1$, ou de forma equivalente pelas equações 5.3 e 5.4.

$$\begin{cases} A_L(j\omega) = AH_A(j\omega)H_B(j\omega) \\ \text{Re}[A_L(j\omega_0)] = 1 \\ \text{Im}[A_L(j\omega_0)] = 0 \end{cases} \quad (5.3)$$

ou

$$\begin{cases} A_L(j\omega) = AH_A(j\omega)H_B(j\omega) \\ |A_L(j\omega_0)| = 1 \\ \angle A_L(j\omega_0) = 0 \end{cases} \quad (5.4)$$

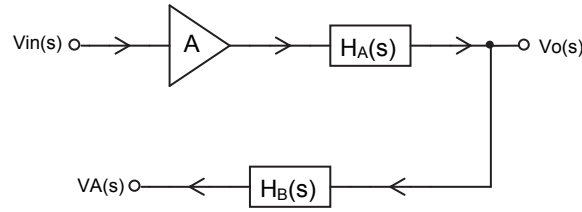


Fig. 5.2: Amplificador em malha aberta.

Na prática, utilizamos a condição suficiente estabelecida pela equação 5.5.

$$\begin{cases} A_L(j\omega) = AH_A(j\omega)H_B(j\omega) \\ |A_L(j\omega_o)| \geq 1 \\ \angle A_L(j\omega_o) = 0 \end{cases} \quad (5.5)$$

A função de transferência $H(s)$ pode possuir mais de um par de pólos no SPLD, o que estabelece mais de uma frequência de oscilação. Entretanto, os osciladores são limitados em amplitude, devido às não linearidades na região de grandes sinais. O mecanismo de limitação se dá pela redução do ganho de malha até a unidade. Neste processo, somente um par de pólos permanece exatamente sobre o eixo imaginário, enquanto os outros migram para o semiplano lateral esquerdo (SPLE).

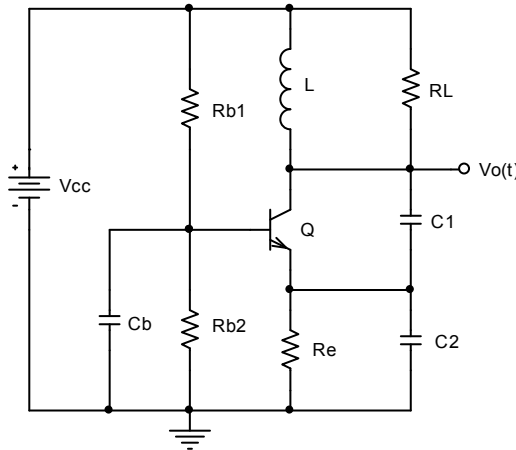
5.1 Osciladores LC

Os osciladores RC, que utilizam amplificadores operacionais opamps como componente ativo, possuem frequência máxima de oscilação na faixa de alguns MHz. Isto se deve às limitações de *slew-rate* e frequência de corte superior dos opamps. Normalmente, os osciladores de elevada frequência, na ordem de centenas de MHz, utilizam circuitos LC transistorizados.

As configurações mais comuns são a *Colpitts* e *Hartley*, e outras derivadas para osciladores a cristal.

5.1.1 Oscilador Colpitts em Base Comum

O circuito da Fig. 5.3 é um oscilador *Colpitts* em base comum; o capacitor C_b é grande suficiente para garantir o aterramento da base na frequência de oscilação.

Fig. 5.3: Oscilador *Colpitts* em base comum.

A corrente de polarização I_{Cq} é calculada considerando a excursão de sinal no coletor. Da mesma forma que nos amplificadores em classe A, com carga AC, se a amplitude do sinal for V_m , a corrente I_{Cq} deverá ser no mínimo V_m/R_L , onde R_L é a resistência equivalente no coletor. Desta forma, calculamos I_{Cq} por

$$I_{Cq} = \frac{V_m}{R_L} \quad (5.6)$$

Uma vez calculada a corrente de polarização I_{Cq} no coletor, abrimos a malha de realimentação, e representamos o circuito no modelo AC de pequenos sinais, conforme a Fig. 5.4. A capacitância parasita entre base e emissor $C_{b'e}$ e a resistência de entrada do amplificador em base comum r_e , devem ser representadas no circuito em malha aberta, para que o diagrama de blocos da Fig. 5.2 seja válido.

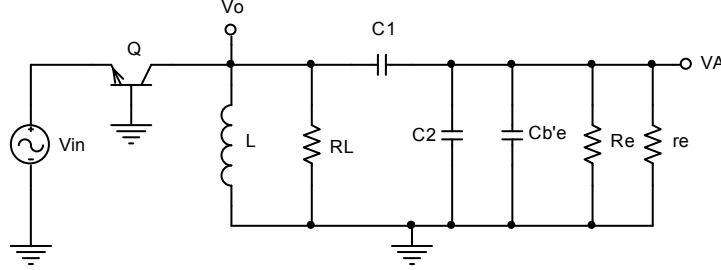


Fig. 5.4: Oscilador Colpitts em malha aberta.

Substituindo o transistor pelo seu modelo de pequenos sinais em base comum, temos o circuito da Fig. 5.5, onde

$$C'_2 = C_2 + C_{b'e}$$

e

$$R'_e = R_e // r_e$$

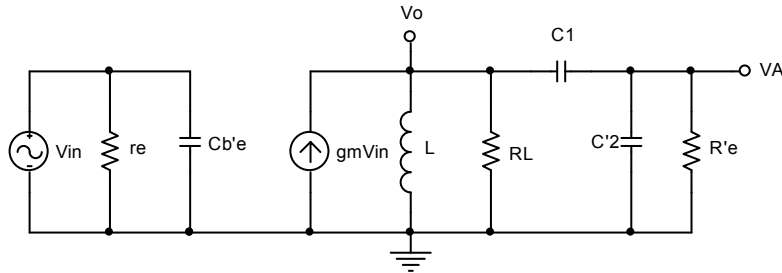


Fig. 5.5: Modelo AC do oscilador Colpitts.

A função de transferência $H(s) = V_A(s)/V_{in}(s)$ é dada por

$$H(s) = \frac{gmC_1R_LR'_eLs^2}{C_1C'_2LR_LR'_es^3 + L(R'_e(C_1 + C'_2) + C_1R_L)s^2 + (R'_eR_L(C_1 + C'_2) + L)s + R_L} \quad (5.7)$$

Para encontrarmos a condição de oscilação, vamos considerar o peso de R_L e R'_e separadamente em $H(s)$, ou seja, $H_1(s) = H(s)$ para R_L tendendo a infinito, e $H_2(s) = H(s)$ para R'_e tendendo a infinito. Da equação 5.7, temos que

$$H_1(s) = \lim_{R_L \rightarrow \infty} H(s) = \frac{gmC_1R'_eLs^2}{C_1C'_2LR'_es^3 + LC_1s^2 + R'_e(C_1 + C'_2)s + 1} \quad (5.8)$$

e

$$H_2(s) = \lim_{R'_e \rightarrow \infty} H(s) = \frac{gmC_1R_Ls}{C_1C'_2LR_Ls^2 + L(C_1 + C'_2)s + R_L(C_1 + C'_2)} \quad (5.9)$$

Substituindo $s = j\omega$ nas equações 5.8 e 5.9, temos

$$H_1(j\omega) = \frac{-gmC_1R'_eL\omega^2}{(1-LC_1\omega^2) + j(R'_e(C_1+C'_2)\omega - C_1C'_2LR'_e\omega^3)} \quad (5.10)$$

e

$$H_2(j\omega) = \frac{jgmC_1R_LL\omega}{(R_L(C_1+C'_2) - C_1C'_2LR_L\omega^2) + jL(C_1+C'_2)\omega} \quad (5.11)$$

Analisando a equação 5.10, verificamos que a condição $\angle H_1(j\omega_0) = 0$ é alcançada quando

$$j(R'_e(C_1+C'_2)\omega_0 - C_1C'_2LR'_e\omega_0^3) = 0$$

onde obtemos

$$\omega_0 = \frac{1}{\sqrt{L \frac{C_1C'_2}{C_1+C'_2}}} = \frac{1}{\sqrt{L \frac{C_1(C_2+C_{b'e})}{C_1+C_2+C_{b'e}}}} \quad (5.12)$$

Substituindo a equação 5.12 em 5.10, temos que

$$\left| H_1\left(j\omega_0, \frac{C'_2}{C_1}\right) \right| = gmR'_e \left(1 + \frac{C'_2}{C_1}\right) \quad (5.13)$$

e a condição $|H_1(j\omega_0, C'_2/C_1)| \geq 1$ implica em

$$\frac{C'_2}{C_1} \geq \frac{1 - gmR'_e}{gmR'_e} \quad (5.14)$$

Analisando a equação 5.11, verificamos que a condição $\angle H_2(j\omega_0) = 0$ é alcançada quando

$$R_L(C_1+C'_2) - C_1C'_2LR_L\omega_0^2 = 0$$

onde também obtemos

$$\omega_0 = \frac{1}{\sqrt{L \frac{C_1C'_2}{C_1+C'_2}}} = \frac{1}{\sqrt{L \frac{C_1(C_2+C_{b'e})}{C_1+C_2+C_{b'e}}}}$$

Entretanto, o ganho é dado por

$$\left| H_2\left(j\omega_0, \frac{C'_2}{C_1}\right) \right| = \frac{gmR_L}{\left(1 + \frac{C'_2}{C_1}\right)} \quad (5.15)$$

e a condição $|H_2(j\omega_0, C'_2/C_1)| \geq 1$ implica em

$$\frac{C'_2}{C_1} \leq gmR_L - 1 \quad (5.16)$$

O ganho em malha aberta $|H(j\omega_0, C'_2/C_1)|$ é dependente de R_L e R'_e , sendo uma associação do $|H_1(j\omega_0, C'_2/C_1)|$ com $|H_2(j\omega_0, C'_2/C_1)|$. Podemos verificar no gráfico da Fig. 5.6 que $|H(j\omega_0, C'_2/C_1)|$ possui um valor máximo, que certamente está próximo à interseção das curvas de $|H_1(j\omega_0, C'_2/C_1)|$ e $|H_2(j\omega_0, C'_2/C_1)|$, e a relação ótima de C'_2/C_1 encontra-se no intervalo

$$\frac{1 - gmR'_e}{gmR'_e} \leq \frac{C'_2}{C_1} \leq gmR_L - 1$$

Igualando as equações 5.13 e 5.15, obtemos a equação 5.17 como uma boa aproximação para o valor ótimo de C'_2/C_1 .

$$\frac{C'_2}{C_1} = \sqrt{\frac{R_L}{R'_e}} - 1 \equiv \frac{C_2 + C_{b'e}}{C_1} = \sqrt{\frac{R_L}{r_e // R_e}} - 1 \quad (5.17)$$

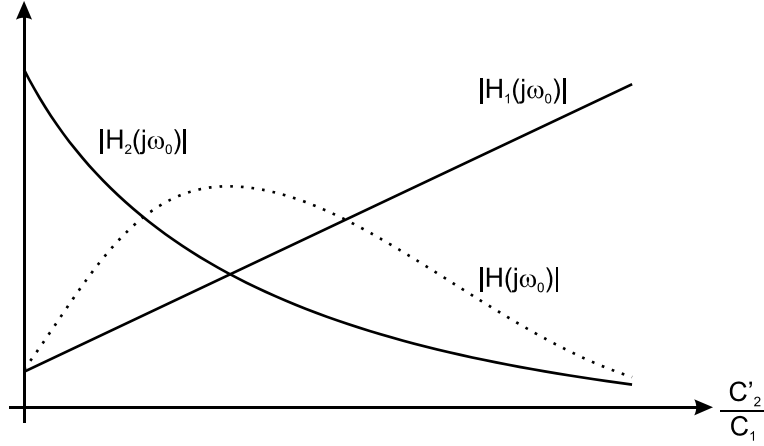


Fig. 5.6: Efeito de R_L e R'_e no ganho de malha aberta.

Obs:

A frequência de oscilação exata, obtida da condição $\angle H(j\omega_0) = 0$ aplicada diretamente à equação 5.7 é

$$\omega_0 = \sqrt{\frac{1}{L \frac{C_1 C'_2}{C_1 + C'_2}} + \frac{1}{R'_e R_L C_1 C'_2}} \cong \frac{1}{\sqrt{L \frac{C_1 C'_2}{C_1 + C'_2}}}$$

5.1.2 Oscilador Colpitts em Emissor Comum

O circuito do oscilador *colpitts* em emissor comum, juntamente com o modelo AC, encontra-se na Fig. 5.7a e b. Na frequência de oscilação, o indutor XL é um choque para RF (circuito aberto), enquanto o capacitor C_b aproxima-se de um curto-circuito.

A análise deste circuito é similar à desenvolvida no item anterior, e os resultados obtidos para frequência de oscilação e relação entre os capacitores são

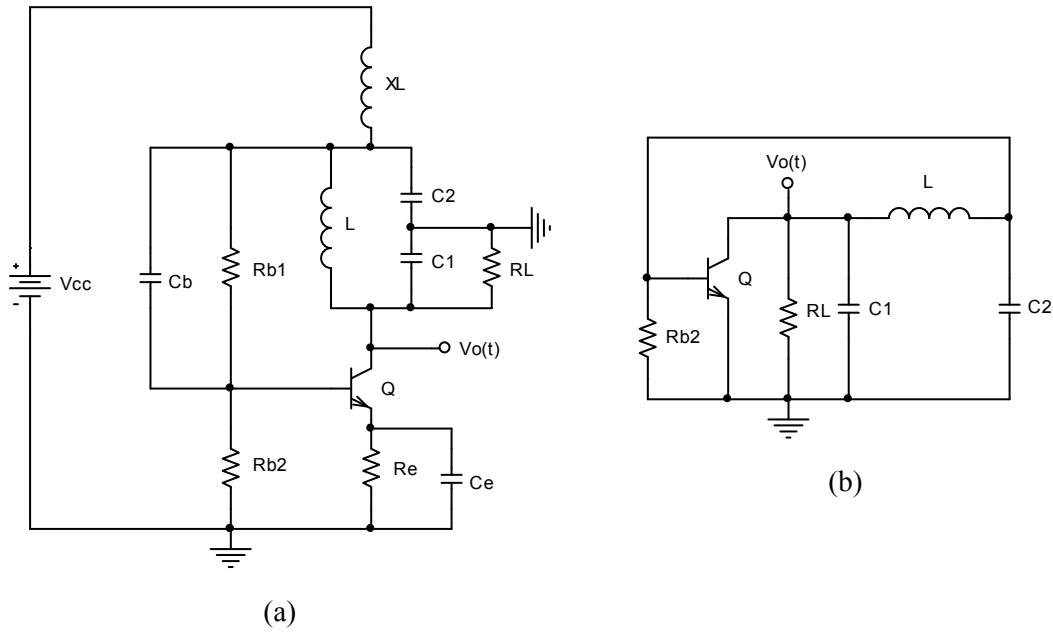
$$\omega_0 \cong \frac{1}{\sqrt{L \frac{(C_2 + C_{b'e})C_1}{C_2 + C_{b'e} + C_1}}} \quad (5.18)$$

e

$$\frac{1}{gm(R_b // h_{ie})} \leq \frac{C_2 + C_{b'e}}{C_1} \leq gmR_L \quad (5.19)$$

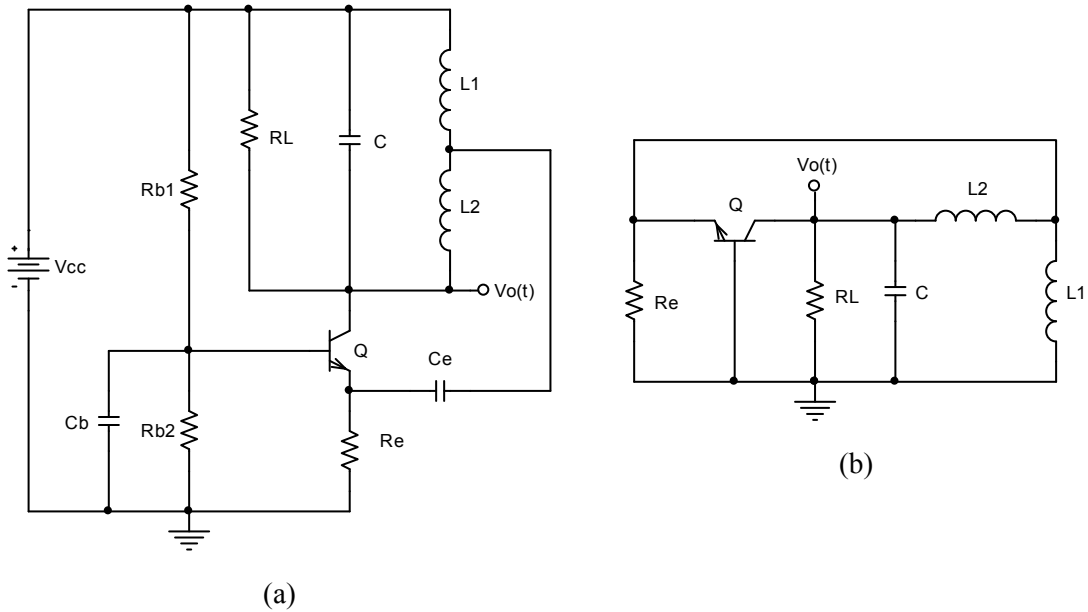
Também temos uma relação entre capacitores, onde o ganho de malha é próximo do máximo, dada por

$$\frac{C_2 + C_{b'e}}{C_1} = \sqrt{\frac{R_L}{R_{b2} // h_{ie}}} \quad (5.20)$$

Fig. 5.7: Oscilador *Colpitts* em emissor comum: a) circuito completo; b) modelo AC.

5.1.3 Oscilador Hartley em Base Comum

O oscilador *Hartley* é o dual do *Colpitts*, e seu circuito completo em base comum, juntamente com o modelo AC, encontra-se na Fig. 5.8a e b. Próximo à frequência de oscilação, os capacitores C_b e C_e aproximam-se do curto-circuito.

Fig. 5.8: Oscilador *Hartley* em base comum: a) circuito completo; b) modelo AC.

A condição de oscilação implica em

$$\omega_0 = \frac{1}{\sqrt{(L_1 + L_2)C}} \quad (5.21)$$

e

$$\frac{1}{gm(R_e // r_e)} - 1 \leq \frac{L_2}{L_1} \leq gmR_L - 1 \quad (5.22)$$

Também é possível determinar uma relação entre os indutores, onde o ganho de malha é próximo do máximo, conforme a equação 5.23.

$$\frac{L_2}{L_1} = \sqrt{\frac{R_L}{R_e // r_e}} - 1 \quad (5.23)$$

5.1.4 Oscilador Hartley em Emissor Comum

O circuito completo do oscilador *Hartley* em emissor comum, juntamente com o modelo AC, encontra-se na Fig. 5.9a e b. Tal como no item anterior, próximo à frequência de oscilação, os capacitores C_b e C_e aproximam-se do curto-circuito.

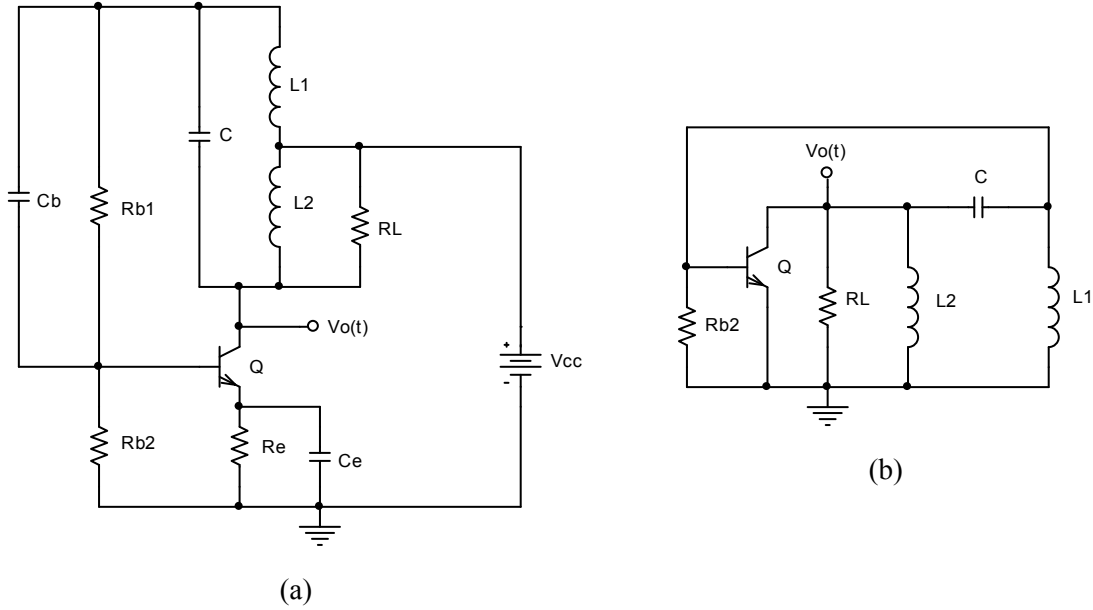


Fig. 5.9: Oscilador *Hartley* em emissor comum: a) circuito completo; b) modelo AC.

A condição de oscilação implica em

$$\omega_0 = \frac{1}{\sqrt{(L_1 + L_2)C}} \quad (5.24)$$

e

$$\frac{1}{gm(R_{b2} // h_{ie})} \leq \frac{L_2}{L_1} \leq gmR_L \quad (5.25)$$

Também é possível determinar uma relação entre os indutores, onde o ganho de malha é próximo do máximo, conforme a equação 5.26.

$$\frac{L_2}{L_1} = \sqrt{\frac{R_L}{R_{b2} // h_{ie}}} \quad (5.26)$$

5.1.5 Ajuste da Frequência de Oscilação

Podemos ajustar a frequência de oscilação do oscilador *Colpitts* utilizando um indutor variável L , ou adicionando um capacitor C_V em paralelo com o indutor, conforme a Fig. 5.10a e b. Neste caso a frequência de oscilação é dada por

$$\omega_0 = \frac{1}{\sqrt{L \left(C_V + \frac{C_1 C_2'}{C_1 + C_2'} \right)}} = \frac{1}{\sqrt{L \left(C_V + \frac{C_1 (C_2 + C_{b'e})}{C_1 + C_2 + C_{b'e}} \right)}} \quad (5.27)$$

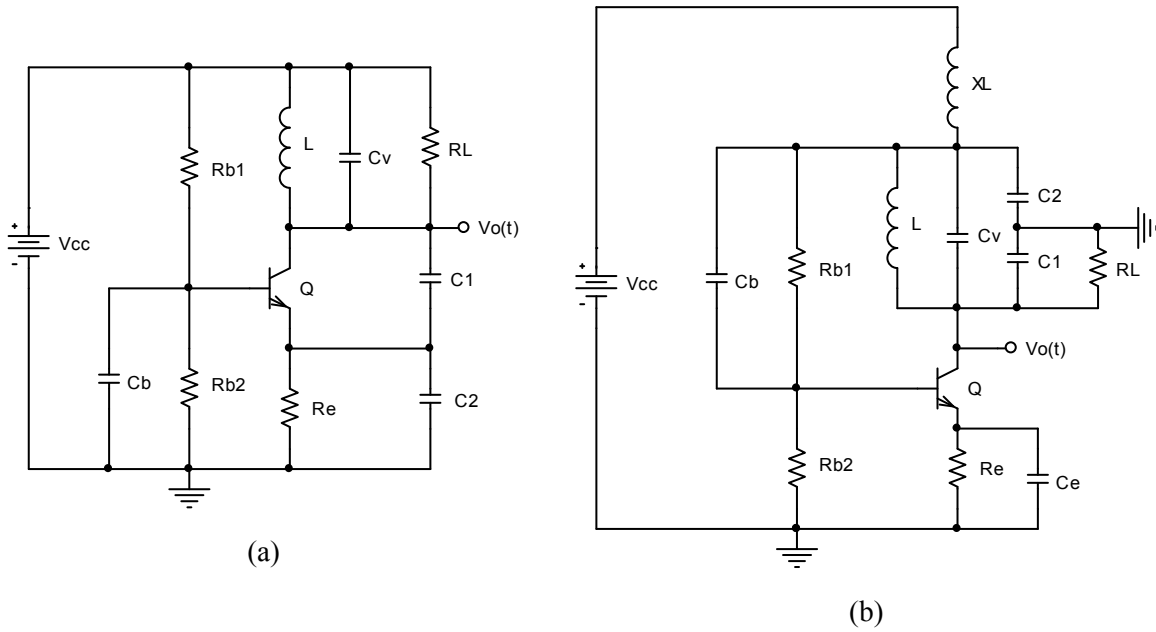


Fig. 5.10: Oscilador *Colpitts* com ajuste de frequência de oscilação: a) configuração em base comum; b) configuração em emissor comum.

A frequência de oscilação do oscilador *Hartley* pode ser facilmente ajustada usando um capacitor variável C_V no lugar de C .

5.2 Exemplo de Projeto

Como exemplo, considere o oscilador *Colpitts* em base comum da Fig. 5.3. Dimensionar o oscilador para a frequência de 400kHz, dados:

1. Resistência de carga $R_L = 10k\Omega$.
2. Indutância $L = 100\mu H$.
3. Tensão de alimentação $V_{CC} = 10V$.
4. Tensão de polarização de emissor $V_{Eg} = 1V$.
5. Excursão de tensão no coletor igual a 10V.
6. $\beta = 500$, $C_{b'e} \cong 0$ (desprezível) e $V_{BEg} = 0.7V$.

Polarização:

Pela especificação de excursão de tensão no coletor, temos

$$I_{Cq} = \frac{V_m}{R_L} = \frac{10}{10 \cdot 10^3} = 1mA$$

$$V_{Eg} = 1 \rightarrow R_e I_{Cq} = 1 \rightarrow R_e \times 1 \cdot 10^{-3} = 1 \rightarrow \boxed{R_e = 1k\Omega}$$

A tensão de base é

$$V_{Bq} = 1 + 0.7 = 1.7V$$

e conseqüentemente

$$V_{R_{b2}} = 1.7V$$

$$V_{R_{b1}} = 10 - 1.7 = 8.3V$$

Considerando a corrente que circula por R_{b1} e R_{b2} iguais, e dez vezes superior a I_{Bq} , temos

$$I_{Bq} = \frac{1 \cdot 10^{-3}}{\beta} = \frac{1 \cdot 10^{-3}}{500} = 2 \mu A$$

$$I_{R_{b1}} = I_{R_{b2}} = 10 \times I_{Bq} = 10 \times 2 \cdot 10^{-6} = 20 \mu A$$

$$R_{b2} = \frac{V_{R_{b2}}}{I_{R_{b2}}} = \frac{1.7}{20 \cdot 10^{-6}} \rightarrow \boxed{R_{b2} = 85 k\Omega}$$

$$R_{b1} = \frac{V_{R_{b1}}}{I_{R_{b1}}} = \frac{8.3}{20 \cdot 10^{-6}} \rightarrow \boxed{R_{b1} = 415 k\Omega}$$

O capacitor C_b deve ser um *bypassing* para frequência de oscilação. Podemos, por exemplo, dimensioná-lo para frequência de corte de 10kHz. Temos então que

$$h_{ie} \cong \frac{V_T}{I_{Bq}} = \frac{0.026}{2 \cdot 10^{-6}} = 13 k\Omega$$

$$C_b = \frac{1}{2\pi \times 10 \cdot 10^3 \times R_{b1} // R_{b2} // h_{ie}} = \frac{1}{2\pi \times 10 \cdot 10^3 \times 415 \cdot 10^3 // 85 \cdot 10^3 // 13 \cdot 10^3} \rightarrow \boxed{C_b = 1.45 nF}$$

Dimensionamento dos capacitores de realimentação:

Pela frequência de oscilação temos

$$\omega_0^2 = \frac{1}{L \frac{C_1 C_2}{C_1 + C_2}} \rightarrow (2\pi \times 400 \cdot 10^3)^2 = \frac{1}{100 \cdot 10^{-6} \times \frac{C_1 C_2}{C_1 + C_2}} \rightarrow \frac{C_1 + C_2}{C_1 C_2} = 631.65 \cdot 10^6 \quad (5.28)$$

Assumindo o valor ótimo para razão entre os capacitores, temos

$$\frac{C_2}{C_1} = \sqrt{\frac{R_L}{R_e // r_e}} - 1 = \sqrt{\frac{10 \cdot 10^3}{1 \cdot 10^3 // \left(\frac{V_T}{I_{Cq}}\right)}} - 1 = \sqrt{\frac{10 \cdot 10^3}{1 \cdot 10^3 // \left(\frac{0.026}{1 \cdot 10^{-3}}\right)}} - 1 \rightarrow \frac{C_2}{C_1} = 19 \quad (5.29)$$

Solucionando o sistema de equações formado por 5.28 e 5.29, temos finalmente

$$\boxed{C_1 = 1.7 nF}$$

$$\boxed{C_2 = 32.3 nF}$$

O circuito completo e a forma de onda do sinal de saída $v_o(t)$ encontram-se na Fig. 5.11a e b respectivamente. Podemos notar que o sinal de saída não é puramente senoidal, tendo uma deformação visível na parte inferior, e a excursão é de aproximadamente 10V de pico. Isto se deve ao mecanismo de limitação da amplitude do sinal, que neste caso é o corte e saturação da corrente e tensão de coletor. Uma forma eficiente de limitação da amplitude, com baixa distorção harmônica, pode ser encontrada em: “Clarck & Hess: *Communication Circuits: Analysis and Design*; Addison-Wesley; páginas 222 a 229.”

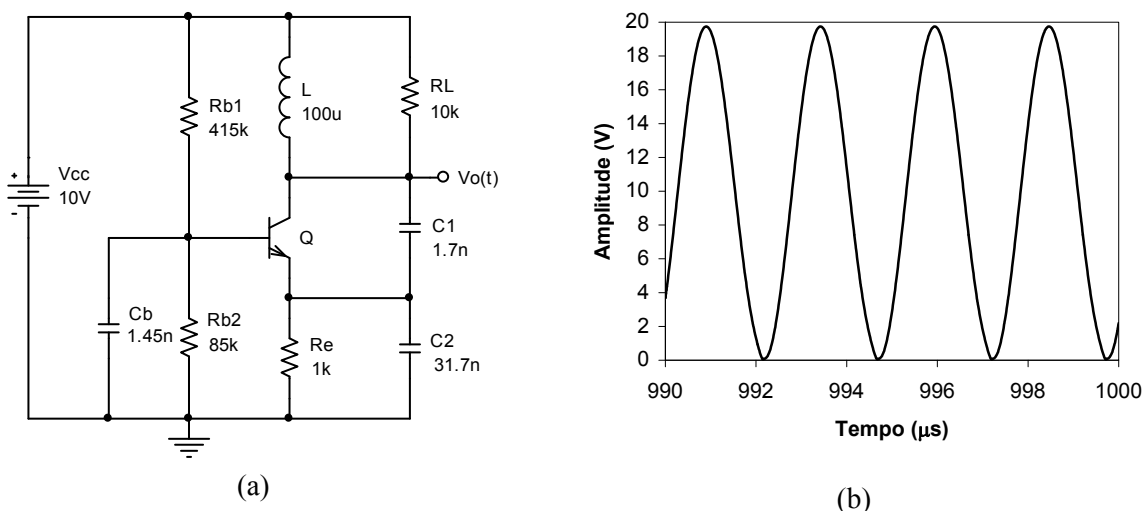


Fig. 5.11: Exemplo de projeto de oscilador *Colpitts*: a) circuito completo; b) sinal de saída.

5.3 Oscilador a Cristal

Os osciladores LC apresentados anteriormente possuem frequência fortemente dependente dos capacitores e indutores do circuito. Estes componentes sofrem variações com o envelhecimento, a temperatura, a umidade e a pressão. Estes fatores, somados às componentes parasitas do transistor, tornam a frequência do oscilador instável. Em muitas aplicações, é fundamental que o oscilador tenha frequência estabilizada e com variação de alguns ppm somente. Estes circuitos só podem ser implementados com materiais piezelétricos como por exemplo, os cristais de quartzo.

5.3.1 Cristal Oscilador

Os cristais de quartzo, assim como algumas cerâmicas, possuem propriedades piezelétricas, ou seja, sofrem deformação mecânica quando submetidos a uma diferença de potencial e vice-versa, conforme a Fig. 5.12. Devido às suas propriedades elásticas, uma lâmina de quartzo possui vários modos de vibração, em frequências muito precisas, e com baixíssima sensibilidade às alterações de temperatura, umidade e pressão. A frequência de ressonância no modo dominante depende das dimensões da lâmina e do tipo de corte. Em geral, os cristais são construídos de forma a inibir seu funcionamento nos modos de vibração superiores. Devido às dimensões práticas do cristal, a frequência de ressonância no modo fundamental está limitada até valores em torno de 20MHz. Os cristais podem ter ângulos de corte específicos, que permitem seu funcionamento em modos de vibração superiores, sobretons, onde conseguimos frequências de oscilação próximas a 200MHz.

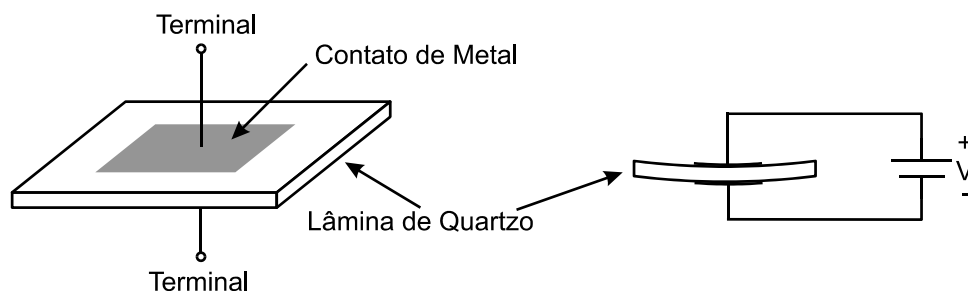


Fig. 5.12: Cristal de quartzo.

O equivalente elétrico do cristal e o símbolo normalmente usado são apresentados na Fig. 5.13a e b, respectivamente. Podemos notar a associação em paralelo de N circuitos RLC série, representando os vários modos de vibração, e um capacitor C_p , que é a capacitância de placas paralelas dos contatos.

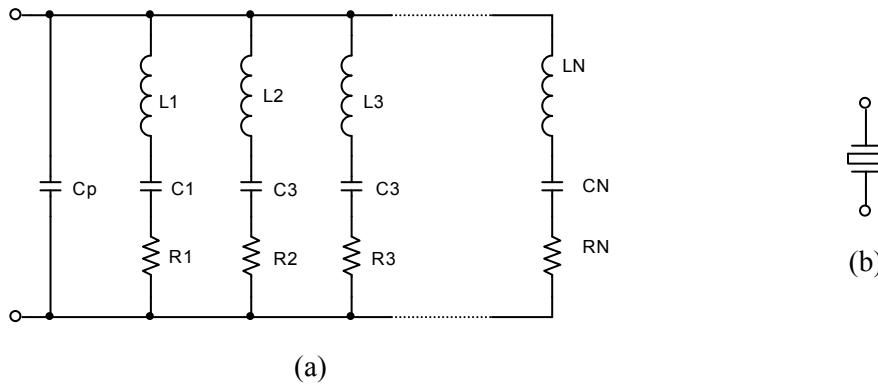


Fig. 5.13: Cristal oscilador: a) modelo elétrico; b) símbolo.

Os cristais projetados para operar no modo fundamental podem ser representados como na Fig. 5.14a. Uma das principais características destes dispositivos é o elevadíssimo fator de qualidade do circuito RLC série, que o torna essencialmente reativo. Então, podemos calcular a impedância desprezando R_s , onde obtemos facilmente que

$$Z(s) = \frac{s^2 L_s C_s + 1}{s^3 L_s C_s C_p + s(C_s + C_p)}$$

De forma melhor, fazendo $s = j\omega$, temos

$$Z(j\omega) = -j \frac{1}{\omega C_p} \left(\frac{\omega^2 - \omega_s^2}{\omega^2 - \omega_p^2} \right) \quad (5.30)$$

onde

$$\omega_s = \frac{1}{\sqrt{L_s C_s}} \quad (5.31)$$

$$\omega_p = \sqrt{\frac{C_s + C_p}{L_s C_s C_p}} \quad (5.32)$$

Verificamos que o cristal possui duas frequências de ressonância, uma série ω_s e outra paralelo ω_p , conforme a Fig. 5.14b.

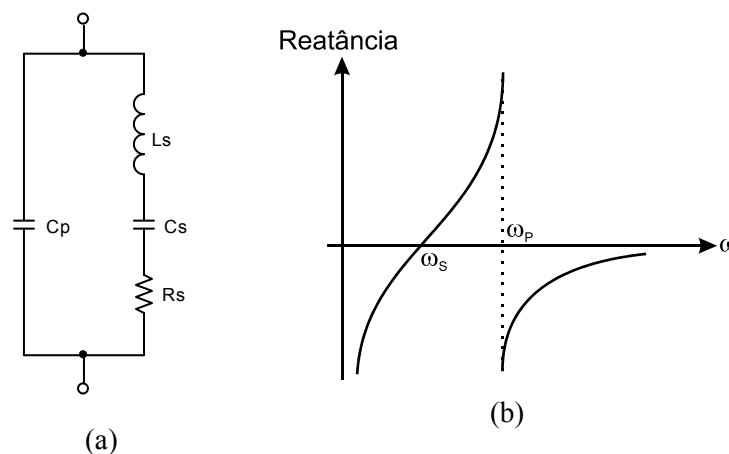


Fig. 5.14: Cristal no modo fundamental: a) modelo elétrico; b) curva de reatância.

As principais características dos cristais osciladores são:

1. Frequências ω_s e ω_p muito próximas.
2. Elevado fator de qualidade Q , na ordem de milhares.

3. Elevada estabilidade das frequências de ressonância.

Exemplo:

Calcular as frequências de ressonância e o fator de qualidade de um cristal oscilador, operando no modo fundamental, com as seguintes especificações: $C_p = 4pF$, $C_s = 0.04pF$, $L_s = 250mH$ e $R_s = 125\Omega$.

Das equações 5.31 e 5.32, temos

$$\omega_s = \frac{1}{\sqrt{L_s C_s}} = \frac{1}{\sqrt{250 \cdot 10^{-3} \times 0.04 \cdot 10^{-12}}} = 1 \cdot 10^7 \text{ rad/s} \rightarrow \boxed{f_s = 1.5915494 \text{ MHz}}$$

$$\omega_p = \sqrt{\frac{C_s + C_p}{L_s C_s C_p}} = \sqrt{\frac{0.04 \cdot 10^{-12} + 4 \cdot 10^{-12}}{250 \cdot 10^{-3} \times 0.04 \cdot 10^{-12} \times 4 \cdot 10^{-12}}} = 1.0049876 \cdot 10^7 \text{ rad/s} \rightarrow \boxed{f_p = 1.5994874 \text{ MHz}}$$

$$Q = \frac{\omega_s L_s}{R_s} = \frac{1 \cdot 10^7 \times 250 \cdot 10^{-3}}{125} \rightarrow \boxed{Q = 20000}$$

Observe que o capacitor C_s é muito pequeno e o indutor L_s é muito grande, e estes valores não são compatíveis com as dimensões físicas do cristal, que mede alguns milímetros. Mas na verdade estes componentes não existem, são apenas partes de um modelo elétrico para um dispositivo eletromecânico. Os valores irrealistas destes componentes é consequência do elevadíssimo fator de qualidade associado.

5.3.2 Oscilador Colpitts a Cristal

Analisando a equação 5.30, verificamos que o cristal apresenta reatância indutiva para qualquer frequência no intervalo $[\omega_s, \omega_p]$, e a indutância equivalente varia de zero a infinito. Podemos substituir o indutor do oscilador *Colpitts* pelo cristal, que assumirá a sua função. Obrigatoriamente, a frequência de oscilação estará entre ω_s e ω_p , pois todos os valores possíveis de indutâncias estão contidos neste intervalo.

Conforme já analisamos, a frequência de oscilação é dada por

$$\omega_0 = \frac{1}{\sqrt{L \left(C_p + \frac{C_1 C_2'}{C_1 + C_2'} \right)}}$$

que é a ressonância do circuito LC paralelo da Fig. 5.16a. Ao substituirmos o indutor pelo cristal, temos o circuito LC da Fig. 5.16b, cuja frequência de ressonância é

$$\omega_0 = \sqrt{\frac{C_s + C_p + \frac{C_1 C_2'}{C_1 + C_2'}}{L_s C_s \left(C_p + \frac{C_1 C_2'}{C_1 + C_2'} \right)}} \quad (5.33)$$

Sabemos que

$$C_s \ll C_p + \frac{C_1 C_2'}{C_1 + C_2'}$$

e aplicando esta condição à equação 5.33, lembrando que $\sqrt{1+x} \cong 1+x/2$ quando $|x| \ll 1$, temos que a frequência de oscilação é

$$\omega_0 \cong \frac{1 + \frac{1}{2}C_s \left/ \left(C_p + \frac{C_1 C_2'}{C_1 + C_2'} \right) \right.}{\sqrt{L_s C_s}} = \omega_s \left(1 + \frac{1}{2}C_s \left/ \left(C_p + \frac{C_1 C_2'}{C_1 + C_2'} \right) \right. \right) \cong \omega_s \quad (5.34)$$

A capacitância C_s é da ordem de 10^{-15} F, enquanto as outras capacitâncias estão na faixa de 10^{-12} F. A equação 5.34 mostra que ω_0 é virtualmente igual a ω_s , com erro na faixa de 0.1%.

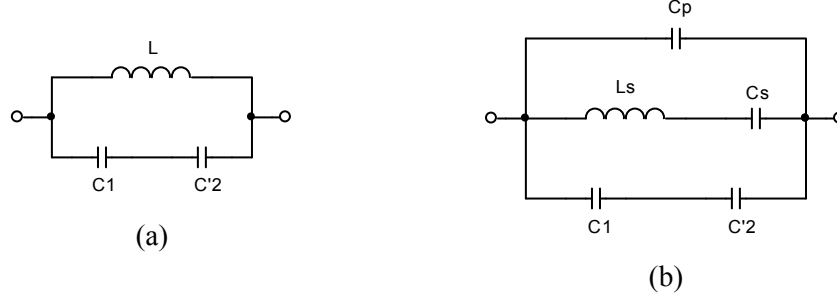


Fig. 5.15: Carga reativa do oscilador *Colpitts*: a) sem cristal; b) com cristal.

O circuito da Fig. 5.16a é um oscilador *Colpitts*, em emissor comum, com cristal, também conhecido como *Pierce*. O Indutor XL tem a função de polarizar o transistor, mas é um circuito aberto na frequência de oscilação.

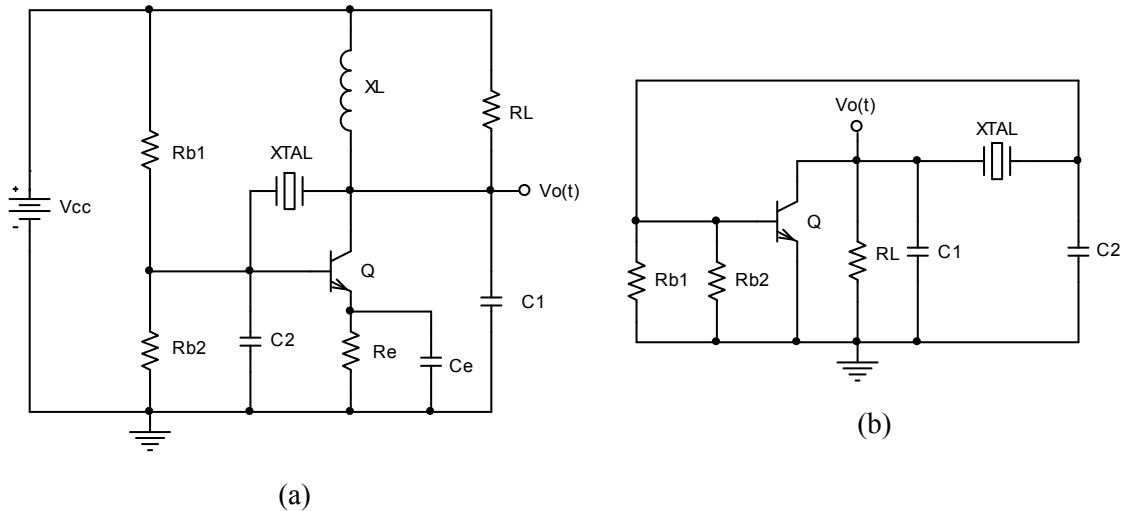


Fig. 5.16: Oscilador *Colpitts* a cristal: a) circuito completo; b) modelo AC.

A relação entre os capacitores C_1 e C_2' deve respeitar a equação 5.20. Como o cristal pode assumir qualquer valor de reatância indutiva, em princípio, C_1 e C_2' podem ter qualquer valor, desde que a relação imposta por 5.20 seja mantida. Entretanto, quando substituímos o indutor pelo cristal, adicionamos a resistência R_s . O cálculo da condição de oscilação realizado anteriormente considerou o circuito equivalente da Fig. 5.17a, mas com a presença de R_s temos o circuito da Fig. 5.17b. Uma forma prática de estabelecermos uma equivalência entre os dois circuitos é forçar o fator de qualidade associado a L e R_s ser muito maior que os fatores de qualidade de C_1 e C_2' , considerando os resistores R_b e R_L como perda. Desta forma temos que

$$\frac{\omega_0 L}{R_s} \gg \omega_0 C_1 R_L$$

e

$$\frac{\omega_0 L}{R_s} \gg \omega_0 C_2' R_b$$

As inequações acima são satisfeitas bastando fazer

$$\frac{\omega_0 L}{R_S} \gg \omega_0 (C_1 R_L + C_2' R_b)$$

onde

$$R_b = R_{b1} // R_{b2} // h_{ie}$$

$$C_2' = C_2 + C_{b'e}$$

Multiplicando ambos os lados da equação por ω_0 , e lembrando que $\omega_0^2 = 1/L(C_p + C_1 C_2' / (C_1 + C_2'))$, temos que

$$\frac{1}{R_S \left(C_p + \frac{C_1 C_2'}{C_1 + C_2'} \right)} \gg \omega_0^2 (C_1 R_L + C_2' R_b)$$

Da equação 5.20, podemos fazer $C_2' = C_1 \sqrt{R_L / R_b}$, e a inequação acima é satisfeita fazendo

$$C_1 \gg \frac{\sqrt{\omega_0^2 C_p^2 R_S R_L + 2\omega_0^2 C_p^2 R_S \sqrt{R_L R_b} + \omega_0^2 C_p^2 R_S R_b + 4}}{2\omega_0 \sqrt{R_L R_S}} \quad (5.35)$$

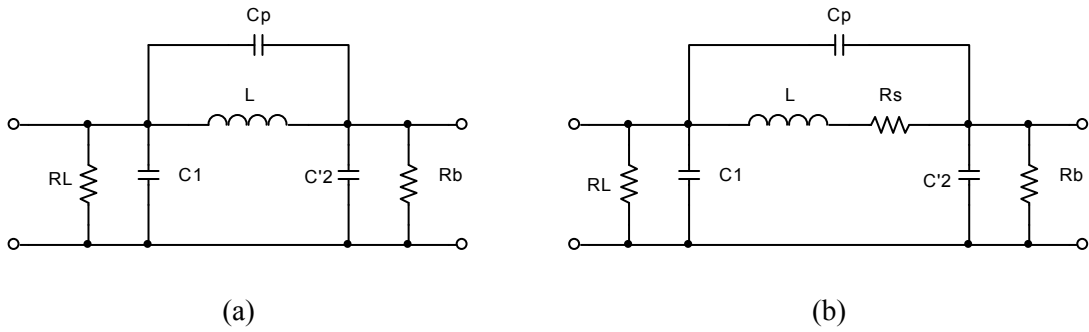


Fig. 5.17: Malha de realimentação do oscilador *Colpitts*: a) sem cristal; b) com cristal.

5.3.3 Exemplo de Projeto

Como exemplo, vamos dimensionar o oscilador *Colpitts* da Fig. 5.16, com as seguintes especificações:

1. Cristal oscilador de 1MHz: $f_s = 999678.83 \text{ Hz}$; $f_p = 1019476.37 \text{ Hz}$; $L_s = 0.254647909 \text{ H}$; $C_s = 9.95357648 \cdot 10^{-14} \text{ F}$; $C_p = 2.48839412 \cdot 10^{-12} \text{ F}$; $R_s = 64 \Omega$.
2. Resistência de carga $R_L = 5 \text{ k}\Omega$.
3. Tensão de alimentação $V_{CC} = 10 \text{ V}$.
4. Tensão de polarização de emissor $V_{Eq} = 1 \text{ V}$.
5. Excursão de tensão no coletor igual a 10V.
6. $\beta = 500$, $C_{b'e} \cong 12 \text{ pF}$ (desprezível) e $V_{BEq} = 0.7 \text{ V}$.

Polarização:

Pela especificação de excursão de tensão no coletor, temos

$$I_{Cq} = \frac{V_m}{R_L} = \frac{10}{5 \cdot 10^3} = 2 \text{ mA}$$

$$V_{Eq} = 1 \rightarrow R_e I_{Cq} = 1 \rightarrow R_e \times 2 \cdot 10^{-3} = 1 \rightarrow \boxed{R_e = 500\Omega}$$

A tensão de base é

$$V_{Bq} = 1 + 0.7 = 1.7V$$

e consequentemente

$$V_{R_{b2}} = 1.7V$$

$$V_{R_{b1}} = 10 - 1.7 = 8.3V$$

Considerando a corrente que circula por R_{b1} e R_{b2} iguais, e vinte vezes superior a I_{Bq} , temos

$$I_{Bq} = \frac{2 \cdot 10^{-3}}{\beta} = \frac{2 \cdot 10^{-3}}{500} = 4\mu A$$

$$I_{R_{b1}} = I_{R_{b2}} = 20 \times I_{Bq} = 20 \times 4 \cdot 10^{-6} = 80\mu A$$

$$R_{b2} = \frac{V_{R_{b2}}}{I_{R_{b2}}} = \frac{1.7}{80 \cdot 10^{-6}} \rightarrow \boxed{R_{b2} = 21.25k\Omega}$$

$$R_{b1} = \frac{V_{R_{b1}}}{I_{R_{b1}}} = \frac{8.3}{80 \cdot 10^{-6}} \rightarrow \boxed{R_{b1} = 103.75k\Omega}$$

O capacitor C_e deve ser um *bypassing* para frequência de oscilação, por exemplo 10kHz. Temos então que

$$h_{ie} \cong \frac{I_{Bq}}{V_T} = \frac{0.026}{4 \cdot 10^{-6}} = 6.5k\Omega$$

$$r_e = \frac{h_{ie}}{\beta + 1} = \frac{6.5 \cdot 10^3}{501} = 12.97\Omega$$

$$C_e = \frac{1}{2\pi \times 10 \cdot 10^3 \times r_e} = \frac{1}{2\pi \times 10 \cdot 10^3 \times 25.95} \rightarrow \boxed{C_e = 1.2\mu F}$$

Dimensionamento dos capacitores de realimentação:

Pela equação 5.35 temos

$$C_1 \gg \frac{\sqrt{\omega_0^2 C_p^2 R_s R_L + 2\omega_0^2 C_p^2 R_s \sqrt{R_L R_b} + \omega_0^2 C_p^2 R_s R_b} + 4}{2\omega_0 \sqrt{R_L R_s}}$$

$$C_1 \gg 279pF$$

Podemos escolher, por exemplo,

$$\boxed{C_1 = 1nF}$$

Pela equação 5.20, que prevê a relação entre os capacitores, temos

$$\frac{C'_2}{C_1} = \frac{C_2 + C_{b'e}}{C_1} = \sqrt{\frac{R_L}{R_b}} = \sqrt{\frac{R_L}{R_{b1} // R_{b2} // h_{ie}}} = \sqrt{\frac{5 \cdot 10^3}{4.75 \cdot 10^3}} = 1.05 \rightarrow \boxed{C_2 \cong 1nF}$$

O indutor XL deve ter reatância muito elevada na frequência de oscilação, representando um circuito aberto. Podemos fazer $X_{XL} \gg R_L$, e um valor que satisfaz a esta condição é

$$\boxed{XL = 10mH}$$

O circuito completo e a forma de onda do sinal de saída $v_o(t)$, obtida por simulação, encontram-se na Fig. 5.18a e b respectivamente.

Observe que a excursão de sinal é um pouco menor que 10V, isto se deve à dissipação de potência nas outras resistências do circuito, inclusive R_S , que não foram consideradas.

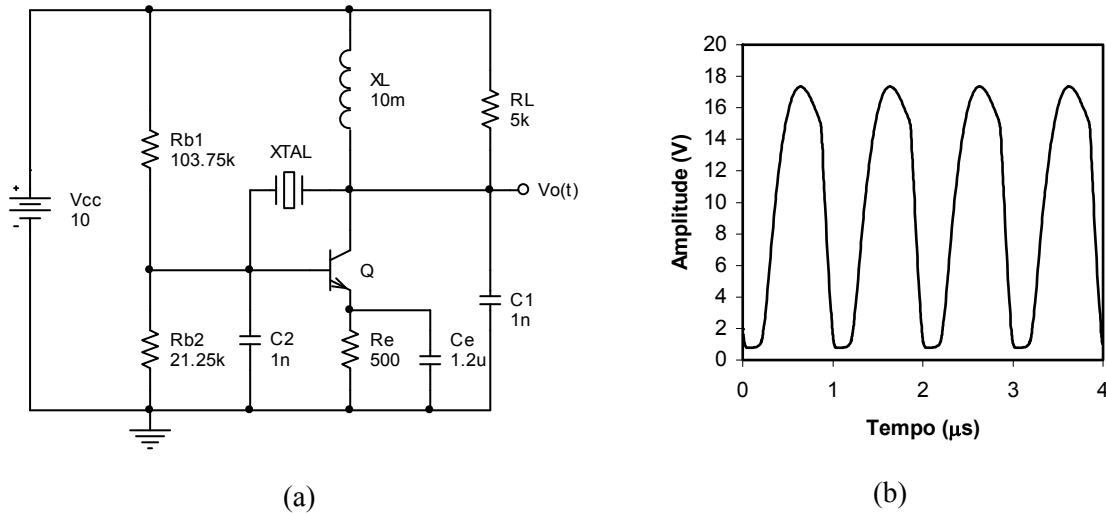


Fig. 5.18: Oscilador *Colpitts* a cristal: a) circuito completo; b) tensão de saída.

5.3.4 Oscilador Colpitts com Cristal em Ressonância Série

Os cristais osciladores possuem impedância muito baixa na frequência de ressonância série ω_s , e podemos usar esta propriedade para estabilizar a frequência de um oscilador. Considere o oscilador *Colpitts* em base comum da Fig. 5.19. Verificamos que a malha de realimentação só está fechada na frequência ω_s , onde o cristal possui impedância baixa. O oscilador deve ser projetado como no item 5.1.1, e com frequência muito próxima de ω_s . Então, interrompemos o caminho da realimentação e introduzimos o cristal, que força as condições de módulo e fase permanecerem muito próximas de ω_s .

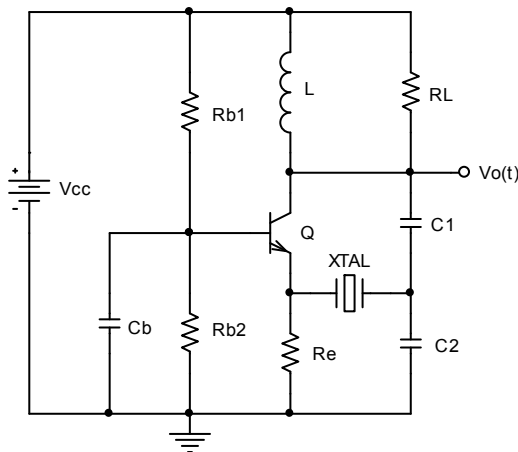


Fig. 5.19: Oscilador *Colpitts* com cristal em ressonância série.

5.3.5 Oscilador Pierce com Porta Lógica

Os equipamentos digitais, como microcomputadores, microcontroladores, etc..., necessitam de frequências de *clock* muito precisas, e por isso utilizam osciladores a cristal. Uma forma eficiente e econômica de implementação de osciladores, é o emprego de portas lógicas na região proibida. Conforme pode ser visto na Fig. 5.20, a porta inversora, para tensões de entrada dentro da região proibida, se comporta como um amplificador inversor de alto ganho. Podemos forçar a porta inversora a polarizar-se no meio da região proibida, conectando a entrada com a saída através de um resistor de

valor elevado. Fazendo a realimentação apropriada, obtemos o oscilador Pierce da Fig. 5.21a. No caso de uma porta CMOS temos circuito equivalente da Fig. 5.21b.

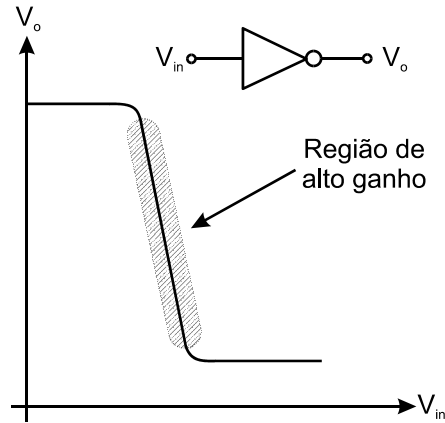


Fig. 5.20: Porta lógica inversora.

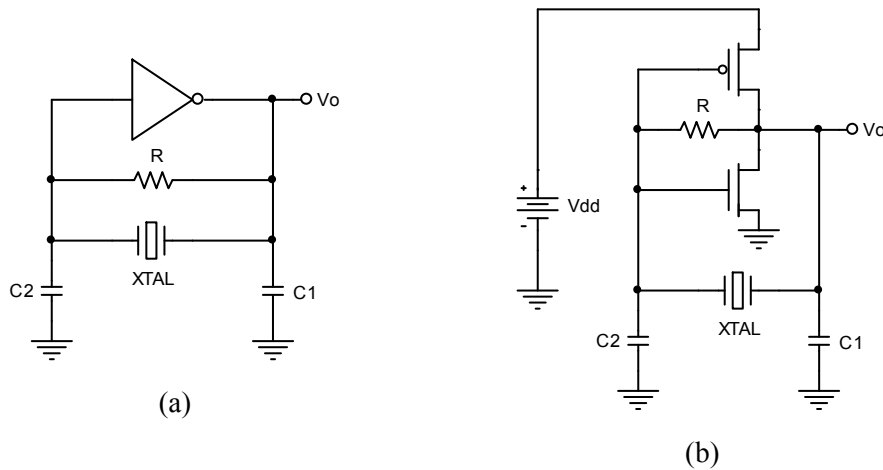


Fig. 5.21: Oscilador Pierce com porta inversora: a) forma geral; b) porta CMOS.

O modelo AC em malha aberta, para determinação da condição de oscilação, encontra-se na Fig. 5.22. O cristal atua como um indutor L , os transistores MOSFET são uma fonte de corrente controlada por tensão, e com resistência de saída R_o . O resistor de polarização R foi desprezado, por ser muito alto.

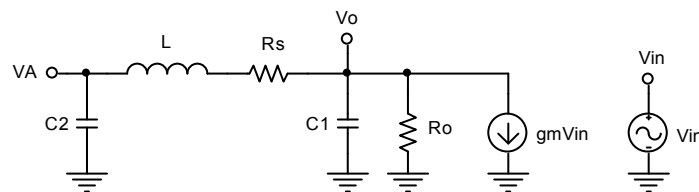


Fig. 5.22: Circuito em malha aberta, para análise das condições de oscilação.

De forma idêntica ao item 5.1.1, podemos determinar duas funções de transferência $H_1(s) = V_A(s)/V_{in}(s)$ e $H_2(s) = V_o(s)/V_{in}(s)$, a primeira desconsiderando R_o ($R_o = \infty$) e a última desconsiderando R_s ($R_s = 0$).

Temos para os dois casos que a condição de fase é alcançada em

$$\omega_0 = \sqrt{\frac{C_1 + C_2}{LC_1C_2}} \quad (5.36)$$

e a condição de ganho em ω_0 é

$$H_1(j\omega_0) = \frac{Lgm}{R_s(C_1 + C_2)} \geq 1 \quad (5.37)$$

e

$$H_2(j\omega_0) = \frac{R_o gm C_1}{C_2} \geq 1 \quad (5.38)$$

Igualando as equações 5.37 e 5.38, temos

$$C_1 = \frac{1}{\omega_0 \sqrt{R_o R_s}} \quad (5.39)$$

Multiplicando o numerador e o denominador da equação 5.37 por $C_1 C_2$, temos

$$\frac{LC_1 C_2}{(C_1 + C_2)} \frac{gm}{R_s C_1 C_2} \geq 1 \rightarrow \frac{gm}{R_s C_1 C_2} \geq \omega_0^2 \quad (5.40)$$

Substituindo a equação 5.39 em 5.40, temos que o capacitor C_2 deve respeitar a inequação

$$C_2 \leq \frac{gm}{\omega_0} \sqrt{\frac{R_o}{R_s}} \quad (5.41)$$

Portanto, temos como equações de projeto do oscilador, o sistema 5.42

$$\begin{cases} C_1 = \frac{1}{\omega_0 \sqrt{R_o R_s}} \\ C_2 \leq \frac{gm}{\omega_0} \sqrt{\frac{R_o}{R_s}} \end{cases} \quad (5.42)$$

Aparentemente, C_2 pode ser zero, pois o cristal pode representar qualquer valor de reatância indutiva. Mas nos cálculos acima, não consideramos a resistência de entrada do amplificador, pois é extremamente elevada. Esta resistência, embora muito alta, e a capacitância parasita no *gate* dos transistores, limitam o valor mínimo de C_2 . Na prática, utilizamos valores C_2 próximos de C_1 .

Os parâmetros R_o e gm não são fornecidos pelos fabricantes, e por isto, o dimensionamento destes osciladores é feito por estimativa. Em geral, os *datasheets* provêem aplicações das portas lógicas como osciladores, e os valores dos capacitores são fornecidos. A ordem de grandeza dos capacitores é de algumas dezenas de pF.

A análise realizada nesta seção se aplica ao oscilador *Colpitts* da Fig. 5.16a, quando utilizamos transistores MOSFET ou JFET no lugar dos bipolares.

Capítulo 6

Modulação de Amplitude

A modulação de amplitude (AM) é uma forma eficiente de codificação do sinal na frequência. É muito usada nas transmissões de rádio e televisão, e é de simples implementação.

A modulação AM é feita simplesmente alterando a amplitude de uma senoide em alta frequência (portadora), proporcionalmente a um determinado sinal modulador. Desta forma, a informação é enviada no entorno da frequência da portadora.

Matematicamente, o sinal AM possui a forma

$$v(t) = A[1 + mf(t)]\cos(\omega_0 t) \quad (6.1)$$

Onde:

- A é a amplitude da portadora ($A\cos(\omega_0 t)$).
- m é o índice de modulação, que varia entre 0 e 1.
- $f(t)$ é o sinal modulador (voz, música, dados, etc...), com módulo máximo igual a 1 e média zero, ou seja, $\max|f(t)| = 1$ e $\overline{f(t)} = 0$.

Considerando, como exemplo, $f(t) = \sin(\omega_m t)$, e sendo $\omega_m < \omega_0$, o gráfico de $v(t)$ tem a forma da Fig. 6.1. Podemos observar duas envoltórias de frequência ω_m delimitando a portadora em ω_0 . O índice de modulação pode ser obtido facilmente do gráfico, sendo

$$m = \frac{C - B}{C + B} \quad (6.2)$$

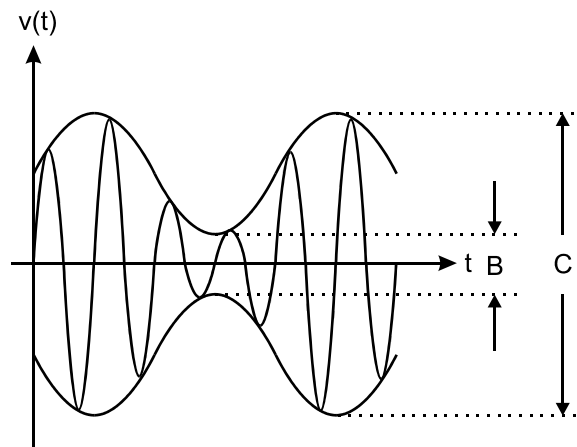


Fig. 6.1: Sinal AM no tempo.

O maior índice de modulação $m = 100\%$ é alcançado quando $B = 0$.

A representação do sinal AM no domínio da frequência, é obtida aplicando a transformada de Fourier ao sinal $v(t)$.

$$F[v(t)] = F[A(1 + mf(t))\cos(\omega_0 t)]$$

Lembrando que a transformada de Fourier de uma multiplicação no tempo, é uma convolução na frequência, temos

$$F[v(t)] = V(\omega) = \frac{1}{2\pi} F[A(1 + mf(t))] * F[\cos(\omega_0 t)] \quad (6.3)$$

Aplicando a propriedade de linearidade da transformada à equação 6.3, temos

$$\begin{aligned} V(\omega) &= \frac{A}{2\pi} (F[1] + mF[f(t)]) * F[\cos(\omega_0 t)] \\ V(\omega) &= \frac{A}{2\pi} F[1] * F[\cos(\omega_0 t)] + \frac{Am}{2\pi} F[f(t)] * F[\cos(\omega_0 t)] \\ V(\omega) &= \pi A \delta(\omega) * (\delta(\omega + \omega_0) + \delta(\omega - \omega_0)) + \frac{1}{2} Am F(\omega) * (\delta(\omega + \omega_0) + \delta(\omega - \omega_0)) \end{aligned}$$

ou de forma melhor

$$V(\omega) = \pi A (\delta(\omega + \omega_0) + \delta(\omega - \omega_0)) + \frac{1}{2} Am F(\omega + \omega_0) + \frac{1}{2} Am F(\omega - \omega_0) \quad (6.4)$$

onde $\delta(\omega)$ é a função impulso.

Considerando $F(\omega)$ limitado em frequência, temos o gráfico simbólico da Fig. 6.2. Aplicando as convoluções da equação 6.4, temos finalmente o espectro de frequências do sinal modulado, representado na Fig. 6.3. Este tipo de modulação é chamada de AM DSB (*Double-Side Band*) com portadora.

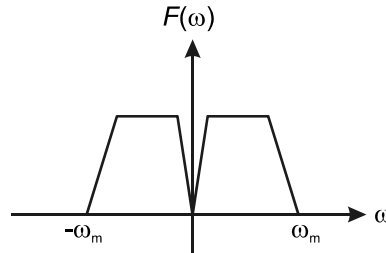


Fig. 6.2: Representação do sinal modulador no domínio da frequência.

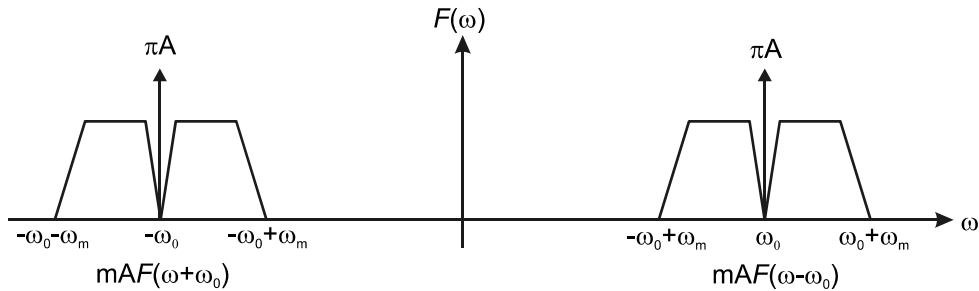


Fig. 6.3: Representação no domínio da frequência, do sinal modulado.

A potência média do sinal AM \bar{P}_{AM} está distribuída pela portadora \bar{P}_C e a modulação \bar{P}_m , conforme as equações abaixo

$$\bar{P}_C = \frac{A^2}{2}$$

$$\bar{P}_m = \frac{A^2 m^2}{2} \overline{f^2(t)}$$

$$\bar{P}_{AM} = \bar{P}_C + \bar{P}_m = \frac{A^2}{2} + \frac{A^2 m^2}{2} \overline{f^2(t)} \quad (6.5)$$

A máxima potência do sinal é alcançada quando $m = 1$, ou seja, 100% de modulação. A potência da portadora não é aproveitada. Portanto, é comum em alguns sistemas de transmissão, retirar a portadora, obtendo a modulação AM DSB SC (*Supressed Carrier*), conforme a Fig. 6.4.

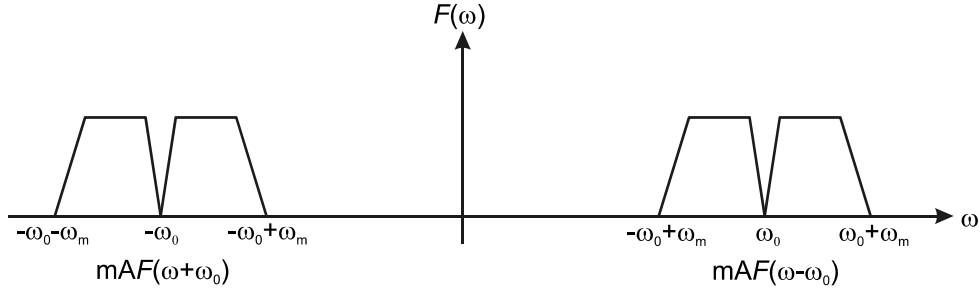


Fig. 6.4: Modulação AM sem portadora (AM-SC).

Ainda com o objetivo de concentrar o máximo de potência na informação, utilizamos a modulação AM SSB (*Single-Side Band*), que é obtida eliminando um dos lados do espectro de frequências, conforme a Fig. 6.5a e b. Em geral, utilizamos filtros mecânicos (cristal, SAW ou cerâmico) de elevadíssima seletividade, para eliminar um dos lados. Uma técnica mais apropriada para implementação destes moduladores em circuitos integrados, é a utilização de transformadores de Hilbert, a capacitores chaveados, para modulação direta do sinal SSB.

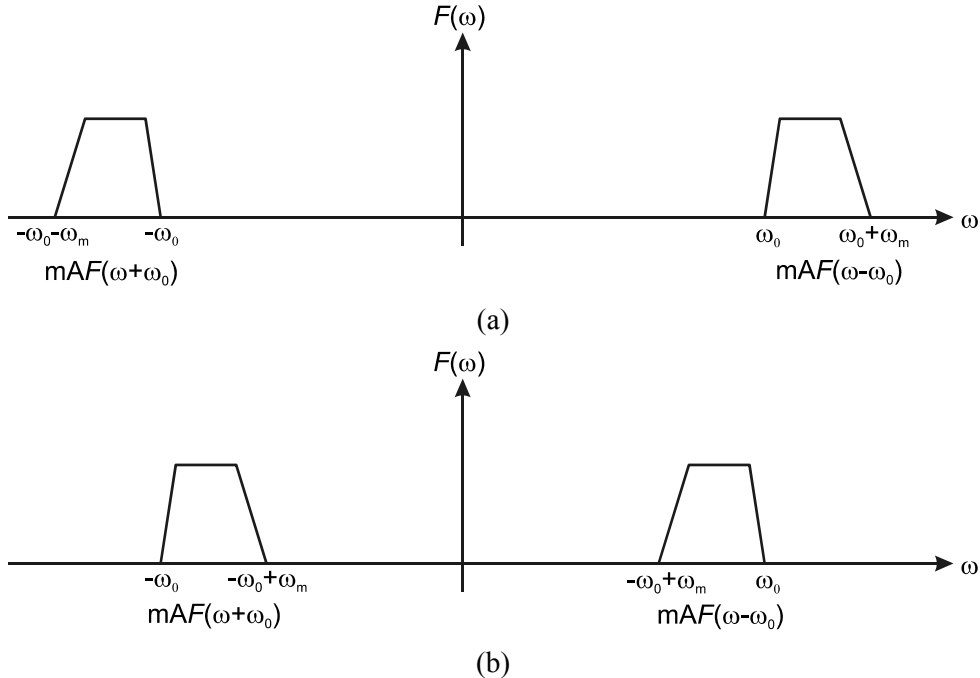


Fig. 6.5: Modulação AM SSB: a) sem a banda interior; b) sem a banda exterior.

Nos próximos itens, serão apresentados alguns circuitos de moduladores AM.

6.1 Modulador AM de Alto Nível

O circuito sintonizado, como todo amplificador, quando submetido a um sinal de entrada muito elevado, limita o sinal de saída produzindo distorção harmônica. Entretanto, se o circuito for muito

seletivo, os harmônicos produzidos são filtrados, dando a impressão que não houve corte nem saturação do transistor. Uma análise cuidadosa mostra que o ganho de tensão tende a zero, com o aumento do sinal de entrada. O resultado final deste processo, é manter uma senoide com amplitude limitada na saída do amplificador. O mesmo ocorre com os osciladores, que mantêm a amplitude da oscilação constante e limitada pela tensão de alimentação. Podemos usar este efeito para construir um modulador AM, bastando variar a tensão de alimentação proporcionalmente ao sinal modulador.

Considere o circuito da Fig. 6.6. Verificamos facilmente que o transistor Q_1 faz parte de um oscilador *Colpitts*, em base comum, e é alimentado pelo emissor de Q_2 . Se polarizarmos Q_2 de forma que a tensão no emissor seja $V_{CC}/2$, a amplitude do sinal no coletor de Q_1 será $V_{CC}/2$, ou seja, a tensão de coletor variará de zero a V_{CC} ; este resultado foi analisado em detalhes no capítulo Capítulo 5. Ao aplicarmos a tensão AC $v_{in}(t)$ à base de Q_2 , a tensão no emissor será $v_e(t) = V_{CC}/2 + v_{in}(t)$, e devemos ter o sinal no coletor de Q_1 variando de zero a $2v_e(t)$. Assumindo por simplicidade que $v_{in}(t) = V_m \sin(\omega_m t)$, temos que

$$v_e(t) = \frac{V_{CC}}{2} + V_m \sin(\omega_m t)$$

Sendo ω_0 , a frequência de oscilação, muito maior que ω_m , teremos no coletor de Q_1 o sinal

$$v_c(t) = \frac{V_{CC}}{2} + V_m \sin(\omega_m t) + \left(\frac{V_{CC}}{2} + V_m \sin(\omega_m t) \right) \cos(\omega_0 t)$$

A diferença de potencial em L_1 é

$$v_{L_1}(t) = v_c(t) - v_e(t) = \left(\frac{V_{CC}}{2} + V_m \sin(\omega_m t) \right) \cos(\omega_0 t)$$

e conseqüentemente, pela relação de espiras do transformador, a saída $v_o(t)$ é

$$v_o(t) = \frac{N_2}{N_1} \left(\frac{V_{CC}}{2} + V_m \sin(\omega_m t) \right) \cos(\omega_0 t)$$

Colocando $V_{CC}/2$ em evidência na equação acima, temos finalmente que

$$v_o(t) = \frac{N_2}{N_1} \frac{V_{CC}}{2} \left(1 + \frac{2V_m}{V_{CC}} \sin(\omega_m t) \right) \cos(\omega_0 t) \quad (6.6)$$

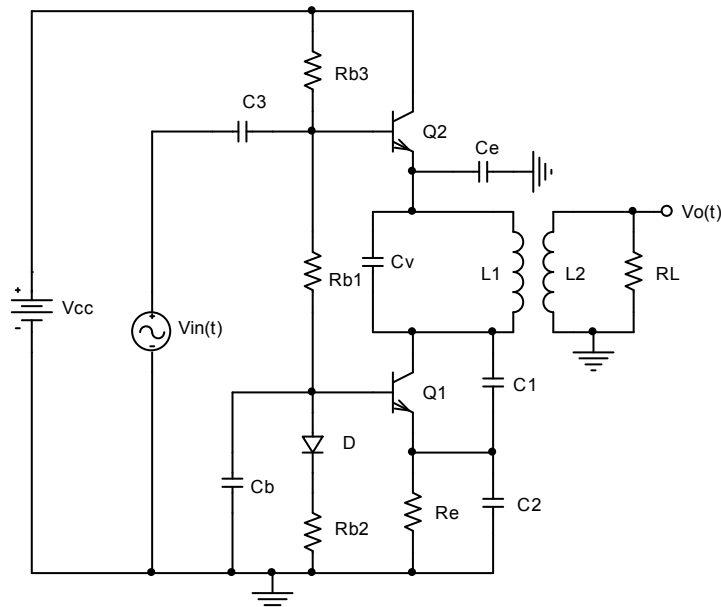


Fig. 6.6: Modulador AM de alto nível.

Comparando a equação 6.6 termo a termo com 6.1, verificamos que

$$A = \frac{N2}{N1} \frac{V_{CC}}{2}$$

e o índice de modulação é

$$m = \frac{2V_m}{V_{CC}}$$

Os cálculos acima, assumem que a razão ω_0/ω_m é muito grande, de forma que em relação ao período da portadora ω_0 , o sinal modulador comporta-se como uma fonte DC. Considere, por exemplo, uma portadora em 1MHz e um sinal modulador senoidal em 1kHz. Em um ciclo da portadora, 1µs, temos um milésimo do período do sinal modulador, praticamente constante.

6.1.1 Considerações de Projeto

Corrente de polarização.

Consideramos em nossa análise que o oscilador possui excursão de sinal máxima simétrica. Para que isto seja verdade, é necessário que a corrente de coletor de Q_1 seja zero quando a tensão for máxima. Sabendo que a amplitude do sinal AC no coletor é $(V_{CC}/2 + V_m \sin(\omega_m t))$, devemos ter a corrente de polarização do coletor dada por

$$I_{C_1} = \frac{\frac{V_{CC}}{2} + V_m \sin(\omega_m t)}{R_{Ceq}} \quad (6.7)$$

onde R_{Ceq} compreende todas as cargas resistivas em paralelo com L_1 , inclusive R_L refletido.

Fazendo $V_m = 0$, colocamos o circuito em repouso, sem sinal de modulação, e pela equação 6.7, temos

$$I_{C_{q1}} = \frac{V_{CC}}{2R_{Ceq}} \quad (6.8)$$

Mas a equação 6.7 mostra que a corrente de coletor deve acompanhar as variações do sinal modulador. Analisando o circuito da Fig. 6.6, concluímos que a tensão na base de Q_2 deve ser

$$V_{b2} = v_{in}(t) + \frac{V_{CC}}{2} + V_{BEq2}$$

e consequentemente

$$V_{b1} = \left(v_{in}(t) + \frac{V_{CC}}{2} + V_{BEq2} - V_d \right) \frac{R_{b2}}{R_{b1} + R_{b2}} + V_d \quad (6.9)$$

Então, podemos calcular a tensão no emissor de Q_1 e consequentemente I_{C1} , de forma que

$$I_{C_1} = \frac{\left(v_{in}(t) + \frac{V_{CC}}{2} + V_{BEq2} - V_d \right) \frac{R_{b2}}{R_{b1} + R_{b2}} + V_d - V_{BEq1}}{R_e} \quad (6.10)$$

Assumindo, de forma razoável, que $V_{BEq1} = V_{BEq2} = V_d$ na equação 6.10, temos

$$I_{C_1} = \frac{R_{b2}}{R_e(R_{b1} + R_{b2})} v_{in}(t) + \frac{R_{b2}}{R_e(R_{b1} + R_{b2})} \frac{V_{CC}}{2} \quad (6.11)$$

Substituindo $v_{in}(t) = V_m \sin(\omega_m t)$ em 6.11, temos

$$I_{C_1} = \frac{\frac{V_{CC}}{2} + V_m \sin(\omega_m t)}{\frac{R_e(R_{b1} + R_{b2})}{R_{b2}}} \equiv I_{C_1} = \frac{\frac{V_{CC}}{2} + V_m \sin(\omega_m t)}{R_{Ceq}} \quad (6.12)$$

Vemos da equação 6.12, que a condição imposta por 6.7 é facilmente atendida.

A tensão no emissor de Q_1 deve ser pequena, em torno de 1V, para não limitar a excursão de sinal no coletor.

Capacitor C_3 .

O capacitor C_3 deve ser um *bypassing* para o sinal modulador. Devemos escolher uma frequência ω_{C3} abaixo da mínima de $v_{in}(t)$ e calcular

$$C_3 = \frac{1}{\omega_{C3} R_{C3}} \quad (6.13)$$

onde R_{C3} é a resistência vista por C_3 . Uma análise detalhada do circuito, mostra que

$$R_{C3} = \frac{1}{\frac{1}{R_{b3}} + \frac{1}{R_{b1} + R_{b2} // (h_{ie1} + (\beta_1 + 1)R_e)} + \frac{R_{b2}}{R_e(R_{b1} + R_{b2})(\beta_2 + 1)}} \quad (6.14)$$

Capacitor C_b .

C_b deve ser um *bypassing* para a frequência da portadora ω_0 , e um circuito aberto para a maior frequência de $v_{in}(t)$. Devemos escolher uma frequência ω_{Cb} dentro deste intervalo e calcular

$$C_b = \frac{1}{\omega_{Cb} R_{Cb}} \quad (6.15)$$

onde a resistência R_{Cb} vista por C_b é

$$R_{Cb} = R_{b1} // R_{b2} // (h_{ie1} + (\beta_1 + 1)R_e) \quad (6.16)$$

Capacitor C_e .

C_e deve ser um *bypassing* para a frequência da portadora ω_0 , e um circuito aberto para a maior frequência de $v_{in}(t)$. Portanto, devemos escolher uma frequência ω_{Ce} dentro deste intervalo e calcular

$$C_e = \frac{1}{\omega_{Ce} \frac{h_{ie2}}{\beta_2 + 1}} \cong \frac{I_{Cq1}}{\omega_{Ce} V_T} \quad (6.17)$$

Um cuidado especial deve ser tomado durante a escolha de C_e . O capacitor se carrega através do emissor de Q_2 , que possui impedância muito pequena, mas se descarrega através de Q_1 , pois Q_2 não consegue drenar corrente. O transistor Q_1 atua como fonte de corrente, e com valor

$$I_{C_1}(t) = \frac{\frac{V_{CC}}{2} + V_m \sin(\omega t)}{R_{Ceq}} \quad (6.18)$$

Portanto, C_e se descarrega através de uma fonte de corrente de valor I_{C1} , e para Q_2 permanecer sempre conduzindo, é necessário que a corrente I_{e2} seja sempre positiva. Então, devemos ter que

$$I_{e2}(t) = I_{C_1}(t) + I_{C_e}(t) \geq 0 \quad (6.19)$$

Sabendo que

$$I_{C_e}(t) = C_e \frac{dv_{C_e}(t)}{dt} = C_e \frac{dv_{in}(t)}{dt} = \omega C_e V_m \cos(\omega t) \quad (6.20)$$

Substituindo as equações 6.18 e 6.20 em 6.19, temos

$$I_{e2}(t) = \frac{\frac{V_{CC}}{2} + V_m \sin(\omega t)}{R_{Ceq}} + \omega C_e V_m \cos(\omega t) \geq 0 \quad (6.21)$$

Assumindo que a frequência máxima do sinal modulador é ω_m , a condição $I_e(t) \geq 0$ é alcançada, para todo t , quando

$$C_e \leq \frac{\sqrt{V_{CC}^2 - 4V_m^2}}{2\omega_m V_m R_{Ceq}} \equiv C_e \leq \frac{I_{Cq1} \sqrt{1 - 4(V_m/V_{CC})^2}}{\omega_m V_m} \quad (6.22)$$

Em geral, neste tipo de modulador, as equações 6.17 e 6.22 são atendidas somente quando a razão ω_o/ω_m é muito elevada. Quando a equação 6.22 não é satisfeita, em algum momento, o transistor Q_2 corta, e a forma de onda do sinal modulado aparece distorcida, conforme a Fig. 6.7.

Uma forma mais eficiente de implementação deste tipo de modulador, onde não ocorre o problema do descarregamento de C_e , é a utilização de transistores na configuração *push-pull* no lugar de Q_2 , conforme a Fig. 6.8. Desta forma, as correntes de carga e descarga de C_e são fornecidas e drenadas por Q_2 e Q_3 respectivamente, e somente a equação 6.17 deve ser atendida.

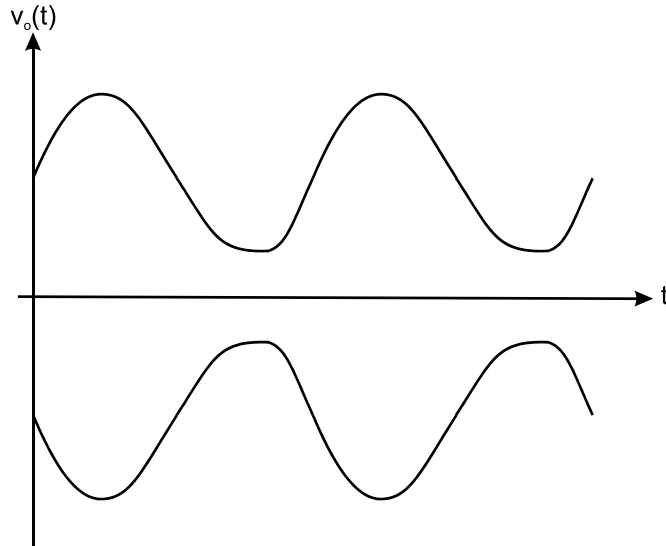
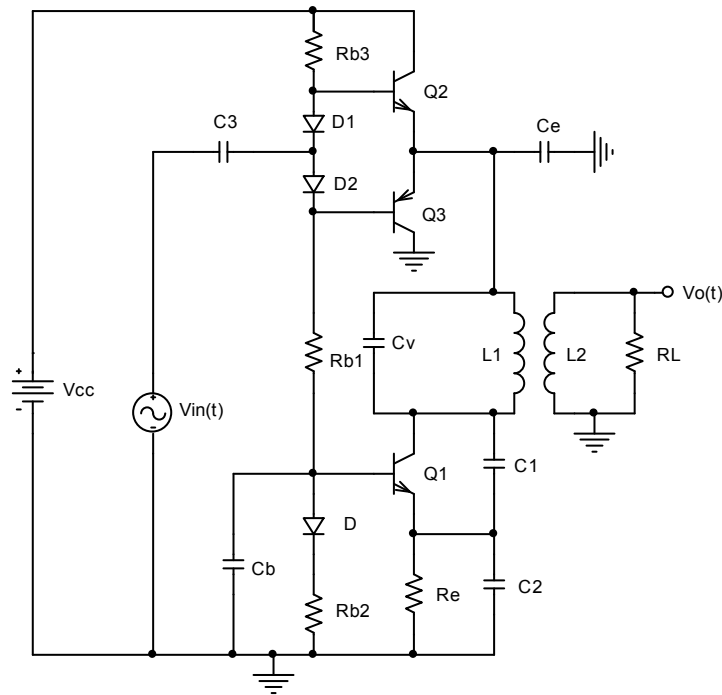


Fig. 6.7: Sinal de saída do modulador AM com distorção.

Fig. 6.8: Modulador AM de alto nível, em configuração *push-pull*.

6.2 Modulador AM de Alto Nível com Amplificador Classe C

Quando desejamos um sinal modulado em AM com elevada potência, por exemplo um transmissor, podemos realizar a modulação diretamente em um amplificador classe C. Conforme analisado anteriormente, estes amplificadores possuem a amplitude do sinal de saída determinada pela fonte de alimentação. A Fig. 6.9 é um exemplo de modulador, onde a carga sintonizada é uma rede de casamento de impedâncias.

A tensão de alimentação do amplificador classe C é modulada pela fonte de sinal $v_{in}(t)$, através do estágio de saída em *push-pull*, formado por Q_2 e Q_3 , que se torna necessário devido à elevada potência fornecida ao amplificador.

As considerações de projeto são as mesmas feitas anteriormente, sendo que neste caso, a portadora é gerada pela fonte $v_c(t) = V_c \cos(\omega_o t)$.

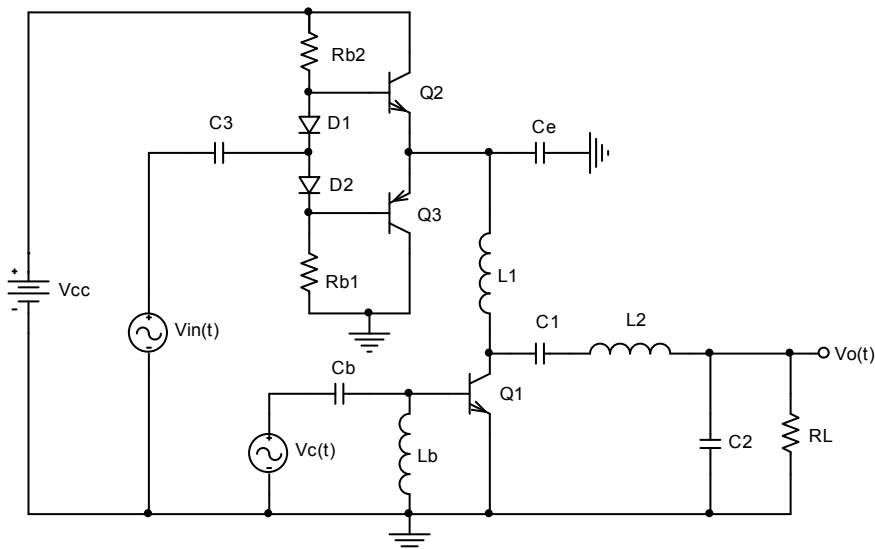


Fig. 6.9: Modulador AM com amplificador classe C.

6.3 Modulador Chopper

O modulador *chopper* consiste simplesmente em multiplicar o sinal modulador $v_{in}(t)$ por uma onda quadrada, sem nível negativo, na frequência ω_0 . Após a multiplicação, o sinal é filtrado por um amplificador sintonizado, conforme a Fig. 6.10. A operação de multiplicação é realizada por uma chave analógica SW , que interrompe o sinal $v_{in}(t)$, controlada por uma forma de onda quadrada $v_c(t)$, na frequência ω_0 , e com amplitude V_C .

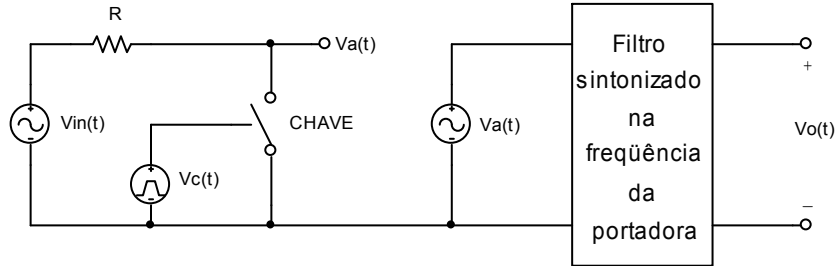


Fig. 6.10: Modulador *chopper*.

A tensão $v_a(t)$ é equivalente ao produto

$$v_a(t) = v_{in}(t)S(t) \quad (6.23)$$

onde

$$S(t) = \begin{cases} 0, & \text{para } v_c(t) = 0 \\ 1, & \text{para } v_c(t) = V_C \end{cases}$$

Supondo $S(t)$ uma onda quadrada simétrica e com frequência igual a ω_0 , podemos representá-la pela série de Fourier

$$S(t) = \frac{1}{2} + \frac{2}{\pi} \sum_{n=0}^{\infty} \left[\frac{(-1)^n}{(2n+1)} \cos((2n+1)\omega_0 t) \right] \quad (6.24)$$

Substituindo a equação 6.24 em 6.23, temos

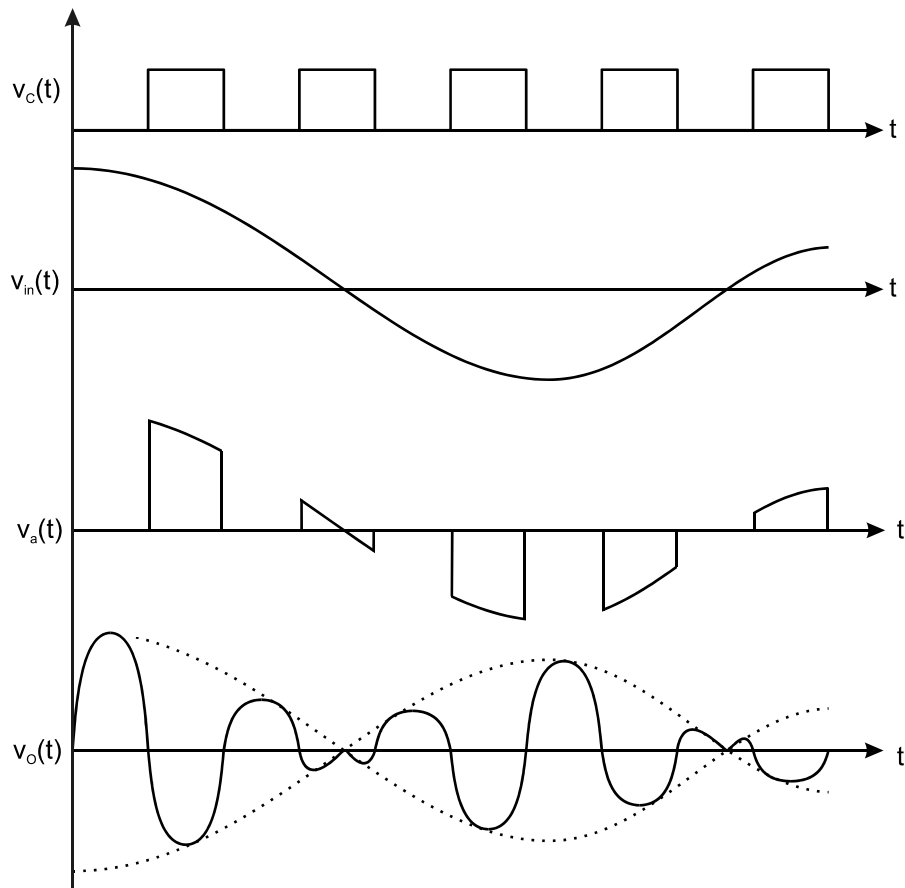
$$v_a(t) = \frac{v_{in}(t)}{2} + \frac{2}{\pi} \sum_{n=0}^{\infty} \left[\frac{(-1)^n}{(2n+1)} v_{in}(t) \cos((2n+1)\omega_0 t) \right] \quad (6.25)$$

Sendo a saída obtida através de um filtro sintonizado em ω_0 , somente a componente em $n=0$ da equação 6.25 é selecionada, ou seja,

$$v_o(t) = \frac{2A}{\pi} v_{in}(t) \cos(\omega_0 t) \quad (6.26)$$

onde A é o ganho do circuito sintonizado. A Fig. 6.11 representa as formas de onda nas várias etapas do modulador.

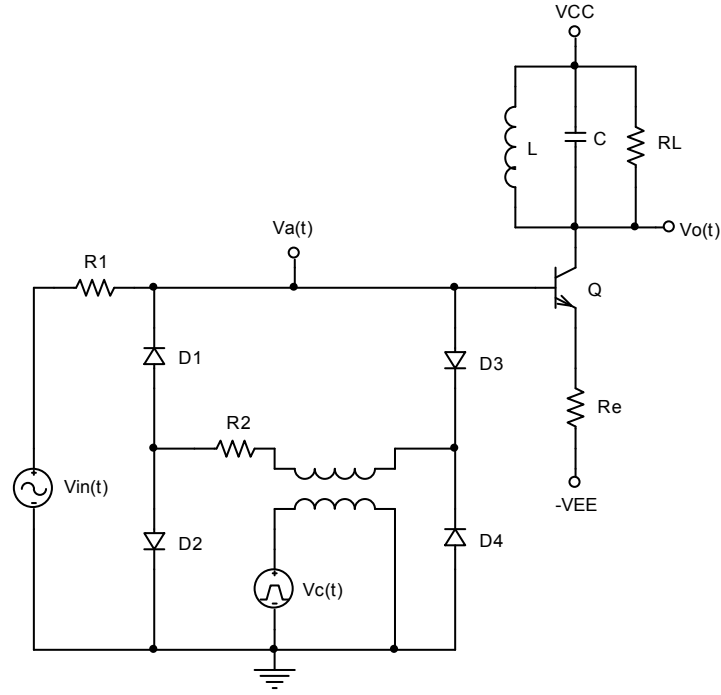
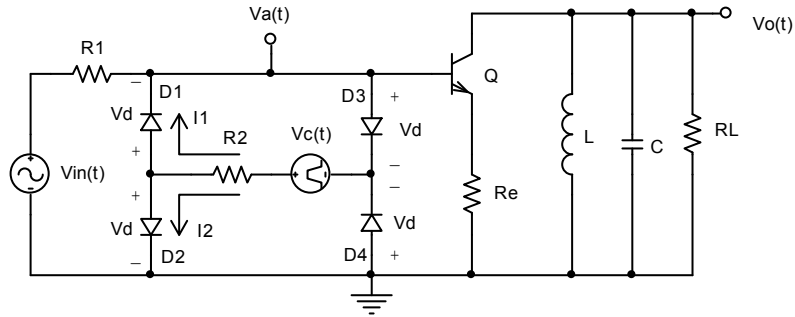
O modulador *chopper* admite a modulação AM sem portadora.

Fig. 6.11: Formas de onda do modulador *chopper*.

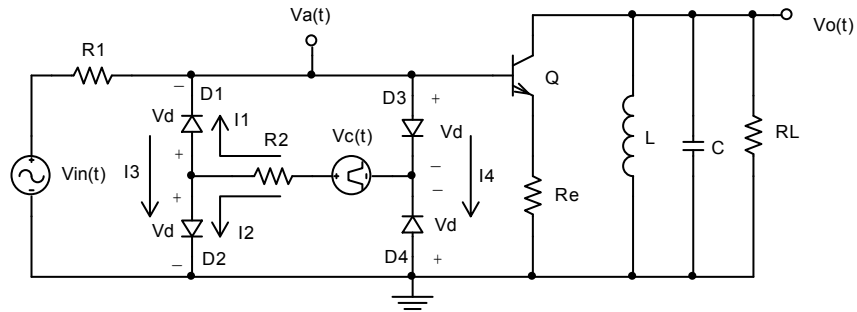
6.3.1 Exemplo de Circuito

Um circuito prático para implementação do modulador *chopper* encontra-se na Fig. 6.12. Os diodos atuam como chave analógica, desviando o sinal $v_{in}(t)$ para o terra, sob o comando de $v_c(t)$. Desta forma, geramos a tensão $v_a(t)$, conforme o diagrama da Fig. 6.10, que é amplificada e filtrada pelo amplificador sintonizado em ω_0 .

Para entendermos melhor o funcionamento do circuito, consideremos o modelo AC da Fig. 6.13. Assumindo que o transformador tenha relação de espiras um para um, sem perda de generalidade, a fonte $v_c(t)$ é refletida para o secundário, ficando em uma posição simétrica na malha de diodos. Quando $v_c(t)$ é positiva, duas correntes de malha, I_1 e I_2 , são criadas, e circulam pelos diodos criando as quedas de potencial V_d . É fácil verificar que a tensão de base do transistor é zero neste momento, caracterizando a condição de chave fechada. Entretanto, quando $v_c(t)$ é negativa, os diodos polarizam-se reversamente, tornando-se abertos. Nesta condição, a malha de diodos pode ser retirada do circuito, caracterizando a condição de chave aberta, deixando a fonte $v_{in}(t)$ ligada à base através do resistor R_I .

Fig. 6.12: Circuito de modulador *chopper*.Fig. 6.13: Modelo AC do modulador *chopper*.

Ao passo em que o módulo de $v_{in}(t)$ aumenta, duas correntes, I_3 e I_4 , aparecem no circuito, conforme a Fig. 6.14. Estas correntes estão em sentido contrário às correntes de malha, nos diodos D_1 e D_4 , ou D_2 e D_3 , dependendo do sentido de I_3 e I_4 . Isto pode despolarizar um par de diodos, levando a chave à condição aberta, impedindo o funcionamento correto do circuito.

Fig. 6.14: Limite de operação do modulador *chopper*.

Assumindo, por considerações de simetria, que $I_1 = I_2 = I_x$ e $I_3 = I_4 = I_y$, para que os diodos D_1 e D_4 continuem conduzindo, e a chave permaneça na condição fechada, devemos ter

$$I_x - I_y \geq 0 \quad (6.27)$$

Temos também que

$$I_x = \frac{V_C - 2V_d}{2R_2} \quad (6.28)$$

$$I_y = \frac{V_m}{2R_1} \quad (6.29)$$

onde V_C e V_m são as amplitudes de $v_C(t)$ e $v_{in}(t)$ respectivamente.

Substituindo as equações 6.28 e 6.29 em 6.27, temos que

$$V_m \leq \frac{R_1}{R_2} (V_C - 2V_d) \quad (6.30)$$

O mesmo resultado é obtido para $v_{in}(t)$ negativa, e podemos expressar a condição 6.30 de forma mais genérica como

$$|v_{in}(t)| \leq \frac{R_1}{R_2} (V_C - 2V_d) \quad (6.31)$$

O circuito possui seletividade dada por

$$Q_C = \frac{R_L}{\omega_0 L} \quad (6.32)$$

e o módulo do ganho na frequência de ressonância ω_0 é

$$|H(j\omega_0)| = \frac{\beta R_L}{(R_1 + h_{ie} + (\beta + 1)R_e)} \quad (6.33)$$

e a tensão $v_o(t)$ é dada por

$$v_o(t) = \frac{2|H(j\omega_0)|}{\pi} v_{in}(t) \cos(\omega_0 t) \quad (6.34)$$

6.4 Modulação AM por Dispositivo Não Linear

Esta técnica consiste em somar os sinais modulador $v_{in}(t)$ e portadora $v_C(t)$, e aplicá-los a um dispositivo não linear. Desta forma, obtemos um sinal $v_a(t)$ que é composto por uma série de termos, e dentre eles algumas multiplicações cruzadas $v_{in}(t) \times v_C(t)$. O sinal $v_a(t)$ é filtrado por um amplificador seletivo, sintonizado na frequência da portadora ω_0 , e obtemos $v_o(t) = A[1 + mf(t)]\cos(\omega_0 t)$. O fluxograma da Fig. 6.15 ilustra o procedimento.

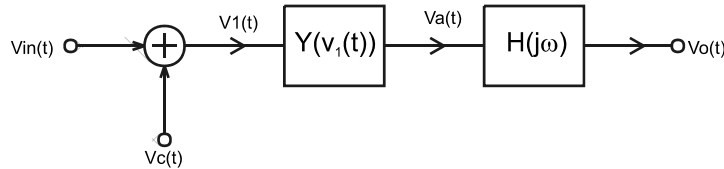


Fig. 6.15: Fluxograma do modulador.

Podemos expandir a função não linear $Y[v_{in}(t) + v_C(t)]$ em uma série de potências e obter

$$v_a(t) = a_0 + \sum_{n=1}^N [a_n (v_{in}(t) + v_C(t))^n] \quad (6.35)$$

Considerando $v_c(t) = V_c \cos(\omega_0 t)$, a expansão da equação 6.35 gera uma sequência contendo termos de $\cos(\omega_0 t)^n$, sendo que n varia de 1 a N . Podemos separar as potências dos cossenos em pares e ímpares e aplicar a expansão

$$\cos(\omega_0 t)^n = \begin{cases} b_0 + \sum_{k=1}^{n/2} b_{2k} \cos(2k\omega_0 t), & \text{para } n \text{ par} \\ \sum_{k=0}^{(n-1)/2} b_{2k+1} \cos((2k+1)\omega_0 t), & \text{para } n \text{ ímpar} \end{cases} \quad (6.36)$$

onde verificamos que somente para valores ímpares de n temos os termos de primeira ordem de $\cos(\omega_0 t)$. Sendo $H(j\omega)$ um filtro sintonizado em ω_0 , somente os termos em $\cos(\omega_0 t)$ são selecionados. Portanto, temos que o sinal de saída é

$$v_o(t) = |H(j\omega_0)| f(v_{in}(t)) \cos(\omega_0 t) \quad (6.37)$$

onde $f(v_{in}(t))$ é uma função que aglutina todas as componentes $v_{in}(t)^n$. Na Tabela 6.1 temos os valores de $f(v_{in}(t))$ para N variando de 2 a 4. Podemos constatar que somente para N igual a 2 temos $f(v_{in}(t))$ linear, e para valores maiores do que 2 a função é não linear. Esta técnica de modulação é ideal para dispositivos regidos por funções quadráticas, tais como JFET e MOSFET. Transistores bipolares são regidos por funções exponenciais, com infinitos termos na série de potências ($N = \infty$), e produzem uma modulação com distorção harmônica.

Tabela 6.1: Valores para $f(v_{in}(t))$ em função de N .

N	$f(v_{in}(t))$
2	$2a_2V_c v_{in}(t) + a_1V_c$
3	$a_1V_c + 0.75a_3V_c^3 + 2a_2V_c v_{in}(t) + 3a_3V_c v_{in}(t)^2$
4	$a_1V_c + 0.75a_3V_c^3 + (2a_2V_c + 3a_4V_c^3)v_{in}(t) + 3a_3V_c v_{in}(t)^2 + 4a_4V_c v_{in}(t)^3$

Considerando o caso quadrático ($N = 2$) e substituindo $f(v_{in}(t))$ em 6.37 temos o sinal de modulação de amplitude dado por 6.38. Este tipo de modulador também aceita a modulação AM sem portadora, bastando fazer $a_1 = 0$. Para os casos onde $N > 2$ podemos truncar a série de potência em $N = 2$, e utilizar a equação 6.38, mas sempre tendo em mente que a modulação possui distorção harmônica.

$$v_o(t) = a_1V_c |H(j\omega_0)| \left[1 + \frac{2a_2}{a_1} v_{in}(t) \right] \cos(\omega_0 t) \quad (6.38)$$

6.4.1 Implementação com JFET

O circuito da Fig. 6.16 é uma forma prática de implementação do modulador AM, que utiliza um JFET como elemento não linear. Sabemos que a corrente de dreno I_d do JFET se relaciona com a tensão entre *gate* e *source* V_{gs} , segundo a relação quadrática

$$I_d = I_{DSS} \left(1 + \frac{V_{gs}}{|V_P|} \right)^2 \quad (6.39)$$

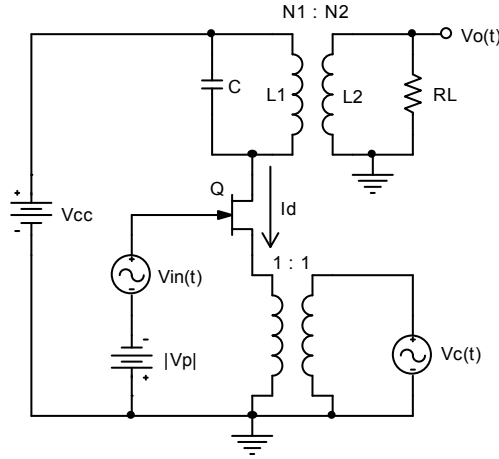


Fig. 6.16: Modulador AM com JFET.

No circuito da Fig. 6.16, temos que

$$V_{gs} = v_{in}(t) - |V_p| - v_c(t) \quad (6.40)$$

Substituindo a equação 6.40 em 6.39, temos

$$I_d = I_{DSS} \left(\frac{v_{in}(t) - v_c(t)}{|V_p|} \right)^2 = I_{DSS} \left(\frac{v_{in}(t)^2 - 2v_{in}(t)v_c(t) + v_c(t)^2}{V_p^2} \right) \quad (6.41)$$

Considerando amplificador sintonizado na frequência ω_0 , e $v_c(t) = V_c \cos(\omega_0 t)$ na equação 6.41, somente o termo em $\cos(\omega_0 t)$ é selecionado, de forma que a tensão AC no dreno é

$$v_d(t) = \frac{2I_{DSS}V_cR_L}{V_p^2} \left(\frac{N1}{N2} \right)^2 v_{in}(t) \cos(\omega_0 t)$$

e pela relação de espiras, temos que a tensão $v_o(t)$ é

$$v_o(t) = \frac{2I_{DSS}V_cR_L}{V_p^2} \left(\frac{N1}{N2} \right) v_{in}(t) \cos(\omega_0 t) \quad (6.42)$$

Observe que V_{gs} deve ser sempre maior que V_p , obrigando $v_{in}(t)$ ter nível DC diferente de zero. Portanto, teremos obrigatoriamente modulação com portadora.

Se tivermos $v_{in}(t) = V_m(1 + mf(t))$, a equação 6.42 torna-se

$$v_o(t) = \frac{2I_{DSS}V_cV_mR_L}{V_p^2} \left(\frac{N1}{N2} \right) (1 + mf(t)) \cos(\omega_0 t) \quad (6.43)$$

Podemos notar facilmente que as equações 6.43 e 6.42 representam a modulação AM com e sem portadora, respectivamente.

Este circuito não gera distorção apreciável, pois o dispositivo não linear é de ordem 2, ou seja, $n = 2$.

6.5 Multiplicador Analógico - Célula de Gilbert

Os multiplicadores analógicos de quatro quadrantes são dispositivos muito empregados em modulação e demodulação de amplitude, circuitos de *mixers*, multiplicadores de frequência, detectores de fase, circuitos de processamento de sinais, etc. Uma topologia muito comum para implementação destes dispositivos é a célula de *Gilbert*, devido à sua elevada linearidade. O circuito da Fig. 6.17 é uma célula de *Gilbert* padrão, implementada em circuito integrado. A célula é composta por dois

amplificadores diferenciais, cujas correntes de polarização são controladas por um sinal externo. As correntes do circuito estão indicadas na figura.

Considerando os transistores idênticos, e com β muito elevados, temos que

$$I_y = \frac{V_y}{R_e} \quad (6.44)$$

Chamando gm_1 e gm_2 as transcondutâncias dos pares diferenciais 1 e 2, respectivamente, as correntes I_2, I_3, I_4 e I_5 são facilmente calculadas pelo sistema

$$\begin{cases} I_2 = \frac{I_1 + I_y}{2} - gm_1 \frac{V_x}{2} \\ I_3 = \frac{I_1 + I_y}{2} + gm_1 \frac{V_x}{2} \\ I_4 = \frac{I_1 - I_y}{2} + gm_2 \frac{V_x}{2} \\ I_5 = \frac{I_1 - I_y}{2} - gm_2 \frac{V_x}{2} \end{cases} \quad (6.45)$$

As correntes I_A e I_B que circulam pelas cargas são dadas por

$$\begin{cases} I_A = I_2 + I_4 = I_1 + (gm_2 - gm_1) \frac{V_x}{2} \\ I_B = I_5 + I_3 = I_1 + (gm_1 - gm_2) \frac{V_x}{2} \end{cases} \quad (6.46)$$

Fazendo a aproximação de pequenos sinais para a transcondutância dos transistores, ou seja, $gm = I_{Cq}/V_T$, temos

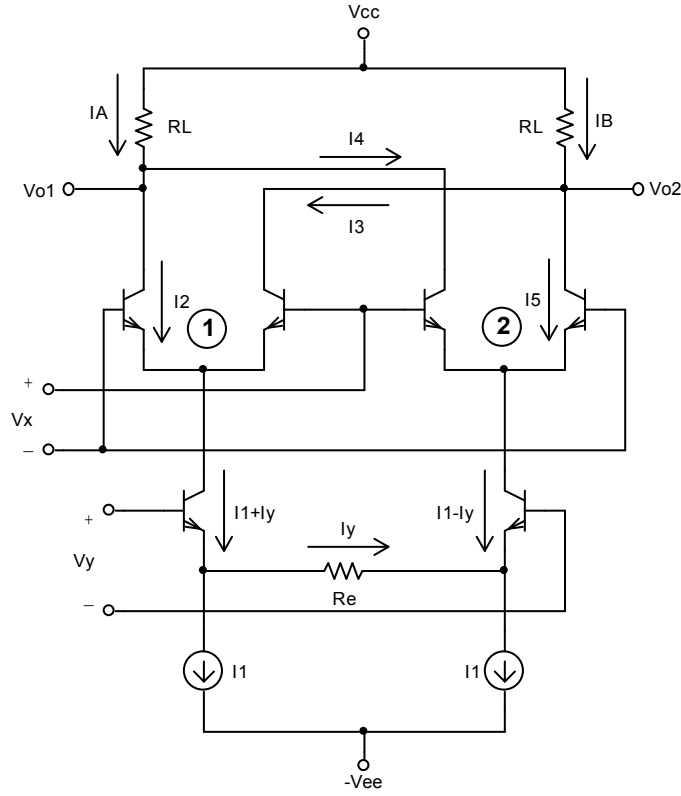
$$\begin{cases} gm_1 = \frac{I_1 + I_y}{2V_T} \\ gm_2 = \frac{I_1 - I_y}{2V_T} \end{cases} \quad (6.47)$$

Substituindo as equações 6.47 em 6.46, temos

$$\begin{cases} I_A = I_1 - \frac{V_x I_y}{2V_T} \\ I_B = I_1 + \frac{V_x I_y}{2V_T} \end{cases} \quad (6.48)$$

Finalmente, substituindo a equação 6.44 em 6.48, temos para as correntes nas cargas

$$\begin{cases} I_A = I_1 - \frac{V_x V_y}{2R_e V_T} \\ I_B = I_1 + \frac{V_x V_y}{2R_e V_T} \end{cases} \quad (6.49)$$

Fig. 6.17: Célula de *Gilbert*.

Conhecendo as correntes I_A e I_B , podemos calcular as tensões de saída V_{o1} e V_{o2} , ou seja,

$$\begin{cases} V_{o1} = V_{CC} - R_L I_A = V_{CC} - R_L I_1 + \frac{R_L}{2R_e V_T} V_x V_y \\ V_{o2} = V_{CC} - R_L I_B = V_{CC} - R_L I_1 - \frac{R_L}{2R_e V_T} V_x V_y \end{cases} \quad (6.50)$$

A saída no modo diferencial $V_{o1} - V_{o2}$ é obtida facilmente da equação 6.50 como

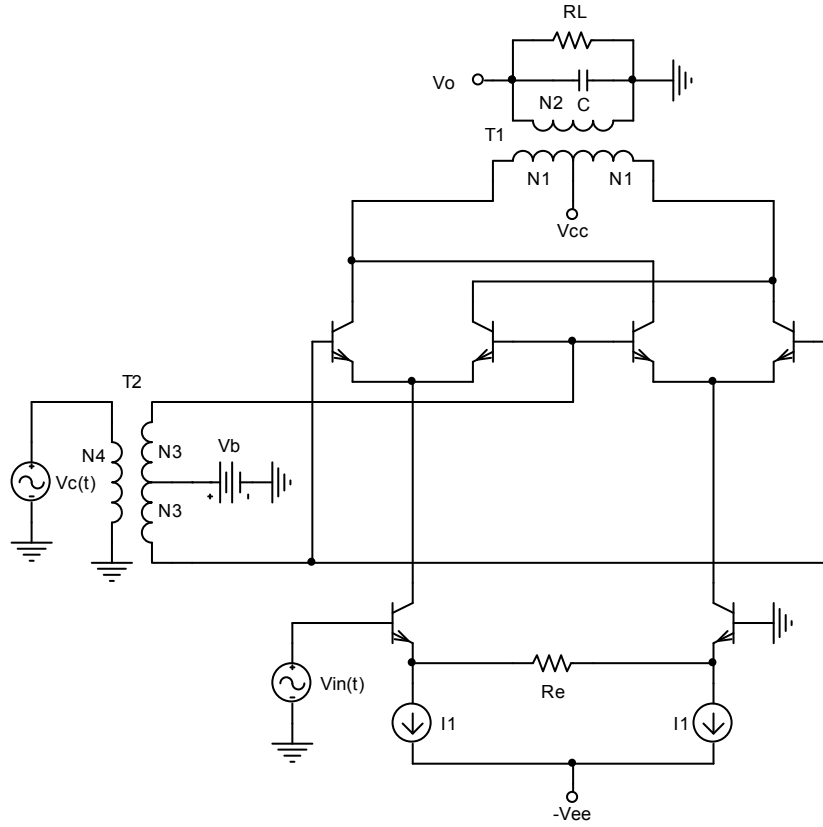
$$V_{o1} - V_{o2} = \frac{R_L}{R_e V_T} V_x V_y \quad (6.51)$$

onde verificamos a operação de multiplicação de dois sinais.

Devemos avaliar com cautela a amplitude máxima do sinal V_x , para que não haja corte dos transistores dos pares diferenciais 1 e 2. Admitindo a variação máxima de uma década nas correntes dos coletores, por exemplo $I_{3\text{ ou }4} = 0.05(I_1 \pm I_y)$ e $I_{2\text{ ou }5} = 0.95(I_1 \pm I_y)$, ou vice-versa, aplicando a relação exponencial entre a corrente de coletor e a tensão base-emissor $I_C \cong I_s e^{V_{BE}/0.026}$, temos que

$$\max |V_x| = 77 \text{ mV} \quad (6.52)$$

Um modulador AM implementado com célula de *Gilbert* é apresentado na Fig. 6.18. Os transformadores T_1 e T_2 são indutores acoplados, e são usados para obter a saída $v_o(t)$ no modo diferencial e aplicar o sinal da portadora $v_c(t)$ também no modo diferencial. A fonte de tensão V_b polariza as entradas diferenciais.

Fig. 6.18: Modulador AM com célula de *Gilbert*.

Podemos representar o circuito no modelo AC, conforme a Fig. 6.19, fazendo as reflexões de impedâncias e fontes de sinal convenientes.

Considerando o circuito sintonizado em $\omega_0 = 1/\sqrt{L_2 C}$, pela equação 6.51 temos que na frequência de ressonância, a tensão de saída é

$$v_o(t) = 2 \frac{N3}{N4} \frac{N1}{N2} \frac{R_L}{R_e V_T} v_{in}(t) v_C(t) \quad (6.53)$$

Assumindo $v_C(t) = V_C \cos(\omega_0 t)$ e $v_{in}(t) = V_m (1 + mf(t))$, temos finalmente que

$$v_o(t) = 2 \frac{N3}{N4} \frac{N1}{N2} \frac{R_L V_C V_m}{R_e V_T} (1 + mf(t)) \cos(\omega_0 t) \quad (6.54)$$

Verificamos pelas equações 6.53 e 6.54, que este circuito admite as modulação AM com ou sem portadora.

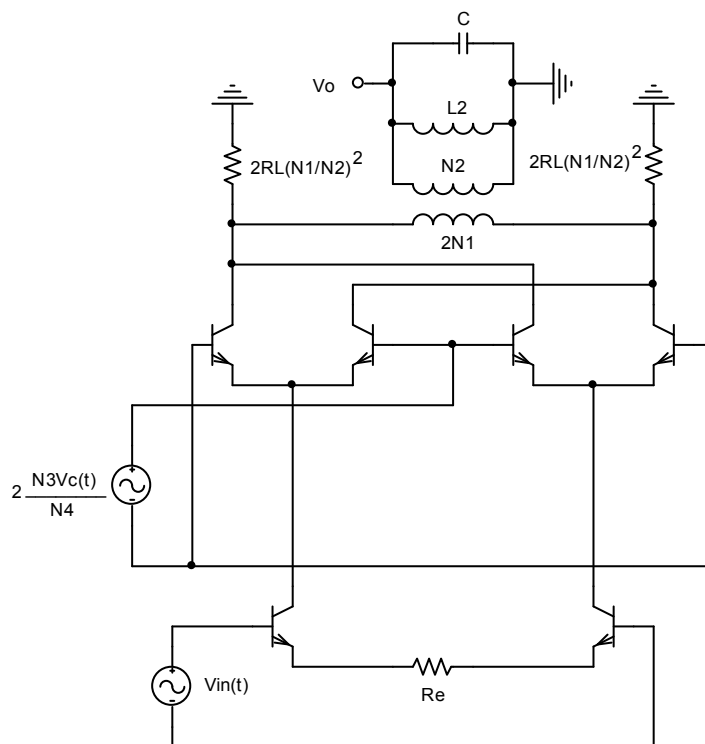


Fig. 6.19: Modelo AC do modulador AM com célula de *Gilbert*.

Capítulo 7

Demodulação AM

A demodulação consiste em recuperar o sinal modulador, em um canal de rádio, por exemplo, cuja portadora encontra-se na frequência ω_0 ; é o processo inverso da modulação.

Podemos destacar basicamente dois tipos de demoduladores AM: os de detecção de envoltória; os demoduladores síncronos. Os demoduladores baseados em detecção de envoltória se dividem em detectores de pico e média, e são usados nos sinais AM com portadora e banda estreita. Os demoduladores síncronos são empregados na demodulação dos sinais AM SSB (*single-side band*) e AM SC (*supressed carrier*).

7.1 Demodulador por Detecção de Pico de Envoltória

Este circuito é essencialmente um retificador de meia onda com filtro capacitivo, conforme a Fig. 7.1. O sinal $v_{in}(t)$ modulado em AM é retificado pelo diodo D , e em seguida aplicado a um filtro capacitivo RC , que interpola os pontos de máximo da portadora, conforme mostrado na Fig. 7.2. O sinal AM deve possuir portadora, para que a envoltória nunca troque de sinal. A frequência da portadora ω_0 deve ser muito maior que a da envoltória ω_m . Isto assegura que a amplitude da portadora é aproximadamente constante, quando observada em uma escala de tempo da ordem de grandeza do seu período.

A constante $\tau = R_L C_L$ deve ser escolhida com base na frequência máxima da envoltória ω_m e a frequência da portadora ω_0 . Para que os picos da portadora sejam interpolados, devemos ter $\tau \gg 2\pi/\omega_0$. Entretanto, para que os picos da envoltória não sejam interpolados, devemos ter $\tau \ll 2\pi/\omega_m$. De forma geral temos que

$$2\pi/\omega_0 \ll \tau \ll 2\pi/\omega_m \quad (7.1)$$

A inequação 7.1 obriga que as frequências da portadora e da envoltória sejam muito distantes, pelo menos uma década. Uma forma prática para determinar τ , é a média geométrica, ou seja,

$$\tau = \frac{2\pi}{\sqrt{\omega_0 \omega_m}} \quad (7.2)$$

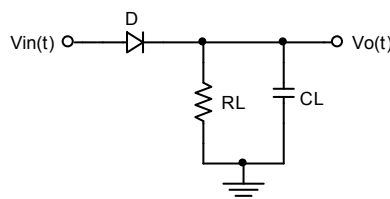


Fig. 7.1: Demodulador AM por detecção de pico de envoltória.

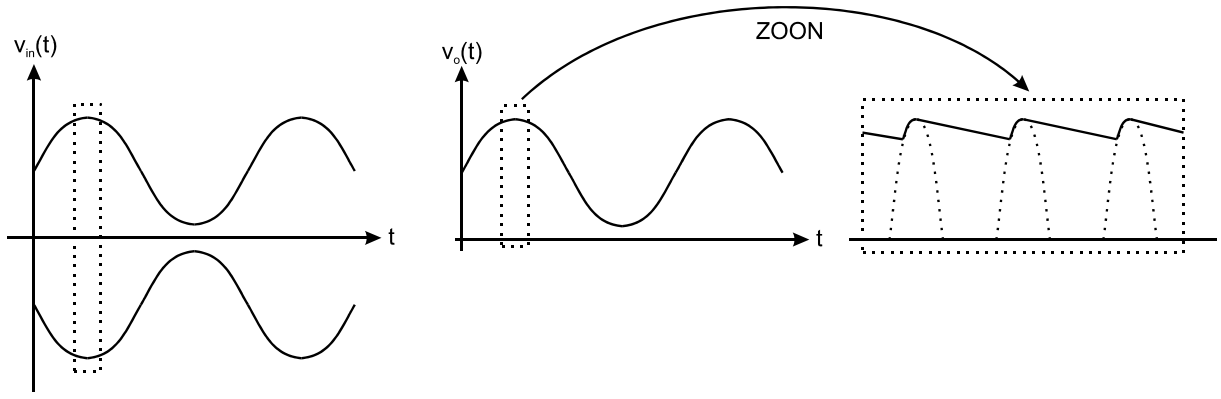


Fig. 7.2: Sinal AM demodulado.

O demodulador AM, em geral, atua como carga para um filtro sintonizado, cuja função é selecionar e amplificar a faixa de frequências desejada. A Fig. 7.3 é um exemplo deste circuito. Devemos considerar que a carga R_L é importante também na determinação da seletividade do filtro.

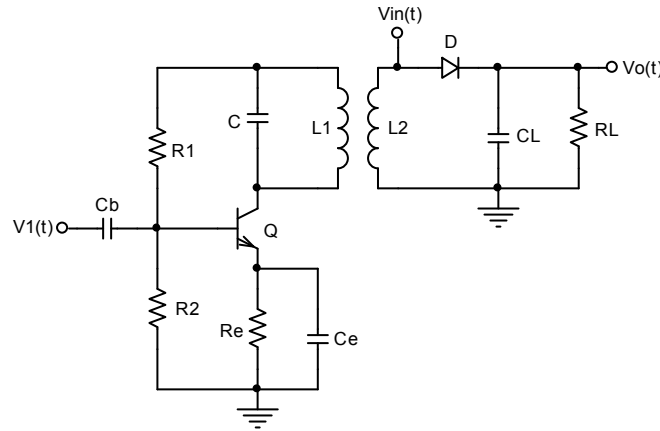


Fig. 7.3: Filtro sintonizado, com demodulador AM.

Para determinarmos a resistência equivalente do demodulador, vista pelo indutor L_2 , consideremos as potências médias \bar{P}_{in} , entregue ao demodulador, e \bar{P}_{R_L} entregue à carga R_L , conforme a Fig. 7.4. Consideremos também que o diodo D é ideal, tendo tensão de condução igual a zero. Desta forma, pelo princípio de conservação de energia, devemos ter $\bar{P}_{in} = \bar{P}_{R_L}$. Analisando os sinais na base de tempo da portadora, temos que $v_{in}(t)$ é senoidal com amplitude constante, ou seja, $v_{in}(t) = V_C \cos(\omega_0 t)$. Após a retificação e a filtragem, $v_o(t)$ é uma tensão constante de valor V_C . Chamando R_{eq} a resistência observada pela fonte $v_{in}(t)$, temos os valores das potências são

$$\bar{P}_{in} = \frac{V_C^2}{2R_{eq}} \quad (7.3)$$

$$\bar{P}_{R_L} = \frac{V_C^2}{R_L} \quad (7.4)$$

Impondo a igualdade $\bar{P}_{in} = \bar{P}_{R_L}$ às equações 7.3 e 7.4, temos finalmente que

$$R_{eq} = \frac{R_L}{2} \quad (7.5)$$

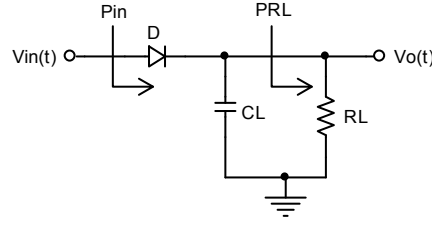


Fig. 7.4: Potências de entrada e saída do demodulador.

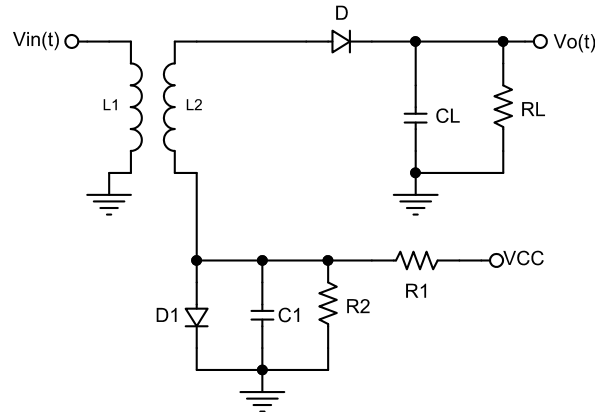
O capacitor C_L permanece o tempo todo praticamente carregado com o valor máximo de tensão. Sendo a variação de tensão em C_L quase nula, a corrente $i_{C_L} = C_L dV_{CL}/dt$ é aproximadamente zero, e por este motivo C_L não é percebido pela fonte $v_{in}(t)$.

Devemos observar alguns aspectos relativos ao diodo.

O diodo possui potencial de junção V_d , e desta forma, $v_{in}(t)$ deve ter amplitude suficientemente grande para vencê-lo. Se V_d não for compensado, a envoltória deve ter valor $V_{\min} \geq V_d$. Caso contrário, devemos usar um circuito de compensação como o da Fig. 7.5. Assumindo que as tensões de junção dos diodos D e D_1 sejam iguais, o circuito de polarização formado por R_1 , R_2 e D_1 , coloca o diodo detector no limiar de condução. O capacitor C_1 é necessário para estabelecer o aterramento nas frequências de trabalho. Podemos escolher C_1 pela equação 7.6, onde ω_{\min} é a menor frequência da envoltória.

$$C_1 \gg \frac{1}{\omega_{\min} R_1 // R_2} \quad (7.6)$$

O diodo detector D deve ser capaz de retificar sinais de alta frequência, e por isto, são componentes rápidos e de baixas capacitâncias parasitas. É comum usar diodos de germânio para este fim, devido à sua baixa tensão de junção (aproximadamente 0.3V).

Fig. 7.5: Demodulador AM com compensação para V_d .

7.2 Demodulador AM por Detecção de Valor Médio de Envoltória

Este tipo de detector simplesmente retifica o sinal AM e o aplica a um filtro passa-baixas. Escolhendo a frequência de corte no intervalo entre a máxima frequência da envoltória ω_m e a portadora ω_0 , as componentes de alta frequência são eliminadas, restando somente a envoltória.

O circuito da Fig. 7.6 é um exemplo de demodulador. O sinal $v_{in}(t)$ é retificado pelo diodo D , e aplicado ao filtro passa-baixas $R_L C_L$ através de uma fonte de corrente controlado por corrente.

Considerando $v_{in}(t) = A(1 + mf(t))\cos(\omega_0 t)$, temos que

$$i_d(t) = \begin{cases} \frac{A}{R_{in}}(1 + mf(t))\cos(\omega_0 t); & \text{para } \cos(\omega_0 t) \geq 0 \\ 0; & \text{para } \cos(\omega_0 t) < 0 \end{cases} \quad (7.7)$$

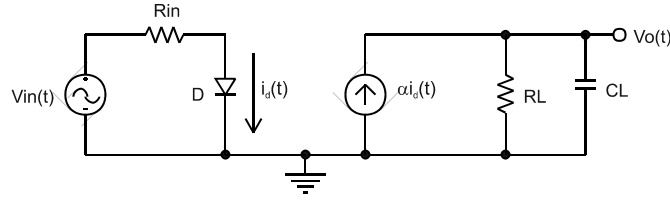


Fig. 7.6: Circuito do detector de valor médio de envoltória.

A forma de onda de $i_d(t)$ está representada na Fig. 7.7, e pode ser matematicamente expressa por

$$i_d(t) = \frac{A}{R_{in}}(1 + mf(t))\cos(\omega_0 t)S(t) \quad (7.8)$$

onde $S(t)$ é a função amostragem, representada na Fig. 7.8.

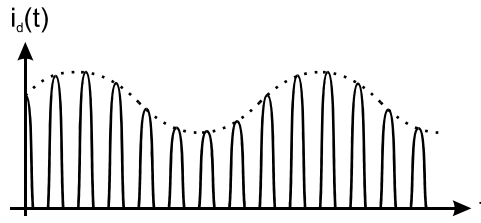
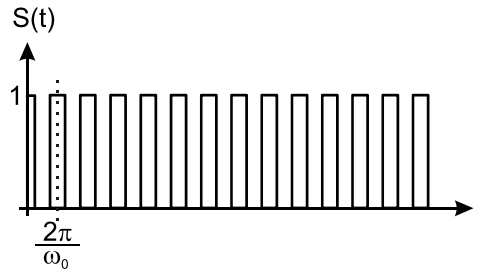
Fig. 7.7: Forma de onda de $i_d(t)$.

Fig. 7.8: Função amostragem.

A função $S(t)$ pode ser representada pela série de Fourier como

$$S(t) = \frac{1}{2} + \frac{2}{\pi} \sum_{n=0}^{\infty} \left[\frac{(-1)^n}{(2n+1)} \cos((2n+1)\omega_0 t) \right] \quad (7.9)$$

Substituindo a equação 7.9 em 7.8, temos que

$$i_d(t) = \frac{A}{R_{in}}(1 + mf(t)) \left[\frac{\cos(\omega_0 t)}{2} + \frac{2}{\pi} \sum_{n=0}^{\infty} \left[\frac{(-1)^n}{(2n+1)} \cos(\omega_0 t) \cos((2n+1)\omega_0 t) \right] \right] \quad (7.10)$$

Aplicando a propriedade trigonométrica $\cos(a)\cos(b) = (\cos(a+b) + \cos(a-b))/2$ à equação 7.10, e multiplicando por α , obtemos

$$\alpha i_d(t) = \frac{\alpha A}{R_{in}}(1 + mf(t)) \left[\frac{\cos(\omega_0 t)}{2} + \frac{2}{\pi} \sum_{n=0}^{\infty} \left[\frac{(-1)^n}{(2n+1)} \frac{(\cos(2n\omega_0 t) + \cos(2(n+1)\omega_0 t))}{2} \right] \right] \quad (7.11)$$

Dimensionando a frequência de corte do filtro passa-baixas $R_L C_L$ suficientemente abaixo de ω_0 , para que todas as componentes próximas a ω_0 sejam eliminadas, pela equação 7.11 verificamos que somente o termo em $n = 0$ é selecionado, e obtemos finalmente

$$v_o(t) = \frac{\alpha A R_L}{\pi R_{in}} (1 + mf(t)) \quad (7.12)$$

O coeficiente $1/\pi$ na equação de $v_o(t)$ é o valor médio do cosseno retificado em meia onda. Por isto, este demodulador é chamado de detector de valor médio.

O circuito da Fig. 7.9 é uma implementação prática do detector de média de envoltória. O modelo AC é idêntico ao da Fig. 7.6, sendo que neste caso $\alpha \cong 1$, pois o transistor PNP encontra-se na configuração base comum. Devemos considerar, no dimensionamento do circuito, a tensão de junção base-emissor do transistor.

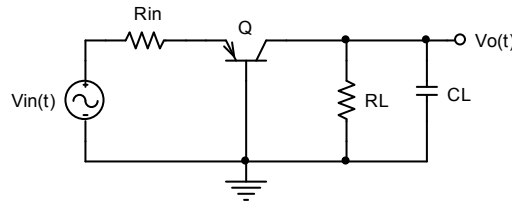


Fig. 7.9: Implementação do detector de média de envoltória.

É interessante observar que, no exemplo, utilizamos um filtro passa-baixas de primeira ordem, com atenuação de 20dB por década na faixa de rejeição. Entretanto, podemos usar um filtro de ordem mais alta, com atenuação elevada e frequências de corte e rejeição muito próximas, permitindo que a frequência máxima da envoltória ω_m seja próxima da portadora ω_0 , conforme ilustra a Fig. 7.10. O mesmo não pode ser feito com detector de pico de envoltória.

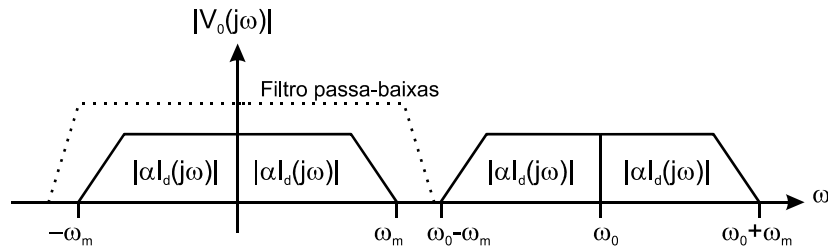


Fig. 7.10: Demodulador com filtro passa-baixas de ordem alta.

7.3 Detector Síncrono

Os detectores síncronos são usados para demodular sinais AM sem portadora. O diagrama de blocos de um detector síncrono está representado na Fig. 7.11.

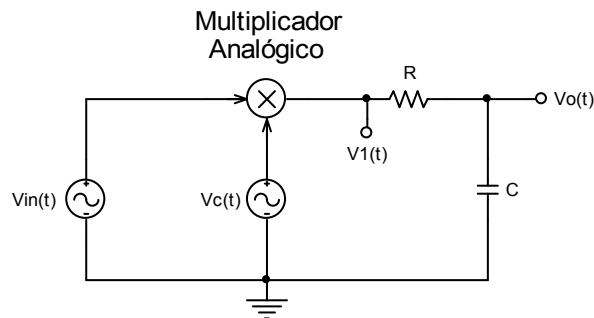


Fig. 7.11: Diagrama de blocos do detector síncrono.

Neste tipo de demodulador, $v_c(t)$ é um oscilador com frequência idêntica à portadora e com a mesma fase. Desta forma temos que

$$v_{in}(t) = Af(t)\cos(\omega_0 t)$$

e

$$v_c(t) = A_c \cos(\omega_0 t)$$

A multiplicação de $v_{in}(t)$ por $v_c(t)$ é realizada por uma célula de *Gilbert*, onde obtemos

$$v_1(t) = \frac{AA_c f(t)}{2} + \frac{AA_c f(t)\cos(2\omega_0 t)}{2} \quad (7.13)$$

Dimensionando a frequência de corte do filtro passa-baixas RC , muito menor que ω_0 , somente o termo $AA_c f(t)/2$ de $v_1(t)$ é selecionado, e temos então que

$$v_o(t) = \frac{AA_c f(t)}{2} \quad (7.14)$$

Este tipo de demodulador necessita de um mecanismo de sincronismo de frequência e fase do oscilador com a portadora. Normalmente, em determinados intervalos de tempo, é enviada uma amostra da portadora para sincronizar o oscilador.

Um exemplo onde este processo ocorre, é na transmissão do sinal de cor de TV, que é modulado em AM SC. Durante o pulso de apagamento horizontal é enviada uma amostra da portadora de cor (*burst*), que serve para sincronizar o oscilador a cristal de 3.56MHz.

Capítulo 8

Modulação de Frequência e Fase

Nos moduladores AM, a informação é transmitida através de alterações na amplitude da portadora. Qualquer perturbação no meio de propagação do sinal pode provocar atenuações na portadora, que são interpretadas como modulação indesejável, ou seja, interferência. Entretanto, se a informação for transmitida pelas variações de fase da portadora, as oscilações de amplitude são irrelevantes.

As modulações de frequência (FM) e fase (PM) são basicamente o mesmo processo, consistindo simplesmente em alterar a fase de uma portadora, segundo um sinal modulador.

8.1 Modulação de Fase (PM)

O sinal modulado em fase possui a forma geral da equação 8.1.

$$y(t) = A_c \cos(\omega_0 t + \phi(t)) \quad (8.1)$$

O ângulo instantâneo é dado por

$$\theta(t) = \omega_0 t + \phi(t)$$

sendo $\phi(t)$ diretamente dependente do sinal modulador $f(t)$, ou seja,

$$\phi(t) = \Delta\phi f(t)$$

onde $\Delta\phi$ é o máximo desvio de fase, e está limitado por

$$0 \leq |\Delta\phi| \leq \pi$$

O sinal modulador $f(t)$ deve ser limitado em $|f(t)| \leq 1$. Isto garante um desvio de fase entre $-\pi$ e π . Desvios de fase maiores que π devem ser evitados, pois o ângulo $\pi + \alpha$ é equivalente a $-\pi + \alpha$, e $-\pi - \alpha$ equivale a $\pi - \alpha$. Isto gera uma ambiguidade na modulação, e não podemos ter excesso de modulação de fase, pois a informação se perde.

Portanto, o sinal modulado em fase linear tem a forma

$$y(t) = A_c \cos(\omega_0 t + \Delta\phi f(t)) \rightarrow 0 \leq |\Delta\phi| \leq \pi$$

8.2 Modulação de Frequência (FM)

O sinal modulado em frequência possui a forma geral da equação 8.2.

$$y(t) = A_c \cos(\theta(t)) = A_c \cos(\omega_0 t + \phi(t)) \quad (8.2)$$

Observe que as equações 8.1 e 8.2 são idênticas, e a diferença entre as modulações PM e FM está no ângulo $\phi(t)$.

Sabemos que a frequência é a derivada da fase no tempo, e aplicando este conceito à equação 8.2, temos que a frequência de $y(t)$ é dada por

$$\omega(t) = \frac{d\theta(t)}{dt} = \omega_0 + \frac{d\phi(t)}{dt} \quad (8.3)$$

Verificamos que $\omega(t)$ possui um termo constante, que é a frequência da portadora, e outro dependente do tempo, que é a modulação. Podemos interpretar $d\phi(t)/dt$ como sendo a variação de frequência em torno da portadora. Assumindo que a modulação FM é linear, devemos ter

$$\frac{d\phi(t)}{dt} = \Delta\omega f(t) \quad (8.4)$$

onde $f(t)$ é o sinal modulador e $\Delta\omega$ o desvio de frequência. Da mesma forma que na modulação AM, devemos ter $\overline{f(t)} = 0$ e $|f(t)| \leq 1$.

Substituindo a equação 8.4 em 8.3, temos que

$$\omega(t) = \omega_0 + \Delta\omega f(t) \quad (8.5)$$

Integrando $\omega(t)$ no tempo, temos o ângulo $\theta(t)$ de $y(t)$, ou seja,

$$\theta(t) = \omega_0 t + \Delta\omega \int_t f(\tau) d\tau \quad (8.6)$$

Para determinação das características da modulação FM, consideremos $f(t) = \cos(\omega_m t)$, e aplicando esta condição à equação 8.6, temos

$$\theta(t) = \omega_0 t + \frac{\Delta\omega}{\omega_m} \sin(\omega_m t) = \omega_0 t + \beta \sin(\omega_m t) \quad (8.7)$$

onde a constante $\beta = \Delta\omega/\omega_m$ é o índice de modulação.

Substituindo a equação 8.7 em 8.2, temos

$$y(t) = A_C \cos(\omega_0 t + \beta \sin(\omega_m t))$$

ou de forma equivalente

$$y(t) = A_C [\cos(\omega_0 t) \cos(\beta \sin(\omega_m t)) - \sin(\omega_0 t) \sin(\beta \sin(\omega_m t))] \quad (8.8)$$

Podemos representar as funções $\cos(\beta \sin(\omega_m t))$ e $\sin(\beta \sin(\omega_m t))$ pelas suas séries de Fourier como

$$\cos(\beta \sin(\omega_m t)) = J_0(\beta) + 2 \sum_{n=1}^{\infty} [J_{2n}(\beta) \cos(2n\omega_m t)] \quad (8.9)$$

e

$$\sin(\beta \sin(\omega_m t)) = 2 \sum_{n=0}^{\infty} [J_{2n+1}(\beta) \sin((2n+1)\omega_m t)] \quad (8.10)$$

onde $J_n(\beta)$ são as funções de Bessel de primeira classe e ordem n . Graficamente, estas funções tem a forma da Fig. 8.1.

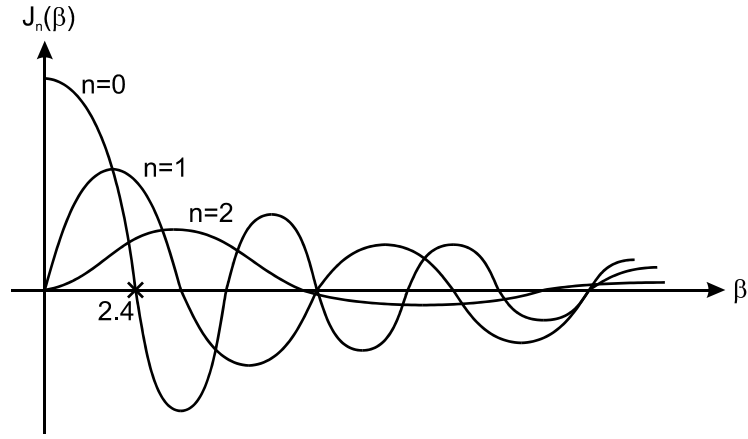


Fig. 8.1: Funções de Bessel.

Substituindo as equações 8.9 e 8.10 em 8.8, temos

$$y(t) = A_C \left[J_0(\beta) \cos(\omega_0 t) + 2 \sum_{n=1}^{\infty} [J_{2n}(\beta) \cos(2n\omega_m t) \cos(\omega_0 t)] - 2 \sum_{n=0}^{\infty} [J_{2n+1}(\beta) \sin((2n+1)\omega_m t) \sin(\omega_0 t)] \right]$$

Lembrando que

$$\cos(a) \cos(b) = \frac{\cos(a+b) + \cos(a-b)}{2}$$

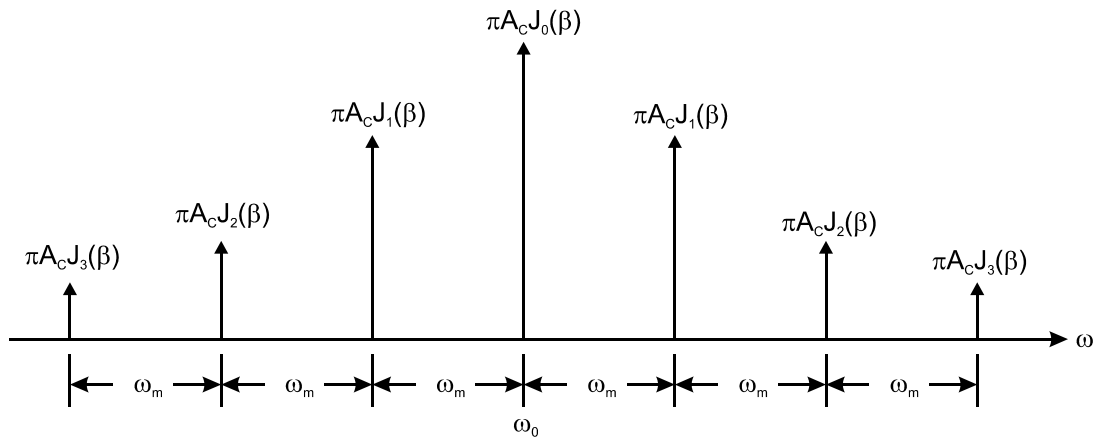
e

$$\sin(a) \sin(b) = \frac{\cos(a-b) - \cos(a+b)}{2}$$

podemos representar $y(t)$ na forma da equação 8.11.

$$\begin{aligned} y(t) = & A_C J_0(\beta) \cos(\omega_0 t) + A_C \sum_{n=1}^{\infty} [J_{2n}(\beta) (\cos((\omega_0 + 2n\omega_m)t) + \cos((\omega_0 - 2n\omega_m)t))] \\ & - A_C \sum_{n=0}^{\infty} [J_{2n+1}(\beta) (\cos((\omega_0 - (2n+1)\omega_m)t) - \cos((\omega_0 + (2n+1)\omega_m)t))] \end{aligned} \quad (8.11)$$

Através da equação 8.11, verificamos facilmente que o espectro de frequências, positivas, de $y(t)$ é formado por um conjunto infinito de raias, espaçadas de ω_m , simetricamente em torno de ω_0 , e com amplitude proporcional às funções de Bessel, conforme a Fig. 8.2.

Fig. 8.2: Espectro de frequências positivas de $y(t)$.

Se definirmos a largura de banda do sinal FM como sendo a faixa que engloba todas as raias com módulo maior que 1% da portadora, $|J_n(\beta)/J_0(\beta)| \geq 0.01$, veremos que esta é normalmente maior

que a do sinal AM. Entretanto, quando $\beta \ll 1$, temos a largura de banda do sinal FM praticamente igual a do AM.

Muitas fórmulas empíricas foram desenvolvidas para determinação da largura de banda necessária de um modulador FM. Definindo a razão de desvio

$$D = \frac{\Delta\omega}{W} \quad (8.12)$$

onde W é a máxima frequência do sinal modulador $f(t)$. Empiricamente, determinamos que o sinal FM possui a largura de banda B_T dada por

$$B_T = \begin{cases} 2(D+2)W; & D > 2 \\ 2W; & D \ll 1 \end{cases} \quad (8.13)$$

Como exemplo, considere uma estação transmissora de FM, cujo modulador possui $\Delta\omega = 471.24 \cdot 10^3 \text{ rd/s}$ (75kHz) e sinal modulador com $W = 94.25 \cdot 10^3 \text{ rd/s}$ (15kHz). A razão de desvio calculada pela equação 8.12 é $D = 5$, e consequentemente, pela equação 8.13, a largura de banda necessária para a transmissão é $B_T = 1.32 \cdot 10^6 \text{ rd/s}$ (210kHz).

Os moduladores de FM são essencialmente osciladores com frequência controlada por tensão (VCO), neste caso, um sinal modulador $v_{in}(t)$. Portanto, podemos definir o parâmetro k_o , que relaciona a variação de frequência do oscilador com a variação da tensão $v_{in}(t)$, ou seja, $k_o = \Delta\omega/\Delta V$. Podemos observar na Fig. 8.2, que a amplitude da portadora que é proporcional a $J_0(\beta)$, e conforme o gráfico da Fig. 8.1, verificamos que $J_0(\beta)$ é zero para infinitos valores de β , sendo que o primeiro zero ocorre em $\beta \cong 2.4$. Neste momento temos o primeiro apagamento da portadora. Medindo o primeiro apagamento de portadora com um analisador de espectro, para um sinal modulador $v_{in}(t) = V_m \cos(\omega_m t)$ conhecido, podemos determinar a constante k_o do modulador FM utilizando a equação 8.6, ou seja,

$$\beta = \frac{\Delta\omega}{\omega_m} = \frac{k_o V_m}{\omega_m} = 2.4 \rightarrow k_o = 2.4 \frac{\omega_m}{V_m} \quad (8.14)$$

Este procedimento é muito útil na calibração de moduladores de FM.

8.2.1 Modulador de Armstrong

Conforme vimos anteriormente, o sinal modulado em FM pode ser expresso por

$$y(t) = A_C \cos\left(\omega_0 t + \Delta\omega \int_t f(\tau) d\tau\right)$$

ou de forma equivalente

$$y(t) = A_C \left[\cos(\omega_0 t) \cos\left(\Delta\omega \int_t f(\tau) d\tau\right) - \sin(\omega_0 t) \sin\left(\Delta\omega \int_t f(\tau) d\tau\right) \right] \quad (8.15)$$

Se escolhermos $\Delta\omega$ de forma que $\left|\Delta\omega \int_t f(\tau) d\tau\right| \ll 1$, podemos aproximar a equação 8.15 por

$$y(t) = A_C \cos(\omega_0 t) - A_C \left(\Delta\omega \int_t f(\tau) d\tau \right) \sin(\omega_0 t) \quad (8.16)$$

A equação 8.16 pode ser facilmente implementada pelo diagrama de blocos da Fig. 8.3, onde $v_{in}(t)$ é um oscilador senoidal ($v_{in}(t) = A_C \cos(\omega_0 t)$), e a rede de defasamento de -90° é implementada com circuito LC. Esta estrutura é conhecida como modulador de Armstrong.

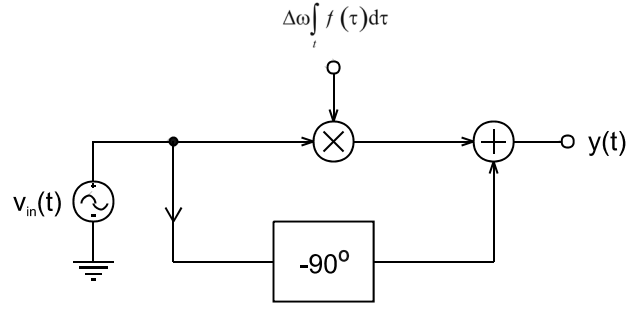


Fig. 8.3: Modulador de Armstrong.

8.2.2 Modulador com VCO (Voltage-Controlled-Oscillator)

O modulador de Armstrong possui desvio de frequência muito baixo, não atendendo às especificações para transmissão de FM comercial. Para obtermos desvios mais altos, usamos osciladores controlados por tensão (VCO). Este tipo de modulador baseia-se na variação controlada do valor de um componente do circuito, que afete diretamente a frequência de oscilação.

O circuito da Fig. 8.4 é um oscilador *Colpitts*, onde um dos capacitores de sintonia é o diodo varactor. Este tipo de diodo possui capacitância de transição alta e variável com a tensão reversa, conforme a equação 8.17. C_0 é uma constante do dispositivo, V_R é a tensão reversa, e V_T é a tensão de junção do diodo.

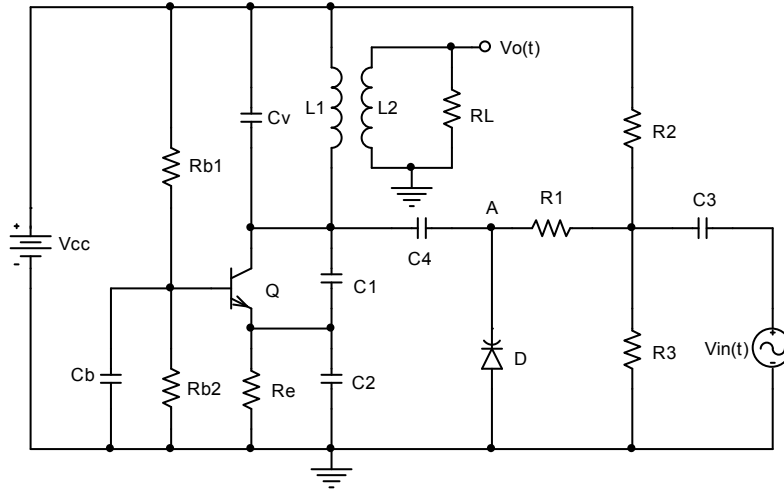
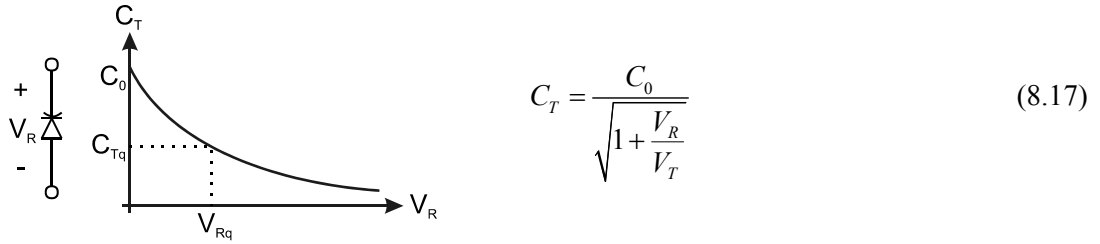


Fig. 8.4: Modulador FM com VCO.

A frequência de oscilação do circuito é dada por

$$\omega_0 = \frac{1}{\sqrt{L_1 \left(C_V + \frac{C_1(C_2 + C_{b'e})}{C_1 + (C_2 + C_{b'e})} + \frac{C_4 C_T}{C_4 + C_T} \right)}} \quad (8.18)$$

A tensão de polarização do diodo varactor é determinada pelo divisor resistivo formado por R_2 e R_3 , e é dada por

$$V_{Rq} = \frac{R_3}{R_2 + R_3} V_{CC}$$

Como C_T varia com a tensão de polarização, ou seja, $C_T \leftarrow C_T(V_R)$, e $V_R = V_{Rq} + v_{in}(t)$, temos que a variação de frequência do oscilador é

$$\Delta\omega_0 = \frac{d\omega_0}{dV_R} \Delta V_R \quad (8.19)$$

Substituindo a equação 8.18 em 8.19, e calculando a derivada, temos

$$\Delta\omega_0 = \frac{C_0 C_4^2 L_1^{\frac{1}{2}} C_{eq}^{-\frac{3}{2}} \left(1 + \frac{V_{Rq}}{V_T}\right)^{-\frac{3}{2}}}{2(C_4 + C_{Tq})^2 V_T} \Delta V_R \quad (8.20)$$

onde

$$C_{eq} = C_V + \frac{C_1(C_2 + C_{b'e})}{C_1 + (C_2 + C_{b'e})} + \frac{C_4 C_{Tq}}{C_4 + C_{Tq}}$$

Da equação 8.20 podemos concluir que a curva $\omega_0 \times V_R$ possui coeficiente angular positivo, conforme a Fig. 8.5.

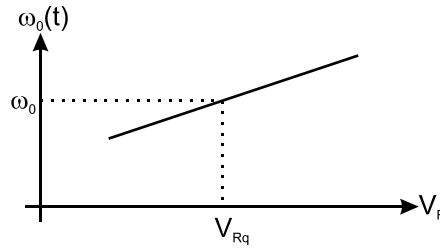


Fig. 8.5: Curva de $\omega_0 \times V_R$.

Assumindo que $|v_{in}(t)| \ll V_{Rq}$, podemos considerar $\Delta V_R = v_{in}(t)$, e finalmente

$$\Delta\omega_0 = \frac{C_0 C_4^2 L_1^{\frac{1}{2}} C_{eq}^{-\frac{3}{2}} \left(1 + \frac{V_{Rq}}{V_T}\right)^{-\frac{3}{2}}}{2(C_4 + C_{Tq})^2 V_T} v_{in}(t) \quad (8.21)$$

O termo que multiplica $v_{in}(t)$ é definido como a constante k_o do VCO. Para estabelecer uma equivalência com a equação 8.5, podemos considerar $v_{in}(t) = V_m f(t)$ na equação 8.21, e obtermos

$$\omega(t) = \omega_0 + \frac{V_m C_0 C_4^2 L_1^{\frac{1}{2}} C_{eq}^{-\frac{3}{2}} \left(1 + \frac{V_{Rq}}{V_T}\right)^{-\frac{3}{2}}}{2(C_4 + C_{Tq})^2 V_T} f(t) \rightarrow \omega(t) = \omega_0 + \Delta\omega f(t) \quad (8.22)$$

Desta forma, em termos da constante do VCO, o desvio de frequência também pode ser definido como $\Delta\omega = k_o V_m$.

O capacitor variável C_V é usado para ajustar a frequência de oscilação. É possível realizar este ajuste através da tensão de polarização do varactor. Entretanto, é recomendável que o varactor esteja polarizado em um ponto que permita grande excursão de sinal.

O dimensionamento de C_L , C_2 e C_b segue as mesmas considerações feitas na seção 5.1.1 para o oscilador *Colpitts*.

O capacitor C_4 serve para desacoplar o diodo varactor da fonte de alimentação, e também atua como divisor capacitivo, reduzindo a amplitude do sinal de RF aplicado ao diodo, para minimizar a distorção harmônica. Seu valor é, na prática, escolhido próximo de $C_{Tq}/3$.

O resistor R_1 tem a função de desacoplar o varactor da fonte de sinal modulador, na frequência de oscilação. O cálculo de C_3 e R_1 deve levar em consideração as frequências mínima ω_{min} e máxima ω_m de $v_{in}(t)$. A relação entre a tensão do nó A e a entrada $v_{in}(t)$, pode ser obtida do circuito da Fig. 8.6a, e é expressa aproximadamente pela função de transferência 8.23, cujo gráfico encontra-se na Fig. 8.6b.

$$H(s) = \frac{V_A(s)}{V_{in}(s)} = \frac{sC_3R_2 // R_3}{(sC_3R_2 // R_3 + 1)(s(C_{Tq} + C_4)R_1 + 1)} \quad (8.23)$$

As frequências de corte inferior ω_l e superior ω_s devem ser escolhidas tal que $|H(j\omega)| \cong 1$ no intervalo $\omega_{min} \leq \omega \leq \omega_m$. Esta condição estabelece que $\omega_l < \omega_{min}$ e $\omega_s > \omega_m$.

Analisando a equação 8.23, concluímos que

$$\omega_l = \frac{1}{C_3R_2 // R_3}$$

e

$$\omega_s = \frac{1}{(C_{Tq} + C_4)R_1}$$

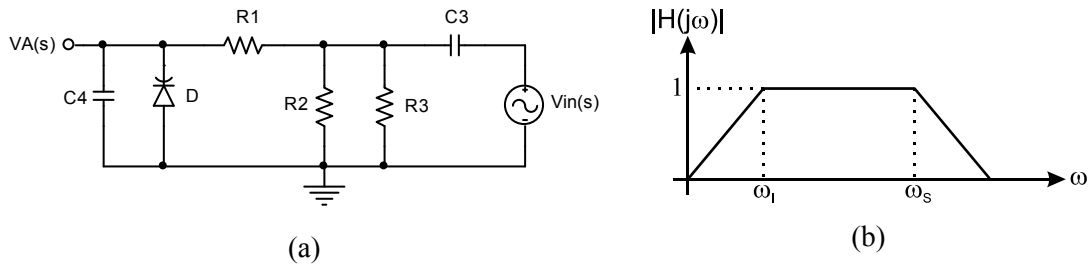


Fig. 8.6: Circuito equivalente para determinação de C_3 e R_1 .

8.2.3 Modulador de FM com Frequência Estabilizada por Cristal

O modulador FM com VCO possui a frequência controlada por elementos sensíveis a fatores externos ao circuito. Por isso, a frequência de oscilação não é precisa e nem estável. Uma solução para este problema é o uso de osciladores a cristal. Como não podemos variar a frequência destes osciladores, devido à elevada estabilidade, não é prático construir VCOs com cristal.

Podemos implementar um modulador de FM através de um modulador de fase, bastando para isto, integrar o sinal modulador, conforme a equação 8.24. Neste caso, o desvio de frequência corresponde a $\Delta\phi$.

$$\theta(t) = \omega_1 t + \Delta\phi \int_i f(\tau) d\tau \rightarrow \frac{d\theta(t)}{dt} = \omega(t) = \omega_1 + \Delta\phi f(t) \quad (8.24)$$

Entretanto, o desvio de frequência obtido é pequeno, tornando necessário aumentar seu valor. Isto é feito através de um gerador de harmônicos, que é simplesmente um circuito com relação de transferência não linear, e um filtro sintonizado no harmônico de ordem N . O diagrama da Fig. 8.7 exemplifica o processo. O sinal $v_1(t)$ está modulado em fase e tem a forma

$$v_1(t) = V_1 \cos\left(\omega_1 t + \Delta\phi \int_i f(\tau) d\tau\right) \quad (8.25)$$

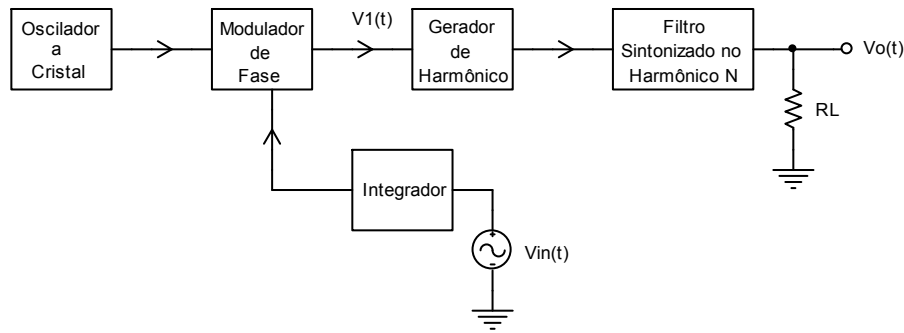


Fig. 8.7: Diagrama de blocos do modulador FM com cristal.

O circuito não linear, gerador de harmônico, produz um harmônico de ordem N , que é selecionado pelo filtro sintonizado na frequência $N\omega_1$, e disponibilizado para a carga R_L . O sinal de saída $v_o(t)$ tem a forma

$$v_o(t) = V_0 \cos \left(N\omega_1 t + N\Delta\phi \int_t f(\tau) d\tau \right) \rightarrow v_o(t) = V_0 \cos \left(\omega_0 t + N\Delta\phi \int_t f(\tau) d\tau \right) \quad (8.26)$$

Comparando a equação 8.26 com 8.25, verificamos que o desvio de frequência está multiplicado por N . Na prática, constatamos que este tipo de implementação necessita de um fator de multiplicação $N = 15$. Portanto, se desejamos uma frequência de portadora ω_0 , devemos dimensionar um oscilador a cristal em $\omega_0/15$.

O circuito da Fig. 8.8 é uma implementação prática deste modulador. O oscilador a cristal possui, como carga, o modulador de fase, que é simplesmente um circuito RLC paralelo, sintonizado em ω_0 , mais um diodo varactor que modifica a sintonia, e altera a fase. O sinal gerado no modulador de fase é aplicado a um amplificador sintonizado em ω_1 , que aumenta a amplitude. O sinal é então aplicado, através dos indutores acoplados L_2 - L_3 , ao amplificador em classe C, formado por Q_5 , que gera harmônicos e sintoniza a frequência $5\omega_1$. Novamente, o sinal é aplicado, através dos indutores acoplados L_4 - L_5 , a um segundo amplificador em classe C, formado por Q_6 , que também gera harmônicos e sintoniza a frequência desejada $15\omega_1$.

O mecanismo de modulação de fase pode ser melhor entendido pela Fig. 8.9. Verificamos que exatamente na frequência de sintonia ω_1 , a fase de $V(j\omega_1)$ é zero. Sendo ω_1 fixa, ao modificarmos a capacitância do varactor, a frequência de sintonia muda de posição, e a fase de $V(j\omega_1)$ também modifica. A tensão de polarização e o sinal de controle do varactor, são fornecidos pelo circuito integrador implementado com amplificador operacional.

Os cálculos envolvidos no dimensionamento dos componentes são derivados das análises feitas para circuitos sintonizados, amplificadores em classe C e osciladores a cristal.

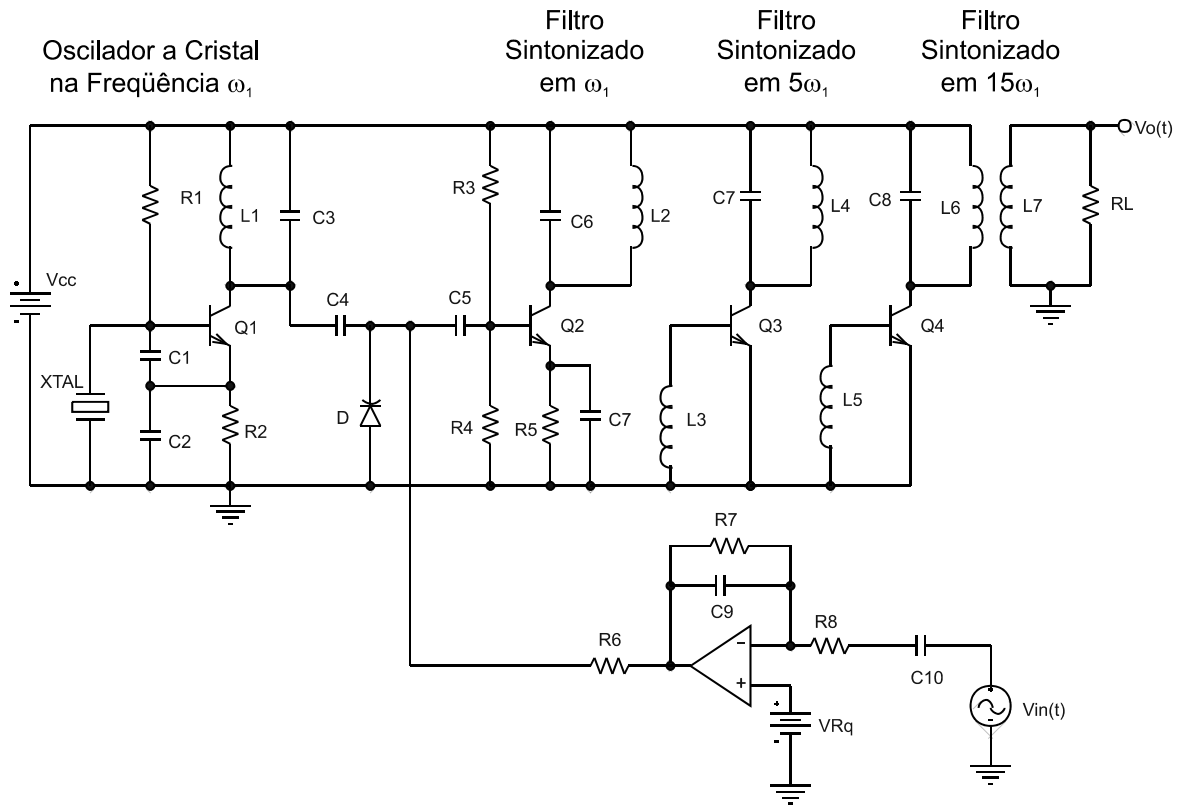


Fig. 8.8: Circuito para implementação do modulador FM com cristal.

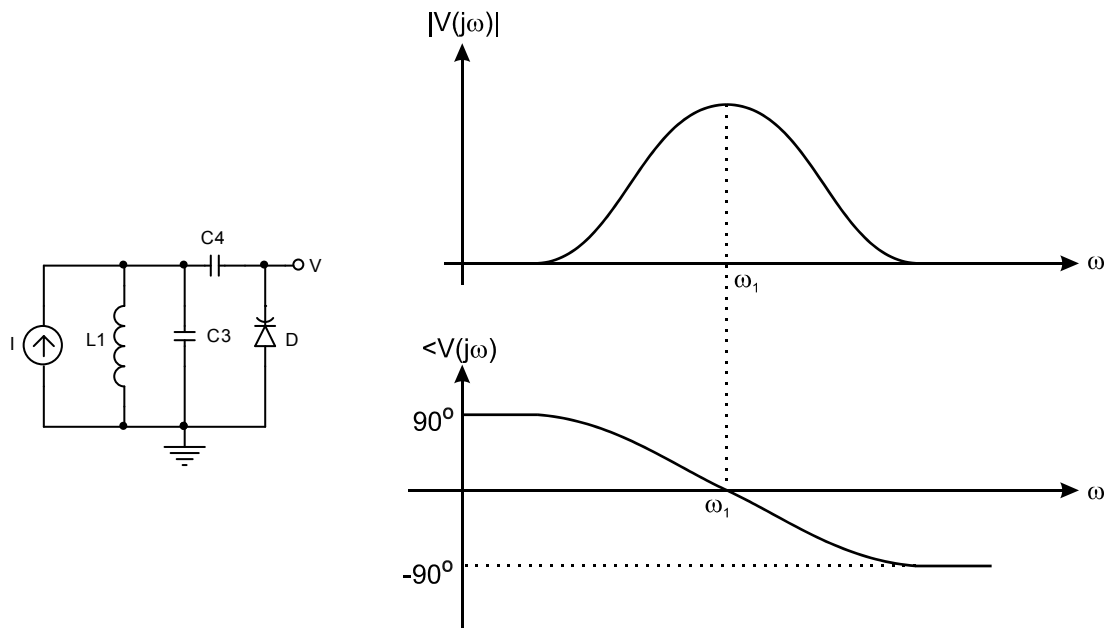


Fig. 8.9: Circuito modulador de fase.

8.3 Demodulação de FM

A demodulação FM consiste em transformar as variações de frequência de um sinal, em variações de amplitude. Dado o sinal modulado em frequência

$$y(t) = A_c \cos \left(\omega_0 t + \Delta \omega \int_t f(\tau) d\tau \right)$$

se aplicarmos a derivada, obtemos

$$\frac{dy(t)}{dt} = -A_c (\omega_0 + \Delta\omega f(t)) \sin \left(\omega_0 t + \Delta\omega \int_t f(\tau) d\tau \right) \quad (8.27)$$

Verificamos na equação 8.27 que $dy(t)/dt$ é essencialmente um sinal modulado em amplitude, com portadora em torno de ω_0 . Podemos realizar a demodulação FM, simplesmente demodulando este sinal AM. Entretanto, a implementação de circuitos diferenciadores perfeitos não é possível.

Nos itens seguintes, serão apresentadas algumas implementações usadas para realização, aproximada, de diferenciadores.

8.3.1 Demodulador no Domínio da Frequência

Este procedimento emprega um circuito sintonizado para a demodulação. A Fig. 8.10 representa o gráfico de resposta em frequência de um amplificador sintonizado na frequência ω_l . Podemos verificar que na frequência ω_0 , fora da sintonia, o ganho é fortemente dependente da frequência. Quando um sinal modulado em FM, com portadora em ω_0 , é aplicado ao circuito, a amplitude da saída muda proporcionalmente à variação de frequência. Esta modulação na amplitude do sinal de saída pode ser demodulada por um detector de pico de envoltória.

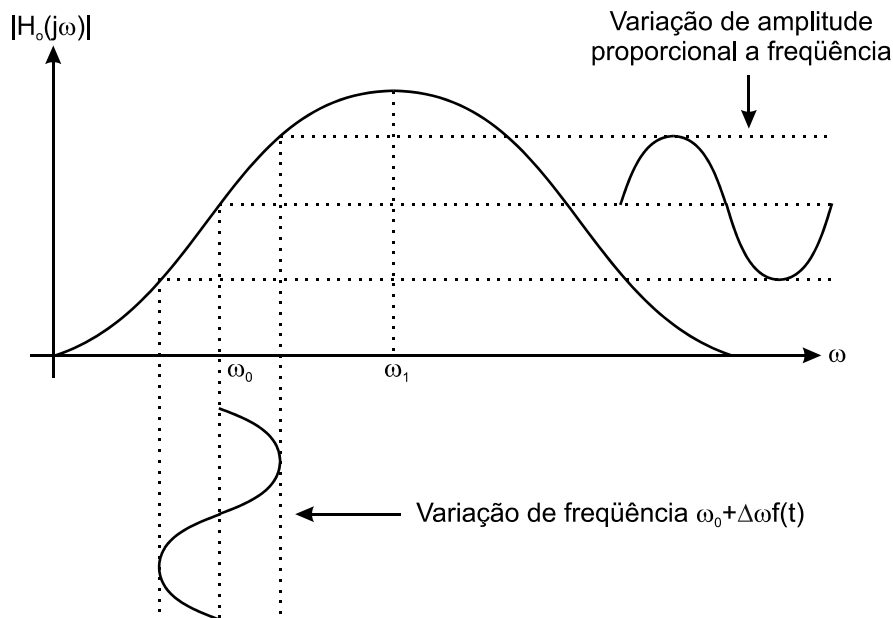


Fig. 8.10: demodulação de FM no domínio da frequência.

O circuito da Fig. 8.11 é uma implementação prática desta técnica de demodulação. A frequência de ressonância ω_l , do amplificador sintonizado, deve ser escolhida de forma que a portadora ω_0 esteja na região mais linear possível de $|H(j\omega)|$. Evidentemente, a amplitude de $v_o(t)$ dependerá do ganho $|H(j\omega_l)|$ e da inclinação de $|H(j\omega)|$ em torno de ω_0 .

Este tipo de demodulador é de fácil implementação, mas não é empregado em sistemas de alta qualidade, devido às distorções produzidas pela não linearidade da curva $|H(j\omega)|$.

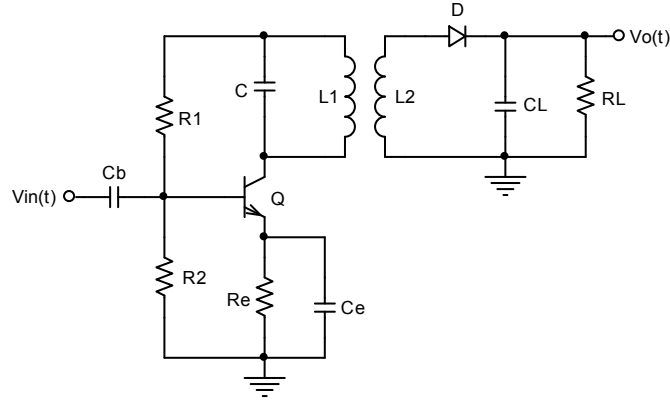


Fig. 8.11: circuito demodulador de FM no domínio da frequência.

8.3.2 Demodulador com Detector de Quadratura

Este tipo de demodulador é muito empregado nos circuitos integrados, devido à sua simplicidade e a facilidade de implementação de multiplicadores analógicos de quatro quadrantes. O princípio de funcionamento baseia-se no fato de que é possível aproximar uma deriva por uma diferença, ou seja,

$$f'(x) = \lim_{\Delta x \rightarrow 0} \frac{f(x) - f(x - \Delta x)}{\Delta x} \cong \frac{f(x) - f(x - \Delta x)}{\Delta x} \quad (8.28)$$

quando Δx é pequeno. Desta forma, temos

$$f(x) - f(x - \Delta x) \cong f'(x) \Delta x \quad (8.29)$$

Antes de analisarmos o demodulador, consideremos o circuito da Fig. 8.12.

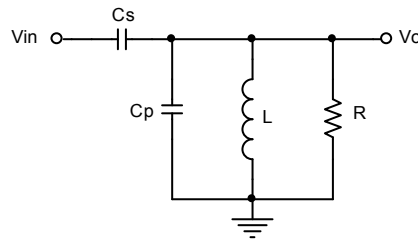


Fig. 8.12: Circuito atrasador.

A função de transferência $H(s) = V_o(s)/V_{in}(s)$ é dada por

$$H(s) = \frac{V_o(s)}{V_{in}(s)} = \frac{\left(\frac{C_s}{C_s + C_p} \right) s^2}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (8.30)$$

onde

$$\omega_0 = \frac{1}{\sqrt{L(C_p + C_s)}}$$

e

$$Q = \omega_0 R (C_p + C_s)$$

Fazendo $s = j\omega$ na equação 8.30, temos

$$H(j\omega) = \frac{-\left(\frac{C_s}{C_s + C_p}\right)\omega^2}{(\omega_0^2 - \omega^2) + j\frac{\omega_0}{Q}\omega} \quad (8.31)$$

A fase de $H(j\omega)$ é dada por

$$\angle H(j\omega) = \pi - \tan^{-1}\left(\frac{\omega_0}{Q} \frac{\omega}{(\omega_0^2 - \omega^2)}\right) \quad (8.32)$$

Vista no gráfico da Fig. 8.13, verificamos que $\angle H(j\omega) = \pi/2$ em $\omega = \omega_0$ e possui derivada negativa em ω .

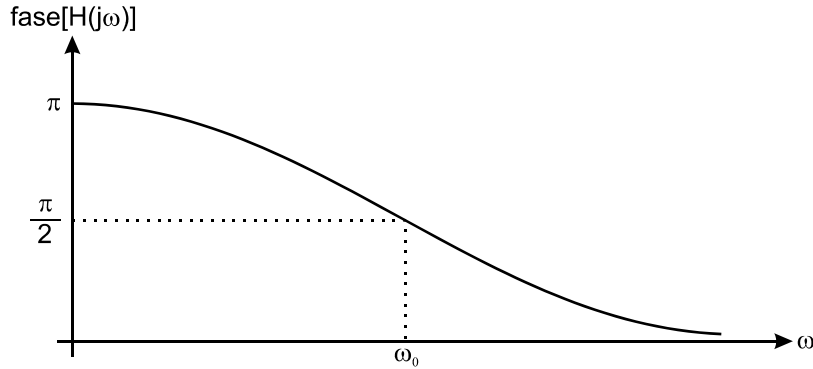


Fig. 8.13: Gráfico de fase do atrasador.

Se considerarmos a região próxima de ω_0 , podemos aproximar $\angle H(j\omega)$ por uma série de Taylor com os termos de ordem zero e um. Desta forma, temos

$$\angle H(j\omega) = \frac{\pi}{2} - \frac{2Q}{\omega_0}(\omega - \omega_0) = \frac{\pi}{2} + 2Q - \frac{2Q}{\omega_0}\omega \quad (8.33)$$

A variação de ω , em torno de ω_0 , onde a equação 8.33 gera erros pequenos, depende do Q . Quanto menor o Q , maior é a variação admissível para ω .

Assumindo que, na faixa de frequências correspondente a largura de banda de $v_{in}(t)$, $|H(j\omega)| \cong |H(j\omega_0)|$, podemos fazer a aproximação

$$H(j\omega) = |H(j\omega_0)| e^{j\left(\frac{\pi}{2} + 2Q\right)} e^{-j\frac{2Q}{\omega_0}\omega} \rightarrow V_o(j\omega) = |H(j\omega_0)| e^{j\left(\frac{\pi}{2} + 2Q\right)} e^{-j\frac{2Q}{\omega_0}\omega} V_{in}(j\omega) \quad (8.34)$$

que significa a introdução da fase $(\pi/2 + 2Q)$ e o atraso no tempo de $2Q/\omega_0$.

Considerando $v_{in}(t) = A_C \cos(\omega_0 t + \phi(t))$, onde $\phi(t) = \Delta\omega \int_t f(\tau) d\tau$, e sabendo que $|H(j\omega_0)| = QC_s/(C_s + C_p)$, temos que

$$v_o(t) = \frac{A_C QC_s}{C_s + C_p} \cos\left(\omega_0 \left(t - \frac{2Q}{\omega_0}\right) + \frac{\pi}{2} + 2Q + \phi\left(t - \frac{2Q}{\omega_0}\right)\right)$$

ou de forma melhor

$$v_o(t) = -\frac{A_C QC_s}{C_s + C_p} \sin\left(\omega_0 t + \phi\left(t - \frac{2Q}{\omega_0}\right)\right) \quad (8.35)$$

Podemos chamar $\Delta t = 2Q/\omega_0$, e reescrever a equação 8.35 como

$$v_o(t) = -\frac{A_c Q C_s}{C_s + C_p} \sin(\omega_0 t + \phi(t - \Delta t)) \quad (8.36)$$

A demodulação é realizada pela multiplicação $v_o(t) \times v_{in}(t)$, onde obtemos

$$v_{dem}(t) = -\frac{A_c^2 Q C_s}{C_s + C_p} \sin(\omega_0 t + \phi(t - \Delta t)) \cos(\omega_0 t + \phi(t)) \quad (8.37)$$

Aplicando a identidade trigonométrica $\sin(a)\cos(b) = (\sin(a+b) + \sin(a-b))/2$ à equação 8.37, temos

$$v_{dem}(t) = \frac{A_c^2 Q C_s}{2(C_s + C_p)} \sin(\phi(t) - \phi(t - \Delta t)) - \frac{A_c^2 Q C_s}{2(C_s + C_p)} \sin(2\omega_0 t + \phi(t - \Delta t) + \phi(t)) \quad (8.38)$$

Aplicando $v_{dem}(t)$ por um filtro passa-baixas, com frequência de corte bem abaixo de $2\omega_0$, e utilizando a equação 8.29 para aproximar $\phi(t) - \phi(t - \Delta t) = \Delta t \phi'(t)$, temos

$$v_{dem}(t) = \frac{A_c^2 Q C_s}{2(C_s + C_p)} \sin(\Delta t \phi'(t)) = \frac{A_c^2 Q C_s}{2(C_s + C_p)} \sin(\Delta t \Delta \omega f(t))$$

ou de forma melhor

$$v_{dem}(t) = \frac{A_c^2 Q C_s}{2(C_s + C_p)} \sin\left(\frac{2Q\Delta\omega}{\omega_0} f(t)\right) \quad (8.39)$$

Se $2Q\Delta\omega/\omega_0 \ll 1$, o que normalmente é verdade, temos finalmente que

$$v_{dem}(t) = \frac{A_c^2 Q^2 C_s \Delta\omega}{(C_s + C_p) \omega_0} f(t) \quad (8.40)$$

O circuito da Fig. 8.14 implementa o demodulador. Os valores de R_1 e C_1 devem ser dimensionados para que a frequência de corte do filtro passa-baixas seja bem menor que $2\omega_0$ e maior que a máxima frequência de $f(t)$, ou seja,

$$\omega_m < \frac{1}{R_1 C_1} \ll 2\omega_0 \quad (8.41)$$

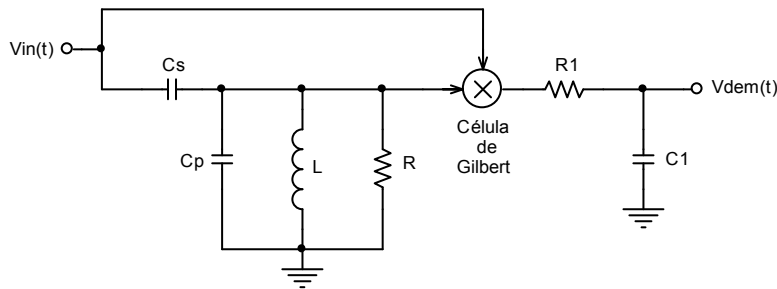


Fig. 8.14: Circuito demodulador de FM com detecção de quadratura.

Como exemplo, considere um sinal de FM em $\omega_0 = 67.23 \cdot 10^6 \text{ rd/s}$ (10.7MHz) e $\Delta\omega = 471.24 \cdot 10^3 \text{ rd/s}$ (75kHz). A largura de banda deste sinal está na faixa de $1.25 \cdot 10^6 \text{ rd/s}$ (200kHz). Devemos dimensionar o Q , para atender às condições

$$\frac{2Q\Delta\omega}{\omega_0} \ll 1 \rightarrow Q \ll 71.3$$

e

$$|H(j\omega)| \cong |H(j\omega_0)| \rightarrow Q < \frac{\omega_0}{\text{Largura de Banda}} \rightarrow Q < 53.5$$

Podemos escolher $Q = 20$ e fazer

$$\frac{C_s}{C_s + C_p} = \frac{1}{Q}$$

Aplicando estes resultados à equação 8.40, obtemos

$$v_{dem}(t) = 0.14 A_C^2 f(t)$$

Por inspeção, verificamos que $2Q\Delta\omega/\omega_0 = 0.28 \ll 1$, satisfaz a aproximação de primeira ordem de $\tan^{-1}(x)$.

8.4 Interferência no Sinal de FM

Considere dois sinais $v_c(t)$ e $v_{in}(t)$ sendo recebidos por um receptor de fase ou frequência, onde $v_c(t) = A_c \cos(\omega_0 t)$ é o sinal desejado e sem modulação, e $v_i(t) = A_i \cos((\omega_0 + \omega_i)t + \phi_i)$ é o sinal de interferência, com frequência ligeiramente diferente do sinal desejado. Portanto, o sinal total recebido é

$$v(t) = A_c \cos(\omega_0 t) + A_i \cos((\omega_0 + \omega_i)t + \phi_i) \quad (8.42)$$

Através de manipulações algébricas, podemos reescrever a equação 8.42 como

$$v(t) = A_v(t) \cos(\omega_0 t + \phi_v(t)) \quad (8.43)$$

onde

$$A_v(t) = A_c \sqrt{1 + \rho^2 + 2\rho \cos(\theta_i(t))}$$

$$\phi_v(t) = \tan^{-1} \left(\frac{\rho \sin(\theta_i(t))}{1 + \rho \cos(\theta_i(t))} \right)$$

$$\rho = \frac{A_i}{A_c}$$

$$\theta_i(t) = \omega_i t + \phi_i$$

Se a interferência for pequena, $\rho \ll 1$, podemos considerar

$$A_v(t) \cong A_c (1 + \rho \cos(\omega_i t + \phi_i)) \quad (8.44)$$

e

$$\phi_v(t) \cong \rho \sin(\omega_i t + \phi_i) \quad (8.45)$$

Das equações 8.43, 8.44 e 8.45, observamos que a portadora é modulada em fase e amplitude, pelo sinal de interferência. A modulação em amplitude pode ser eliminada por um limitador de amplitude. Entretanto, a demodulação de fase ou frequência é contaminada pela interferência.

Conforme apresentado na Fig. 8.15, vemos que a amplitude da interferência é constante com a frequência, e com valor ρ , na demodulação de fase. Entretanto, na demodulação em frequência, devido à diferenciação, a amplitude da interferência cresce proporcionalmente com a frequência, e com valor $\rho\omega_i$.

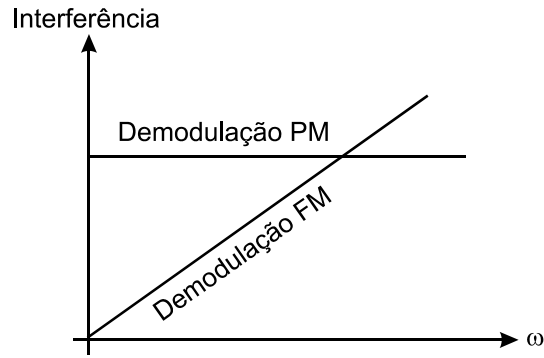


Fig. 8.15: Interferência na modulação PM e FM.

8.4.1 Circuito de Pré-Ênfase

No demodulador de fase, a relação sinal-ruído se mantém constante com a frequência ω_i , mas no demodulador FM ela se deteriora com o aumento de ω_i . A solução para este problema consiste em dar ênfase na amplitude do sinal modulador, nas frequências altas. Isto feito por um circuito RC de primeira ordem chamado pré-ênfase. A Fig. 8.16a e b apresenta o circuito de pré-ênfase e a resposta em frequência respectivamente. A função de transferência é dada por

$$\frac{V_o(s)}{V_{in}(s)} = \frac{R_2}{R_1 + R_2} \frac{s\tau_z + 1}{s\tau_p + 1} \quad (8.46)$$

onde

$$\tau_z = \frac{1}{\omega_z} = R_1 C$$

e

$$\tau_p = \frac{1}{\omega_p} = \frac{R_1 R_2 C}{R_1 + R_2}$$

Normalmente, adotamos como padrão $\tau_z = 75\mu s$, e ω_p deve ser escolhida acima da frequência limite do sinal modulador.

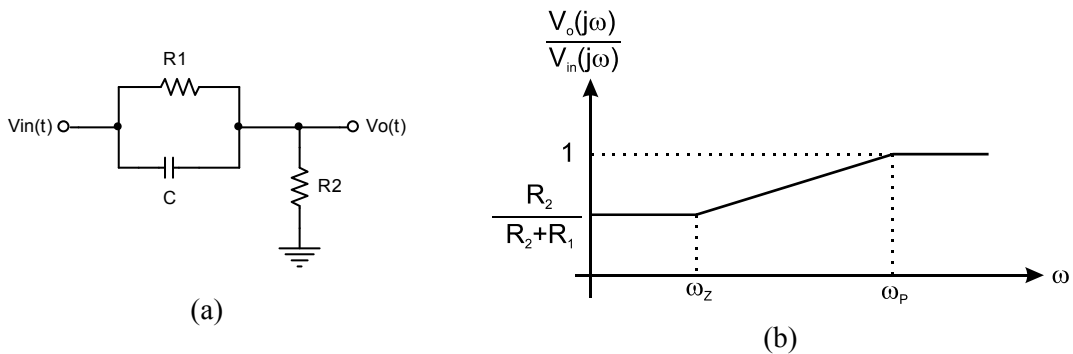


Fig. 8.16: Pré-ênfase: a) circuito; b) resposta em frequência.

8.4.2 Circuito de De-Ênfase

Para que a demodulação FM seja correta, é necessário restaurar a forma original do sinal, aplicando a função inversa à pré-ênfase. Isto é feito pelo circuito de de-ênfase, mostrado na Fig. 8.17a, que é usado na saída do demodulador FM. A função de transferência é dada por

$$\frac{V_o(s)}{V_{in}(s)} = \frac{1}{s\tau_p + 1} \quad (8.47)$$

onde

$$\tau_p = \frac{1}{\omega_p} = RC$$

Conforme podemos observar na Fig. 8.17b, a frequência do pólo ω_p , deve ser igual a ω_z no circuito de pré-ênfase. Portanto, devemos fazer $\tau_p = 75\mu s$. É importante observar que, ao atenuarmos o sinal nas frequências altas, atenuamos também a interferência, mantendo a relação sinal-ruído constante.

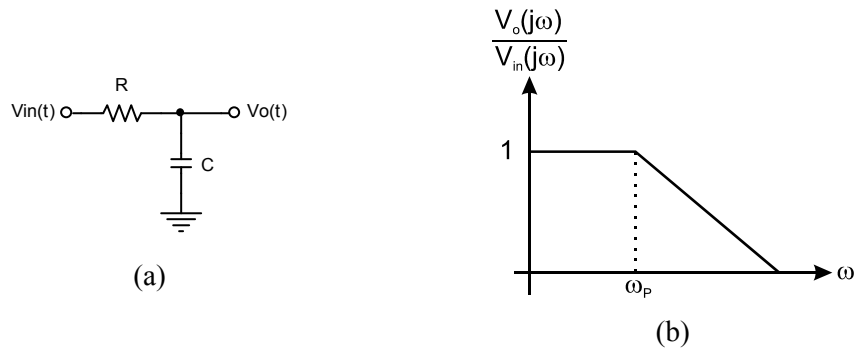


Fig. 8.17: De-ênfase: a) circuito; b) resposta em frequência.

Capítulo 9

Fontes Chaveadas

As fontes de tensão convencionais baseiam-se na retificação do sinal AC da rede elétrica, com subsequente filtragem por capacitor.

Considere o retificador de onda completa, com filtro capacitivo, da Fig. 9.1. A tensão de *ripple* na carga R_L é dada por

$$V_r = \frac{V_{pico}}{2fCR_L}$$

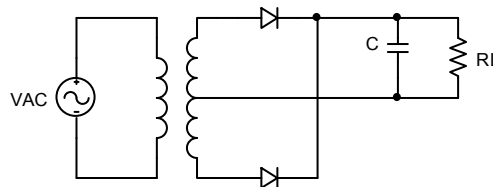


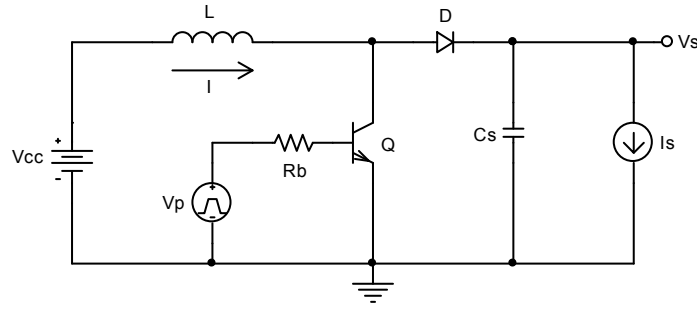
Fig. 9.1: Retificador de onda completa com filtro capacitivo.

Como a frequência f da rede elétrica é 60Hz, para circuitos de potência (R_L baixo), com V_r pequeno, temos capacitores de filtragem muito grandes, na ordem de mF. Isto aumenta o tamanho da fonte e consequentemente o custo. Outro aspecto importante é o tamanho do transformador. Para manter a corrente de magnetização pequena, os transformadores são muito grandes, quando usamos frequências baixas. Isto também contribui para o aumento do custo da fonte. É desejável também, nos circuitos modernos, que as fontes de alimentação não ocupem muito espaço e sejam leves.

Se usarmos frequências mais elevadas, teremos uma redução proporcional no tamanho do capacitor e do transformador. As fontes chaveadas exploram esta propriedade.

9.1 Conversor Boost

O conversor *Boost* é uma fonte chaveada, normalmente usada para elevar tensão, e o circuito básico encontra-se na Fig. 9.2. Neste tipo de conversor, como também nos outros que serão apresentados, usaremos uma fonte de alimentação V_{CC} , implementada com retificador e filtro capacitivo, que será analisada à parte, e uma fonte de corrente I_S , que representa uma carga variável com consumo médio de corrente I_S . A fonte de tensão e a carga podem variar dentro dos intervalos $V_{CCMIN} \leq V_{CC} \leq V_{CCMAX}$ e $I_{SMIN} \leq I_S \leq I_{SMAX}$.

Fig. 9.2: Conversor *Boost*.

O transistor Q atua como chave, que liga e desliga sob o comando do sinal de controle V_p , cujo período vale T . Duas regiões de operação são possíveis neste conversor; o modo contínuo e o descontínuo. No modo contínuo, sempre existe corrente circulando pelo indutor. No modo descontínuo, em determinados intervalos de tempo, a corrente que circula no indutor é zero.

Considerando o modo de operação contínuo em regime permanente, a Fig. 9.3 representa o diagrama de chaveamento. Vamos assumir que a fonte V_p e o resistor R_b estão dimensionados para garantir o corte e a saturação do transistor. No intervalo αT , em que o transistor está conduzindo, o indutor se carrega até a corrente I_{MAX} . Quando o transistor é cortado, o indutor se descarrega, através do diodo, até a corrente I_{MIN} . Desta forma, uma certa quantidade de energia é transferida à carga I_s , e o capacitor atua como filtro.

Consideremos que a tensão de condução (saturação) da chave (transistor) seja V_T , a tensão de condução do diodo seja V_d , e que o *ripple* na carga seja pequeno, ou seja, V_s seja aproximadamente constante. Durante o carregamento, a variação de corrente no indutor é

$$\Delta I = I_{MAX} - I_{MIN} \quad (9.1)$$

e a diferença de potencial que está submetido é

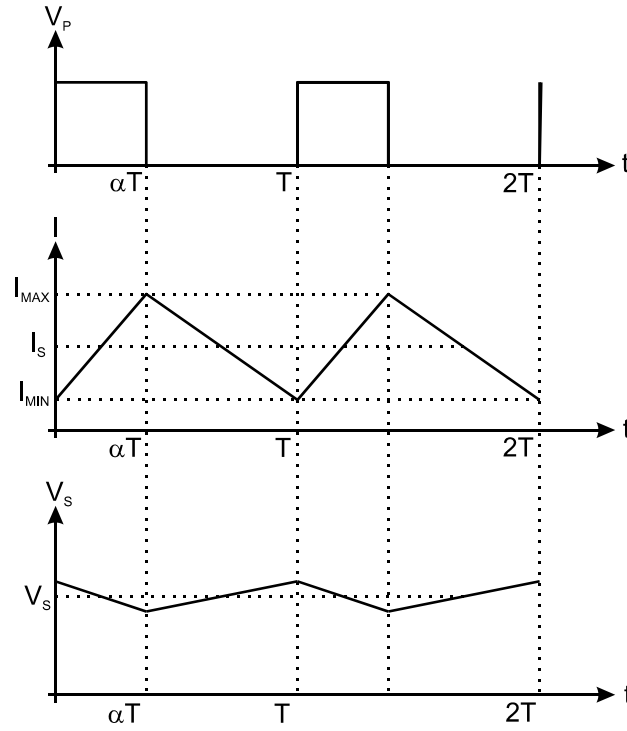
$$\Delta V = V_{CC} - V_T \quad (9.2)$$

Lembrando que a relação entre a tensão e corrente no indutor é $V = L dI/dt$, e na Fig. 9.3 equivale a

$$\Delta V = \frac{\Delta I}{\Delta T} L \quad (9.3)$$

substituindo as equações 9.1 e 9.2 em 9.3, temos

$$V_{CC} - V_T = \frac{(I_{MAX} - I_{MIN})}{\alpha T} L \quad (9.4)$$

Fig. 9.3: Diagrama de chaveamento do conversor *Boost*.

O indutor se descarrega no intervalo de tempo $(1-\alpha)T$, com variação de corrente igual a $\Delta I = -(I_{MAX} - I_{MIN})$, e submetido a diferença de potencial $\Delta V = V_{CC} - V_d - V_S$. Portanto, temos no descarregamento que

$$V_{CC} - V_d - V_S = \frac{-(I_{MAX} - I_{MIN})}{(1-\alpha)T} L \quad (9.5)$$

Das equações 9.4 e 9.5, temos que a tensão de saída do conversor *Boost* no modo contínuo é dada por

$$V_S = \frac{V_{CC}}{1-\alpha} - \frac{V_T \alpha}{1-\alpha} - V_d \quad (9.6)$$

e a variação de corrente no indutor é

$$I_{MAX} - I_{MIN} = \frac{(V_{CC} - V_T) \alpha T}{L} \quad (9.7)$$

A operação em modo descontínuo é caracterizada pela corrente $I_{MIN} = 0$. Isto significa que o indutor se descarrega em um intervalo de tempo $\alpha_1 T$ menor que $(1-\alpha)T$, conforme exemplificado na Fig. 9.4. Neste caso, as equações 9.4 e 9.5 podem ser reescritas como

$$V_{CC} - V_T = \frac{I_{MAX}}{\alpha T} L \quad (9.8)$$

e

$$V_{CC} - V_d - V_S = \frac{-I_{MAX}}{\alpha_1 T} L \quad (9.9)$$

Das equações 9.8 e 9.9, temos que a tensão de saída do conversor *Boost* no modo descontínuo é dada por

$$V_S = \left(1 + \frac{\alpha}{\alpha_1}\right) V_{CC} - \frac{\alpha}{\alpha_1} V_T - V_d \quad (9.10)$$

e a corrente máxima no indutor é

$$I_{MAX} = \frac{(V_{CC} - V_T) \alpha T}{L} \quad (9.11)$$

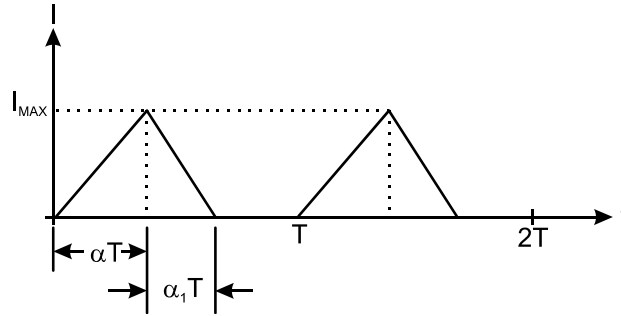


Fig. 9.4: Operação do conversor *Boost* no modo descontínuo.

A fronteira entre os dois modos de operação é determinada pelas condições $\alpha_1 = (1 - \alpha)$ e $I_{MIN} = 0$. Sabendo que a corrente média de consumo da carga I_S tem que ser a mesma do indutor no intervalo α_1 , pelo gráfico da Fig. 9.3, podemos calcular I_S por

$$I_S = \frac{(1 - \alpha)(I_{MAX} - I_{MIN})}{2} \quad (9.12)$$

Solucionando o sistema formado pelas equações 9.6, 9.7 e 9.12, temos

$$\alpha = \frac{V_S - V_{CC} + V_d}{V_S - V_T + V_d} \quad (9.13)$$

e

$$L = \frac{(V_S - V_{CC} + V_d)(V_{CC} - V_T)^2 T}{2I_S (V_S - V_T + V_d)^2} \quad (9.14)$$

Para garantirmos a operação em modo contínuo, devemos ter $I_{MIN} \geq 0$. Esta condição é sempre satisfeita se o conversor operar na fronteira, quando $V_{CC} = V_{CCMAX}$ e $I_S = I_{SMIN}$. Qualquer redução de V_{CC} ou aumento de I_{SMIN} , coloca o conversor obrigatoriamente no modo contínuo. Aplicando estas condições às equações 9.13 e 9.14, temos

$$L_{Contínuo} = \frac{(V_S - V_{CCMAX} + V_d)(V_{CCMAX} - V_T)^2 T}{2I_{SMIN} (V_S - V_T + V_d)^2} \quad (9.15)$$

Evidentemente, as variações de V_{CC} e I_S provocam alterações em V_S . Para manter a tensão de saída constante, é necessário controlar o parâmetro α . O menor α admissível no circuito é

$$\alpha_{MIN} = \frac{V_S - V_{CCMAX} + V_d}{V_S - V_T + V_d} \quad (9.16)$$

Podemos calcular o maior valor de α necessário, aplicando a condição $V_{CC} = V_{CCMIN}$ à equação 9.13. Temos então que

$$\alpha_{MAX} = \frac{V_S - V_{CCMIN} + V_d}{V_S - V_T + V_d} \quad (9.17)$$

De forma análoga, para garantirmos a operação em modo descontínuo, basta dimensionar o circuito para operar na fronteira quando $V_{CC} = V_{CCMIN}$ e $I_S = I_{SMAX}$. Qualquer aumento de V_{CC} ou redução de I_S obriga o conversor a operar no modo descontínuo.

$$L_{Descontínuo} = \frac{(V_S - V_{CCMIN} + V_d)(V_{CCMIN} - V_T)^2 T}{2I_{SMAX}(V_S - V_T + V_d)^2} \quad (9.18)$$

Também é necessário controlar o parâmetro α , para manter a tensão de saída constante. O maior α admissível neste circuito é

$$\alpha_{MAX} = \frac{V_S - V_{CCMIN} + V_d}{V_S - V_T + V_d} \quad (9.19)$$

É importante observar que, no modo contínuo a tensão de saída não depende do consumo da carga, enquanto no modo descontínuo, devemos controlar o parâmetro α_l para estabilizar a tensão. Entretanto, no modo descontínuo, a quantidade de energia armazenada pelo indutor é menor, pois a corrente vai a zero. Isto permite o uso de indutores com núcleos menos volumosos. Este assunto será melhor estudado mais à frente.

O capacitor C_S pode ser determinado pela máxima tensão de *ripple* V_{ripple} na carga. Durante o carregamento do indutor, a carga é alimentada exclusivamente pela tensão no capacitor. Podemos determinar aproximadamente, que a máxima variação de carga no capacitor neste momento é

$$\Delta Q = I_{SMAX} \alpha_{MAX} T$$

e conseqüentemente

$$\Delta V_S = V_{ripple} = \frac{\Delta Q}{C_S} = \frac{I_{SMAX} \alpha_{MAX} T}{C_S}$$

Portanto, devemos ter

$$C_S \geq \frac{I_{SMAX} \alpha_{MAX} T}{V_{ripple}} \quad (9.20)$$

A Tabela 9.1 resume as equações de projeto do conversor *Boost* nos dois modos de operação.

Tabela 9.1: Equações de projeto do conversor *Boost*.

CONVERSOR BOOST	
CONTÍNUO	DESCONTÍNUO
$V_S = \frac{V_{CC}}{1-\alpha} - \frac{V_T \alpha}{1-\alpha} - V_d$	$V_S = \left(1 + \frac{\alpha}{\alpha_1}\right) V_{CC} - \frac{\alpha}{\alpha_1} V_T - V_d$
$L = \frac{(V_S - V_{CCMAX} + V_d)(V_{CCMAX} - V_T)^2 T}{2I_{SMIN}(V_S - V_T + V_d)^2}$	$L = \frac{(V_S - V_{CCMIN} + V_d)(V_{CCMIN} - V_T)^2 T}{2I_{SMAX}(V_S - V_T + V_d)^2}$
$C_S \geq \frac{I_{SMAX} \alpha_{MAX} T}{V_{ripple}}$	$C_S \geq \frac{I_{SMAX} \alpha_{MAX} T}{V_{ripple}}$
$\alpha_{MAX} = \frac{V_S - V_{CCMIN} + V_d}{V_S - V_T + V_d}$	$\alpha_{MAX} = \frac{V_S - V_{CCMIN} + V_d}{V_S - V_T + V_d}$
$\alpha_{MIN} = \frac{V_S - V_{CCMAX} + V_d}{V_S - V_T + V_d}$	$\alpha_{MIN} = \sqrt{\frac{2I_{SMIN} L (V_S - V_{CCMAX} + V_d)}{T}} \frac{1}{V_{CCMAX} - V_T}$

9.2 Conversor Buck

O conversor *Buck* é essencialmente um filtro passa-baixas LC, onde o sinal de entrada é uma fonte de tensão comutada. Este circuito é normalmente usado como abaixador de tensão. O esquema básico está apresentado na Fig. 9.5.

Quando operando em modo contínuo, a fonte de tensão V_P coloca o transistor em corte e saturação em intervalos de tempo controlados. Quando o transistor está em condução, temos $V_a = V_{CC} - V_T$, e uma corrente é estabelecida no indutor. Quando o transistor está em corte, a corrente do indutor é obrigada a circular pelo diodo, estabelecendo a tensão $V_a = -V_d$. O diagrama de chaveamento da Fig. 9.6 exemplifica o processo.

Podemos verificar que a tensão V_a atua como fonte de sinal para o filtro passa-baixas formado por L , C_s e I_s . Desta forma, a tensão de saída V_S é o valor médio de V_a , que é facilmente calculado por

$$V_S = (V_{CC} - V_T)\alpha - V_d(1 - \alpha) \quad (9.21)$$

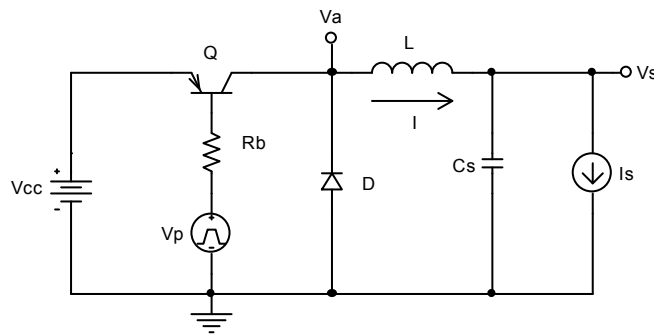


Fig. 9.5: Conversor *Buck*.

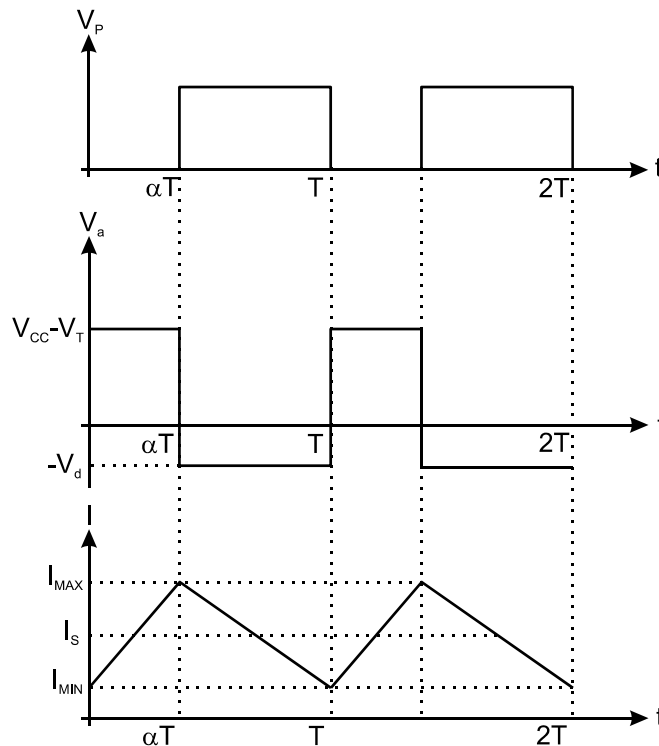


Fig. 9.6: Diagrama de chaveamento do conversor *Buck* no modo contínuo.

Para garantir que o conversor *Buck* opere sempre no modo contínuo, devemos determinar o menor valor admissível para a corrente média da carga. Neste circuito, a corrente média que circula pelo

indutor é a mesma da carga, e pode ser calculada pela área do gráfico da Fig. 9.6, ou seja,

$$\bar{I} = I_S = \frac{I_{MAX} - I_{MIN}}{2} + I_{MIN} \quad (9.22)$$

De forma similar ao conversor *Boost*, podemos calcular $(I_{MAX} - I_{MIN})$ pela diferença de potencial aplicada ao indutor no intervalo de carregamento αT , e no descarregamento $(1 - \alpha)T$, ou seja,

$$I_{MAX} - I_{MIN} = \frac{(V_{CC} - V_T - V_S)\alpha T}{L} \quad (9.23)$$

e

$$I_{MAX} - I_{MIN} = \frac{(V_S + V_d)(1 - \alpha)T}{L} \quad (9.24)$$

Solucionando o sistema de equações 9.22, 9.23 e 9.24, temos que a corrente média da carga deve ser

$$I_S = \frac{\alpha(1 - \alpha)T}{2L}(V_{CC} + V_d - V_T) + I_{MIN} \quad (9.25)$$

Para garantir o funcionamento no modo contínuo, devemos ter $I_{MIN} \geq 0$. Considerando os intervalos $V_{CCMIN} \leq V_{CC} \leq V_{CCMAX}$ e $I_{SMIN} \leq I_S \leq I_{SMAX}$, pela equação 9.25 concluímos que

$$I_{SMIN} - \frac{\alpha_{MIN}(1 - \alpha_{MIN})T}{2L}(V_{CCMAX} + V_d - V_T) \geq 0$$

ou de forma equivalente

$$L \geq \frac{\alpha_{MIN}(1 - \alpha_{MIN})T}{2I_{SMIN}}(V_{CCMAX} + V_d - V_T) \quad (9.26)$$

O parâmetro α_{MIN} pode ser calculado aplicando a condição $V_{CC} = V_{CCMAX}$ à equação 9.21, e é dado por

$$\alpha_{MIN} = \frac{V_S + V_d}{V_{CCMAX} - V_T + V_d} \quad (9.27)$$

Substituindo a equação 9.27 em 9.26, temos finalmente

$$L \geq \frac{(V_S + V_d)(V_{CCMAX} - V_S - V_T)T}{2I_{SMIN}(V_{CCMAX} - V_T + V_d)} \quad (9.28)$$

O capacitor C_S pode ser dimensionado para atender à especificação do *ripple* na saída. Considerando que a frequência de chaveamento está muito acima do corte do filtro passa-baixas, podemos aproximar a função de transferência $V_S(j\omega)/V_a(j\omega)$ por

$$H(j\omega) = \frac{V_S(j\omega)}{V_a(j\omega)} = -\frac{1}{\omega^2 LC_S}$$

Embora $v_a(t)$ seja uma onda quadrada, com variação de tensão igual a $V_{CC} + V_d - V_T$, podemos assumir de forma aproximada que esta variação é atenuada pelo filtro e transferida à carga, produzindo a tensão de *ripple* V_{ripple} , ou seja,

$$V_{ripple} = \left| H\left(j\frac{2\pi}{T}\right) \right| (V_{CCMAX} + V_d - V_T) = \frac{(V_{CCMAX} + V_d - V_T)T^2}{4\pi^2 LC_S} \quad (9.29)$$

Para atender à equação 9.29, devemos fazer

$$C_S \geq \frac{(V_{CCMAX} + V_d - V_T)T^2}{4\pi^2 L V_{ripple}} \quad (9.30)$$

Quando operando em modo descontínuo, o indutor se descarrega totalmente no intervalo de tempo $\alpha_1 T$, onde $\alpha_1 \leq 1 - \alpha$. A Fig. 9.7 apresenta as formas de onda do conversor. Note que, após o intervalo $\alpha_1 T$, a tensão V_a é igual à própria tensão de saída V_S pois a diferença de potencial no indutor é zero.

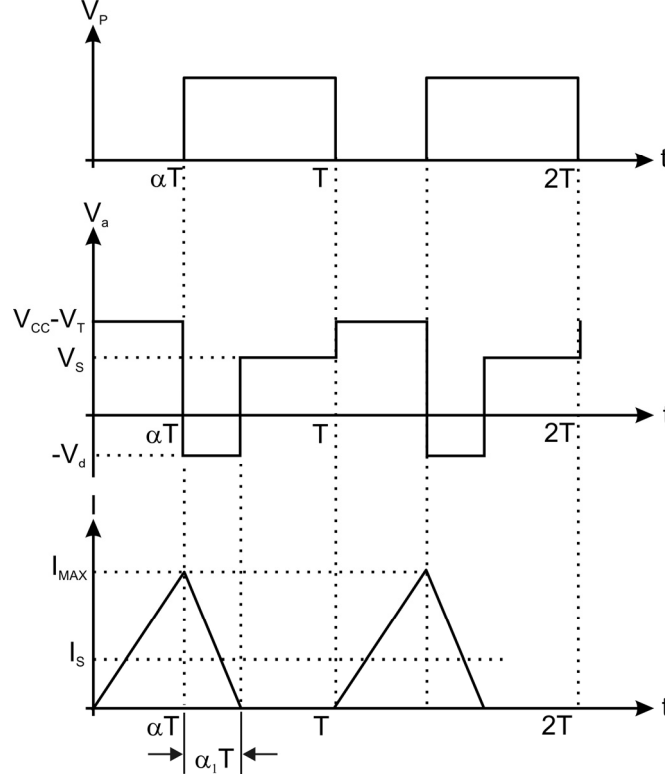


Fig. 9.7: Diagrama de chaveamento do conversor *Buck* no modo descontínuo.

A tensão de saída também é calculada pelo valor médio de V_a , que neste caso é

$$V_S = \alpha(V_{CC} - V_T) - \alpha_1 V_d + (1 - \alpha - \alpha_1)V_S$$

e de forma melhor,

$$V_S = \frac{\alpha}{\alpha + \alpha_1}(V_{CC} - V_T) - \frac{\alpha_1}{\alpha + \alpha_1}V_d \quad (9.31)$$

As condições necessárias para a operação em modo descontínuo podem ser determinadas do conversor operando na fronteira dos dois modos. Neste caso, as formas de onda são as mesmas da Fig. 9.6, mas com $I_{MIN} = 0$. Quaisquer perturbações nos parâmetros do conversor devem colocá-lo obrigatoriamente no modo descontínuo. Portanto, os parâmetros adotados para o projeto devem ser V_{CCMIN} , I_{SMAX} e α_{MAX} . Na região de fronteira, a corrente na carga I_{SMAX} é o valor médio da corrente no indutor, ou seja,

$$I_{SMAX} = \frac{I_{MAX}}{2} \quad (9.32)$$

mas temos também que

$$I_{MAX} = \frac{(V_S + V_d)(1 - \alpha_{MAX})T}{L} \quad (9.33)$$

$$I_{MAX} = \frac{(V_{CCMIN} - V_T - V_S)\alpha_{MAX}T}{L} \quad (9.34)$$

Das equações 9.32, 9.33 e 9.34, obtemos:

$$L = \frac{(V_S + V_d)(V_{CCMIN} - V_S - V_T)T}{2I_{SMAX}(V_{CCMIN} - V_T + V_d)} \quad (9.35)$$

e

$$\alpha_{MAX} = \frac{V_S + V_d}{V_{CCMIN} - V_T + V_d}$$

A equação 9.35 estabelece o limite superior para o indutor, de forma que qualquer valor abaixo deste force o conversor a operar no modo descontínuo. Portanto, podemos dimensionar qualquer valor de L dentro do intervalo

$$0 < L \leq \frac{(V_S + V_d)(V_{CCMIN} - V_S - V_T)T}{2I_{SMAX}(V_{CCMIN} - V_T + V_d)}$$

Tal como no modo contínuo, o capacitor C_S é calculado de forma aproximada e dado pela equação 9.30.

A Tabela 9.2 resume as equações de projeto do conversor *Buck*.

Tabela 9.2: Equações de projeto do conversor *Buck*.

CONVERSOR BUCK	
CONTÍNUO	DESCONTÍNUO
$V_S = (V_{CC} - V_T)\alpha - V_d(1 - \alpha)$	$V_S = \frac{\alpha}{\alpha + \alpha_1}(V_{CC} - V_T) - \frac{\alpha_1}{\alpha + \alpha_1}V_d$
$L \geq \frac{(V_S + V_d)(V_{CCMAX} - V_S - V_T)T}{2I_{SMIN}(V_{CCMAX} - V_T + V_d)}$	$0 < L \leq \frac{(V_S + V_d)(V_{CCMIN} - V_S - V_T)T}{2I_{SMAX}(V_{CCMIN} - V_T + V_d)}$
$C_S \geq \frac{(V_{CCMAX} + V_d - V_T)T^2}{4\pi^2 L V_{ripple}}$	$C_S \geq \frac{(V_{CCMAX} + V_d - V_T)T^2}{4\pi^2 L V_{ripple}}$
$\alpha_{MIN} = \frac{V_S + V_d}{V_{CCMAX} - V_T + V_d}$	$\alpha_{MIN} = \sqrt{\frac{I_{SMIN} L (V_S + V_d)}{T(V_{CCMAX} - V_T - V_S)(V_{CCMAX} + V_d - V_T)}}$
$\alpha_{MAX} = \frac{V_S + V_d}{V_{CCMIN} - V_T + V_d}$	$\alpha_{MAX} = \frac{V_S + V_d}{V_{CCMIN} - V_T + V_d}$

9.3 Conversor Buck-Boost

O circuito básico do conversor *Buck-Boost* encontra-se na Fig. 9.8. Conforme veremos a seguir, este circuito gera tensão de saída negativa. O diagrama de chaveamento encontra-se na Fig. 9.9.

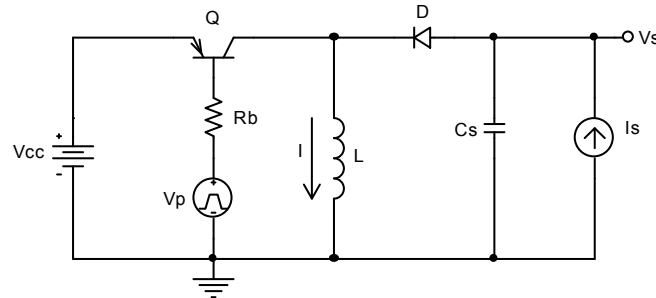
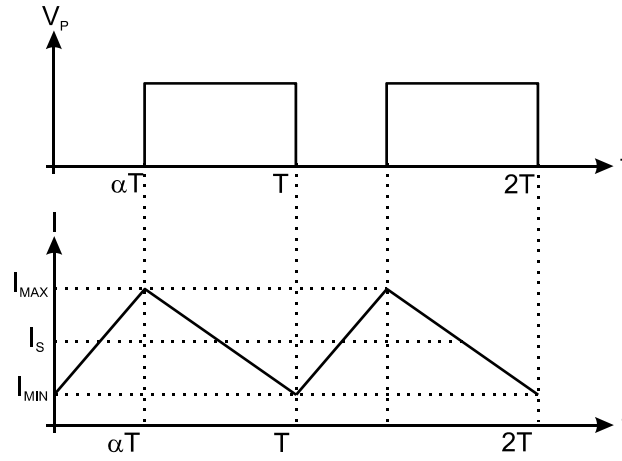


Fig. 9.8: Conversor *Buck-Boost*.

Fig. 9.9: Diagrama de chaveamento do conversor *Buck-Boost*.

Assumindo o modo de operação contínuo, quando o transistor está conduzindo, o indutor é submetido a tensão $(V_{CC} - V_T)$, e o diodo polariza-se inversamente. A variação de corrente no indutor é dada por

$$I_{MAX} - I_{MIN} = \frac{(V_{CC} - V_T)\alpha T}{L} \quad (9.36)$$

No momento em que o transistor é cortado, a corrente do indutor é obrigada a circular pelo diodo, transferindo energia à carga. O indutor fica submetido à diferença de potencial $(V_S - V_d)$, e sofre a mesma variação de corrente, mas negativa, ou seja,

$$-(I_{MAX} - I_{MIN}) = \frac{(V_S - V_d)(1 - \alpha)T}{L} \quad (9.37)$$

Solucionando o sistema de equações 9.36 e 9.37, obtemos

$$V_S = -\frac{(V_{CC} - V_T)\alpha}{1 - \alpha} + V_d \quad (9.38)$$

Verificamos facilmente da equação 9.38 que a tensão de saída é negativa.

No modo descontínuo, temos $I_{MIN} = 0$, e o descarregamento ocorre no intervalo $\alpha_1 T$, menor que $(1 - \alpha)T$. As equações 9.36 e 9.37 são re-escritas como

$$I_{MAX} = \frac{(V_{CC} - V_T)\alpha T}{L} \quad (9.39)$$

e

$$-I_{MAX} = \frac{(V_S - V_d)\alpha_1 T}{L} \quad (9.40)$$

Solucionando o sistema de equações 9.39 e 9.40, obtemos que a tensão de saída no modo descontínuo é dada por

$$V_S = -\frac{(V_{CC} - V_T)\alpha}{\alpha_1} + V_d \quad (9.41)$$

A fronteira entre os dois modos de operação ocorre em $I_{MIN} = 0$ e $\alpha_1 = 1 - \alpha$. A corrente média que circula pela carga pode ser calculada com base na Fig. 9.9, e é dada por

$$I_S = \frac{(I_{MAX} - I_{MIN})(1 - \alpha)}{2} \quad (9.42)$$

Solucionando o sistema formado pelas equações 9.36, 9.38 e 9.42, temos

$$L = -\frac{(V_S - V_d)(V_{CC} - V_T)^2 T}{2(V_S - V_{CC} + V_T - V_d)^2 I_S} \quad (9.43)$$

e

$$\alpha = \frac{V_S - V_d}{V_S - V_{CC} + V_T - V_d} \quad (9.44)$$

Para garantirmos a operação em modo contínuo, usaremos as mesmas considerações feitas para o conversor *Boost*. Portanto, temos

$$L_{Contínuo} = -\frac{(V_S - V_d)(V_{CCMAX} - V_T)^2 T}{2(V_S - V_{CCMAX} + V_T - V_d)^2 I_{SMIN}} \quad (9.45)$$

$$\alpha_{MIN} = \frac{V_S - V_d}{V_S - V_{CCMAX} + V_T - V_d} \quad (9.46)$$

$$\alpha_{MAX} = \frac{V_S - V_d}{V_S - V_{CCMIN} + V_T - V_d} \quad (9.47)$$

Da mesma forma, o modo descontínuo é garantido quando

$$L_{Descontínuo} = -\frac{(V_S - V_d)(V_{CCMIN} - V_T)^2 T}{2(V_S - V_{CCMIN} + V_T - V_d)^2 I_{SMAX}} \quad (9.48)$$

$$\alpha_{MAX} = \frac{V_S - V_d}{V_S - V_{CCMIN} + V_T - V_d} \quad (9.49)$$

O capacitor de filtragem C_S é o mesmo calculado para o conversor *Boost*, ou seja,

$$C_S \geq \frac{I_{SMAX} \alpha_{MAX} T}{V_{ripple}} \quad (9.50)$$

A Tabela 9.3 resume as equações de projeto do conversor *Buck-Boost*.

Tabela 9.3: Equações de projeto do conversor *Buck-Boost*.

CONVERSOR BUCK-BOOST	
CONTÍNUO	DESCONTÍNUO
$V_S = -\frac{(V_{CC} - V_T)\alpha}{1 - \alpha} + V_d$	$V_S = -\frac{(V_{CC} - V_T)\alpha}{\alpha_1} + V_d$
$L = -\frac{(V_S - V_d)(V_{CCMAX} - V_T)^2 T}{2(V_S - V_{CCMAX} + V_T - V_d)^2 I_{SMIN}}$	$L = -\frac{(V_S - V_d)(V_{CCMIN} - V_T)^2 T}{2(V_S - V_{CCMIN} + V_T - V_d)^2 I_{SMAX}}$
$\alpha_{MAX} = \frac{V_S - V_d}{V_S - V_{CCMIN} + V_T - V_d}$	$\alpha_{MAX} = \frac{V_S - V_d}{V_S - V_{CCMIN} + V_T - V_d}$
$\alpha_{MIN} = \frac{V_S - V_d}{V_S - V_{CCMAX} + V_T - V_d}$	$\alpha_{MIN} = \frac{\sqrt{\frac{2I_{SMIN}L(V_d - V_S)}{T}}}{V_{CCMAX} - V_T}$
$C_S \geq \frac{I_{SMAX}\alpha_{MAX}T}{V_{ripple}}$	$C_S \geq \frac{I_{SMAX}\alpha_{MAX}T}{V_{ripple}}$

9.4 Conversor Flyback

O conversor *Flyback* utiliza um indutor acoplado, e introduz um parâmetro a mais no dimensionamento, que é a relação de espiras. Isto permite que o *Flyback* seja dimensionado para elevar ou reduzir tensão. O circuito básico do conversor encontra-se na Fig. 9.10.

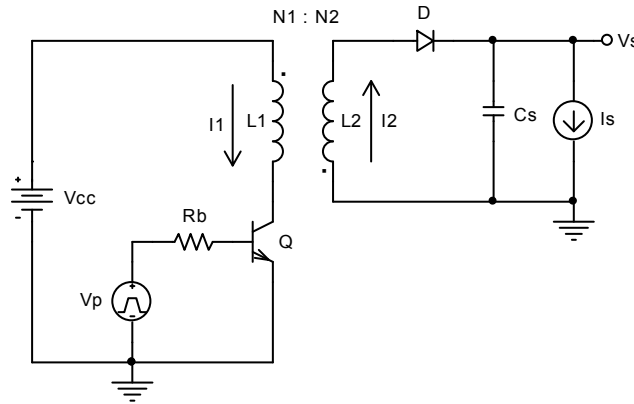


Fig. 9.10: Conversor Flyback.

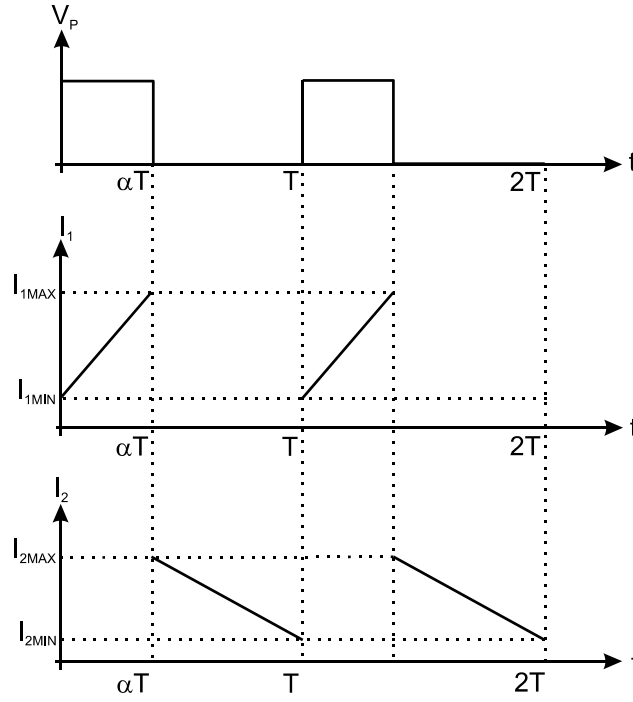
O diagrama de chaveamento encontra-se na Fig. 9.11. Quando o transistor está conduzindo, o indutor L_1 é submetido à tensão $(V_{CC} - V_T)$ e a corrente varia de I_{1MIN} a I_{1MAX} . Devido ao sentido dos enrolamentos, o diodo está polarizado reversamente, e a corrente I_2 é zero. Durante o corte do transistor, a energia magnética armazenada no núcleo dos indutores obriga a existência da corrente I_2 , que conduz através do diodo, e fornece energia à carga. Durante o descarregamento, o indutor L_2 fica submetido à tensão $(V_d + V_S)$.

Assumindo o modo de operação contínuo, no carregamento de L_1 , temos

$$I_{1MAX} - I_{1MIN} = \frac{(V_{CC} - V_T)\alpha T}{L_1} \quad (9.51)$$

e durante o descarregamento de L_2 , temos

$$I_{2MAX} - I_{2MIN} = \frac{(V_s + V_d)(1 - \alpha)T}{L_2} \quad (9.52)$$

Fig. 9.11: Diagrama de chaveamento do conversor *Flyback*.

Considerando o circuito em regime permanente, o valor médio de energia no núcleo dos indutores é constante, isto obriga que as variações de corrente nos indutores respeite a relação

$$N_1(I_{1MAX} - I_{1MIN}) = N_2(I_{2MAX} - I_{2MIN}) \quad (9.53)$$

Aplicando a relação 9.53 à equação 9.51, temos

$$(I_{2MAX} - I_{2MIN}) \frac{N_2}{N_1} = \frac{(V_{CC} - V_T)\alpha T}{L_1} \quad (9.54)$$

Resolvendo o sistema formado pelas equações 9.52 e 9.54, e lembrando que $L_1/L_2 = (N_1/N_2)^2$, temos que a tensão de saída no modo contínuo é

$$V_s = (V_{CC} - V_T) \frac{N_2 \alpha}{N_1(1 - \alpha)} - V_d \quad (9.55)$$

No modo descontínuo, temos $I_{1MIN} = 0$ e $I_{2MIN} = 0$, e o descarregamento de L_2 ocorre no intervalo αT , menor que $(1 - \alpha)T$. As equações 9.52 e 9.54 são re-escritas como

$$I_{2MAX} = \frac{(V_s + V_d)\alpha_1 T}{L_2} \quad (9.56)$$

e

$$I_{2MAX} \frac{N_2}{N_1} = \frac{(V_{CC} - V_T)\alpha T}{L_1} \quad (9.57)$$

Solucionando o sistema de equações 9.56 e 9.57, temos que a tensão de saída no modo descontínuo é dada por

$$V_s = (V_{CC} - V_T) \frac{N_2 \alpha}{N_1 \alpha_1} - V_d \quad (9.58)$$

A fronteira entre os dois modos de operação ocorre em $I_{2MIN} = 0$ e $\alpha_1 = 1 - \alpha$. A corrente média que circula pela carga pode ser calculada com base na Fig. 9.11, e é dada por

$$I_S = \frac{(I_{2MAX} - I_{2MIN})(1 - \alpha)}{2} \quad (9.59)$$

Solucionando o sistema de equações 9.54, 9.55 e 9.59, temos

$$\frac{N_2}{N_1} = \frac{(1 - \alpha)(V_S + V_d)}{\alpha(V_{CC} - V_T)} \quad (9.60)$$

$$L_1 = \frac{\alpha^2 (V_{CC} - V_T)^2 T}{2(V_S + V_d)I_S} \quad (9.61)$$

$$L_2 = \frac{(1 - \alpha)^2 (V_S + V_d)T}{2I_S} \quad (9.62)$$

Neste conversor, o parâmetro α é uma especificação de projeto, ou seja, deve ser arbitrado.

As condições necessárias para garantir a operação em modo contínuo são as mesmas do conversor *Boost*, mas podemos escolher o α_{MIN} . Desta forma temos

$$\frac{N_2}{N_1} = \frac{(1 - \alpha_{MIN})(V_S + V_d)}{\alpha_{MIN}(V_{CCMAX} - V_T)} \quad (9.63)$$

$$L_1 = \frac{\alpha_{MIN}^2 (V_{CCMAX} - V_T)^2 T}{2(V_S + V_d)I_{SMIN}} \quad (9.64)$$

$$L_2 = \frac{(1 - \alpha_{MIN})^2 (V_S + V_d)T}{2I_{SMIN}} \quad (9.65)$$

Pela equação 9.55, podemos calcular o α_{MAX} , fazendo $V_{CC} = V_{CCMIN}$, ou seja,

$$\alpha_{MAX} = \frac{1}{1 + \frac{(V_{CCMIN} - V_T)N_2}{(V_S + V_d)N_1}} \quad (9.66)$$

De forma similar ao conversor *Boost*, o modo descontínuo é garantido, escolhendo o α_{MAX} , e aplicando as condições $V_{CC} = V_{CCMIN}$ e $I_S = I_{SMAX}$, ou seja,

$$\frac{N_2}{N_1} = \frac{(1 - \alpha_{MAX})(V_S + V_d)}{\alpha_{MAX}(V_{CCMIN} - V_T)} \quad (9.67)$$

$$L_1 = \frac{\alpha_{MAX}^2 (V_{CCMIN} - V_T)^2 T}{2(V_S + V_d)I_{SMAX}} \quad (9.68)$$

$$L_2 = \frac{(1 - \alpha_{MAX})^2 (V_S + V_d)T}{2I_{SMAX}} \quad (9.69)$$

O capacitor de filtragem é calculado da mesma forma que no conversor *Boost*, ou seja,

$$C_S \geq \frac{I_{SMAX}\alpha_{MAX}T}{V_{ripple}} \quad (9.70)$$

O transistor e o diodo também devem ser dimensionados, segundo as correntes e tensões que estão submetidos. Vamos considerar somente o modo de operação descontínuo, pois as correntes e tensões de pico são, na maioria das vezes, maiores que no modo contínuo. Desta forma, se dimensionarmos o

transistor e o diodo para operarem no modo descontinuo, também estarão dimensionados para o modo contínuo, com margem de segurança mais alta.

A corrente de pico I_{Cpico} no transistor coincide com o pico de corrente no indutor L_1 , e é alcançada quando $\alpha = \alpha_{MAX}$ e $V_{CC} = V_{CCMIN}$. Portanto, temos pela 9.51 que

$$I_{Cpico} = \frac{(V_{CCMIN} - V_T) \alpha_{MAX} T}{L_1}$$

A corrente média no transistor é obtida pelo valor médio da corrente no indutor L_1 , ou seja,

$$\overline{I_C} = \frac{(V_{CCMIN} - V_T) \alpha_{MAX}^2 T}{2L_1}$$

A tensão máxima no transistor ocorre durante o descarregamento de L_2 , quando a tensão reversa de L_1 se soma à da fonte. Desta forma, pela relação de espiras, temos

$$V_{CMAX} = V_{CCMAX} + \frac{N_1}{N_2} (V_d + V_s)$$

A corrente média que circula pelo diodo é a mesma da carga, ou seja,

$$\overline{I_d} = I_{SMAX}$$

A corrente de pico no diodo é a corrente máxima do indutor L_2 , ou seja,

$$I_{dpico} = I_{2MAX} = \frac{N_1}{N_2} I_{1MAX} = \frac{(V_{CCMIN} - V_T) N_1 \alpha_{MAX} T}{L_1 N_2}$$

A tensão reversa V_{dr} no diodo equivale à variação máxima de tensão no indutor L_1 refletida para L_2 e somada com a tensão de saída. Através da relação de espiras, temos

$$V_{dr} = V_s + \frac{N_2}{N_1} (V_{CCMAX} - V_T)$$

A Tabela 9.4 resume as equações de projeto do conversor *Flyback*.

Tabela 9.4: Equações de projeto do conversor *Flyback*.

CONVERSOR FLYBACK	
CONTÍNUO	DESCONTÍNUO
$V_s = (V_{CC} - V_T) \frac{N_2 \alpha}{N_1 (1 - \alpha)} - V_d$	$V_s = (V_{CC} - V_T) \frac{N_2 \alpha}{N_1 \alpha_1} - V_d$
$\frac{N_2}{N_1} = \frac{(1 - \alpha_{MIN})(V_s + V_d)}{\alpha_{MIN}(V_{CCMAX} - V_T)}$	$\frac{N_2}{N_1} = \frac{(1 - \alpha_{MAX})(V_s + V_d)}{\alpha_{MAX}(V_{CCMIN} - V_T)}$
$L_1 = \frac{\alpha_{MIN}^2 (V_{CCMAX} - V_T)^2 T}{2(V_s + V_d) I_{SMIN}}$	$L_1 = \frac{\alpha_{MAX}^2 (V_{CCMIN} - V_T)^2 T}{2(V_s + V_d) I_{SMAX}}$
$L_2 = \frac{(1 - \alpha_{MIN})^2 (V_s + V_d) T}{2 I_{SMIN}}$	$L_2 = \frac{(1 - \alpha_{MAX})^2 (V_s + V_d) T}{2 I_{SMAX}}$
$\alpha_{MAX} = \frac{1}{1 + \frac{(V_{CCMIN} - V_T) N_2}{(V_s + V_d) N_1}}$	$\alpha_{MIN} = \sqrt{\frac{2 L_1 I_{SMIN} (V_s + V_d)}{T (V_{CCMAX} - V_T)}}$

$C_S \geq \frac{I_{SMAX} \alpha_{MAX} T}{V_{ripple}}$	$C_S \geq \frac{I_{SMAX} \alpha_{MAX} T}{V_{ripple}}$
TRANSISTOR E DIODO	
$I_{Cpico} = \frac{(V_{CCMIN} - V_T) \alpha_{MAX} T}{L_1}$	
$\overline{I_C} = \frac{(V_{CCMIN} - V_T) \alpha_{MAX}^2 T}{2L_1}$	
$V_{CMAX} = V_{CCMAX} + \frac{N_1}{N_2} (V_d + V_s)$	
$\overline{I_d} = I_{SMAX}$	
$I_{dpico} = \frac{(V_{CCMIN} - V_T) N_1 \alpha_{MAX} T}{L_1 N_2}$	
$V_{dr} = V_s + \frac{N_2}{N_1} (V_{CCMAX} - V_T)$	

O dimensionamento do transistor e diodo dos outros conversores é similar ao *Flyback*.

Exemplo: Projetar um conversor *Flyback* que opere no modo descontinuo, e atenda às especificações abaixo:

1. $100V \leq V_{CC} \leq 155V$.
2. $100mA \leq I_S \leq 5A$.
3. $\alpha_{MAX} = 0.5$.
4. $V_{ripple} \leq 100mV$.
5. Frequência de chaveamento $f_s = 40kHz$.
6. Tensão de saída $V_S = 5V$.
7. $V_T = 0$ e $V_d = 1V$.

Solução:

Usaremos as equações da Tabela 9.4.

Passo 1:

Determinação da relação de espiras.

$$\frac{N_2}{N_1} = \frac{(1 - \alpha_{MAX})(V_S + V_d)}{\alpha_{MAX}(V_{CCMIN} - V_T)} = \frac{(1 - 0.5)(5 + 1)}{0.5(100 - 0)} = 0.06 \rightarrow \boxed{\frac{N_1}{N_2} = 16.7}$$

Passo 2:

Cálculo dos indutores.

$$L_1 = \frac{\alpha_{MAX}^2 (V_{CCMIN} - V_T)^2 T}{2(V_S + V_d) I_{SMAX}} = \frac{0.5^2 \times (100 - 0)^2 \times 1/40 \cdot 10^3}{2 \times (5 + 1) \times 5} = 1.04 \cdot 10^{-3} \rightarrow \boxed{L_1 = 1.04mH}$$

$$L_2 = \frac{(1 - \alpha_{MAX})^2 (V_S + V_d) T}{2 I_{SMAX}} = \frac{(1 - 0.5)^2 (5 + 1) \times 1 / 40 \cdot 10^{-3}}{2 \times 5} = 3.75 \cdot 10^{-6} \rightarrow \boxed{L_2 = 3.75 \mu H}$$

Passo 3:

Cálculo do capacitor de filtragem.

$$C_S \geq \frac{I_{SMAX} \alpha_{MAX} T}{V_{ripple}} = \frac{5 \times 0.5 \times 1 / 40 \cdot 10^3}{100 \cdot 10^{-3}} = 625 \cdot 10^{-6} \rightarrow \boxed{C_S \geq 625 \mu F}$$

Passo 4:

Cálculo das correntes de pico e média no coletor do transistor.

A corrente de pico no transistor é determinada pela máxima variação de tensão no indutor L_1 , no intervalo de carregamento α_{MAX} . Portanto, temos

$$I_{1MAX} = \frac{(V_{CCMIN} - V_T) \alpha_{MAX} T}{L_1} = \frac{(100 - 0) \times 0.5 \times 1 / 40 \cdot 10^3}{1.04 \cdot 10^{-3}} = 1.2 \rightarrow \boxed{I_{Cpico} = 1.2 A}$$

A corrente média é dada pela área da corrente de carregamento, ou seja,

$$\overline{I_C} = \frac{\alpha_{MAX} I_{1MAX}}{2} = \frac{0.5 \times 1.2}{2} = 0.3 \rightarrow \boxed{\overline{I_C} = 0.3 A}$$

Passo 5:

Cálculo da tensão máxima no coletor do transistor.

A tensão máxima no coletor do transistor ocorre durante o descarregamento de L_2 , quando a tensão reversa de L_1 se soma à da fonte.

$$V_{CMAX} = V_{CCMAX} + \frac{N_1}{N_2} (V_d + V_S) = 155 + 16.7 \times (1 + 5) = 255.2 \rightarrow \boxed{V_{CMAX} = 255.2 V}$$

Passo 6:

Cálculo das correntes média máxima e pico do diodo.

A corrente média que circula pelo diodo é a mesma da carga, ou seja,

$$\overline{I_d} = I_{SMAX} = 5 \rightarrow \boxed{\overline{I_d} = 5 A}$$

A corrente de pico no diodo é a corrente máxima do indutor L_2 , ou seja,

$$I_{dpico} = I_{2MAX} = \frac{N_1}{N_2} I_{1MAX} = 16.7 \times 1.2 = 20 \rightarrow \boxed{I_{dpico} = 20 A}$$

Passo 7:

Cálculo da tensão reversa máxima no diodo.

A tensão reversa V_{dr} no diodo equivale à variação máxima de tensão no indutor L_1 refletida para L_2 e somada com a tensão de saída. Através da relação de espiras, temos

$$V_{dr} = V_S + \frac{N_2}{N_1} (V_{CCMAX} - V_T) = 5 + 0.06 \times (155 + 0) = 14.3 \rightarrow \boxed{V_{dr} = 14.3 V}$$

9.5 Conversor Forward

Conforme analisado anteriormente, o conversor *Buck* atua como abaixador de tensão. Se desejarmos elevar tensão com esta estrutura, devemos promover algumas modificações. O conversor *Forward* é uma versão modificada do *Buck*, que permite elevação e redução de tensão. O circuito básico encontra-se na Fig. 9.12. Verificamos facilmente que o circuito é composto por um conversor *Buck*, mas com alimentação fornecida através do sistema de indutores acoplados L_1 , L_2 e L_3 .

Considerando acoplamento unitário, durante a condução do transistor, a tensão $(V_{CC} - V_T)$ é transferida ao indutor L_2 pela relação de espira N_2/N_1 . Descontando a queda de tensão V_{d1} no diodo D_1 , temos que a tensão $v_a(t)$ no modo contínuo é dada pelo gráfico da Fig. 9.13(a). Constatamos que a tensão de alimentação, da seção correspondente ao conversor *Buck*, é $N_2/N_1(V_{CC} - V_T) - V_{d1}$.

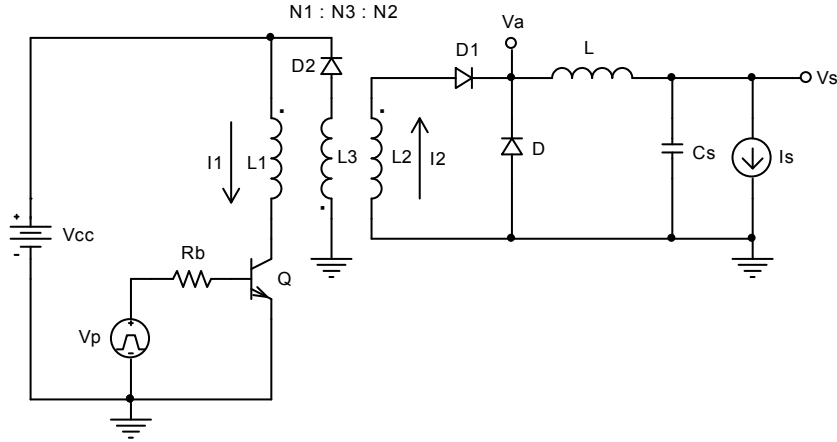
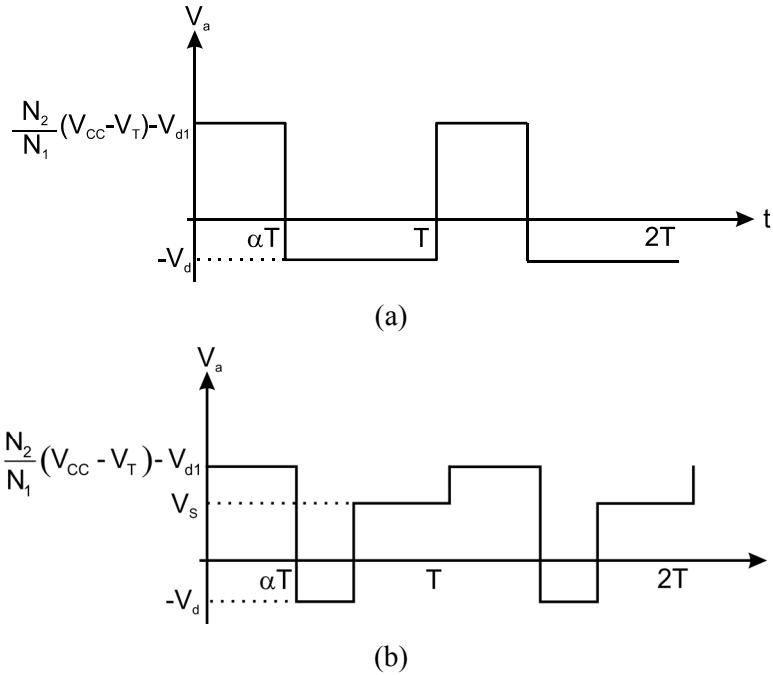
Fig. 9.12: Conversor *Forward*.

Fig. 9.13: Tensão de alimentação modificada: (a) modo contínuo; (b) modo descontinuo.

As equações de projeto são as mesmas do conversor *Buck*, mas trocando $(V_{CC} - V_T)$ por $N_2/N_1(V_{CC} - V_T) - V_{d1}$, ou seja,

$$V_s = \left(\frac{N_2}{N_1}(V_{CC} - V_T) - V_{d1} \right) \alpha - V_d(1 - \alpha), \text{ para o modo contínuo} \quad (9.71)$$

$$V_s = \frac{\alpha}{\alpha + \alpha_1} \left(\frac{N_2}{N_1}(V_{CC} - V_T) - V_{d1} \right) - \frac{\alpha_1}{\alpha + \alpha_1} V_d, \text{ para o modo descontinuo}$$

Entretanto, devemos determinar o valor máximo do α , que neste caso é menor que 1. Isto se deve aos indutores acoplados. Quando o transistor é ligado, o indutor L_1 , além de fornecer potência à carga, acumula um pouco de energia no núcleo. Esta energia deve ser totalmente descarregada quando o

transistor é desligado. Este procedimento é realizado pelo indutor L_3 , que força a passagem de uma corrente pelo diodo e a fonte de alimentação, devolvendo a energia acumulada à fonte. Observe que, durante o carregamento de L_1 , o indutor L_3 polariza o diodo D_2 reversamente, e durante o corte do transistor, L_2 polariza D_1 inversamente, mas L_3 polariza D_2 diretamente. Portanto, no carregamento de L_1 , devemos ter

$$\Delta I = \frac{\alpha(V_{CC} - V_T)T}{L_1} \quad (9.72)$$

No descarregamento de L_3 , pela relação de espiras, temos

$$\Delta I \frac{N_1}{N_3} = \frac{\alpha'(V_{CC} + V_{d2})T}{L_3} \quad (9.73)$$

onde $\alpha'_1 T$ é o tempo que L_3 necessita para descarregar totalmente.

Substituindo a equação 9.72 em 9.73, temos

$$\alpha'_1 = \frac{N_3(V_{CC} - V_T)}{N_1(V_{CC} + V_{d2})} \alpha \quad (9.74)$$

Sabemos que $\alpha'_1 \leq (1 - \alpha)$, e aplicando esta condição à equação 9.74, lembrando que $V_{CCMIN} \leq V_{CC} \leq V_{CCMAX}$, devemos ter

$$\alpha_{MAX} = \frac{1}{1 + \frac{N_3}{N_1} \left(\frac{V_{CCMAX} - V_T}{V_{CCMAX} + V_{d2}} \right)} \quad (9.75)$$

ou de forma equivalente

$$\frac{N_3}{N_1} = \frac{1 - \alpha_{MAX}}{\alpha_{MAX} \left(\frac{V_{CCMAX} - V_T}{V_{CCMAX} + V_{d2}} \right)} \quad (9.76)$$

Aplicando a condição $V_{CC} = V_{CCMIN}$ à equação 9.71, também temos que

$$\alpha_{MAX} = \frac{V_S + V_d}{\frac{N_2}{N_1} (V_{CCMIN} - V_T) - V_{d1} + V_d} \quad (9.77)$$

ou de forma melhor

$$\frac{N_2}{N_1} = \frac{V_S + V_d}{\alpha_{MAX} (V_{CCMIN} - V_T)} + \frac{V_{d1} - V_d}{(V_{CCMIN} - V_T)} \quad (9.78)$$

As equações 9.76 e 9.78 sugerem que α_{MAX} deve ser uma especificação de projeto.

É importante observar que, em regime permanente, $\alpha = \alpha_{MAX}$ ocorre em $V_{CC} = V_{CCMIN}$, mas na equação 9.75, usamos $\alpha = \alpha_{MAX}$ em $V_{CC} = V_{CCMAX}$. Isto pode acontecer quando o conversor passa por um transiente, por exemplo, uma mudança brusca no consumo da carga, ou na tensão de alimentação.

A Tabela 9.5 resume as equações de projeto do conversor *Forward*.

Tabela 9.5: Equações de projeto do conversor *Forward*.

CONVERSOR FORWARD	
CONTÍNUO	DESCONTÍNUO
$V_S = \left(\frac{N_2}{N_1} (V_{CC} - V_T) - V_{d1} \right) \alpha - V_d (1 - \alpha)$	$V_S = \frac{\alpha}{\alpha + \alpha_1} \left(\frac{N_2}{N_1} (V_{CC} - V_T) - V_{d1} \right) - \frac{\alpha_1}{\alpha + \alpha_1} V_d$

$\frac{N_2}{N_1} = \frac{V_S + V_d}{\alpha_{MAX}(V_{CCMIN} - V_T)} + \frac{V_{d1} - V_d}{(V_{CCMIN} - V_T)}$	$\frac{N_2}{N_1} = \frac{V_S + V_d}{\alpha_{MAX}(V_{CCMIN} - V_T)} + \frac{V_{d1} - V_d}{(V_{CCMIN} - V_T)}$
$\frac{N3}{N1} = \frac{1 - \alpha_{MAX}}{\alpha_{MAX} \left(\frac{V_{CCMAX} - V_T}{V_{CCMAX} + V_{d2}} \right)}$	$\frac{N3}{N1} = \frac{1 - \alpha_{MAX}}{\alpha_{MAX} \left(\frac{V_{CCMAX} - V_T}{V_{CCMAX} + V_{d2}} \right)}$
$L \geq \frac{(V_S + V_d) \left(\frac{N_2}{N_1} (V_{CCMAX} - V_T) - V_{d1} - V_S \right) T}{2I_{SMIN} \left(\frac{N_2}{N_1} (V_{CCMAX} - V_T) - V_{d1} + V_d \right)}$	$0 < L \leq \frac{(V_S + V_d) \left(\frac{N_2}{N_1} (V_{CCMIN} - V_T) - V_{d1} - V_S \right) T}{2I_{SMAX} \left(\frac{N_2}{N_1} (V_{CCMIN} - V_T) - V_{d1} + V_d \right)}$
$C_S \geq \frac{\left(\frac{N_2}{N_1} (V_{CCMAX} - V_T) - V_{d1} + V_d \right) T^2}{4\pi^2 L V_{ripple}}$	$C_S \geq \frac{\left(\frac{N_2}{N_1} (V_{CCMAX} - V_T) - V_{d1} + V_d \right) T^2}{4\pi^2 L V_{ripple}}$
$\alpha_{MIN} = \frac{V_S + V_d}{\frac{N_2}{N_1} (V_{CCMAX} - V_T) - V_{d1} + V_d}$	$\alpha_{MIN} = \sqrt{\frac{I_{SMIN} L (V_S + V_d)}{T \left(\frac{N_2}{N_1} (V_{CCMAX} - V_T) - V_{d1} - V_S \right) \left(\frac{N_2}{N_1} (V_{CCMAX} - V_T) - V_{d1} + V_d \right)}}$

Note que os valores dos indutores não estão definidos. Isto é razoável, pois quaisquer valores servem, desde que as relações de espiras corretas sejam respeitadas. Entretanto, devemos escolher os menores valores possíveis, para termos as menores dimensões. Esta escolha é feita, considerando a energia armazenada no núcleo dos indutores como um percentual, pré-definido, da energia transferida à carga no intervalo de chaveamento.

9.6 Dimensionamento do Núcleo

O núcleo dos indutores usados nas fontes chaveadas é, em geral, de ferrite, devido às elevadas frequências, e são dimensionados em função do máximo fluxo magnético, para evitar a saturação.

Normalmente, usamos núcleos retangulares e toroidais, conforme a Fig. 9.14a e b respectivamente. Os núcleos toroidais são menores e mais eficientes, devido à distribuição mais uniforme do campo magnético, mas a confecção dos indutores é mais trabalhosa. Na maioria das aplicações usamos núcleos retangulares.

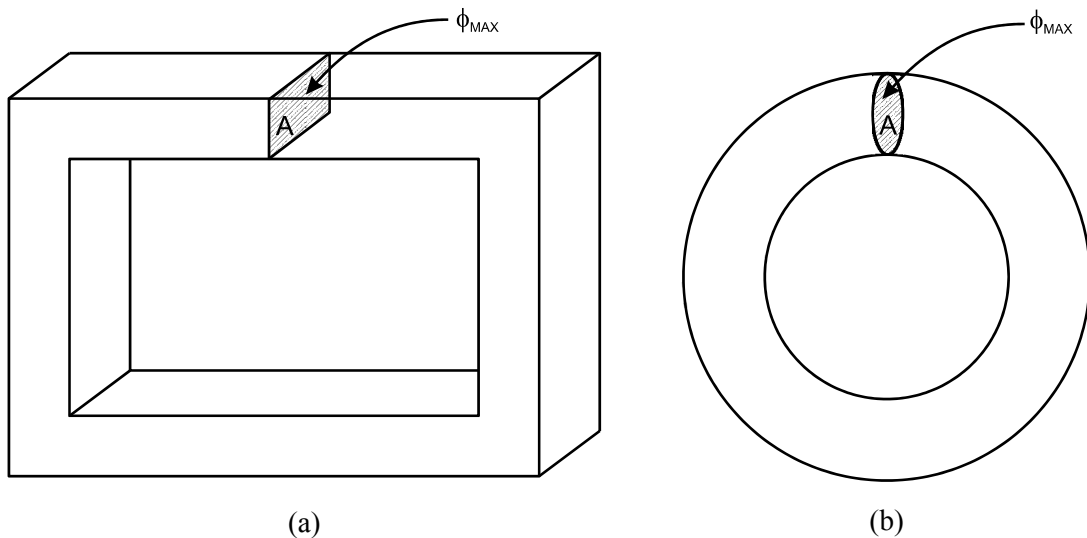


Fig. 9.14: Núcleo do transformador: a) retangular; b) toroidal.

Um resultado bastante conhecido do eletromagnetismo mostra que o campo magnético dentro de um núcleo fechado é

$$B = \sqrt{\frac{2\mu E}{A_{ef}l}} \quad (9.79)$$

onde

1. μ é a permeabilidade magnética do material;
2. E é a energia acumulada no indutor;
3. l é o comprimento médio do caminho magnético;
4. A_{ef} é a área efetiva do núcleo, por onde podemos concentrar todo o fluxo, como se o núcleo fosse um toróide.

Portanto, sabendo a energia máxima E_{MAX} acumulada no núcleo, e o máximo campo magnético B_{MAX} que o material suporta sem saturação, escolhemos um núcleo segundo os parâmetros A_{ef} e l , de forma a atender a equação 9.80.

$$B_{MAX} = \sqrt{\frac{2\mu E_{MAX}}{A_{ef}l}} \quad (9.80)$$

O cálculo da energia máxima acumulada é simples. Por exemplo, considere o conversor Flyback. No intervalo de tempo T , a carga e o diodo consomem a quantidade de energia $E_{MAX} = I_{SMAX} (V_d + V_s) T$, que deve ser o mesmo valor armazenado pelo núcleo, no mesmo intervalo T .

9.7 Fonte de Tensão V_{CC}

A fonte de tensão V_{CC} , pode ser uma bateria ou um retificador de meia onda ou onda completa, com filtro capacitivo, ligado diretamente à rede elétrica, conforme a Fig. 9.15a e b.

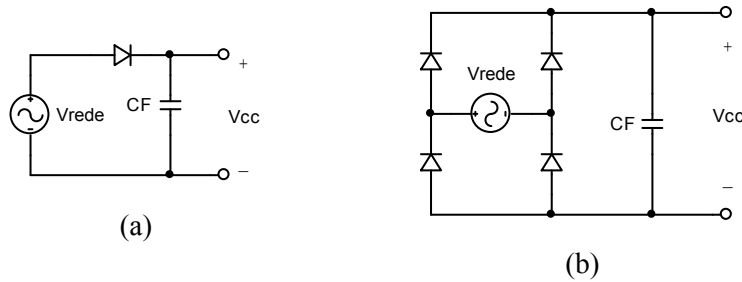


Fig. 9.15: Retificador com filtro capacitivo: a) meia onda; b) onda completa.

Chamando f_F a frequência da rede elétrica, podemos calcular o capacitor C_F pela energia perdida durante o intervalo de descarga. O capacitor C_F se carrega a cada intervalo de tempo $T_F = 1/f_F$ (meia onda) ou $T_F = 1/(2f_F)$ (onda completa). Neste intervalo, a tensão no capacitor varia de V_{CCMIN} a V_{CCMAX} , e a variação de energia é dada por

$$\Delta E = \frac{1}{2} C_F V_{CCMAX}^2 - \frac{1}{2} C_F V_{CCMIN}^2 \quad (9.81)$$

Esta quantidade de energia tem que ser equivalente ao consumo do conversor no intervalo T_F . Considerando que, no intervalo de chaveamento T_F , a potência média máxima consumida pelo conversor seja \bar{P}_{MAX} , a energia consumida é dada por

$$\Delta E = \bar{P}_{MAX} T_F \quad (9.82)$$

Substituindo a equação 9.82 em 9.81, temos

$$C_F = \frac{2\bar{P}_{MAX} T_F}{(V_{CCMAX}^2 - V_{CCMIN}^2)} \quad (9.83)$$

Como exemplo, considere o conversor *Flyback* projetado no item 9.4, onde $V_{CCMIN} = 100V$ e $V_{CCMAX} = 155V$. A potência média máxima consumida pelo conversor é

$$\bar{P}_{MAX} = I_{SMAX} (V_d + V_s) = 5 \times (1 + 5) = 30W$$

Considerando um retificador de onda completa, e a rede de 60Hz, o capacitor de filtragem é

$$C_F = \frac{2 \times 30 / (2 \times 60)}{(155^2 - 100^2)} \rightarrow \boxed{C_F = 35.7 \mu F}$$

Capítulo 10

Conversores Digital-Analógico e Analógico-Digital

Todo sistema digital que, de certa forma, interage com o meio físico, necessita de uma interface analógica-digital (ADC) e ou digital-analógica (DAC). Os ADCs convertem um sinal de tensão ou corrente em um registro binário, que pode ser processado digitalmente. Os resultados de um processador digital, por exemplo um filtro digital, ou sistema de controle, muitas vezes são saídas analógicas. Portanto, é necessário um DAC, que é um dispositivo capaz de converter um registro binário em um sinal de tensão ou corrente.

A precisão dos processadores digitais pode ser tão grande quanto desejarmos, bastando aumentar o número de bits, a velocidade de processamento e aprimorar os algoritmos. Entretanto, de nada adianta a precisão quase absoluta no processamento, se os ADCs e DACs são imprecisos. Portanto, é fundamental o projeto de ADCs e DACs que atendam a precisão exigida pelos processadores. Para atender esta exigência, existem muitas estruturas para implementação de ADCs e DACs, onde as características principais são: a velocidade de conversão, a linearidade, a faixa dinâmica e o nível de ruído.

10.1 Conversor Digital-Analógico com Rede R-2R

Este tipo de DAC, muito usado, utiliza uma rede resistiva R-2R, para converter o dado binário em analógico. A principal característica da rede R-2R, é que a resistência vista por cada resistor $2R$ é sempre $2R$, conforme mostrado na Fig. 10.1.

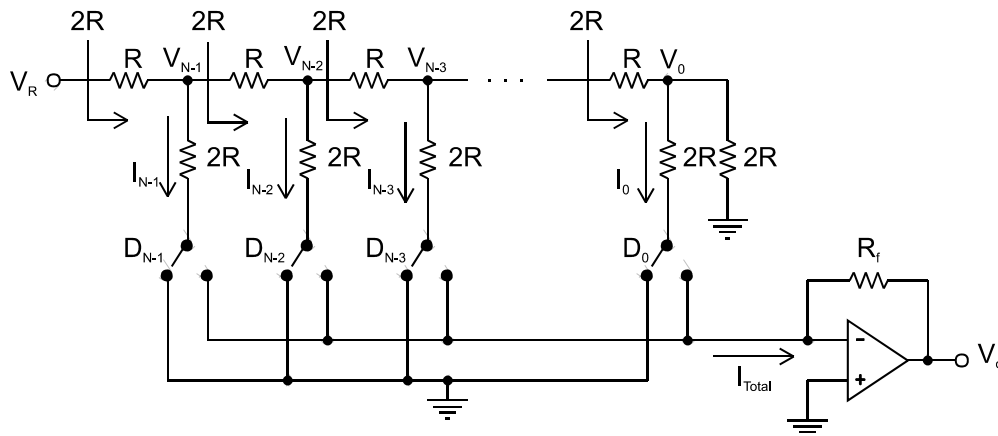


Fig. 10.1: Conversor DAC com rede R-2R.

As chaves analógicas são comandadas pelos sinais lógicos D_k . Quando $D_k = 0$, a chave conecta o resistor $2R$ ao terra, e quando $D_k = 1$, a conexão é feita ao terra virtual do opamp. O número N de chaves é o número de bits do conversor.

A tensão de referência V_R , estabelece a faixa de tensão de saída do conversor. Analisando o circuito, verificamos que as tensões nos nós são

$$V_{N-1} = \frac{V_R}{2} \rightarrow V_{N-2} = \frac{V_{N-1}}{2} = \frac{V_R}{4} \rightarrow V_{N-3} = \frac{V_{N-2}}{2} = \frac{V_R}{8} \rightarrow V_{N-n} = \frac{V_{N-n+1}}{2} = \frac{V_R}{2^n}$$

Fazendo a substituição $N - n = k$, temos que

$$V_k = \frac{V_R}{2^N} 2^k \quad (10.1)$$

Pela equação 10.1 determinamos facilmente as correntes I_k , ou seja,

$$I_k = \frac{V_R}{2R2^N} 2^k \quad (10.2)$$

A corrente total I_{Total} que entra no terra virtual do opamp, é dada por

$$I_{Total} = \sum_{k=0}^{N-1} [D_k I_k] = \sum_{k=0}^{N-1} \left[\frac{V_R}{2R2^N} D_k 2^k \right] = \frac{V_R}{2^{N+1} R} \sum_{k=0}^{N-1} [D_k 2^k]$$

Portanto, a tensão de saída V_o é

$$V_o = -\frac{V_R R_f}{2^{N+1} R} \sum_{k=0}^{N-1} [D_k 2^k] \quad (10.3)$$

Verificamos na equação 10.3, que a tensão de saída V_o é exatamente o número binário $D_{N-1}D_{N-2}\dots D_0$ multiplicado pela constante $-(V_R R_f)/(2^{N+1} R)$, que pode ser ajustada para a faixa de valores desejada.

Os DACs são usados em processadores digitais de sinais (DSP), e como parte de alguns circuitos conversores analógico-digitais.

10.2 Circuito Sample-Hold

Devemos sempre especificar dois parâmetros básicos nos conversores analógico-digitais, a taxa de amostragem e o tempo de conversão. A taxa de amostragem deve respeitar a frequência de *Nyquist*, ou seja, devemos amostrar com pelo menos o dobro da máxima frequência do sinal. Todo ADC necessita de um determinado intervalo de tempo para realizar a conversão. Durante este intervalo, o sinal deve ser estático na entrada do conversor. Para esta finalidade, usamos o circuito *sample-hold* da Fig. 10.2. O sinal $v_p(t)$ está sincronizado com o *clock* do conversor. Quando $v_p(t)$ está em nível lógico alto, a chave S fecha, e o sinal $v_{in}(t)$ é aplicado ao capacitor. No momento em que $v_p(t)$ vai ao nível lógico baixo, a chave abre e o capacitor retém o valor de $v_{in}(t)$, exatamente no momento da abertura da chave. O sinal deve ser retido no capacitor por um intervalo de tempo suficiente para realizar a conversão. A cada ciclo de fechamento e abertura da chave o processo se repete, conforme a Fig. 10.3.

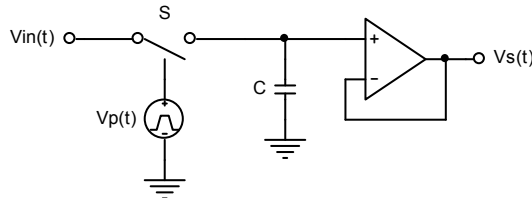


Fig. 10.2: Circuito *sample-hold*.

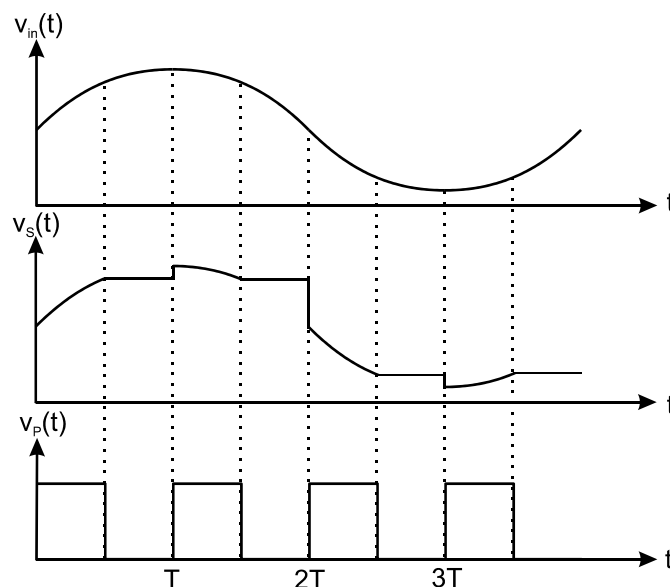


Fig. 10.3: Sinal amostrado.

10.3 Conversor Analógico-Digital Com Rampa Digital

Neste conversor, como nos próximos que serão apresentados, assumiremos que o sinal $v_s(t)$ é oriundo de um *sample-and-hold*.

O ADC de rampa digital utiliza um DAC de N bits, um contador binário de N bits, um comparador de tensão, e uma lógica de controle que gera os pulsos de *clock* e *reset*, conforme a Fig. 10.4. No início da conversão, a lógica de controle envia um pulso de *reset*, que inicia o contador em zero $D = 000 \dots 0$. A cada ciclo de *clock*, o contador é incrementado e o número binário D é convertido pelo DAC para a tensão V_o . Quando V_o é imediatamente superior a $v_s(t)$, o sinal *EC* (*end of conversion*) vai ao nível lógico alto, informando que o um resultado de conversão válido D está disponível na saída do contador. A lógica de controle ao receber o sinal *EC*, reinicia o processo de conversão. O diagrama de sinais encontra-se na Fig. 10.5.

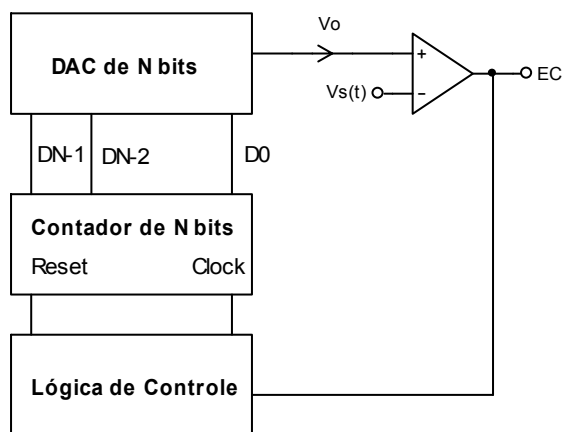


Fig. 10.4: ADC com rampa digital.

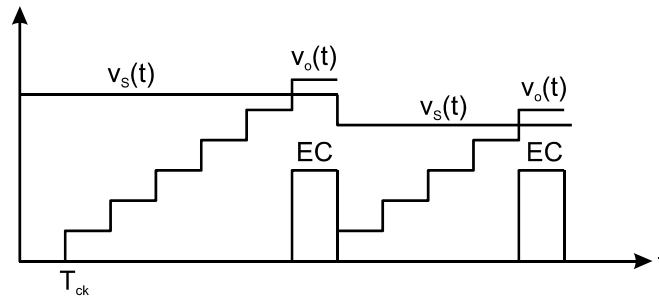


Fig. 10.5: Diagrama de sinais do ADC com rampa digital.

Este tipo de conversor é lento (alguns kHz), e é muito sensível aos erros nos resistores da rede R-2R. O tempo máximo de conversão T_{Cmax} ocorre para o maior valor de $v_s(t)$, e é

$$T_{Cmax} = 2^N T_{ck} \quad (10.4)$$

onde T_{ck} é o período do *clock*. A frequência de amostragem f_s deve ser considerada

$$f_s = \frac{1}{T_{Cmax}} \quad (10.5)$$

10.4 Conversor Analógico-Digital Por Aproximações Sucessivas

O esquema básico de um ADC por aproximações sucessivas encontra-se na Fig. 10.6. Este ADC é composto por um registrador de deslocamento de N bits, um registrador de aproximações sucessivas (SAR) (simplesmente um *latch*), um DAC e um comparador de tensão.

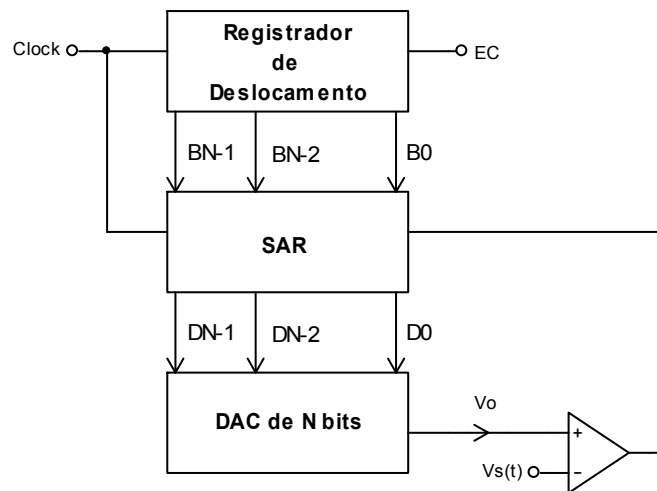


Fig. 10.6: ADC por aproximações sucessivas.

O mecanismo de conversão segue os passos abaixo:

1. Inicialmente o 1 é aplicado à entrada do registrador de deslocamento. A cada bit convertido, o 1 é deslocado uma posição. Então, inicialmente $B_{N-1} = 1$ e $B_{N-2} = B_{N-3} = \dots = B_0 = 0$.
2. O bit mais significativo na saída do SAR, D_{N-1} , é inicialmente igualado a 1, enquanto os restantes são igualados a 0.
3. Como a saída do SAR controla o DAC, e inicialmente é $D = 1000 \dots 0$, a saída do DAC é $V_o = (V_{MAX} 2^{N-1}) / (2^N - 1)$, onde V_{MAX} corresponde à tensão máxima na saída do DAC, ou seja, quando $D = 1111 \dots 1$.

4. A tensão $v_s(t)$ é comparada com V_o . Se V_o é maior que $v_s(t)$, a saída do comparador é 1, e o bit D_{N-1} é igualado a 0. Se V_o é menor que $v_s(t)$, a saída do comparador é 0, e o bit D_{N-1} é mantido em 1.
5. O 1 aplicado ao registrador de deslocamento é deslocado uma posição, ou seja, o bit $B_{N-2}=1$, e os restantes iguais a zero.
6. O bit D_{N-2} é igualado a 1, enquanto $D_{N-3}=D_{N-4}=\dots=D_0=0$, e D_{N-1} continua com o valor anterior. A saída do DAC passa a ser $V_o=(V_{MAX}2^{N-1})/2(2^N-1)$, se $D_{N-1}=0$, ou $V_o=3(V_{MAX}2^{N-1})/2(2^N-1)$, se $D_{N-1}=1$.
7. A tensão $v_s(t)$ é comparada com V_o . Se V_o é maior que $v_s(t)$, o bit D_{N-2} é igualado a 0, caso contrário, é mantido em 1.
8. O processo continua, até que todos os bits do registrador de deslocamento sejam percorridos, quando então, temos na saída do SAR o resultado da conversão. Neste momento, o sinal EC assume nível lógico alto, sinalizando o final da conversão. O procedimento é reiniciado, e outra conversão é realizada.

Este conversor é relativamente rápido (alguns MHz), pois necessita somente de N ciclos de *clock*, para qualquer valor de $v_s(t)$. O tempo de conversão é sempre

$$T_C = NT_{ck} \quad (10.6)$$

e a frequência de amostragem equivale a

$$f_s = \frac{1}{T_C} \quad (10.7)$$

10.5 ADC de Rampa Simples

O ADC de rampa simples é um conversor de fácil implementação, e boa precisão. É composto por um integrador, um comparador de tensão, um contador de N bits, um *latch* de N bits e uma lógica de controle. O circuito básico encontra-se na Fig. 10.7.

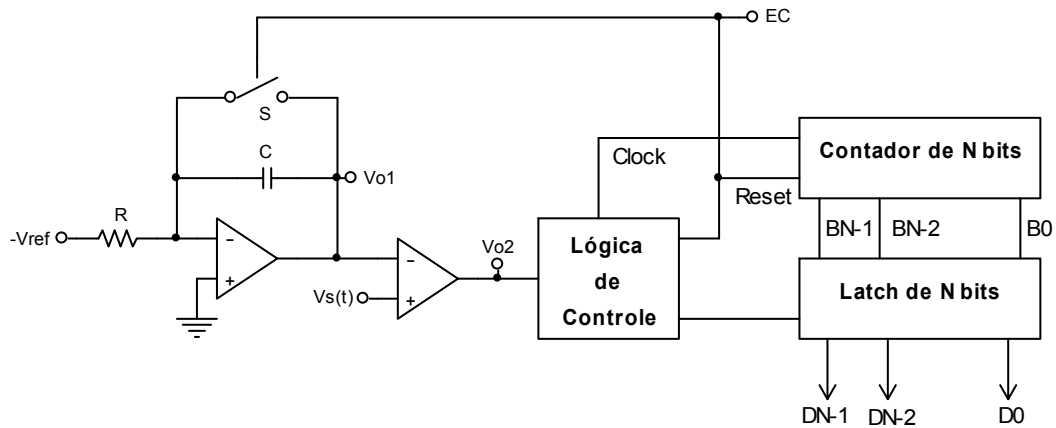


Fig. 10.7: ADC de rampa simples.

Inicialmente, o capacitor encontra-se descarregado, e o contador iniciado em $B = 000\dots 0$. A tensão de referência $-V_{ref}$ aplicada ao integrador é negativa e, portanto, a tensão V_{o1} é uma rampa no tempo dada por

$$V_{o1} = \frac{1}{RC} \int_0^t V_{ref} d\tau = \frac{V_{ref}}{RC} t \quad (10.8)$$

Enquanto a saída V_{o1} é menor que $v_s(t)$, V_{o2} é igual a 1 e a lógica de controle aplica sinais de *clock* ao contador, que acumula a contagem. Quando V_{o1} é maior que $v_s(t)$, V_{o2} é igual a 0 e o contador para a contagem, transferindo o resultado da conversão para o *latch* de saída. Neste momento, o sinal *EC* assume nível lógico 1, por um determinado intervalo de tempo, fechando a chave *S*, que descarrega o capacitor. O processo tem início novamente, e outra conversão é realizada.

O tempo de conversão T_C é dado pelo intervalo no qual V_{o1} varia de zero a $v_s(t)$, portanto

$$T_C = RC \frac{v_s(t)}{V_{ref}} \quad (10.9)$$

Considerando que o pulso de *clock* possui período T_{ck} , a contagem final do contador, e consequentemente o valor da conversão é

$$D = \text{int} \left(\frac{T_C}{T_{ck}} \right) = \text{int} \left(\frac{v_s(t) RC}{V_{ref} T_{ck}} \right) \quad (10.10)$$

O maior tempo de conversão ocorre quando $D = 2^N - 1$, ou seja,

$$T_{Cmax} = (2^N - 1) T_{ck} \quad (10.11)$$

A frequência de amostragem f_s deve ser considerada

$$f_s = \frac{1}{T_{Cmax}} \quad (10.12)$$

Este conversor, embora preciso, é muito lento (alguns Hz), e muito usado em voltímetros digitais.

10.6 ADC de Rampa Dupla

O ADC de rampa simples é muito sensível às variações de R e C , conforme podemos verificar na equação 10.10. O ADC de rampa dupla tem por objetivo eliminar a imprecisão gerada por estes componentes. O circuito básico encontra-se na Fig. 10.8.

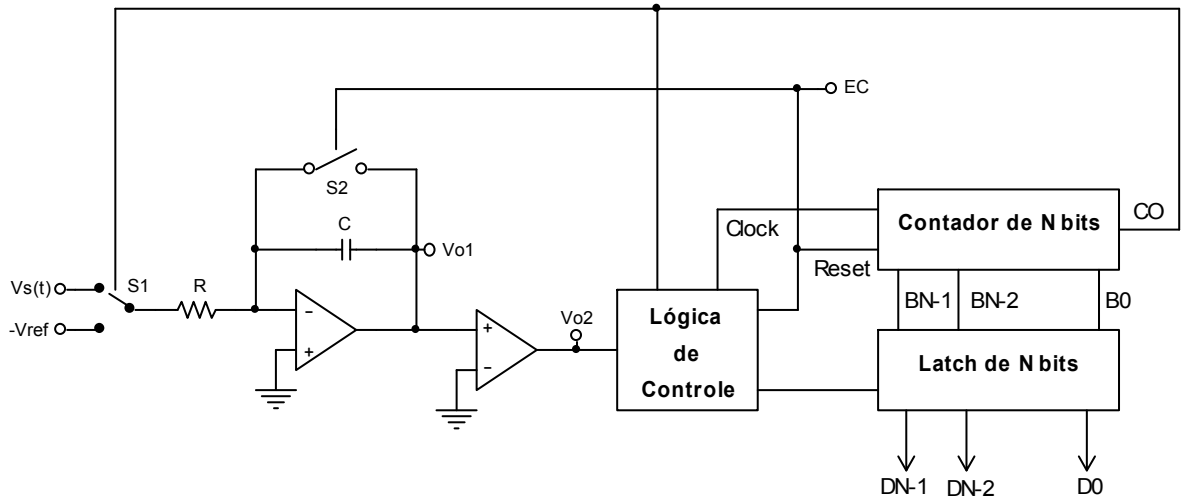


Fig. 10.8: ADC de rampa dupla.

Inicialmente o capacitor está descarregado, e a chave S_1 conecta a fonte $v_s(t)$ ao integrador. Portanto, o sinal V_{o1} é uma rampa no tempo, dada por

$$V_{o1} = -\frac{1}{RC} \int_0^t v_s(\tau) d\tau = -\frac{v_s(t)}{RC} t \quad (10.13)$$

A lógica de controle aplica pulsos de *clock*, com período T_{ck} , ao contador, que incrementa de 0 até 2^N . Portanto, neste intervalo V_{ol} varia de zero a $-v_s(t)2^N T_{ck}/RC$. Após receber 2^N pulsos de *clock*, o contador volta a condição inicial $B = 000 \dots 0$, e a saída *CO* vai ao nível lógico alto, que comuta a chave S_1 para $-V_{ref}$. O contador conta os pulsos de *clock* até o momento em que $V_{o2} = 1$. Esta condição é alcançada quando $V_{o1} > 0$. Neste momento, a lógica de controle carrega o resultado da contagem no *latch*, e reinicia o contador. A saída *EC* vai ao nível lógico alto, que fecha a chave S_2 e descarrega o capacitor. O intervalo de tempo ΔT que V_{ol} gasta para variar de $-v_s(t)2^N T_{ck}/RC$ a zero é

$$\frac{V_{ref}}{RC} \Delta T - \frac{v_s(t)2^N T_{ck}}{RC} = 0 \rightarrow \Delta T = 2^N T_{ck} \frac{v_s(t)}{V_{ref}} \quad (10.14)$$

O resultado da conversão é dado por

$$D = \text{int} \left(\frac{\Delta T}{T_{ck}} \right) = \text{int} \left(2^N \frac{v_s(t)}{V_{ref}} \right) \quad (10.15)$$

O tempo máximo de conversão é dado por

$$T_{Cmax} = 2^N T_{ck} + (2^N - 1) T_{ck} = (2^{N+1} - 1) T_{ck} \quad (10.16)$$

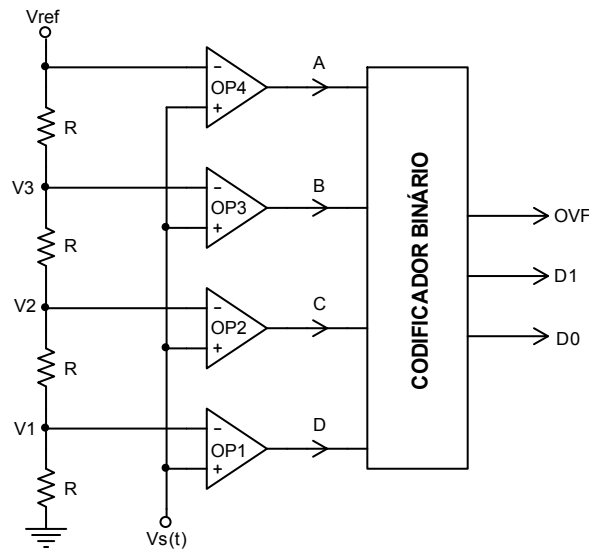
e a frequência de amostragem f_s deve ser considerada

$$f_s = \frac{1}{T_{Cmax}} \quad (10.17)$$

Verificamos na equação 10.15, que o resultado da conversão não depende da constante RC e do período do *clock*. Este conversor é muito preciso, mas lento.

10.7 Conversor Flash

O conversor *flash* é usado em sistemas onde o tempo de conversão é muito pequeno, osciloscópios digitais, vídeos digitais, etc. Uma forma simples de implementação de um ADC de N bits, é a utilização de 2^N comparadores e um codificador binário. Considere como exemplo o ADC de 2 bits da Fig. 10.9. A tensão V_{ref} é dividida em partes iguais pela rede de resistores. As tensões V_1 , V_2 , V_3 e V_{ref} são usadas como referências pelos comparadores, e são dadas por $V_k = V_{ref} k/4$. As saídas dos comparadores definem a posição da tensão $v_s(t)$ em relação às tensões de comparação. As saídas são aplicadas ao codificador binário, que apresenta o resultado da conversão em $D_1 D_0$, sendo que a saída *OVF* indica o *overflow* na conversão. A Tabela 10.1 apresenta a lógica de conversão.

Fig. 10.9: Conversor *flash* de 2 bits.Tabela 10.1: Tabela de conversão do ADC *flash*.

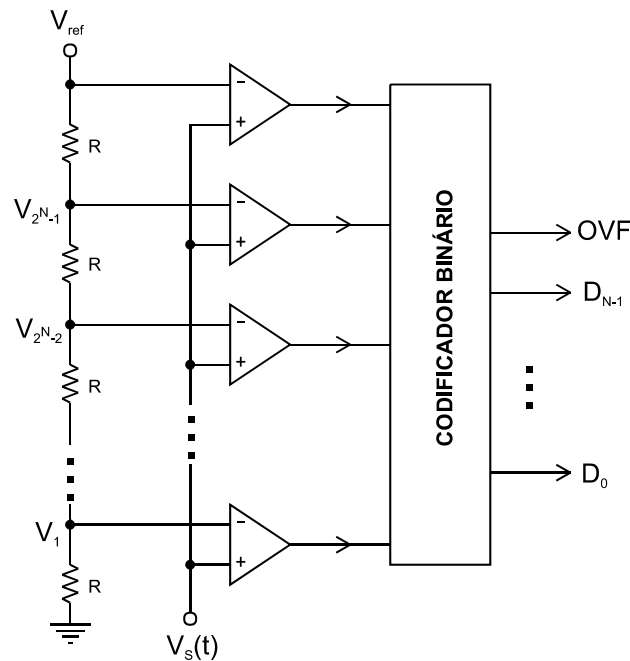
CONDIÇÃO	A	B	C	D	OVF	D ₁	D ₀
$v_s(t) < V_1$	0	0	0	0	0	0	0
$V_1 \leq v_s(t) < V_2$	0	0	0	1	0	0	1
$V_2 \leq v_s(t) < V_3$	0	0	1	1	0	1	0
$V_3 \leq v_s(t) < V_{ref}$	0	1	1	1	0	1	1
$v_s(t) \geq V_{ref}$	1	1	1	1	1	0	0

Este tipo de conversor é muito rápido, trabalha na faixa de centenas de MHz. O tempo de conversão é determinado pelo *slew-rate* dos comparadores de tensão, e a velocidade de propagação do sinal no circuito combinacional. Entretanto, existem alguns inconvenientes. São necessários 2^N resistores idênticos, o que é difícil de obter com precisão. São necessários também, 2^N comparadores de tensão, e uma lógica combinacional grande. Estes fatores levam a um consumo elevado de potência, e a uma área grande de integração (circuito integrado).

De forma geral, podemos representar o ADC de N bits como na Fig. 10.10, onde as tensões de comparação são dadas por

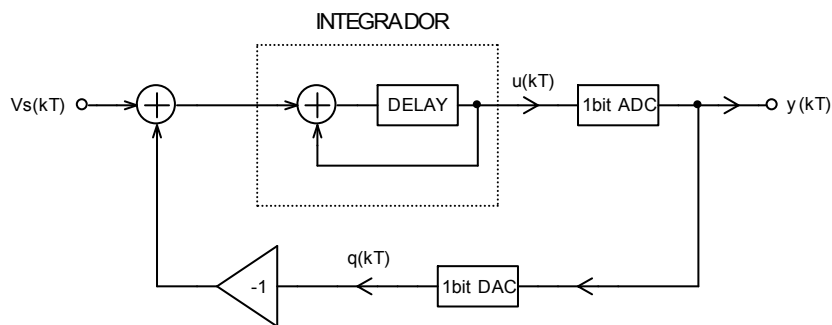
$$V_k = \frac{k}{2^N} V_{ref} ; k = 1, \dots, 2^N - 1 \quad (10.18)$$

O codificador binário pode ser implementado por uma memória de 2^N posições.

Fig. 10.10: Conversor *flash* de N bits.

10.8 Conversor $\Sigma\Delta$

Os conversores $\Sigma\Delta$ são largamente usados nos circuitos integrados que realizam processamento misto analógico-digital de sinais, e em circuitos de comunicações. Estes conversores amostram o sinal a uma taxa muito acima do limite de *Nyquist*, mas com um número de bits muito pequeno, na maioria das aplicações somente 1 bit. O diagrama de blocos do conversor encontra-se na Fig. 10.11.

Fig. 10.11: Diagrama de blocos do conversor $\Sigma\Delta$.

O sinal de entrada $v_s(t)$ é amostrado em intervalos de tempo T . Portanto, podemos considerar a entrada do ADC como $v_s(kT)$. Os conversores ADC e DAC de 1 bit são simplesmente comparadores, que determinam se o sinal está abaixo ou acima de um determinado valor de referência.

Analisando o diagrama de blocos, verificamos que a saída $u(kT)$ do integrador é dada por

$$u(kT) = v_s(kT) - q(kT) + u(kT-T) \quad (10.19)$$

que é a integral discreta do erro $v_s(kT) - q(kT)$.

Como o ADC é de 1 bit, é natural que exista uma discrepância grande entre $u(kT)$ e $y(kT)$, que é devida ao erro de quantização $Q_e(kT)$ gerado pelo ADC. Portanto, podemos assumir que

$$Q_e(kT) = y(kT) - u(kT)$$

ou de forma melhor

$$u(kT) = y(kT) - Q_e(kT) \quad (10.20)$$

Podemos interpretar $Q_e(kT)$ como sendo uma fonte de ruído introduzido no sistema, e substituindo a equação 10.20 em 10.19, temos

$$y(kT) = Q_e(kT) + v_s(kT - T) - q(kT - T) + y(kT - T) - Q_e(kT - T) \quad (10.21)$$

Por simplicidade, sem perder generalidade, podemos considerar a saída do DAC $q(kT) = y(kT)$, e aplicando esta condição à equação 10.21, temos finalmente

$$y(kT) = v_s(kT - T) + Q_e(kT) - Q_e(kT - T) \quad (10.22)$$

Aplicando a transformada Z à equação 10.22, temos

$$Y(z) = V_s(z)z^{-1} + (1 - z^{-1})Q_e(z)$$

Notamos claramente que $Y(z)$ é composto pelo sinal $V_s(z)$ atrasado de um intervalo de amostragem, mais o ruído $Q_e(z)$ modulado pela função $(1 - z^{-1})$. Podemos representar $Y(z)$ por $Y(z) = X(z) + N(z)$, onde $X(z) = V_s(z)z^{-1}$ é o sinal desejado, e $N(z) = (1 - z^{-1})Q_e(z)$ é o ruído.

É comum aproximar o erro de quantização $Q_e(kT)$ por um ruído branco, com densidade espectral de potência $S_{QQ}(\omega T) = N_0/2$. Lembrando que $z = e^{j\omega T}$, temos que a densidade espectral de potência do sinal desejado é $S_{XX}(\omega T)$, e a do ruído dada por

$$S_{NN}(\omega T) = (1 - \cos(\omega T))N_0 \quad (10.23)$$

Verificamos no gráfico da Fig. 10.12 que a potência do ruído cresce com a frequência, significando que a relação sinal ruído (SN) degrada com o aumento da frequência.

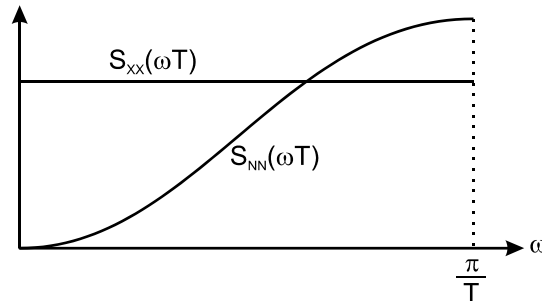


Fig. 10.12: Gráfico das densidades espectrais de potência do sinal desejado e ruído.

Assumindo que a máxima frequência do sinal de entrada seja ω_{max} , podemos calcular a relação sinal ruído por

$$SN = \frac{\int_0^{\omega_{max}} S_{XX}(\omega T) d\omega}{\int_0^{\omega_{max}} S_{NN}(\omega T) d\omega} = \frac{\int_0^{\omega_{max}} S_{XX}(\omega T) d\omega}{\int_0^{\omega_{max}} (1 - \cos(\omega T)) N_0 d\omega} = \frac{\int_0^{\omega_{max}} S_{XX}(\omega T) d\omega}{N_0 \omega_{max} - \frac{N_0 \sin(\omega_{max} T)}{T}} \quad (10.24)$$

É possível fazer a relação sinal ruído tão grande quanto desejarmos, bastando reduzir T ou, de forma equivalente, aumentar a frequência de amostragem. Entretanto, como se tratam de sinais amostrados, devemos avaliar a potência dos sinais até metade da frequência de amostragem $1/2T$. Portanto, para estabelecermos a SN calculada na equação 10.24, devemos aplicar o sinal de saída a um filtro passa-baixas que elimine todas as componentes de frequência acima de ω_{max} , e para esta tarefa, empregamos um filtro digital de N bits. Obrigatoriamente, na saída do filtro, obtemos um sinal

digitalizado com N bits. Evidentemente, a SN deve ser compatível com a faixa dinâmica do filtro, ou seja,

$$SN > 2^N \quad (10.25)$$

10.8.1 Implementação do Conversor $\Sigma\Delta$ a Capacitor Chaveado

O conversor $\Sigma\Delta$ é facilmente implementado na tecnologia de capacitores chaveados (SC), conforme apresentado na Fig. 10.13. Neste tipo de circuito são necessários dois sinais de clock, chamados de fase 1 e 2, que comandam as chaves analógicas, abrindo-as e fechando-as. Cada fase possui largura $T/2$; portanto, um intervalo de amostragem T corresponde a duas fases.

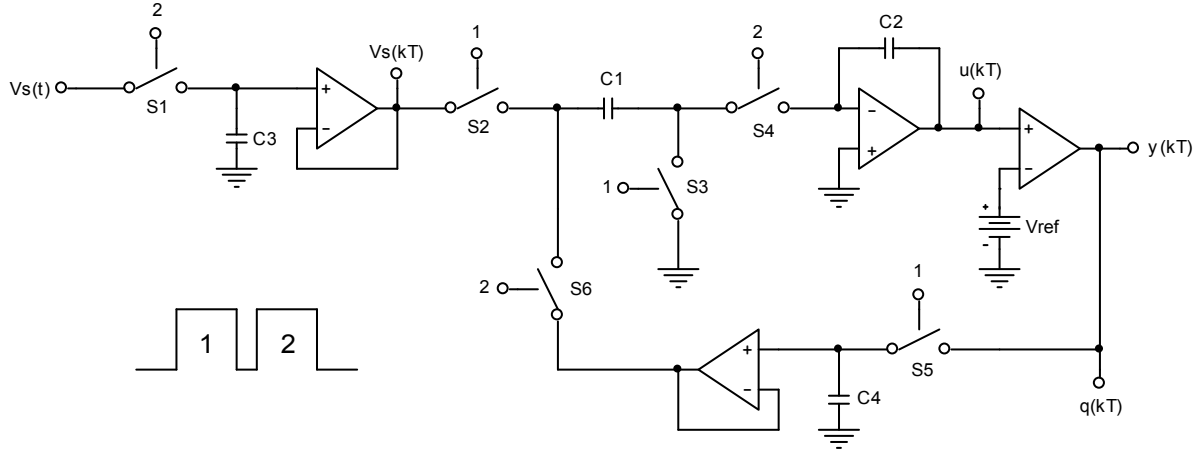


Fig. 10.13: Conversor $\Sigma\Delta$ a capacitor chaveado.

O sinal $v_s(t)$ é amostrado pelo *sample-and-hold*, formado pela chave S_1 e o capacitor C_3 , durante a fase 2. Portanto, o sinal de saída deve ser avaliado na fase 2.

Neste circuito, temos $y(kT) = q(kT)$, e o conversor ADC de 1 bit é um comparador de tensão, em torno de V_{ref} .

Para a análise do circuito, usaremos a nomenclatura ${}_1x$ para representar as variáveis (tensão, corrente ou carga) observadas na fase 1, e ${}_2x$ para a fase 2. O intervalo entre as fases 2 e 1 é $T/2$, que equivale a $z^{-1/2}$ no domínio da transformada Z .

No tempo da fase 1, todas as chaves comandadas por ela estão fechadas, enquanto as outras permanecem abertas, e temos o circuito equivalente da Fig. 10.14.

Neste momento, os capacitores C_1 e C_2 acumulam as cargas ${}_1Q_1 = C_1 {}_1V_s(z)$ e ${}_1Q_2 = C_2 {}_1U(z)$ respectivamente. Observamos que a tensão ${}_1V_s(z)$ é a mesma medida na fase 2 anterior, ou seja,

$${}_1V_s(z) = {}_2V_s(z) z^{-\frac{1}{2}} \quad (10.26)$$

Portanto, temos que a carga acumulada em C_1 equivale a

$${}_1Q_1 = C_1 {}_2V_s(z) z^{-\frac{1}{2}} \quad (10.27)$$

As outras equações do circuito são

$${}_1U(z) = {}_2U(z) z^{-\frac{1}{2}} \quad (10.28)$$

$${}_1Y(z) = {}_1Q(z) = {}_2Y(z) z^{-\frac{1}{2}} = {}_2Q(z) z^{-\frac{1}{2}} \quad (10.29)$$

$${}_1V_4(z) = {}_1Q(z) = {}_2Q(z)z^{-\frac{1}{2}} \quad (10.30)$$

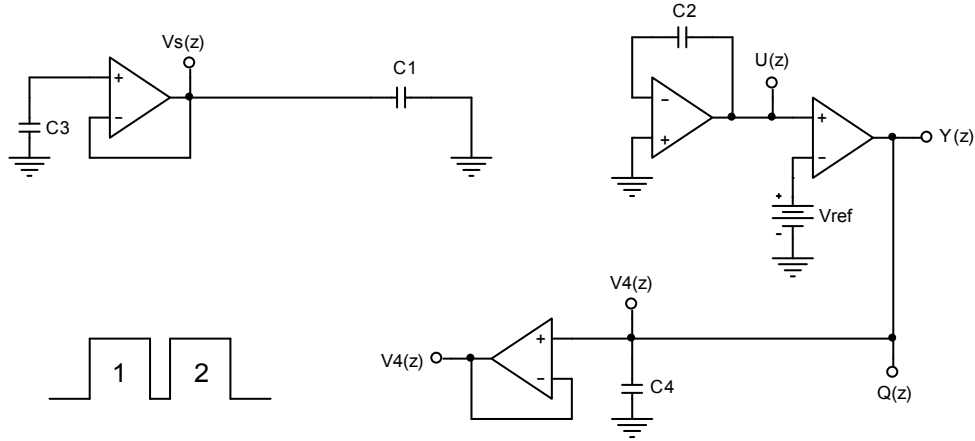


Fig. 10.14: Circuito equivalente na fase 1.

No tempo da fase 2, todas as chaves comandadas por ela fecham, enquanto as outras abrem, e temos o circuito equivalente da Fig. 10.15. Agora, o capacitor C_1 acumula a carga

$${}_2Q_1 = C_1 {}_2V_4(z) \quad (10.31)$$

Temos também que

$${}_2V_4(z) = {}_1V_4(z)z^{-\frac{1}{2}} \quad (10.32)$$

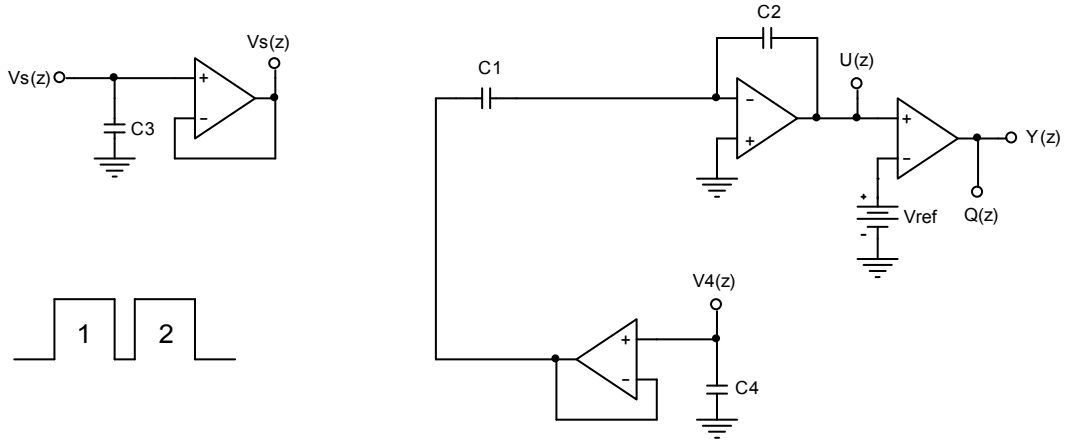


Fig. 10.15: Circuito equivalente na fase 2.

A variação da carga em C_1 é calculada pelas equações 10.27 e 10.31, ou seja,

$${}_2\Delta Q_1 = {}_2Q_1 - {}_1Q_1z^{-\frac{1}{2}} = C_1 {}_2V_4(z) - C_1 {}_2V_s(z)z^{-\frac{1}{2}}z^{-\frac{1}{2}} \quad (10.33)$$

Esta variação de carga é integralmente transferida ao capacitor C_2 , que passa a acumular a carga

$${}_2Q_2 = C_2 {}_1U(z)z^{-\frac{1}{2}} - \left(C_1 {}_2V_4(z) - C_1 {}_2V_s(z)z^{-\frac{1}{2}}z^{-\frac{1}{2}} \right) \quad (10.34)$$

Portanto, a tensão ${}_2U(z)$ é dada por

$${}_2U(z) = \frac{{}_2Q_2}{C_2} = {}_1U(z)z^{-\frac{1}{2}} - \left(\frac{C_1}{C_2} {}_2V_4(z) - \frac{C_1}{C_2} {}_2V_s(z)z^{-\frac{1}{2}}z^{-\frac{1}{2}} \right) \quad (10.35)$$

Substituindo as equações 10.28, 10.32 em 10.35, temos

$${}_2U(z) = {}_2U(z)z^{-\frac{1}{2}}z^{-\frac{1}{2}} - \left(\frac{C_1}{C_2} {}_1V_4(z)z^{-\frac{1}{2}} - \frac{C_1}{C_2} {}_2V_s(z)z^{-\frac{1}{2}}z^{-\frac{1}{2}} \right) \quad (10.36)$$

Finalmente, substituindo a equação 10.30 em 10.36, temos

$${}_2U(z) = {}_2U(z)z^{-1} - \frac{C_1}{C_2} ({}_2Q(z)z^{-1} - {}_2V_s(z)z^{-1}) \quad (10.37)$$

Retornando ao domínio do tempo, e fazendo $C_1 = C_2$, temos que na fase 2

$$u(kT) = v_s(kT - T) - q(kT - T) + u(kT - T) \quad (10.38)$$

Verificamos facilmente que as equações 10.38 e 10.19 são idênticas, mostrando que o circuito desempenha a função do conversor $\Sigma\Delta$.

Capítulo 11

Phase Locked Loop (PLL)

A ideia central do PLL é controlar a frequência e a fase de um VCO, através de um sinal de referência com fase $\theta_{in}(t)$. O diagrama de blocos do PLL encontra-se na Fig. 11.1.

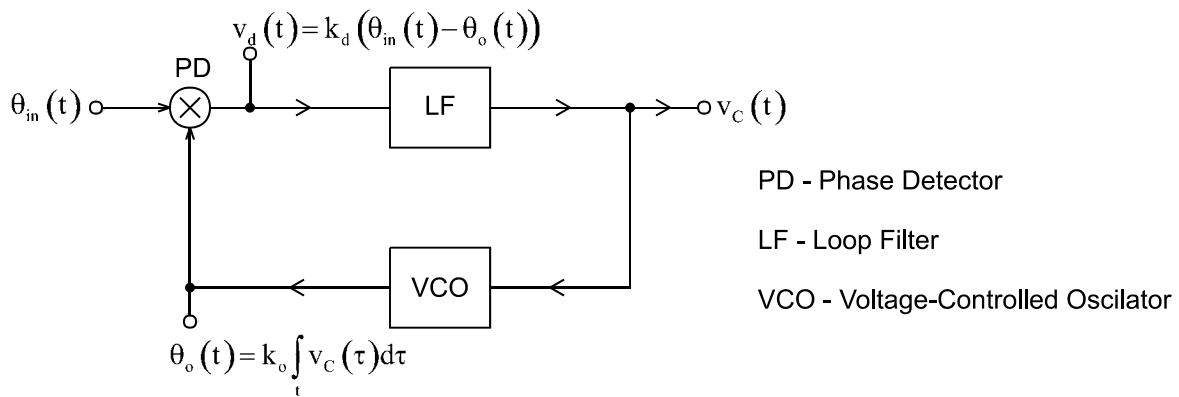


Fig. 11.1: Diagrama de blocos do PLL.

O sinal $v_{in}(t) = A_{in}f_{in}(\theta_{in}(t))$ é aplicado ao detector de fase (PD), juntamente com o sinal $v_o(t) = A_o f_o(\theta_o(t))$ vindo do VCO. As funções $f_{in}(\theta)$ e $f_o(\theta)$ são periódicas em 2π , e com amplitude igual a 1. A saída do detector de fase é um sinal de tensão proporcional ao erro $\theta_e(t) = \theta_{in}(t) - \theta_o(t)$, ou seja,

$$v_d(t) = k_d \theta_e(t) = k_d (\theta_{in}(t) - \theta_o(t))$$

onde k_d é a constante de ganho do detector de fase. O circuito do detector de fase é, de forma geral, um multiplicador. Portanto, o sinal de saída possui componentes harmônicas indesejáveis em altas frequências, e por este motivo, $v_d(t)$ é aplicado a um filtro passa-baixas, chamado *loop-filter* (LF). O sinal $v_c(t)$ na saída do *loop-filter* é aplicado ao VCO, que o integra, e produz o sinal $v_o(t) = A_o f_o(\theta_o(t))$, com fase $\theta_o(t) = k_o \int_t v_c(\tau) d\tau$.

Conforme podemos notar, o PLL é um sistema de realimentação negativa que utiliza a fase como sinal de controle.

Como em todo sistema de malha fechada, devemos garantir a estabilidade da rede, e respeitar as amplitudes máximas admitidas pelos amplificadores.

Existem várias estruturas para a implementação do detector de fase, e todas possuem uma faixa de detecção, que pode ser linear ou não, conforme a Fig. 11.2. Portanto, devemos respeitar o maior erro de fase admissível pelo detector.

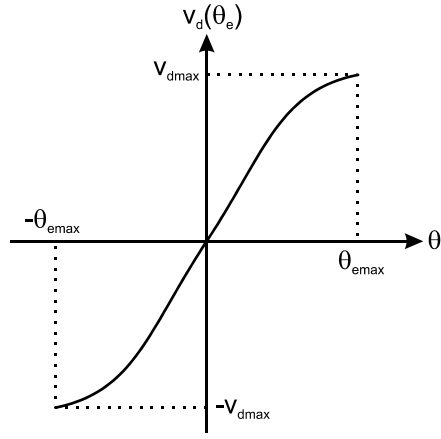


Fig. 11.2: Curva de detecção de fase.

Normalmente, os detectores de fase trabalham com multiplicações ou operações lógicas com os sinais $v_{in}(t)$ e $v_o(t)$. Estes procedimentos levam a sinais $v_d(t)$ com largo espectro de frequências, mas com valores em baixas frequências aproximadamente proporcionais ao erro de fase. O *loop-filter* é fundamental para eliminar as componentes em altas frequências, que fatalmente levariam VCO a um funcionamento caótico.

O VCO também possui uma faixa de operação, uma frequência máxima e mínima em função da tensão de controle, conforme a Fig. 11.3.

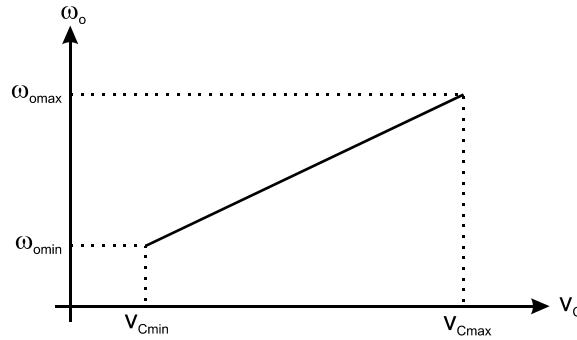


Fig. 11.3: Faixa de atuação do VCO.

11.1 Função de Transferência do PLL

Podemos atribuir a cada bloco do PLL uma função de transferência, ou seja: o *loop-filter* representamos pela função passa-baixas $F(s)$; o detector de fase, simplesmente pela constante k_d ; o VCO pelo integrador k_o/s , pois a frequência é a derivada da fase, ou seja, $\Omega_o(t) = d\theta_o(t)/dt$. Desta forma, pelo diagrama da Fig. 11.1, temos as relações:

$$\frac{\theta_o(s)}{\theta_{in}(s)} = H(s) = \frac{k_o k_d F(s)}{s + k_o k_d F(s)} \quad (11.1)$$

$$\frac{\theta_e(s)}{\theta_{in}(s)} = \frac{s}{s + k_o k_d F(s)} \quad (11.2)$$

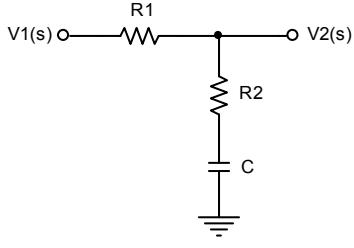
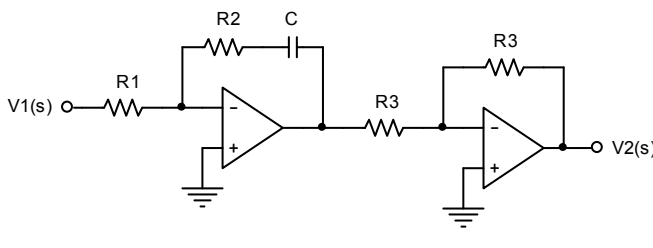
$$\frac{V_C(s)}{\theta_{in}(s)} = \frac{s k_d F(s)}{s + k_o k_d F(s)} = \frac{s H(s)}{k_o} \quad (11.3)$$

11.2 Loop-Filter

O *loop-filter* é uma das partes mais importantes do PLL, pois define a estabilidade e o desempenho do circuito. Os filtros mais empregados são os de primeira ordem com ganho DC unitário (passivo), e

com ganho DC infinito (ativo). A Tabela 11.1 apresenta os dois tipos de filtros, com as respectivas funções de transferência.

Tabela 11.1: Implementação do *Loop-Filter*.

Loop-Filter Passivo	Loop-Filter Ativo
	
$F(s) = \frac{s\tau_z + 1}{s\tau_p + 1}$ $\tau_z = CR_2$ $\tau_p = C(R_1 + R_2)$	$F(s) = \frac{s\tau_z + 1}{s\tau_p}$ $\tau_z = CR_2$ $\tau_p = CR_1$

As funções de transferência que caracterizam o PLL dependem do tipo de *loop-filter* usado, e encontram-se na Tabela 11.2.

Tabela 11.2: Funções de transferência do PLL, de acordo com o tipo de *loop-filter*.

Loop-Filter Passivo	Loop-Filter Ativo
$H(s) = \frac{\theta_o(s)}{\theta_{in}(s)} = \frac{\left(\frac{\omega_1}{Q} - \frac{\omega_1^2}{k_o k_d}\right)s + \omega_1^2}{s^2 + \frac{\omega_1}{Q}s + \omega_1^2}$	$H(s) = \frac{\theta_o(s)}{\theta_{in}(s)} = \frac{\frac{\omega_1}{Q}s + \omega_1^2}{s^2 + \frac{\omega_1}{Q}s + \omega_1^2}$
$\frac{\theta_e(s)}{\theta_{in}(s)} = \frac{s^2 + \frac{s}{\tau_p}}{s^2 + \frac{\omega_1}{Q}s + \omega_1^2}$	$\frac{\theta_e(s)}{\theta_{in}(s)} = \frac{s^2}{s^2 + \frac{\omega_1}{Q}s + \omega_1^2}$
$\frac{V_C(s)}{\theta_{in}(s)} = \frac{\left(\frac{\omega_1}{k_o Q} - \frac{\omega_1^2}{k_o^2 k_d}\right)s^2 + \frac{\omega_1^2 Q}{k_o}s}{s^2 + \frac{\omega_1}{Q}s + \omega_1^2}$	$\frac{V_C(s)}{\theta_{in}(s)} = \frac{\frac{\omega_1}{k_o Q}s^2 + \frac{\omega_1^2}{k_o}s}{s^2 + \frac{\omega_1}{Q}s + \omega_1^2}$
$\omega_1 = \sqrt{\frac{k_o k_d}{\tau_p}}$	$\omega_1 = \sqrt{\frac{k_o k_d}{\tau_p}}$
$Q = \frac{1}{\sqrt{\frac{k_o k_d}{\tau_p} \left(\tau_z + \frac{1}{k_o k_d}\right)}}$	$Q = \frac{2}{\omega_1 \tau_z}$
$\tau_p = (R_1 + R_2)C$	$\tau_p = R_1 C$
$\tau_z = R_2 C$	$\tau_z = R_2 C$

Verificamos facilmente que $H(s)$ é uma função de transferência passa-baixas, e temos que a frequência de corte ω_{3dB} (atenuação de 3dB), é dada por

$$\omega_{3db} = \omega_1 \sqrt{1 + \frac{1}{2Q^2} + \sqrt{\left(\frac{1}{2Q^2} + 1\right)^2 + 1}} \quad (11.4)$$

Este resultado é válido para PLL com *loop-filter* ativo e passivo, sendo que para o *loop-filter* passivo devemos ter $\tau_z k_o k_d \gg 1$.

É comum usarmos $Q = 1/\sqrt{2}$ para obter a resposta ao degrau mais rápida e sem *overshoot*.

11.3 Erro em Regime Permanente para um Degrau de Fase

Conforme discutido anteriormente, para o funcionamento correto do PLL, o erro de fase deve estar dentro da faixa de atuação do detector de fase. Portanto, esta condição deve ser garantida para o tipo de sinal aplicado ao PLL.

Considerando a entrada um degrau de fase

$$\theta_{in}(t) = \Delta\theta u(t) \rightarrow \theta_{in}(s) = \frac{\Delta\theta}{s}$$

temos, pela função de transferência do erro de fase, que

$$\theta_e(s) = \frac{\Delta\theta}{s + k_o k_d F(s)} \quad (11.5)$$

O erro em regime permanente pode ser calculado pelo teorema do valor final, ou seja,

$$\lim_{t \rightarrow \infty} y(t) = \lim_{s \rightarrow 0} [sY(s)] \quad (11.6)$$

Aplicando a equação 11.6 a 11.5, temos

$$\lim_{t \rightarrow \infty} \theta_e(t) = \lim_{s \rightarrow 0} [s\theta_e(s)] = \lim_{s \rightarrow 0} \left[\frac{s\Delta\theta}{s + k_o k_d F(s)} \right] = 0$$

O erro de fase igual a zero, significa que o PLL está funcionando corretamente, e o sinal de saída do VCO possui a mesma fase e frequência do sinal de entrada.

11.4 Erro em Regime Permanente para um Degrau de Frequência

Um degrau de frequência $\Omega_{in}(t) = \Delta\omega u(t)$ implica em uma rampa de fase, pois a frequência é a derivada da fase, ou seja,

$$\theta_{in}(t) = \int_{0^-}^t \Delta\omega u(t) \rightarrow \theta_{in}(s) = \frac{\Delta\omega}{s^2} \quad (11.7)$$

Substituindo a equação 11.7 na função de transferência do erro de fase, e aplicando o teorema do valor final, temos

$$\lim_{t \rightarrow \infty} \theta_e(t) = \lim_{s \rightarrow 0} [s\theta_e(s)] = \lim_{s \rightarrow 0} \left[\frac{\Delta\omega}{s + k_o k_d F(s)} \right] = \frac{\Delta\omega}{k_o k_d F(0)} \quad (11.8)$$

Sabendo que, para o *loop-filter* passivo, $F(0)=1$, pela equação 11.8, temos que $\theta_e(\infty) = \Delta\omega / (k_o k_d)$. Considerando θ_{emax} o módulo do maior erro de fase que o detector consegue medir, devemos ter $|\Delta\omega| \leq k_o k_d \theta_{emax}$.

Entretanto, para o *loop-filter* ativo, $F(0) = \infty$, e o erro de fase em regime permanente é $\theta_e(\infty) = 0$. Neste caso, o PLL consegue rastrear qualquer degrau de frequência, desde que a frequência do sinal de entrada permaneça dentro da faixa admitida pelo VCO.

Em ambos os casos, a frequência do VCO é idêntica a do sinal de entrada.

Em regime transitório, os resultados não são obtidos de forma tão imediata, pois $\theta_e(t)$ é muito dependente da ordem do filtro $F(s)$, e normalmente usamos análise numérica. Em geral, com $Q = 1/\sqrt{2}$, os transitórios são suaves.

11.5 VCO com Offset

É comum encontrarmos VCOs com *offset* de frequência, ou seja, com uma tensão $v_c(t) = 0$ o VCO oscila em ω_o . Isto é equivalente a somar uma tensão V_o a $v_c(t)$, conforme o diagrama da Fig. 11.4.

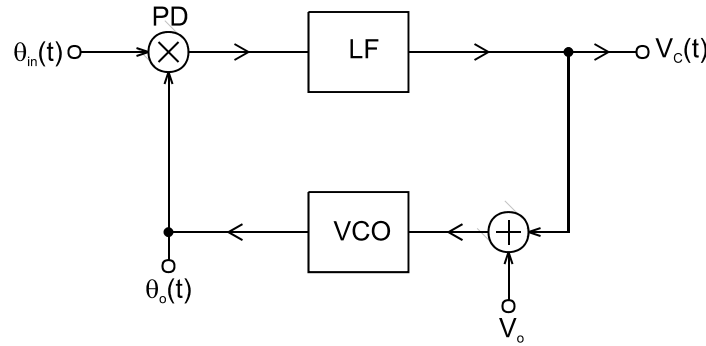


Fig. 11.4: VCO com *offset*.

Lembrando que a transformada de *Laplace* da constante V_o é V_o/s , e definindo $\omega_o = k_o V_o$, temos

$$\theta_o(s) = H(s)\theta_{in}(s) + \frac{1-H(s)}{s^2}\omega_o \quad (11.9)$$

$$\theta_e(s) = \frac{s\theta_{in}(s) - \frac{\omega_o}{s}}{s + k_o k_d F(s)} \quad (11.10)$$

$$V_c(s) = \frac{sH(s)}{k_o}\theta_{in}(s) - \frac{H(s)}{k_o s}\omega_o \quad (11.11)$$

11.6 Parâmetros Característicos do PLL

O PLL deve ser dimensionado em função do tipo de sinal que irá rastrear. Nos itens seguintes, vamos definir três parâmetros básicos que são usados para caracterizar o PLL: o *hold-in range*, *lock-in range* e *pull-in range*.

11.6.1 Hold-in Range

O *hold-in range* é o maior desvio de frequência, em relação à ω_o , que pode ser aplicado ao sinal de entrada, sem que o PLL perca o sincronismo. Esta variação deve ser suave, para que não haja *overshoot* no transiente. O *hold-in range* é calculado como o erro de regime permanente do degrau de frequência, ou seja,

$$\theta_e(\infty) = \frac{\Delta\omega}{k_o k_d F(0)}$$

Sabendo que o erro de fase deve estar no intervalo $-\theta_{emax} \leq \theta_e \leq \theta_{emax}$, devemos ter

$$-\theta_{emax} \leq \frac{\Delta\omega}{k_o k_d F(0)} \leq \theta_{emax}$$

ou de forma equivalente

$$|\Delta\omega| \leq k_o k_d F(0) \theta_{emax}$$

Portanto, temos

$$\text{Hold-in Range} = k_o k_d F(0) \theta_{emax} \quad (11.12)$$

Devemos observar que o VCO pode não suportar a variação de frequência acima. Neste caso, o *hold-in range* passa a ser definido pela máxima variação de frequência do VCO.

11.6.2 Lock-in Range

Quando um sinal de entrada $\theta_{in}(t)$, com frequência próxima de ω_o , é aplicado ao PLL, este se comporta como se estivesse em sincronismo e $\theta_{in}(t)$ fosse um degrau de frequência. O *lock-in range* é a maior variação de frequência para a qual o PLL sincroniza instantaneamente. Este parâmetro é mais restritivo que o erro em regime permanente do degrau de frequência, pois exige que o erro de fase esteja dentro da faixa de atuação do detector, mesmo durante o período transitório. Esta análise só pode ser feita manualmente para o *loop-filter* de ordem zero, ou seja, $F(s) = 1$. Ordens mais elevadas exigem análise numérica.

Considerando o diagrama da Fig. 11.4, temos que o sinal de saída do PLL no tempo é dado por

$$\theta_o(t) = \omega_o t u(t) + \int_{0^-}^t k_o k_d \theta_e(\tau) d\tau + \theta_o(0^-) u(t) \quad (11.13)$$

Sabendo que o erro de fase é $\theta_e(t) = \theta_{in}(t) - \theta_o(t)$, e considerando $\theta_{in}(t) = \omega_{in} t u(t)$, aplicando estes resultados à equação 11.13, temos

$$\theta_e(t) = \theta_{in}(t) - \theta_o(t) = (\omega_{in} - \omega_o) t u(t) - \int_{0^-}^t k_o k_d \theta_e(\tau) d\tau - \theta_o(0^-) u(t) \quad (11.14)$$

A condição de sincronização instantânea impõe que a derivada do erro de fase, em relação ao tempo, seja igual a zero ($d\theta_e(t)/dt = 0$).

Aplicando esta condição à equação 11.14, temos

$$0 = (\omega_{in} - \omega_o) - k_o k_d \theta_e(t) \rightarrow 0 = \Delta\omega - k_o k_d \theta_e(t)$$

Assumindo que o máximo erro de fase seja θ_{emax} , temos que $|\Delta\omega_{max}| = k_o k_d \theta_{emax}$, ou de forma equivalente

$$\text{Lock-in Range} = k_o k_d \theta_{emax} \quad (11.15)$$

Para o *loop-filter* de ordem igual a zero, o ganho de malha do PLL, $k_o k_d F(s)$, é constante em toda faixa de frequência. Podemos considerar, de forma aproximada, que o PLL com *loop-filter* de ordem maior que zero, se comporta como no caso anterior, mas com ganho de malha igual a $k_o k_d F(\infty)$. Esta aproximação é razoável, pois, para variações rápidas em $\theta_{in}(t)$, o *loop-filter* possui ganho reduzido. No caso dos filtros apresentados na Tabela 11.1, o ganho em altas frequências é dado por $F(\infty) = \tau_z / \tau_p$. Desta forma, temos

$$\text{Lock-in Range} = k_o k_d F(\infty) \theta_{emax} \quad (11.16)$$

11.6.3 Pull-in Range

Durante o *lock-in range*, o PLL entra em sincronismo com o sinal de entrada logo no primeiro ciclo. Entretanto, existe uma faixa de frequência, $k_o k_d F(\infty) \theta_{emax} \leq |\Delta\omega| \leq k_o k_d F(0) \theta_{emax}$, na qual o PLL sincroniza, mas após alguns ciclos do sinal de entrada. Esta faixa é chamada *pull-in range*, e é determinada empiricamente.

11.7 Aplicações do PLL

As aplicações do PLL são inúmeras, mas estudaremos somente algumas, que estão dentro do contexto desta apostila.

11.7.1 Demodulação de Frequência

Supondo um sinal de entrada $v_{in}(t) = \cos\left(\omega_0 t + \Delta\omega \int_t x(\tau) d\tau\right)$ aplicado ao PLL, com VCO possuindo frequência de *offset* ω_0 , a tensão de saída é

$$V_C(s) = \frac{sH(s)}{k_o} \theta_{in}(s) - \frac{H(s)}{k_o s} \omega_0 \quad (11.17)$$

sendo que

$$\theta_{in}(s) = \frac{\omega_0}{s^2} + \frac{\Delta\omega}{s} X(s) \quad (11.18)$$

Substituindo a equação 11.18 em 11.17, temos

$$V_C(s) = \frac{H(s)\Delta\omega}{k_o} X(s) \quad (11.19)$$

Sabendo que $H(s)$ é um filtro passa baixas, e dimensionando sua frequência de corte acima da máxima frequência de $x(t)$, podemos fazer a aproximação

$$V_C(s) = \frac{\Delta\omega}{k_o} X(s) \rightarrow v_C(t) = \frac{\Delta\omega}{k_o} x(t) \quad (11.20)$$

Verificamos facilmente na equação 11.20 que $v_C(t)$ é o sinal de FM demodulado.

Devemos tomar o cuidado de manter o erro de fase sempre menor que o valor máximo permitido pelo detector de fase. O erro máximo de fase $\theta_e(s)$ é dado por

$$\theta_e(s) = \frac{V_C(s)}{F(s)k_d} = \frac{H(s)\Delta\omega}{F(s)k_d k_o} X(s) = \frac{\Delta\omega}{s + F(s)k_d k_o} X(s)$$

Admitindo que $x(t) = \cos(\omega t)$, devemos ter, para toda faixa de frequência do sinal de entrada, que

$$|\theta_e(t)| \leq \theta_{emax} \rightarrow \left| \frac{\Delta\omega}{j\omega + F(j\omega)k_d k_o} \right| \leq \theta_{emax} \quad (11.21)$$

Considerando o *loop-filter* ativo, a equação 11.21 resume-se a

$$\frac{\tau_p \Delta\omega}{\tau_z k_o k_d} \leq \theta_{emax} \quad (11.22)$$

Exemplo: Projetar um demodulador de FM com PLL, com as seguintes especificações:

Sinal de FM

1. $\Delta\omega = 2\pi \times 75\text{kHz}$.
2. $\omega_0 = 2\pi \times 10.7\text{MHz}$.
3. $|x(t)| \leq 1$.
4. FM estéreo com faixa de frequência de 0 a 53kHz.

Características do PLL

1. $-\pi \leq \theta_e \leq \pi$.
2. $k_d = 0.8$.
3. $k_o = 26.9 \cdot 10^6$ - com este valor, o VCO aceita uma variação de $\pm 2\pi \times 1 \cdot 10^6 \text{ rd/s}$ em torno da frequência central.
4. Frequência de *offset* do VCO igual a $2\pi \times 10.7\text{MHz}$, com tensão de *offset* $V_o = 2.5\text{V}$.
5. *Loop-filter* ativo.
6. Alimentação de 5V.

O circuito encontra-se na Fig. 11.5. Vamos assumir que $v_{in}(t)$ é uma função do tipo $v_{in}(t) = f\left(\omega_0 t + \Delta\omega \int_t x(\tau) d\tau\right)$.

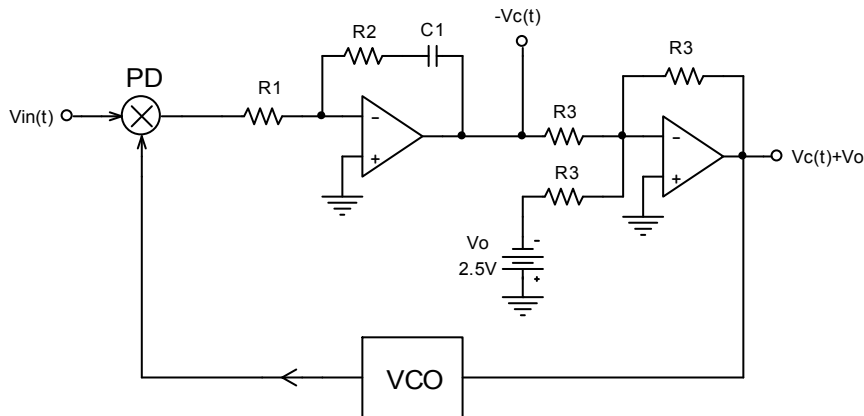


Fig. 11.5: Demodulador de FM.

Para suavizar a resposta transiente, vamos considerar $Q = 1/\sqrt{2}$. Da equação 11.4, temos que a frequência de corte é dada por

$$\omega_{3db} = \omega_1 \sqrt{1 + \frac{1}{2Q^2} + \sqrt{\left(\frac{1}{2Q^2} + 1\right)^2 + 1}}$$

$$2\pi \times 53 \cdot 10^3 = \omega_1 \sqrt{1 + \frac{1}{2\left(\frac{1}{\sqrt{2}}\right)^2} + \sqrt{\left(\frac{1}{2\left(\frac{1}{\sqrt{2}}\right)^2} + 1\right)^2 + 1}} \rightarrow \boxed{\omega_1 = 161.8 \cdot 10^3 \text{ rd/s}}$$

Das equações da Tabela 11.1, temos

$$\omega_1 = \sqrt{\frac{k_o k_d}{\tau_p}} \rightarrow 161.8 \cdot 10^3 = \sqrt{\frac{26.9 \cdot 10^6 \times 0.8}{\tau_p}} \rightarrow \boxed{\tau_p = 822 \cdot 10^{-6}}$$

$$Q = \frac{2}{\omega_1 \tau_z} \rightarrow \frac{1}{\sqrt{2}} = \frac{2}{161.8 \cdot 10^3 \times \tau_z} \rightarrow \boxed{\tau_z = 17.5 \cdot 10^{-6}}$$

Escolhendo $C_1 = 10nF$, temos

$$\tau_z = R_2 C_1 \rightarrow 17.5 \cdot 10^{-6} = R_2 \times 10 \cdot 10^{-9} \rightarrow \boxed{R_2 = 1750 \Omega}$$

$$\tau_p = R_1 C_1 \rightarrow 822 \cdot 10^{-6} = R_1 \times 10 \cdot 10^{-9} \rightarrow \boxed{R_1 = 82.2 \cdot 10^3 \Omega}$$

Fazendo a verificação do erro máximo de fase, testamos a equação 11.22, ou seja,

$$\frac{\tau_p \Delta \omega}{\tau_z k_o k_d} \leq \theta_{\max} \rightarrow \frac{822 \cdot 10^{-6} \times 2\pi \times 75 \cdot 10^3}{17.5 \cdot 10^{-3} \times 26.9 \cdot 10^6 \times 0.8} \leq \pi \rightarrow \boxed{1 \cdot 10^{-3} < \pi}$$

onde verificamos que o detector de fase opera corretamente.

O sinal de saída é dado pela equação 11.20, ou seja,

$$v_c(t) = \frac{\Delta \omega}{k_o} x(t) \rightarrow v_c(t) = \frac{2\pi \times 75 \cdot 10^3}{26.9 \cdot 10^6} x(t) \rightarrow \boxed{v_c(t) = 0.018 \cdot x(t)}$$

11.7.2 Modulador de Frequência e Fase

O esquema da Fig. 11.6 funciona como modulador de frequência ou de fase, dependendo de onde conectamos o sinal de modulação. Para a modulação PM utilizamos o sinal $V_P(s)$, enquanto para FM utilizamos $V_F(s)$. Conforme estudado anteriormente, nos moduladores PM e FM consideramos $\max|v_P(t)| = 1$ e $\max|v_F(t)| = 1$.

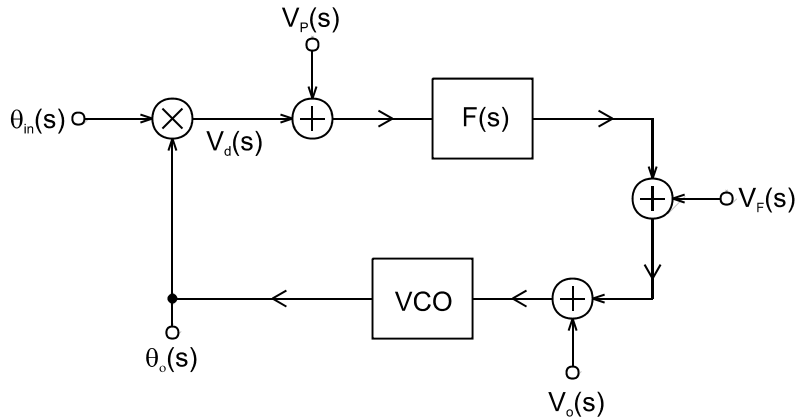


Fig. 11.6: Modulador de fase e frequência.

Analisando o diagrama de blocos, temos que

$$\theta_o(s) = H(s)\theta_{in}(s) + \frac{k_o(1-H(s))}{s}V_o(s) + \frac{k_o(1-H(s))}{s}V_F(s) + \frac{H(s)}{k_d}V_P(s) \quad (11.23)$$

e

$$\theta_e(s) = (1-H(s))\theta_{in}(s) - \frac{k_o(1-H(s))}{s}V_o(s) - \frac{k_o(1-H(s))}{s}V_F(s) - \frac{H(s)}{k_d}V_P(s) \quad (11.24)$$

Para funcionar como modulador, o sinal $\theta_{in}(t)$ deve ser periódico e com frequência estabilizada, sem qualquer tipo de modulação, ou seja, $\theta_{in}(t) = \omega_0 t$. A tensão $v_o(t)$ deve ser contínua ($v_o(t) = V_o$), pois determina a frequência de *offset* do VCO em ω_0 , e $\omega_0 = k_o V_o$. Aplicando estas condições às equações 11.23 e 11.24, temos

$$\theta_o(s) = \frac{\omega_0}{s^2} + \frac{k_o(1-H(s))}{s} V_F(s) + \frac{H(s)}{k_d} V_P(s) \quad (11.25)$$

$$\theta_e(s) = -\frac{k_o(1-H(s))}{s} V_F(s) - \frac{H(s)}{k_d} V_P(s) \quad (11.26)$$

11.7.2.1 Modulador de Fase

O modulador de fase é obtido fazendo $V_F(s) = 0$. Aplicando esta condição às equações 11.25 e 11.26, obtemos

$$\theta_o(s) = \frac{\omega_0}{s^2} + \frac{H(s)}{k_d} V_P(s) \quad (11.27)$$

e

$$\theta_e(s) = -\frac{H(s)}{k_d} V_P(s) \quad (11.28)$$

Dimensionando a frequência de corte de $H(s)$ acima da máxima frequência do sinal modulador $V_P(s)$, podemos aproximar a equação 11.27 por

$$\theta_o(s) = \frac{\omega_0}{s^2} + \frac{V_P(s)}{k_d}$$

cuja representação no domínio do tempo é

$$\theta_o(t) = \omega_0 t + \frac{v_P(t)}{k_d} \quad (11.29)$$

Verificamos na equação 11.29, que a saída do VCO é exatamente um sinal modulado em fase, e com desvio de fase $\Delta\phi = 1/k_d$.

11.7.2.2 Modulador de Frequência

Fazendo $V_P(s) = 0$, obtemos o modulador de frequência. Esta condição aplicada às equações 11.25 e 11.26 implica em

$$\theta_o(s) = \frac{\omega_0}{s^2} + \frac{k_o(1-H(s))}{s} V_F(s) \quad (11.30)$$

e

$$\theta_e(s) = -\frac{k_o(1-H(s))}{s} V_F(s) \quad (11.31)$$

Como o filtro $H(s)$ é passa-baixas, a função de transferência $(1-H(s))$ é passa-altas, e com frequência de corte inferior próxima à frequência de corte superior de $H(s)$. Dimensionando a frequência de corte de $H(s)$ consideravelmente abaixo da mínima frequência de $V_F(s)$, podemos considerar $(1-H(s))$ aproximadamente constante na faixa de passagem de $V_F(s)$. Portanto, podemos aproximar a equação 11.30 por

$$\theta_o(s) = \frac{\omega_0}{s^2} + \frac{k_o}{s} V_F(s) \quad (11.32)$$

Diferenciando a equação 11.32, obtemos a frequência $\Omega_o(s)$, dada por

$$\Omega_o(s) = \frac{\omega_0}{s} + k_o V_F(s)$$

cuja representação no tempo é

$$\omega_o(t) = \omega_0 + k_o v_F(t) \quad (11.33)$$

Verificamos facilmente na equação 11.33 que a saída do VCO é exatamente um sinal modulado em frequência, e com desvio de frequência $\Delta\omega = k_o$.

Com esta técnica de modulação de FM, podemos obter frequência de portadora extremamente estável, bastando usar um oscilador a cristal para gerar o sinal $\theta_{in}(t)$.

11.7.3 Modulador FM com Multiplicador de Frequência

Um procedimento muito comum nos sistemas de modulação FM, consiste em utilizar um oscilador a cristal com frequência ω_0 , e gerar um sinal de FM com portadora em $N\omega_0$. Isto é facilmente realizado pelo sistema da Fig. 11.7. Neste caso, a saída do VCO é conectada a um divisor por N .

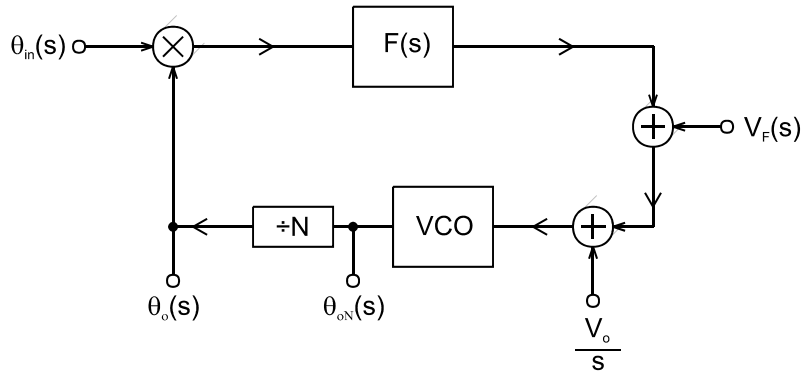


Fig. 11.7: Modulador FM com multiplicador de frequência.

Podemos considerar o VCO e o divisor como sendo um novo VCO com constante $k'_o = k_o/N$. Desta forma, as equações desenvolvidas no item 11.7.2.2 são aplicadas diretamente ao sistema da Fig. 11.7. Portanto, temos

$$\omega_o(t) = \omega_0 + k'_o v_F(t)$$

Se considerarmos $\theta_{oN}(t)$ a saída, a frequência é

$$\omega_{oN}(t) = N\omega_0 + Nk'_o v_F(t) \quad (11.34)$$

Verificamos na equação 11.34 que a frequência da portadora é $N\omega_0$, e o desvio de frequência $\Delta\omega = Nk'_o$.

O projeto deste modulador é feito como no item 11.7.2.2, simplesmente considerando k'_o no lugar de k_o .

11.7.4 Sintetizador de Frequências

O sintetizador de frequências é um circuito capaz de gerar frequências muito precisas, segundo uma determinada programação. Os sintonizadores digitais de rádio são exemplos típicos de sintetizadores de frequências. O esquema é basicamente o mesmo do item 11.7.3, mas sem o sinal modulador, conforme a Fig. 11.8.

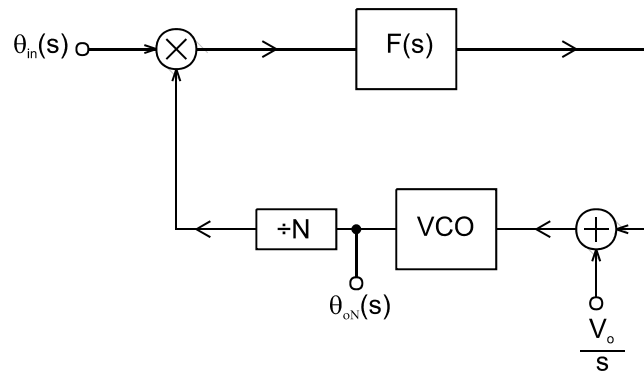


Fig. 11.8: Sintetizador de frequências.

O sinal de entrada $\theta_{in}(t)$ é gerado por um oscilador a cristal com frequência ω_0 , e a saída é $\theta_{oN}(t)$, com frequência $N\omega_0$. O divisor por N é simplesmente um contador programável.

11.7.5 Sintetizador de Frequências com Prescaler

Os sintetizadores podem ser usados para gerar frequências muito elevadas, na faixa de centenas de MHz e alguns GHz. Os contadores programáveis, devido à complexidade dos circuitos lógicos, não conseguem operar nestas faixas de frequências. A solução para este problema é o uso de divisores fixos (não programáveis), com circuitos lógicos simples, mas rápidos, chamados *prescalers*. A configuração básica encontra-se na Fig. 11.9.

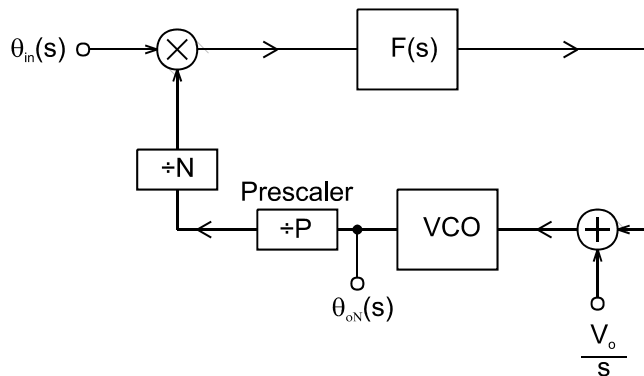
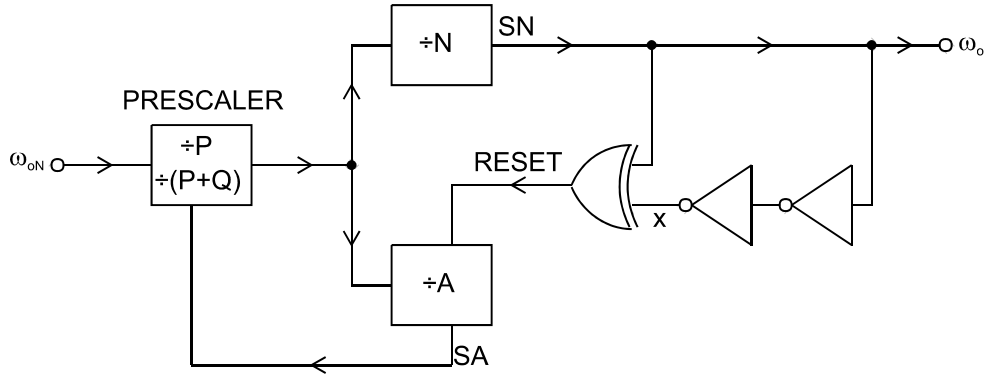


Fig. 11.9: Sintetizador de frequências com prescaler.

A frequência de saída é $\omega_{oN} = NP\omega_0$, e a programação é feita a cada intervalo de frequência $\Delta\omega_{oN} = P\omega_0$.

11.7.6 Sintetizador de Frequências com Prescaler de Módulo P+Q

O sintetizador com *prescaler* apresentado no item anterior, possui o inconveniente da frequência de saída variar em saltos de $P\omega_0$. Quando P é grande, no caso de frequência de saída muito elevada, a resolução do sintetizador é muito ruim. Para solucionar este problema, usamos um *prescaler* de módulo duplo. Este tipo de *prescaler* faz a divisão por P ou $P+Q$, segundo um sinal de controle. O circuito que emprega este tipo de *prescaler* está representado na Fig. 11.10.

Fig. 11.10: Prescaler de módulo $P+Q$.

Os divisores A e N são programáveis, sendo que $N > A$. Inicialmente, $SN = 0$ e $SA = 0$. Com $SA = 0$, o prescaler está programado para dividir por $P+Q$. A contagem tem início, com a aplicação do sinal de entrada com frequência ω_{oN} . Os contadores A e N são incrementados simultaneamente a cada $P+Q$ ciclos do sinal ω_{oN} . Quando a contagem em A é completada, ocorre o transbordamento do contador e $SA = 1$. Nesta condição, o prescaler é reiniciado e programado para dividir por P . A contagem continua até completar o contador N , quando ocorre o transbordamento e $SN = 1$, quando então, o processo reinicia. Entretanto, o contador N já havia acumulado a contagem de A , restando apenas $N - A$ para completar. O número de ciclos D do sinal ω_{oN} necessários para um ciclo de trabalho completo é

$$D = (P + Q)A + (N - A)P \rightarrow D = QA + NP$$

Verificamos que, para cada ciclo de saída, em ω_o , devemos ter D ciclos em ω_{oN} . Portanto, a frequência de entrada é

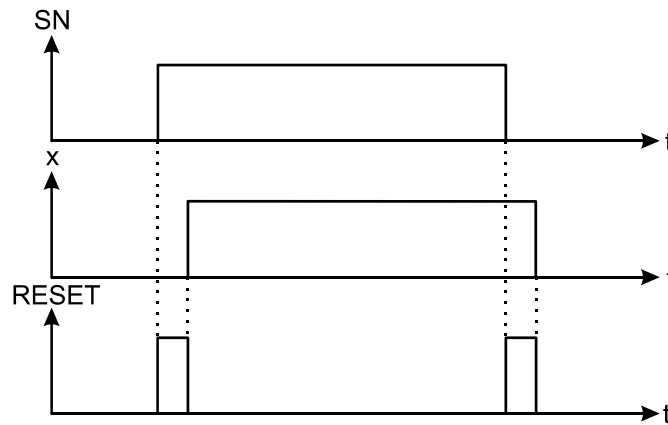
$$\omega_{oN} = (QA + NP)\omega_o \quad (11.35)$$

Normalmente usamos $Q = 1$, e a equação 11.35 torna-se

$$\omega_{oN} = (A + NP)\omega_o \quad (11.36)$$

Verificamos na equação 11.36 que a frequência ω_{oN} pode ser ajustada a cada intervalo ω_o . Portanto, basta escolher o valor apropriado de ω_o , para dimensionar a resolução do sintetizador de frequências.

O sinal de *RESET* deve ser um pulso muito estreito, e gerado a cada transição de SN . O circuito formado pelos inversores e a porta ou-exclusivo, realizam esta tarefa. Considerando o atraso de propagação do sinal nas portas inversoras, temos o diagrama de sinais da Fig. 11.11.

Fig. 11.11: Pulso de *RESET*.

Este sintetizador pode ser incorporado ao modulador FM, permitindo o ajuste digital da frequência da portadora, conforme a Fig. 11.12.

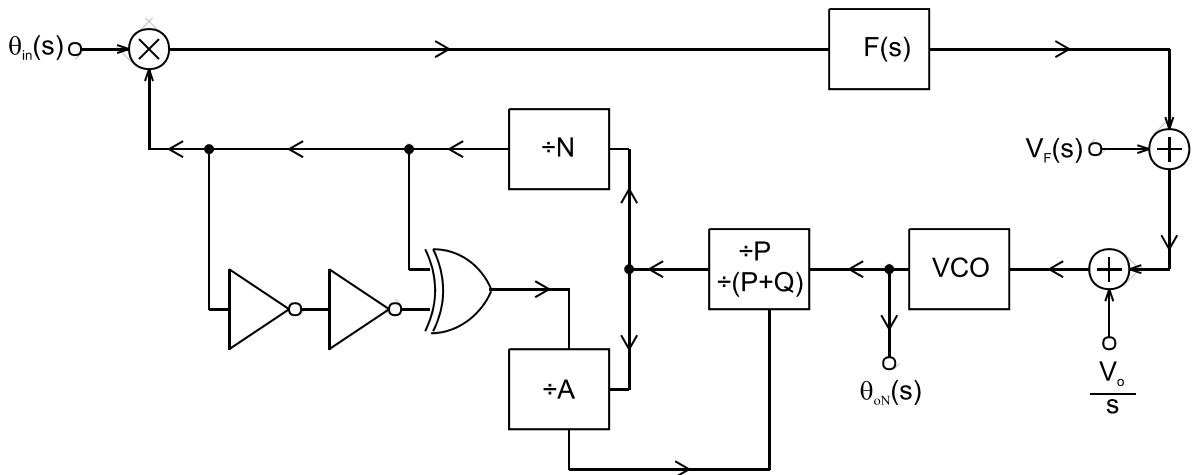


Fig. 11.12: Modulador FM com sintetizador de frequências.

11.8 Detectores de Fase

Existem vários tipos de detectores de fase, cada um com características distintas. Vamos estudar somente três detectores, que abrangem as classes existentes.

11.8.1 Detector de Fase por Multiplicação Analógica

Este tipo de detector utiliza um multiplicador analógico (célula de *Gilbert*), para estimar a diferença de fase entre dois sinais, conforme a Fig. 11.13.

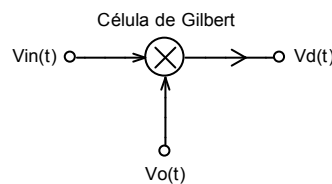


Fig. 11.13: Detector de fase por multiplicação analógica.

Considerando $v_{in}(t) = A_{in} \cos(\omega_0 t + \phi)$ e $v_o(t) = A_o \cos(\omega_0 t)$, a tensão $v_d(t)$ é dada por

$$v_d(t) = A_o A_{in} \cos(\omega_0 t) \cos(\omega_0 t + \phi) = \frac{A_o A_{in}}{2} (\cos(\phi) + \cos(2\omega_0 t + \phi)) \quad (11.37)$$

Assumindo que a saída do detector é aplicada a um filtro passa-baixas, que elimina as componentes de frequência na faixa de $2\omega_0$, podemos aproximar a equação 11.37 por

$$v_d(t) = \frac{A_o A_{in}}{2} \cos(\phi) \quad (11.38)$$

e cujo gráfico encontra-se na Fig. 11.14.

Verificamos que a faixa de atuação do detector é $0 \leq \phi \leq \pi$, e a tensão de saída v_d é zero quando o erro de fase é $\pi/2$. Quando usado em um PLL, o sincronismo ocorre com diferença de fase igual a $\pi/2$. Podemos notar também que a curva de detecção de fase é não linear e decrescente.

O detector por multiplicação é rápido, mas muito dependente da amplitude e da forma de onda dos sinais.

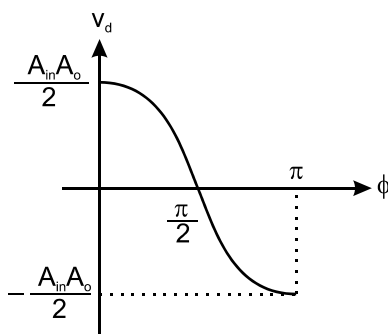


Fig. 11.14: Gráfico da tensão de saída do detector, em função do erro de fase.

11.8.2 Detector de Fase com Ou-Exclusivo

Este detector necessita que as formas de onda sejam quadradas e simétricas. O circuito básico encontra-se na Fig. 11.15.

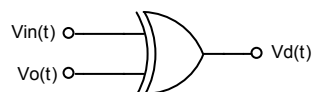


Fig. 11.15: Detector de fase com ou-exclusivo.

O gráfico da Fig. 11.16 mostra a tensão de saída $v_d(t)$ em função da diferença de fase dos sinais de entrada.

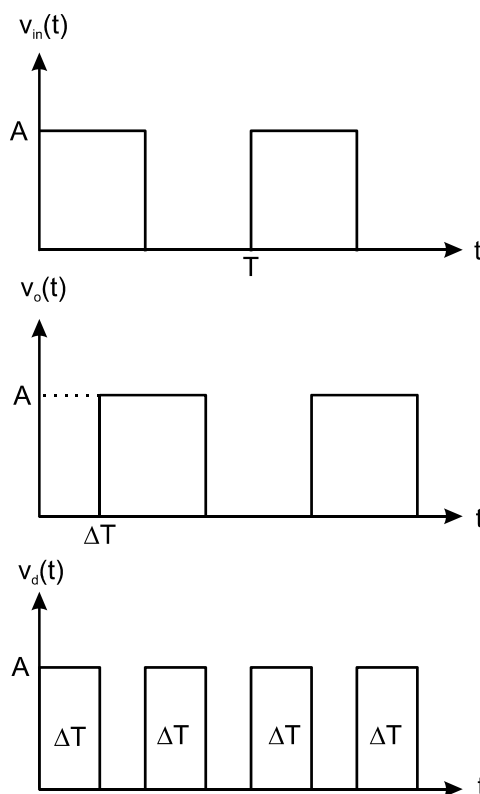


Fig. 11.16: Gráfico de tensão de saída em função da diferença de fase.

A diferença de fase ϕ entre $v_{in}(t)$ e $v_o(t)$ é dada por

$$\phi = \frac{2\pi\Delta T}{T} \quad (11.39)$$

Aplicando $v_d(t)$ a um filtro passa-baixas, obtemos o valor médio, que é dado por

$$\overline{v_d(t)} = \frac{2A\Delta T}{T} \quad (11.40)$$

Substituindo a equação 11.39 em 11.40, temos

$$\overline{v_d(t)} = \frac{A}{\pi} \phi \quad (11.41)$$

A equação 11.41 mostra que a curva de detecção de fase é linear, e a faixa de atuação do detector é $0 \leq \phi \leq \pi$, conforme a Fig. 11.17. Quando usado em um PLL, este detector deve estabelecer o sincronismo com erro de fase $\pi/2$, e é possível estabelecer o sincronismo em frequências harmônicas.

O detector com ou-exclusivo é rápido, mas muito dependente da simetria da onda quadrada.

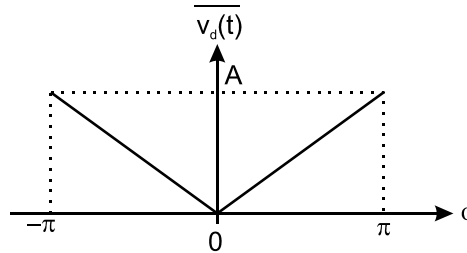


Fig. 11.17: Curva de detecção de fase.

11.8.3 Detector de Fase Sequencial com Flip-Flop

Este detector é muito versátil pois possui uma ampla faixa de detecção, e é insensível à assimetria dos sinais de entrada. O circuito básico encontra-se na Fig. 11.18, onde os *flip-flops* tipo D são sensíveis à transição positiva.

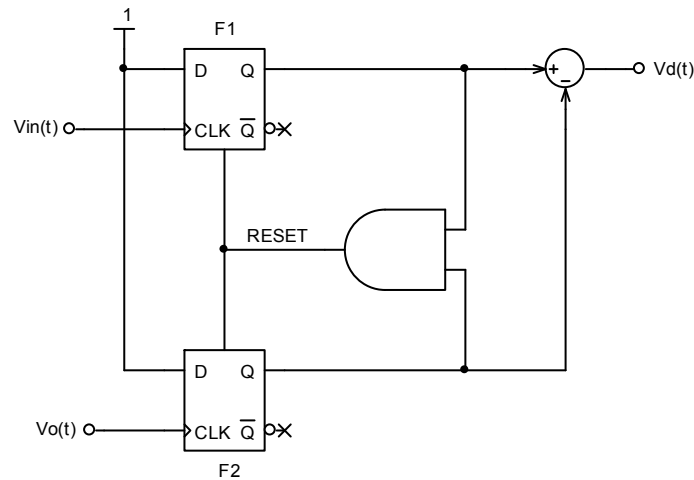


Fig. 11.18: Detector de fase sequencial com flip-flop.

Para analisar o circuito, vamos considerar inicialmente que a saída Q de cada flip-flop está em 0, e os sinais de entrada representados pelos gráficos da Fig. 11.19.

A entrada $v_o(t)$ está atrasada em fase em relação a $v_{in}(t)$. Isto significa que $v_{in}(t)$ sobe antes de $v_o(t)$, sendo $Q_1 = 1$ e $Q_2 = 0$. Quando $v_o(t)$ sobe, a saída Q_2 troca de estado, $Q_2 = 1$, e rapidamente o sinal de *RESET* põe as saídas Q_1 e Q_2 em nível 0. O que se observa em Q_2 é um pulso extremamente rápido. Entretanto, Q_1 permanece alto pelo intervalo de tempo ΔT . O processo se repete a cada período T dos sinais de entrada.

Se $v_o(t)$ estiver adiantada em relação a $v_{in}(t)$, é fácil deduzir que os gráficos de Q_1 e Q_2 são permutados.

A diferença de fase ϕ entre $v_{in}(t)$ e $v_o(t)$ é dada por

$$\phi = \frac{2\pi\Delta T}{T}$$

e a diferença de fase é estimada pelo valor médio de $v_d(t)$.

Quando $\phi > 0$, $\overline{v_d(t)}$ corresponde ao valor médio de Q_1 . Entretanto, quando $\phi < 0$, $\overline{v_d(t)}$ corresponde ao valor médio negativo de Q_2 . Portanto, podemos considerar

$$\overline{v_d(t)} = \frac{A}{2\pi} \phi \quad (11.42)$$

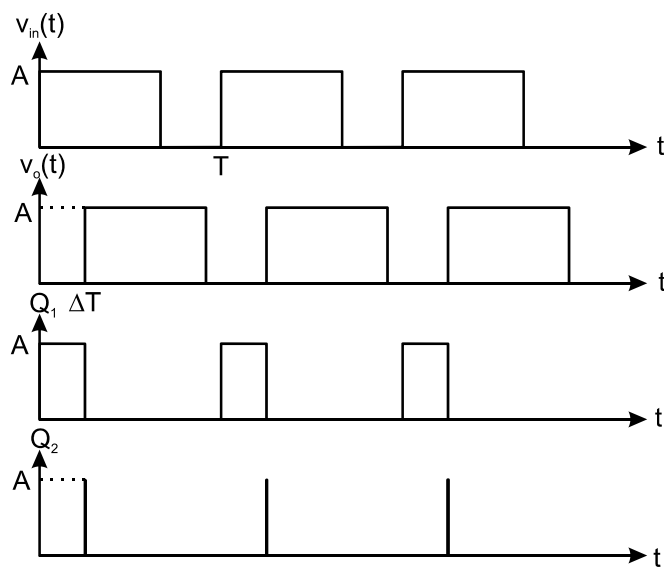


Fig. 11.19: Formas de onda dos sinais de entrada e saída.

Este detector é linear, insensível a assimetria dos sinais dos sinais de entrada, e possui faixa de atuação muito ampla, $-2\pi \leq \phi \leq 2\pi$, conforme a Fig. 11.20.

Uma característica interessante, e muito útil, deste circuito, é que também funciona como detector de frequência, ou seja, quando a diferença de frequência dos sinais de entrada é muito alta, gerando erro de fase fora da faixa de atuação, $\overline{v_d(t)}$ aponta o sinal de maior frequência. Esta propriedade garante que o PLL sempre entra em sincronismo, evidentemente respeitando a faixa de operação do VCO.

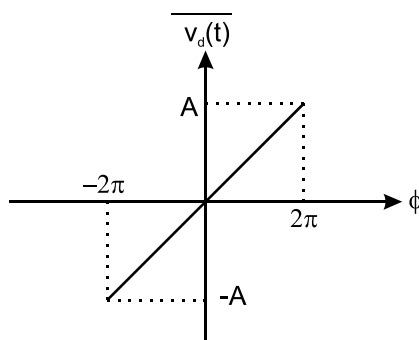


Fig. 11.20: Faixa de atuação do detector de fase.