

Model idealnego przetwornika A/C typu „Sigma - Delta”

Zaprojektuj i zaimplementuj w VHDL-AMS modele idealnych przetworników Sigma-Delta I i II rzędu. typu „**sigma-delta**”. Przykładowe schematy blokowe przedstawiono na rysunku poniżej.

Do wyjścia modulatora podłącz model filtru decymacyjnego, który został opracowany w poprzednich zadaniach.

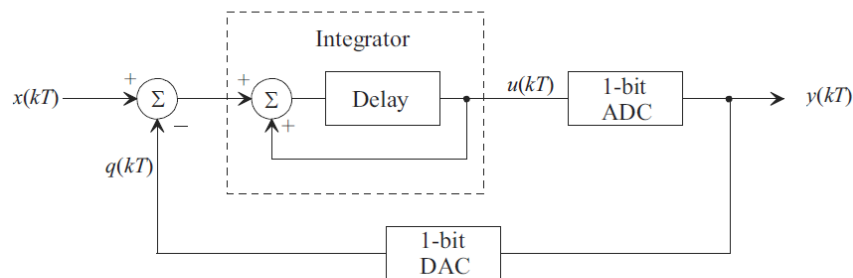


Figure 29.44 A first-order sigma-delta modulator.

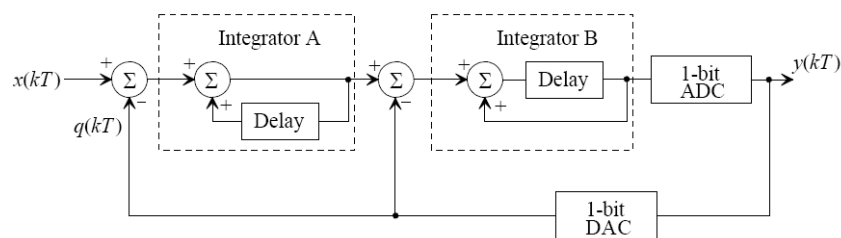


Figure 29.49 A second-order, sigma-delta modulator.

Elementy układu (entity) powinny mieć porty typu „**terminal**”.

Integratory zaimplementuj wykorzystując opis w dziedzinie **Z**.

1. Opis modelu:
 - Zwięzły, ale precyzyjny opis zasady działania układu (do ilustracji wykorzystać wyniki własnych symulacji). Ze względu na zasadę działania układu dobierz odpowiednią częstotliwość zegara (oversampling).
 - Schemat blokowy obrazujący strukturę układu z podziałem na bloki entity i wyróżnieniem układów cyfrowych, analogowych i mieszanych – opis wejść i wyjść poszczególnych bloków zgodny z nazwami i typami użytymi w kodzie.
 - Opis planowanej metody weryfikacji poprawności działania modelu (sygnały wejściowe, sterujące i oczekiwane wyjście – struktura testbench-u).
2. Kod VHDL-AMS modelu z komentarzem.
3. Kod VHDL-AMS układu testującego wraz z instrukcją uruchamiania (użyte parametry symulacji itp.). Przedstaw odpowiedź na wymuszenie liniowe, schodkowe oraz sinusoidalne.

4. Wyznaczyć (wykreślić na podstawie symulacji) krzywą charakterystyki przejściowej.
5. Zaproponuj i wykonaj modyfikacje kodu z wykorzystaniem parametrów (*generic*).
6. Oblicz i przedstaw podstawowe parametry zamodelowanego przetwornika. Podaj sposób ich wyliczenia, a tam gdzie możliwe przedstaw możliwość wykorzystania kalkulatora przebiegów.
7. Wykonaj dodatkowe symulacje, zgodnie z poleceniem prowadzącego – wyniki załącz do sprawozdania.