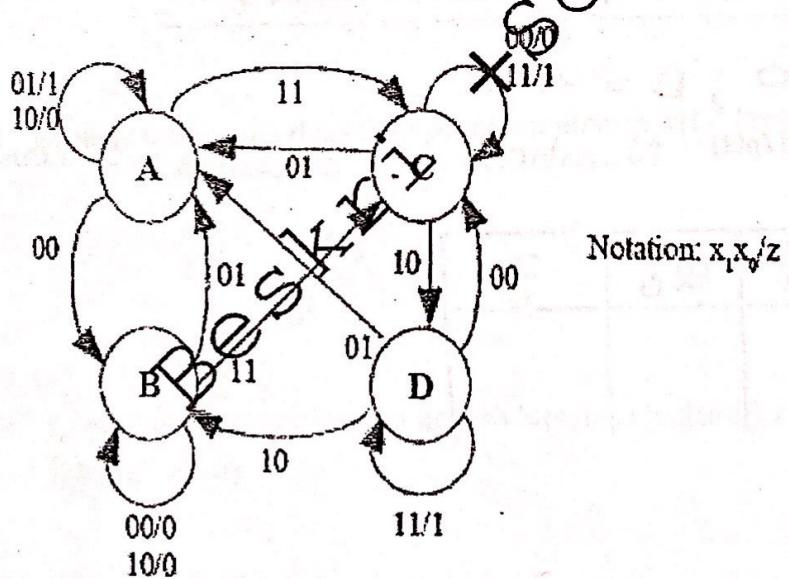


Examen final de STRM

Nom :
Prénom :
Matricule :
Section :
Groupe :

Exercice 1 :(8pts)

Faire la synthèse de l'automate suivant en utilisant des bascules T



Remarque : Il est à noter que si la sortie n'existe pas sur le schéma elle prendra la valeur X(indéterminé).

a. Représenter le graphe sous forme tabulaire (table de transition ou d'états). (2pts)

Etat initial	Etat final	x_1, x_0 Entrée	Sortie Z
A	A	01	1
A	A	10	0
A	B	00	x
A	C	11	x
B	B	00	0
B	B	10	0
B	A	01	x
B	C	11	x
C	C	00	0
C	C	11	1
C	D	10	x
C	A	01	x
D	D	11	1
D	C	00	x
D	B	10	x
D	A	01	x

Copié

b. Coder les états (ordre alphabétique \rightarrow code binaire croissant). (1pt)

$$A = 00; B = 01; C = 10; D = 11$$

c. Dresser la table d'excitation. (2pts) Nombres de bascules = 2 car $\max(A, B, C, D) = 11$

Q_1	Q_0	x_1, x_0	Q_1	T_0	Q_1^+	Q_0^+	Z

d. Donner les équations simplifiées des entrées des bascules et de la sortie Z. (1.5pt)

$$\overline{Q_1} \quad \overline{Q_0} \quad x_1, x_0 \quad Q_1 \quad T_0 \quad Q_1^+ \quad Q_0^+ \quad Z$$

e. Dessiner le circuit. (1.5pts)

$$\overline{Q_1} \quad \overline{Q_0} \quad x_1, x_0 \quad Q_1 \quad T_0 \quad Q_1^+ \quad Q_0^+ \quad Z$$

Exercice 2 : (7pts)

À l'aide de plusieurs RAM (M1) de 512 octets possédant un bus de donnée de 4 bits, on souhaite réaliser une RAM (M2) de 4 K octets possédant un bus de donnée de 8 bits.

1. Donnez le nombre de mots et la largeur du bus d'adresse des deux types de RAM.(1pt)

2. Combien de mémoires doit-on assembler en série (sur une ligne)?(0.5pt)

3. Combien de mémoires doit-on assembler en parallèle série (sur une colonne)?(0.5pt)

4. Combien de bits d'adresse vont servir à déterminer le CS des mémoires M1 ?(0.5 pt)

5. Donner les valeurs des CS de chaque mémoire M1 ? (1pt)

6. Quelles mémoires M1i sont actives lors de la lecture à l'adresse $(515)_{10}$ et à l'adresse $(9A8)_{16}$? (1pts)

7. Peut-on faire une extension de la mémoire M2 ? Si Oui de combien ?(0.5pt)

8. Donner le schéma global de la mémoire M2.(2pts)

Exercice 3 : (5pts)

1. Dérouler le programme ci-dessous en précisant les contenus de l'Accumulateur après exécution de chaque instruction.(2pts)

100 READ

$$\text{Acc} \leftarrow r$$

101 STORE R,D $R \leftarrow (\text{Acc}) ; R \leftarrow r = r\pi \cdot 210$ 102 MUL 210,D $\text{Acc} \leftarrow (\text{Acc}) * (210) ; \text{Acc} \leftarrow 210 \cdot 5$ 103 MUL 2, IMM $\text{Acc} \leftarrow (\text{Acc}) * (2) ; \text{Acc} \leftarrow 2\pi r$ 104 STORE P,D $P \leftarrow \text{Acc} ; (\text{Acc}) = 2\pi r$ 105 LOAD R,D $\text{Acc} \leftarrow r$ 106 MUL|R,D $\text{Acc} \leftarrow (\text{Acc}) * r = r^2$ 107 MUL|210,D $\text{Acc} \leftarrow (\text{Acc}) * (210) ; \text{Acc} \leftarrow 210r$ 108 DIV P,D $\text{Acc} \leftarrow (\text{Acc}) / (P) ; \text{Acc} \leftarrow r^2 / 2\pi r$ 109 STORE PPP,D $PPP \leftarrow \text{Acc} ; (\text{Acc}) = \pi r^2 / 2\pi r$

110 WRITE

210	210
r	r
P	2\pi r
PPP	\pi r^2 / 2\pi r

~~XSouhilt~~

(r c'est une valeur d'entrée)

2. Que contiennent les adresses R, P et PPP après exécution du programme ? (1 pt)

$$R \leftarrow r ; P \leftarrow 2\pi r ; PPP = \pi r^2 / 2\pi r$$

~~BESK~~

3. Qu'affiche le programme si (R)=10 ? (1 pt)

$$\frac{\pi r^2}{2\pi r} = \frac{r}{2} = \frac{10}{2} = 5$$

4. Calculer la formule de ce qui est calculé et proposer un programme de moins de cinq (5) instructions qui fait le même travail.(1 pt)

$$\frac{r}{2}$$

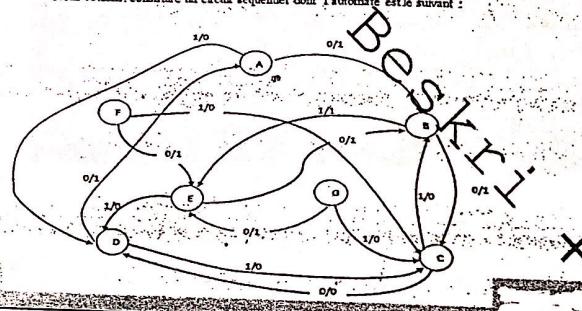
100 Read ; Acc = r

101 STORE R,D ; R $\leftarrow (\text{Acc}) ; R \leftarrow r$

RATTRAPAGE

Exercice n°1 (8pts)

Nous voulons construire un circuit séquentiel dont l'automate est le suivant :



Exercice n°2 (12 pts)

On dispose d'une machine pédagogique dont le bus d'adresse est sur N bits et le bus de données sur 16 bits. La mémoire est composée d'une RAM 8K*16 suivie d'une ROM 8K*16

1. Quel est le nombre de bits N nécessaire au bus d'adresse ? Justifiez votre réponse.
2. En utilisant des boîtiers de 4K*16 pour la RAM et pour la ROM combien de boîtiers nous faudra-t-il pour chaîner ces mémoires ?
3. Faites le schéma de connexion de ces mémoires avec le MAR.
4. Précisez les champs d'adresses pour chaque boîtier de la ROM.
5. Sur cette machine, on veut exécuter le programme suivant :

- 1) Représenter le graphe correspondant sous forme tabulaire (table de transition).
- 2) Réduire l'automate et donner une nouvelle table.
- 3) Donner le nouveau graphe.
- 4) Coder les états (ordre alphabétique \Leftrightarrow code binaire croissant).
- 5) Dresser la table d'excitation.
- 6) Trouver les équations simplifiées d'entrée aux bascules JK.
- 7) Dresser le circuit.

Corrigé Rattrapage STRM S2 2015/2016

100 LOAD 200,D
101 SUB 201,IND
102 STORE 202,D
103 LOAD 201,IND
104 MUL 201,IND
105 STORE 300,D
106 LOAD 200,D
107 MUL 200,D
108 SUB 300, D
109 DIV 202, D
110 STORE 202,D

Adresse	Contenu
200	A
201	300
202	0
300	B

Dérouler ce programme en donnant le contenu de l'Accumulateur à la fin de chaque instruction. Que calcule ce programme ?

6. Écrire un programme équivalent en 3 instructions seulement.

Corrigé : exercice 1

1) Représentation du graphe sous forme tabulaire

Table de transitions

Etat présent	Entrée X=0		Entrée X=1	
	Etat suivant	Sortie Y	Etat suivant	Sortie Y
A	B	1	D	0
B	C	1	E	1
C	D	0	F	0
D	A	1	G	0
E	B	1	D	0
F	E	1	C	0
G	E	1	G	0

2) Réduction de l'automate

Table de transitions

Etat présent	Entrée X=0		Entrée X=1	
	Etat suivant	Sortie Y	Etat suivant	Sortie Y
A	B	1	D	0
B	C	1	A	1
C	D	0	B	0
D	A	1	C	0
E				
F				
G				

2) Réduction de l'automate

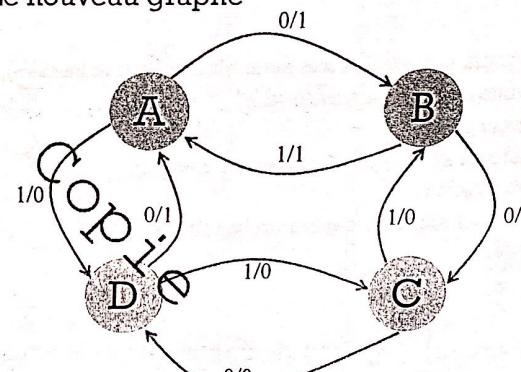
Nouvelle table de transitions

Etat présent	Entrée X=0		Entrée X=1	
	Etat suivant	Sortie Y	Etat suivant	Sortie Y
A(00)	B(01)	1	D(11)	0
B(01)	C(10)	1	A(00)	1
C(10)	D(11)	0	B(01)	0
D(11)	A(00)	1	C(10)	0

Rattrapage S2 2015/2016

Présenté par AYMANE MOHAMED

3) Le nouveau graphe



4) Codification des états

Ordre alphabétique \leftrightarrow ordre croissant

Nombre de bits pour codifier 4 états = $\ln(4)/\ln(2) = 2$ bits

A \leftrightarrow 00

B \leftrightarrow 01

C \leftrightarrow 10

D \leftrightarrow 11

5) Table d'excitation (utilisation des bascules JK)

Entrée	Etat présent	Etat suivant	Sortie	Entrées des bascules	$Q_1 Q_0 \rightarrow J K$
X	Q_1	Q_0	Q_1	Q_0	$J \ K$
0	0	0	0	1	0 Φ 1 Φ
0	0	1	1	0	0 1 Φ Φ
0	1	0	1	1	Φ 0 1 Φ
0	1	1	0	0	Φ 1 Φ 1
1	0	0	1	1	0 Φ 1 Φ
1	0	1	0	0	1 Φ 0 Φ
1	1	0	0	1	Φ 0 Φ 1
1	1	1	1	0	Φ 0 Φ 1

Rattrapage S2 2015 / 2016

Présenté par M'HSEUR MOHAMED

6) Les équations

Entrée	Etat présent	Etat suivant	Sortie	Entrées des bascules
X	Q_1	Q_0	Q_1	Q_0
0	0	0	0	1
0	0	1	1	0
0	1	0	1	1
0	1	1	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	0	1
1	1	1	1	0

Q1Q0	00	01	11	10
X				
0	1	1	1	0
1	0	1	0	0

$$Y = \bar{X} \cdot \bar{Q}_1 + \bar{X}Q_0 + \bar{Q}_1Q_0$$

6) Les équations

Entrée	Etat présent	Etat suivant	Sortie	Entrées des bascules
X	Q_1	Q_0	Q_1	Q_0
0	0	0	0	1
0	0	1	1	0
0	1	0	1	1
0	1	1	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	0	1
1	1	1	1	0

Q1Q0	00	01	11	10
X				
0	0	1	Φ	Φ
1	1	0	Φ	Φ

$$J_1 = \bar{X} \cdot Q_0 + X \cdot \bar{Q}_0 \\ = X \oplus Q_0$$

6) Les équations

Entrée	Etat présent	Etat suivant	Sortie	Entrées des bascules
X	Q ₁	Q ₀	Q ₁	Q ₀
0	0	0	0	1
0	0	1	1	0
0	1	0	1	1
0	1	1	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	0	1
1	1	1	1	0

Q ₁ Q ₀	00	01	11	10
X	0	Φ	1	0
0	Φ	Φ	1	0
1	Φ	Φ	0	1

$$\begin{aligned} J_1 &= \bar{X} \cdot Q_0 + X \cdot \bar{Q}_0 \\ K_1 &= X \oplus Q_0 \end{aligned}$$

X

6) Les équations

Entrée	Etat présent	Etat suivant	Sortie	Entrées des bascules
X	Q ₁	Q ₀	Q ₁	Q ₀
0	0	0	0	1
0	0	1	1	0
0	1	0	1	1
0	1	1	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	0	1
1	1	1	1	0

Q ₁ Q ₀	00	01	11	10
X	0	1	Φ	1
0	1	Φ	Φ	1
1	1	Φ	Φ	1

$$J_0 = 1$$

14

6) Les équations

Entrée	Etat présent	Etat suivant	Sortie	Entrées des bascules
X	Q ₁	Q ₀	Q ₁	Q ₀
0	0	0	0	1
0	0	1	1	0
0	1	0	1	1
0	1	1	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	0	1
1	1	1	1	0

Q ₁ Q ₀	00	01	11	10
X	0	Φ	1	1
0	Φ	1	1	Φ
1	Φ	1	1	Φ

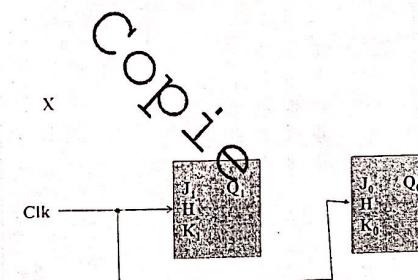
$$K_0 = 1$$

15

Rattrapage S2 2015/2016
Présenté par MAHSEUR MOHAMED

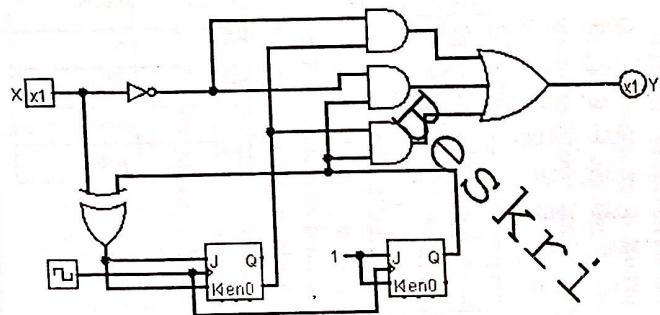
7) Le Circuit

$$\begin{aligned} Y &= \bar{X} \cdot \bar{Q}_1 + \bar{X}Q_0 + \bar{Q}_1Q_0 \\ J_1 &= K_1 = X \oplus Q_0 \\ J_0 &= K_0 = 1 \end{aligned}$$



16

7) Le Circuit



corrigé exercice 1.2

1) Le nombre de bits N nécessaires au bus @

$$\begin{aligned} \text{Le Nombre de mots} &= \text{Nbre Mots RAM} + \text{Nbre mots ROM} = 8k + 8k = 16k \\ &= 2^4 \times 2^{10} = 2^{14} \text{ mots} \end{aligned}$$

$$\text{Le nombre de bits } @ N = \ln(\text{Nbre Mots}) / \ln(2) = \ln(2^{14}) / \ln(2) = 14 \text{ bits}$$

OSTRM S2 2015/2016

2) Le nombre de boîtiers

En utilisant des boîtiers de $4K \times 16$

Le nombre de boîtiers RAM:

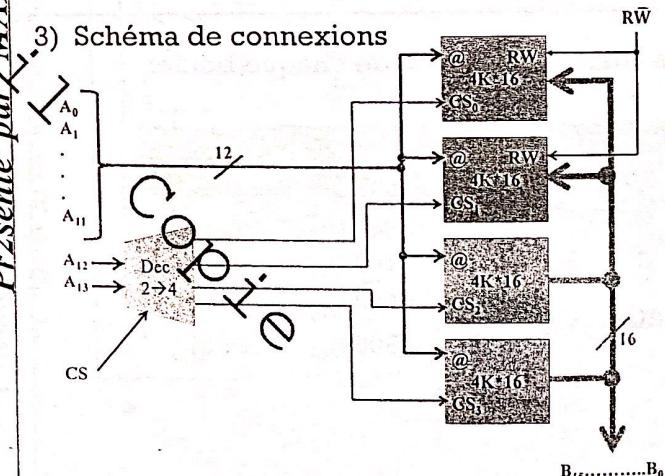
- > Nombre de boîtier en parallèle: $N_p = 8K / 4K = 2$
- > Nombre de boîtier en série: $N_s = 16 / 16 = 1$
- > Nombre Global RAM = $N_g = N_p * N_s = 2 * 1 = 2$ boîtier

Le nombre de boîtiers ROM:

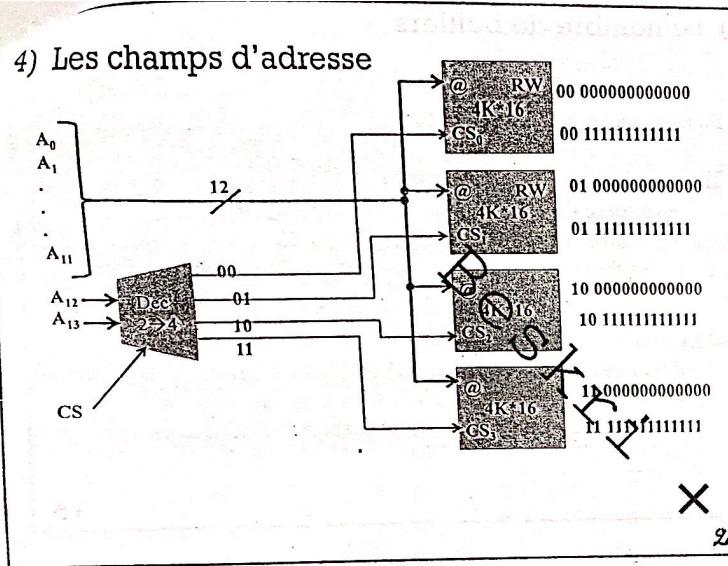
- > Nombre de boîtier en parallèle: $N_p = 8K / 4K = 2$
- > Nombre de boîtier en série: $N_s = 16 / 16 = 1$
- > Nombre Global ROM = $N_g = N_p * N_s = 2 * 1 = 2$ boîtier

Corrigé Rattrapage par M'HSEUR MOHAMED

3) Schéma de connexions



4) Les champs d'adresse



4) Les champs d'adresse de chaque boitier

Mémoire	Boitier	@ début	@ fin
RAM	N° 0	(0000) ₁₆	(0FFF) ₁₆
	N° 1	(1000) ₁₆	(1FFF) ₁₆
ROM	N° 2	(2000) ₁₆	(2FFF) ₁₆
	N° 3	(3000) ₁₆	(3FFF) ₁₆

5) Déroulement

- 100 LOAD 200,D A
- 101 SUB 201,IND A - B
- 102 STORE 202,D A-B
- 103 LOAD 201,IND A-B B
- 104 MUL 201,IND B * B
- 105 STORE 300,D B*B
- 106 LOAD 200,D B*B
- 107 MUL 200,D A * A
- 108 SUB 300,D A*A - B*B
- 109 DIV 202,D (A*A-B*B)/(A-B) = (A-B)*(A+B)/(A-B)=A+B
- 110 STORE 202,D A+B

Adresse	Contenu
200	A
201	300
202	A+B
300	B*B

Ce programme calcule A+B

23

6) Programme équivalent en trois instructions

- 100 LOAD 200,D A
- 101 SUB 201,IND A - B
- 102 STORE 202,D A-B
- 103 LOAD 201,IND A-B B
- 104 MUL 201,IND B * B
- 105 STORE 300,D B*B
- 106 LOAD 200,D B*B
- 107 MUL 200,D A * A
- 108 SUB 300,D A*A - B*B
- 109 DIV 202,D (A*A-B*B)/(A-B) = (A-B)*(A+B)/(A-B)=A+B
- 110 STORE 202,D A+B

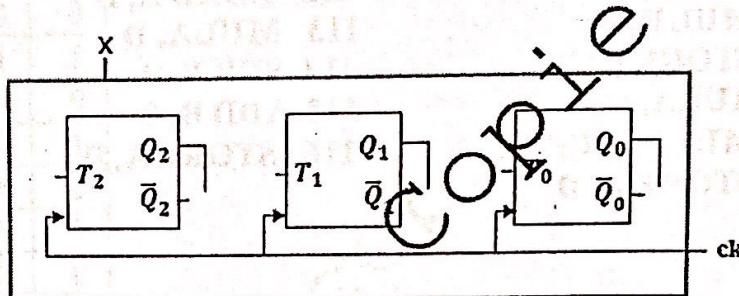
Adresse	Contenu
200	A
201	300
202	0
300	B

24

EXAMEN FINALExercice n°1

Soient les équations des entrées des bascules du circuit suivant :

$$\begin{cases} T_0 = 1 \\ T_1 = \bar{X} \cdot Q_0 + X \cdot \bar{Q}_0 \\ T_2 = \bar{X} \cdot Q_1 \cdot Q_0 + X \cdot \bar{Q}_1 \cdot \bar{Q}_0 \end{cases}$$



- 1) Dresser la table de vérité de ce circuit avec les variables d'entrées (X, Q_2, Q_1, Q_0).
- 2) Dessiner l'automate des états (graphe des transitions).
- 3) A partir de l'automate des états :
 - a. Déterminer les séquences réalisées par ce circuit pour ($X=0$) et pour ($X=1$).
 - b. Quel est le rôle de la variable X ?
 - c. Quand ($X=1$) : tracer le chronogramme des sorties Q_i ; sur 10 impulsions de ck (sur front montant) avec et état initial $(7)_{10}$.
- 4) On veut augmenter le nombre d'opérations réalisées par ce circuit en ajoutant : un décalage à gauche et un décalage à droite. Quelles seraient les variables à ajouter pour que ce circuit assure ces 2 opérations nouvelles ?

Exercice n°2

On dispose d'une machine dont le bus d'adresse est sur N bits et le bus de données est sur 8 bits. La mémoire est composée d'un module mémoire vive de $16\text{Kilo} \times 8$ et d'un module mémoire ROM de $8\text{Kilo} \times 8$.

- 1) Quel est le nombre de bits N nécessaires du bus d'adresses ? Justifier votre réponse.
- 2) Faites l'étude de la mémoire Vive RAM en utilisant des circuits de $8\text{ Kilo} \times 4$.
- 3) Faites l'étude de la mémoire ROM en utilisant des circuits de $4\text{ Kilo} \times 8$.
- 4) Donner le schéma global.
- 5) Déterminer le domaine (en hexadécimal) des adresses pour chacun des circuits utilisés dans la mémoire vive et la mémoire ROM.
- 6) Peut-on augmenter la capacité de la ROM ? Si oui de combien ?

Exercice n°3

Soit un Programme P écrit en Assembleur.

Donner le contenu de l'accumulateur et les contenus des adresses A, B et X à la fin de chaque instruction. Au début de ce programme on a : (A) = a, (B) = b et (X) = x

Que calcule ce programme ?

Donner une solution équivalente à la solution trouvée qui permet de minimiser le nombre d'instructions.

Écrire le Programme P' correspondant.

Programme P :

100 LOAD A, D	109 LOAD B, D
101 MUL A, D	110 MUL B, D
102 STORE A, D	111 STORE B, D
103 LOAD B,	112 LOAD A, D
104 MUL B, D	113 MUL A, D
105 STORE B, D	114 SUB X, D
106 MUL A, D	115 ADD B, D
107 MUL 2, IMM	116 STORE A, D
108 STORE X, D	

Copie

Corrigé exercice 1 : (8 pt)

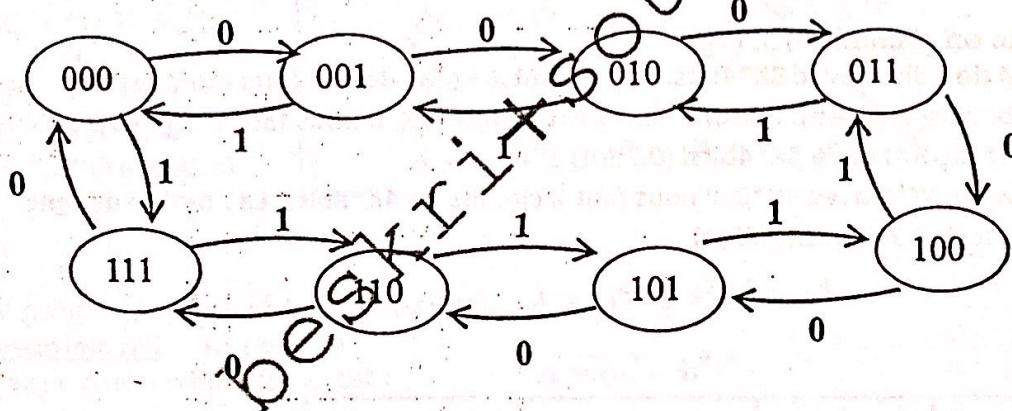
$$T_0 = 1 \quad , \quad T_1 = \overline{X} \cdot Q_0 + X \cdot \overline{Q_0} \quad , \quad T_2 = \overline{X} \cdot Q_1 \cdot Q_0 + X \cdot \overline{Q_1} \cdot \overline{Q_0}$$

1/ la table de caractéristique du circuit (2,5 pt)

X	Q ₂	Q ₁	Q ₀	T ₂	T ₁	T ₀	Q ₂ ⁺	Q ₁ ⁺	Q ₀ ⁺
0	0	0	0	0	0	1	0	0	1
0	0	0	1	0	1	1	0	1	0
0	0	1	0	0	0	1	0	1	1
0	0	1	1	1	1	1	1	0	0
0	1	0	0	0	0	1	1	0	1
0	1	0	1	0	1	1	1	1	0
0	1	1	0	0	0	1	1	1	1
0	1	1	1	1	1	1	0	0	0
1	0	0	0	1	1	1	1	1	1
1	0	0	1	0	0	1	0	0	0
1	0	1	0	0	1	1	0	0	1
1	0	1	1	0	0	1	0	1	0
1	1	0	0	1	1	1	0	1	1
1	1	0	1	0	0	1	1	0	0
1	1	1	0	0	1	1	1	0	1
1	1	1	1	0	0	1	1	1	0

Copie

2 / l'automate des états (graphe des transitions). (1,25 pt)



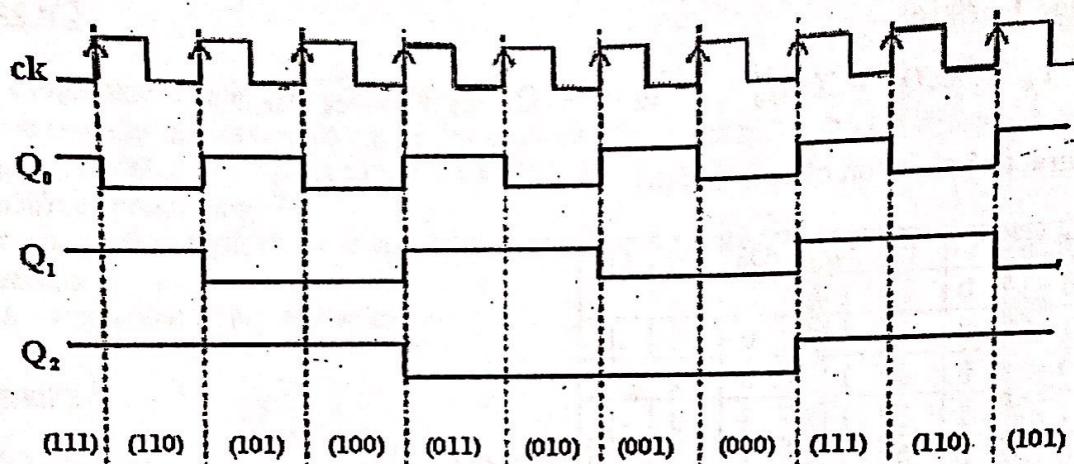
3.a/ les séquences (cycles) réalisées par ce circuit : (1 pt)

- $X=0 \Rightarrow$ compteur modulo 8 ; sa séquence est : 0, 1, 2, 3, 4, 5, 6, 7, 0, 1,
- $X=1 \Rightarrow$ décompteur modulo 8 ; sa séquence est : 0, 7, 6, 5, 4, 3, 2, 1, 0, 7,

3. b / X est une variable de contrôle (commande), qui permet de sélectionner une des 2 opérations suivantes : (1 pt)

X	Opérations
0	compteur modulo 8
1	décompteur modulo 8

3.c/ X=1 : chronogramme d'un décompteur modulo 8 (sur 10 impulsions de ck), état initial Q₂Q₁Q₀=(111)₂: (1,25 pt)



4/ les variables à ajouter pour que le circuit assure les 2 opérations nouvelles : (1 pt)

- Eg : entrée gauche
- Ed : entrée droite
- Une variable de contrôle y, tel que :

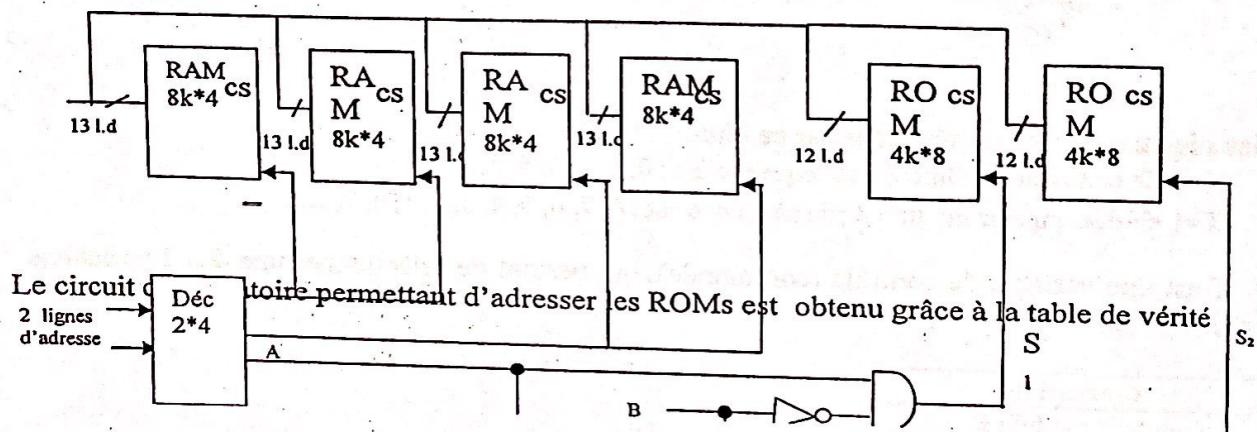
XY	Opérations
00	compteur modulo 8
01	décompteur modulo 8
10	décalage à gauche, avec entrée Eg
11	décalage à droite, avec entrée Ed

Corrigé de l'exercice 2 examen STRM (S2 2014/2015)

1. La mémoire globale à adresser est de 24K 8bits. Donc le nombre de lignes N est tels que :

$$2^N = 24K \Rightarrow N = 14.58. \text{ Donc on prend } N=15. \text{ (1pt)}$$

2. Pour réaliser une RAM de 16K*8 avec 8K*4bits, il nous faut 4 RAMs de 8K*4bits montées 2 à 2 pour former des RAM de 8bits de données. Puisque ces RAMs sont de 8K, il nous faut 13 lignes d'adresse pour adresser chacune des RAMs de 8K*4bits. (0.75pt)
3. Pour réaliser une ROM de 8K*8 avec 4K*8, il nous faut 2 circuits de 4K*8bits. Le nombre de ligne d'adresse nécessaire est de 12 lignes.(0.75pt)
4. Schéma global (2pts)



suivante:

5. Domaine

2 RAM de 8K*4 :

2 RAM de 8K*4 :

1^{ère} ROM 4k*8 : [4000, 4FFF]

2^{ème} ROM 4k*8 : [5000, 5FFF]

A	B	S1	S2
0	0	0	0
0	1	0	0
1	0	1	0
	1	0	1
1			

$$S_1 = A \cdot \bar{B}$$

$$S_2 = A \cdot B$$

d'adressage :(1pts)

[0000, 1FFF]

[2000, 3FFF]

6. Oui on peut augmenter la capacité de la ROM jusqu'à 16 K*8bits c-à-d on peut ajouter une ROM de 8K*8bits, car avec 15 lignes d'adresse, on peut adresser jusqu'à 32 K mots.(0.5pt)

Corrigé Exercice 3 (6 points)

Question n°1 (3 points)

Programme P :

```

100 LOAD A, D
101 MULA, D
102 STORE A, D
103 LOAD B, D
104 MUL B, D
105 STORE B, D
106 MULA, D
107 MUL 2, IMM
108 STORE X, D
109 LOAD B, D
110 MUL B, D
111 STORE B, D
112 LOAD A, D
113 MULA, D
114 SUB X, D
115 ADD B, D
116 STORE A, D
    
```

Solution :

$$\begin{aligned}
& \text{Acc} \leftarrow a \\
& \text{Acc} \leftarrow a^2 \\
& A \leftarrow a^2 \\
& \text{Acc} \leftarrow b \\
& \text{Acc} \leftarrow b^2 \\
& B \leftarrow b^2 \\
& \text{Acc} \leftarrow a^2 b^2 \\
& \text{Acc} \leftarrow 2 a^2 b^2 \\
& X \leftarrow 2 a^2 b^2 \\
& \text{Acc} \leftarrow b^2 \\
& \text{Acc} \leftarrow b^4 \\
& B \leftarrow b^4 \\
& \text{Acc} \leftarrow a^2 \\
& \text{Acc} \leftarrow a^4 \\
& \text{Acc} \leftarrow a^4 - 2 a^2 b^2 \\
& \text{Acc} \leftarrow a^4 - 2 a^2 b^2 + b^4 \\
& A \leftarrow a^4 - 2 a^2 b^2 + b^4
\end{aligned}$$

(A) = $a^4 - 2 a^2 b^2 + b^4$

on a (A) = a et (B) = b (X) = x

$$\Rightarrow (A) = a^2$$

$$\Rightarrow (B) = b^2$$

$$\Rightarrow (X) = 2 a^2 b^2$$

$$(B) = b^4$$

Ce programme calcule l'expression : $A = a^4 - 2 a^2 b^2 + b^4$

Question n°2 (3 points)

L'expression équivalente est :

$$A = (a^2 - b^2)^2$$

Programme P' :

```

100 LOAD B, D
101 MUL B, D
102 STORE B, D
103 LOAD A, D
104 MULA, D
105 SUB B, D
106 STORE A, D
107 MULA, D
108 STORE A, D
    
```

vérification

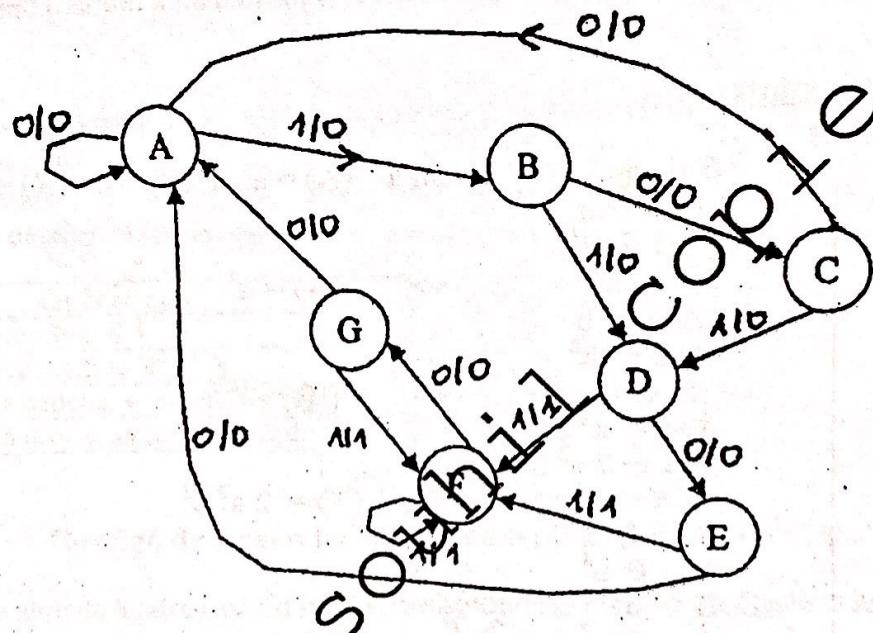
$$\begin{aligned}
& \text{Acc} \leftarrow b \\
& \text{Acc} \leftarrow b^2 \\
& B \leftarrow b^2 \\
& \text{Acc} \leftarrow a \\
& \text{Acc} \leftarrow a^2 \\
& \text{Acc} \leftarrow a^2 - b^2 \\
& A \leftarrow a^2 - b^2 \\
& \text{Acc} \leftarrow (a^2 - b^2)(a^2 - b^2) \\
& A \leftarrow (a^2 - b^2)^2
\end{aligned}$$

(A) = $a^2 - b^2$

(A) = $(a^2 - b^2)^2$

EMD2 STRMExercice 1

Nous voulons construire un circuit séquentiel à l'aide de bascules T dont l'automate est le suivant :



1. Représenter le graphe sous forme tabulaire (table des transitions)
2. Réduire l'automate
3. Donner le nouveau graphe
4. Coder les états (ordre alphabétique \rightarrow code binaire croissant)
5. Dresser la table d'excitation
6. Trouver les équations simplifiées d'entrée aux bascules T
7. Dessiner le circuit

Exercice 2

Sachant que vous avez les tableaux de Karnaugh suivant pour les sorties futures d'un compteur :

$Q_2 Q_1$	00	01	11	10
$Q_0 X$	0	0	X	0
00	0	0	X	0
01	0	0	X	0
11	0	1	X	X
10	0	0	X	X

 Q_2^+

$Q_2 Q_1$	00	01	11	10
$Q_0 X$	0	0	X	0
00	0	0	X	0
01	0	1	X	0
11	1	0	X	X
10	0	0	X	X

 Q_1^+

$Q_2 Q_1$	00	01	11	10
$Q_0 X$	0	0	X	0
00	0	0	X	0
01	1	1	X	0
11	0	0	X	X
10	0	0	X	X

 Q_0^+

1. En supposant que les bascules utilisées sont des bascules D, trouver les équations simplifiées de l'entrée D de chaque bascule.
2. Montrer le cycle du compteur sur un diagramme d'état en incluant les états qui n'appartiennent pas au cycle.
3. Quel est le rôle de la commande X.

Exercice 3

Le microprocesseur d'une machine pédagogique fournit 13 bits d'adresse ($A_{12} \dots A_0$) et un bus de données sur 8 bits ($D_7 \dots D_0$). Le microprocesseur adresse une mémoire composée d'une partie Vive (RAM) de 4 Kilo-octets réalisée à base des circuits de 2 Kilo-octets, et d'une partie ROM de 2 Kilo-octets réalisée à base de circuit de 1 Kilo-octets.

- 1- Donner le schéma de la mémoire en expliquant et en montrant les connexions nécessaires.
- 2- Quel est le domaine des adresses en Hexa des circuits utilisés dans la RAM et dans la ROM.

Exercice 3 Bis

Soit le programme assembleur suivant.

- COPY*
- 1- Montrer dans un tableau l'état des différents registres.
 - 2- Que fait ce programme ?

```

100 LOAD D, D
101 MUL x, IMM
102 MUL A, D
103 STORE Y, D
104 LOAD B, IND
105 MUL D, D
106 STORE Z, D
107 LOAD Y, D
108 ADD Z, D
109 ADD C, IMM
110 STORE Z, D
    
```

Adresse	Contenu
A	a
D	F
C	G
D	x
F	b
G	c

ADD : addition LOAD : chargement
 MUL : multiplication STORE : sauvegarde
 D, IND, IMM : adressage direct, indirect, immédiat

NB : l'étudiant traitera au choix l'un des exercices 3 et 3Bis. Les exercices 1 et 2 sont obligatoires.

Bon Courage

Corrigé EMD2 2012-2013

Exercice 1 (8 pts)

1. Table de transition (1 pt)

EP	EF(x)		S(x)	
	0	1	0	1
A	A	B	0	0
B	C	D	0	0
C	A	D	0	0
D	E	F	0	0
E	A	F	0	1
F	G	F	0	1
G	A	F	0	1

2. Réduction des états (1.5pt)

B	X					
C	X					
D	X	X	X			
E	X	X	X	X		
F	X	X	X	(E,G) Y	X	
G	X	X	X	X	Y	X
A				D		
B					E	
C						F

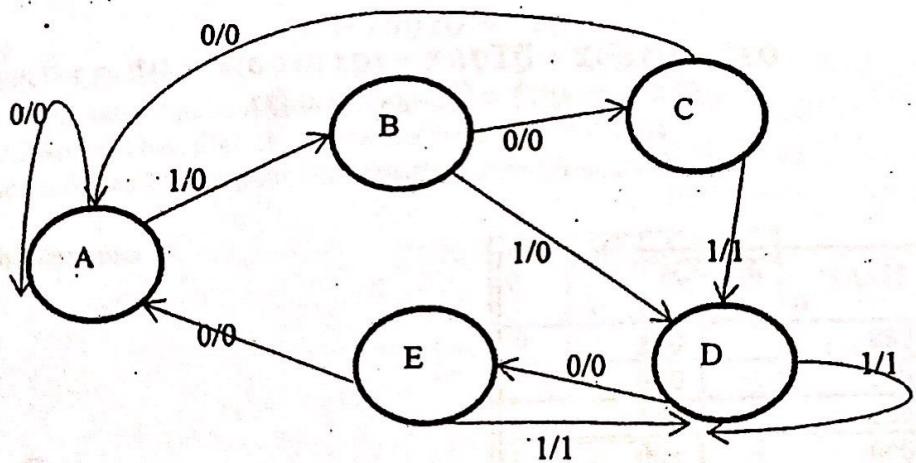
Les états équivalents sont :

E et G ;

D et F.

3. Nouvelle TT : (1 pt)

EP	EF(x)		S(x)	
A	X		0	0
B	C	D	0	0
C	A	D	0	0
D	E	D	0	1
E	A	D	0	1



4. (0.5pt)

Copie

Codage:

A	B	C	D	E
000	001	010	011	100

5. Nouvelle TT (1.5pt)

EP			EF(x)			S			S(x)		T2(x)		T1(x)		T0(x)	
			0			1			0	1	0	1	0	1	0	1
Q2	Q1	Q0	Q2+	Q1+	Q0+	Q2+	Q1+	Q0+	0	1	0	1	0	1	0	1
0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1
0	0	1	0	1	0	0	1	1	0	0	0	0	1	1	1	0
0	1	0	0	1	0	0	1	1	0	0	0	0	1	0	0	1
0	1	1	1	0	0	0	0	1	1	0	1	0	1	0	1	0
1	0	0	0	0	0	0	1	1	0	1	1	1	1	0	1	1

6. (1.5pt) On trouve :

$$\begin{aligned}
 T2 &= Q2 + Q1Q0\bar{x} \\
 T1 &= Q1\bar{x} + Q2\bar{x} + \bar{Q1}Q0 \\
 T0 &= Q2 + Q0 \oplus x \\
 S &= Q2x + Q1Q0x
 \end{aligned}$$

7. (1 pt) Circuit.

Exercice 2 (6 D) (1)

1. (1.5pt)

$$Q_2^+ = Q_1 Q_0 X = D_2$$

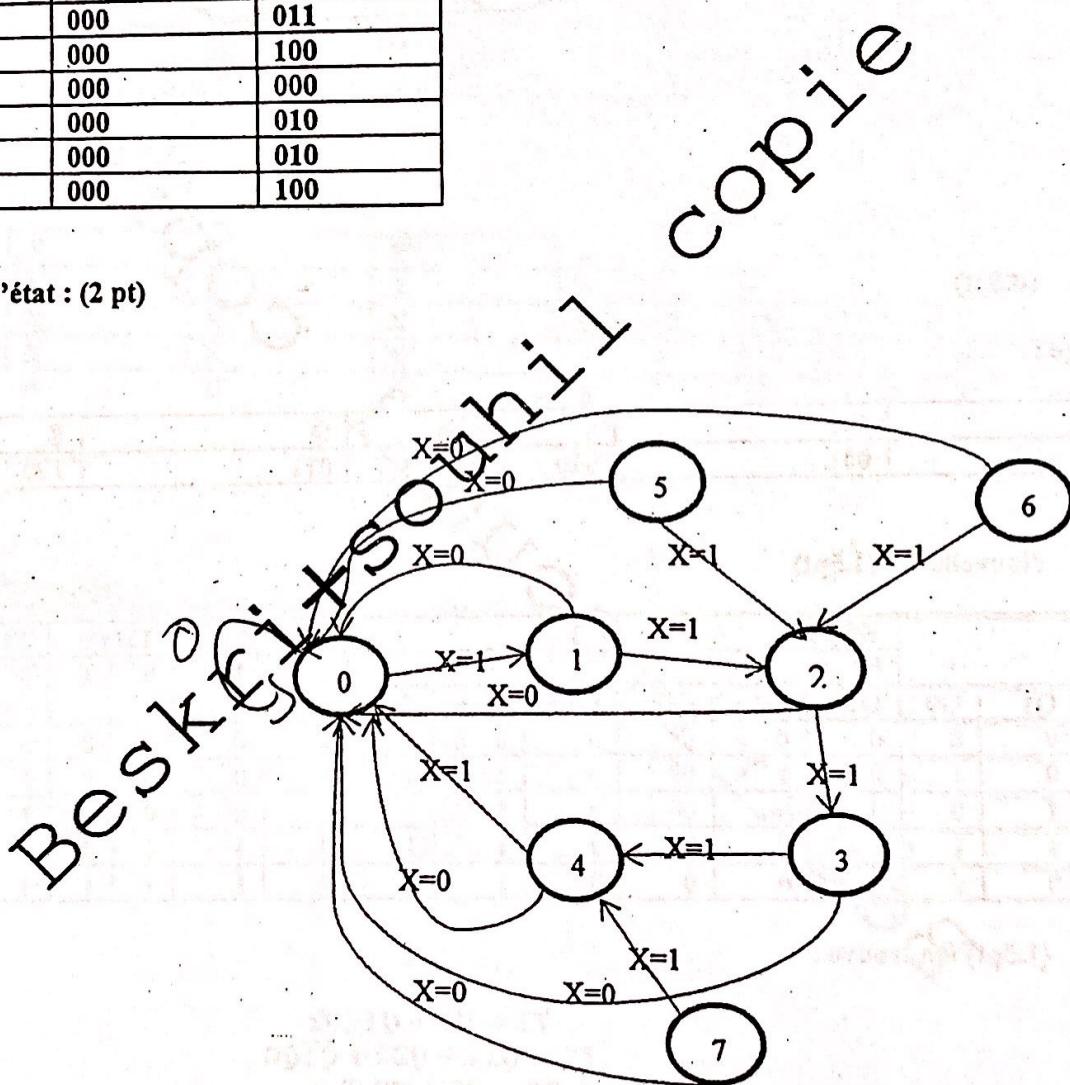
$$Q_1^+ = Q_1 \overline{Q_0} X + \overline{Q_1} Q_0 X = (Q_1 \oplus Q_0) X = D_1$$

$$Q_0^+ = \overline{Q_2} \overline{Q_1} X = D_0$$

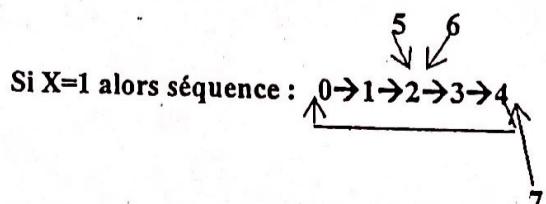
2. TT (1.5pt)

EP	EF(X)	
	0	1
000	000	001
001	000	010
010	000	011
011	000	100
100	000	000
101	000	010
110	000	010
111	000	100

Diagramme d'état : (2 pt)



3. (1 pt) si $X=0$ alors RAZ



X est une RAZ quand elle est égale à zéro.

Exercice 3 (6 pts)

1- Etude RAM : (1.5pt)

- La taille d'un mot = 8 bits = 1 Octet.
- La taille du Bus d'adresse = 13 bits ($A_{12} \dots A_0$), donc $E@ = 2^{13} = 8\text{ K mots} = 8\text{ Ko}$.
- La capacité d'un circuit RAM = 2 Ko, d'où le nombre de circuit Nb = $4/2=2$.
 $2\text{ Ko} = 2 \cdot 2^{10} = 2^{11}$, donc on utilise 11 bits pour l'adressage, soient ($A_{10} \dots A_0$)

Les CS :

D'après la table des adresses, on a :

$$CS1 = \overline{A_{12}} \overline{A_{11}}$$

$$CS2 = \overline{A_{12}} A_{11}$$

A_{12}	A_{11}	$A_{10..A_0}$
0	0	0.....0 1.....1
	1	0.....0 1.....1
1	0	0.....0 1.....1
	1	0.....0 1.....1

RAM1

RAM2

2- Etude ROM : (1.5pt)

- La capacité d'un circuit ROM = 1 Ko, d'où le nombre de circuit Nb = $2/1=2$.
 $1\text{ Ko} = 2^{10} = 2^{10}$, donc on utilise 10 bits pour l'adressage, soient ($A_9 \dots A_0$)

Les CS :

D'après la table des adresses, on a :

$$CS3 = A_{12} A_{11} \overline{A_{10}}$$

$$CS4 = A_{12} A_{11} A_{10}$$

A_{12}	A_{11}	A_{10}	$A_9 \dots A_0$
1	1	0	0.....0 1.....1
			0.....0 1.....1
1	1	1	0.....0 1.....1
			0.....0 1.....1

ROM1

ROM2

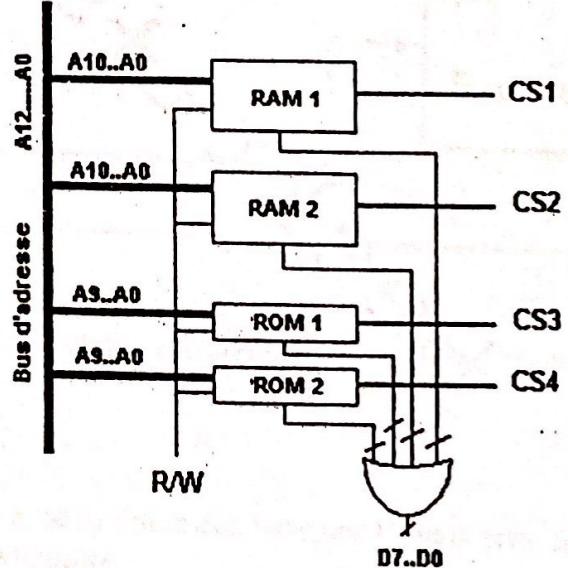
2-Domaine des adresses en Hexa (1.5pt):

D'après les deux tables d'adresses on trouve :

Domaine RAM : (0000) – (0FFF)

Domaine ROM : (18FF) – (1FFF)

Circuit (1.5pt)



Exercice 3 BM (C.D.C)

1. (4.5pt)

CO	MAR	MBR	RI	ACC	X	Y	Z
101	100	LOAD D, D x	LOAD D, D LOAD D, D	? x	? ?	? ?	? ?
101	D						
102	101	MUL x, IMM	MUL x, IMM	x	?	?	?
102	101	MUL x, IMM	MUL x, IMM	x*x	?	?	?
103	102	MUL A, D a	MUL A, D MUL A, D	x*x a*x*x	?	?	?
103	A						
104	103	STORE Y, D	STORE Y, D	a*x*x	?	?	?
104	Y	a*x*x	STORE Y, D	a*x*x	?	a*x*x	?
105	104	LOAD B, IND b	LOAD B, IND LOAD B, IND	a*x*x b	?	a*x*x	?
105	F					a*x*x	?
106	105	MUL D, D x	MUL D, D MUL D, D	b	?	a*x*x	?
106	D			b*x	?	a*x*x	?
107	106	STORE Z, D	STORE Z, D	b*x	?	a*x*x	?
107	Z	b*x	STORE Z, D	b*x	?	a*x*x	b*x
108	107	LOAD Y, D	LOAD Y, D	b*x	?	a*x*x	b*x
108	Y	a*x*x	LOAD Y, D	a*x*x	?	a*x*x	b*x
109	108	ADD Z, D	ADD Z, D	a*x*x	?	a*x*x	b*x
109	Z	b*x	ADD Z, D	a*x*x+b*x	?	a*x*x	b*x
110	109	ADD C, IND c	ADD C, IND ADD C, IND	a*x*x+b*x	?	a*x*x	b*x
110	G			a*x*x+b*x+c	?	a*x*x	b*x
111	110	STORE X, D	STORE X, D	a*x*x+b*x+c	?	a*x*x	b*x
111	X	a*x*x+b*x+c	STORE X, D	a*x*x+b*x+c	a*x*x+b*x+c	a*x*x	b*x

2. (1.5pt) Le programme calcule la valeur du polyôme du second degré à coefficients a,b et c à une valeur donnée x et la stocke à l'@ Z.

Rattrapage STRM

Exercice 1 (6 pts)

Un tableau d'affichage est constitué de trois lampes sous forme de caractères L M D (fig. 1). On veut concevoir un jeu de lumière avec ces lampes tel que le tableau affiche la séquence ci-contre (fig. 2).
On veut réaliser, à l'aide de bascules T sensibles au front montant le compteur correspondant (1 : lampe allumée, 0 : lampe éteinte).

- 1- Dresser la table d'excitation de ce système.
- 2- Donner les expressions simplifiées des entrées des bascules.
- 3- Tracer le circuit séquentiel (C) correspondant.



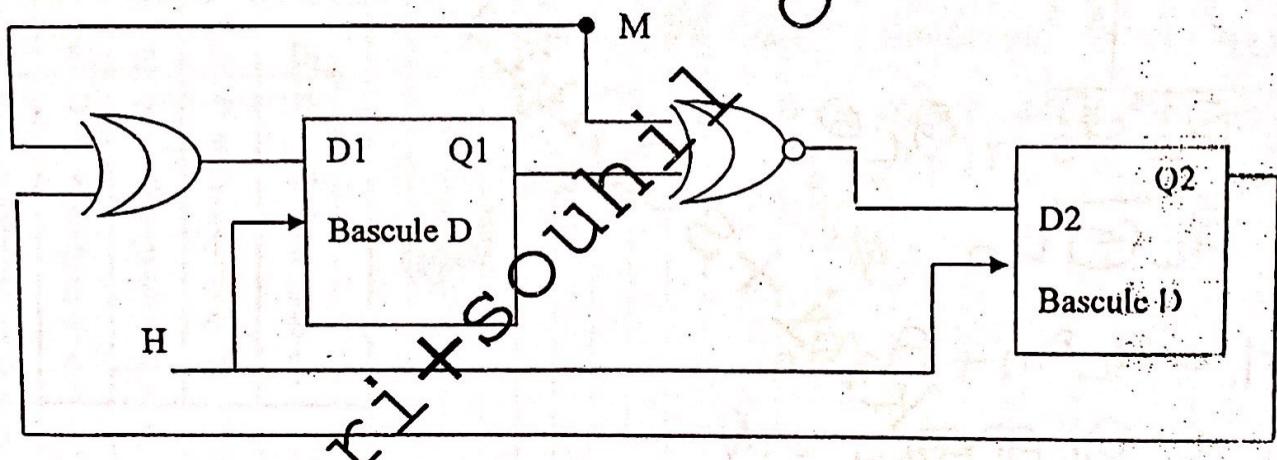
(Fig. 1)

- - -	L	- -
- - -	M	-
- - -	L M D	-
- - -	- M D	-
- - -	- - D	-

(Fig. 2)

Exercice 2 (8 pts)

Soit le circuit séquentiel synchrone cyclique suivant:



- 1) Ecrire les équations des entrées Di des bascules.
- 2) Dresser la table qui regroupe les valeurs des entrées Di aux états passés/états présents, pour M=0 puis pour M=1.
- 3) Quelle est la fonction réalisée par ce circuit ?
- 4) Réaliser le circuit équivalent à l'aide de bascules JK.
- 5) On veut réaliser la même fonction du circuit précédent avec toujours des bascules D mais cette fois ci en utilisant une mémoire ROM à la place du circuit combinatoire.
 - a) Donner la table de vérité de cette mémoire, en déduire sa capacité.
 - b) Donner le nouveau schéma de ce circuit à base d'une ROM.

Exercice 3 (6pts)

Selon le langage assembleur de la machine étudiée en cours, écrire un programme avec un minimum d'instructions qui calcule l'expression :

$$X = (A + BC^2 - D)^2$$

Le programme débutera à l'adresse 100.

Les valeurs A, B, C, D, et X se trouvent aux adresses respectives 120, 121, 122, 123, et 124.

LOAD X : Acc=(X)
ADD X : Acc = Acc + (X)
MUL X : Acc = Acc * (X)
DIV X : Acc = Acc/(X)
SUB X : Acc = Acc-(X)
STORE X : (X)=Acc

Bon Courage

Q1	B1	G1	G2	G3	G4	T1	F1	M1	T2
0	0	1	0	0	1	0	0	1	0
1	0	0	1	1	0	0	0	0	1
1	1	0	1	1	1	0	1	0	0
1	1	1	0	1	1	1	0	1	0
0	1	1	0	0	1	0	0	0	1
0	0	1	0	0	0	0	0	0	0

$Q_L Q_M$	00	01	11	10	00	01	11	10	00	01	11	10
0	0	(1) X	0	0	0	X	0	(1)	0	X	1	0
1	0	0	(1) X	0	1	0	X	(1)	0	1	0	X

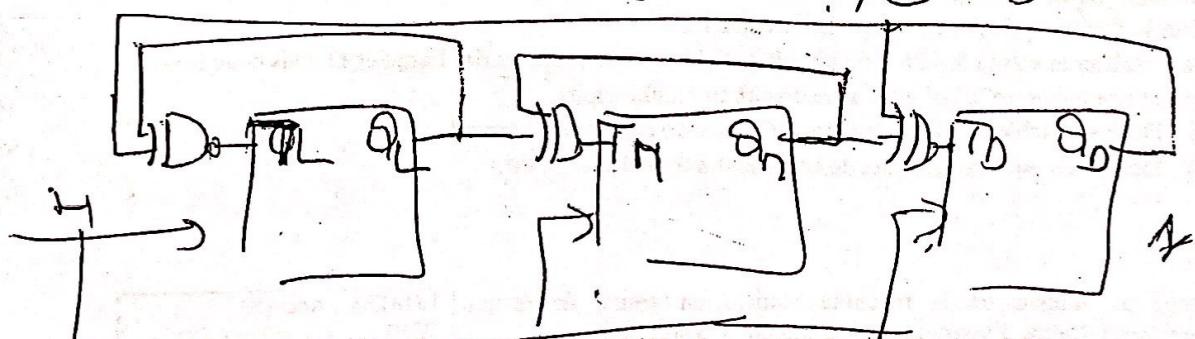
$$F_L = \overrightarrow{a_L} \overrightarrow{a_0} + a_L a_0$$

$$= \overline{Q_L(\oplus)} Q_D \cdot \phi_1$$

$$\Gamma_M = \overline{\theta_L} \theta_R + \overline{\theta_R} \theta_L$$

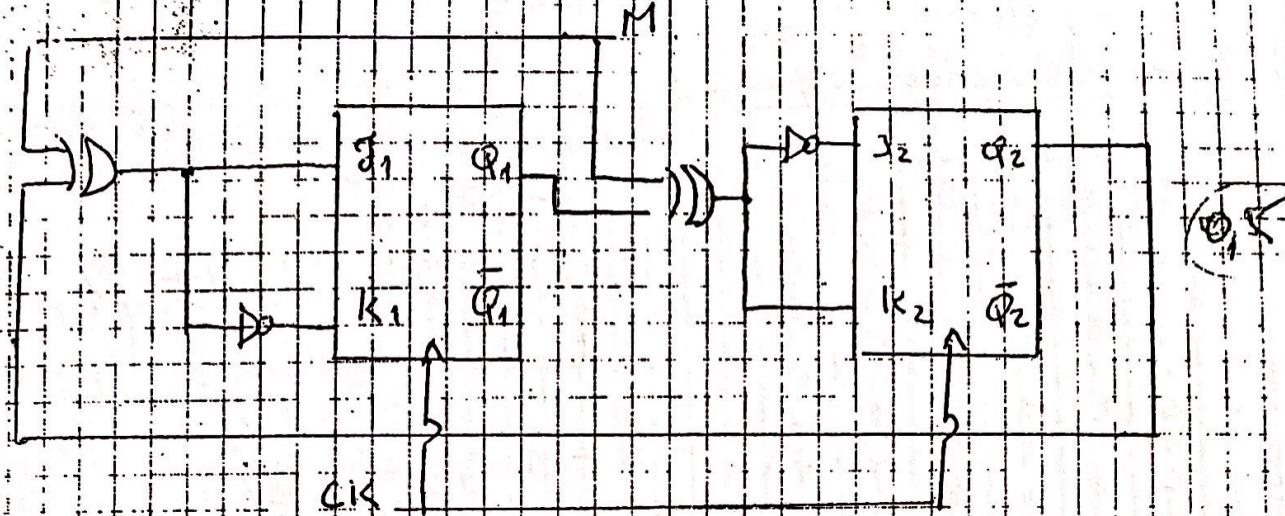
$$= Q_L \oplus \mathbb{Q}_M \otimes K$$

$$T_D = \overline{q_1 q_0} + \overline{q_0} q_0 = q_1 \oplus q_0 \circ q_1$$



Voici le schéma du circuit.

Realisation

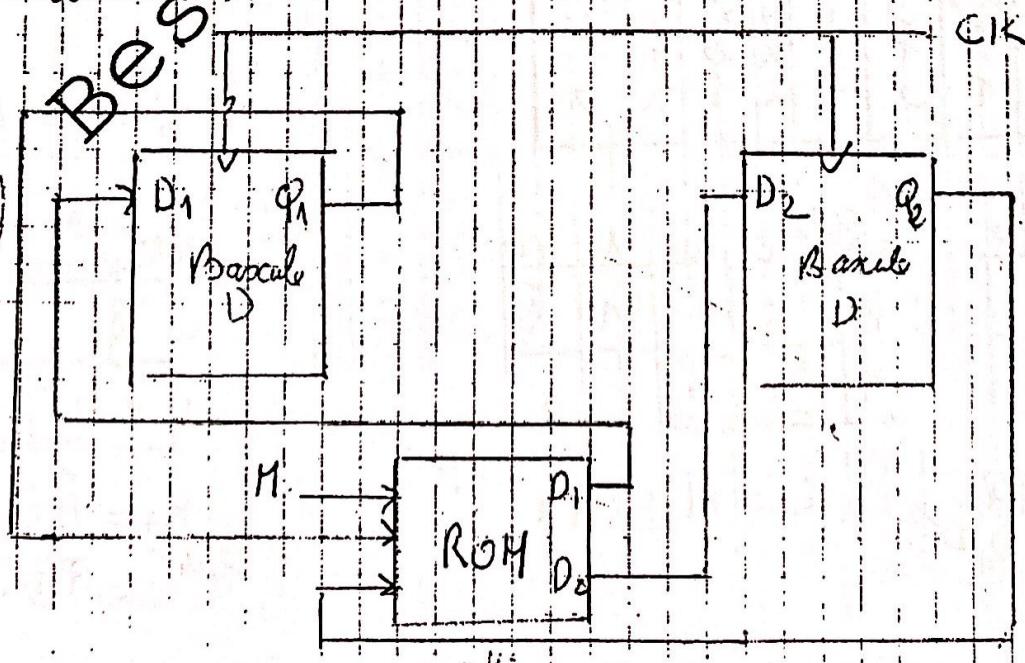


5) ~~a)~~ T de v de la Mémoire ROM.

M	Q1	Q2	D1	D2
0	0	0	0	1
0	0	1	1	0
1	0	0	0	0
1	0	1	1	1
1	1	0	0	0
1	1	1	1	1
1	1	1	0	1
1	1	1	1	0

La ROM doit contenir les valeurs de D1 et D2, donc elle est réalisée.

b) Realisation



EXO 2

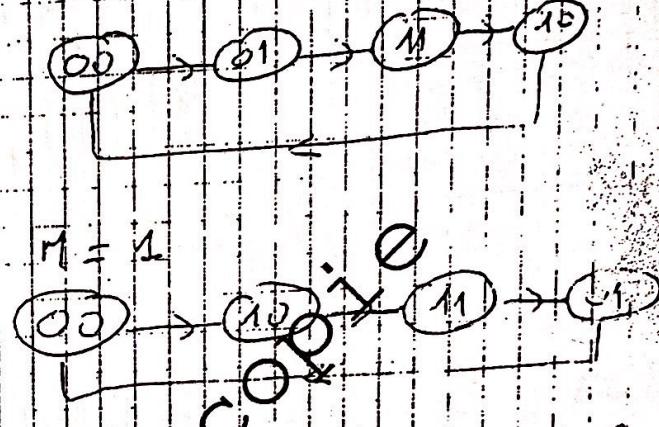
$$1) D_1 = M \oplus Q_2$$

$$D_2 = Q_1 \oplus M$$

2) Table caractéristique

M	Q ₁	Q ₂	D ₁	D ₂	Q ₁ ^t	Q ₂ ^t
0	0	0	0	1	0	1
0	0	1	1	1	1	1
0	1	0	0	0	0	0
0	1	1	1	0	1	0
1	0	0	1	0	0	0
1	0	1	0	1	1	0
1	1	0	1	1	1	1
1	1	1	0	1	0	1

$$M = 0$$



$$M = 1$$



Fonction : c'est une combinatoire de système à 4 bits
Selon le code Gray

Réalisations en utilisant les basiques ?

M	Q ₁	Q ₂	Q ₁ ^t	Q ₂ ^t	S	J ₁	K ₁	J ₂	K ₂
0	0	0	0	1	X	0	X	1	X
0	0	1	1	0	X	0	X	0	X
0	1	0	0	0	X	0	X	0	X
0	1	1	1	1	X	0	X	1	X
1	0	0	1	0	X	1	X	0	X
1	0	1	0	1	X	1	X	1	X
1	1	0	1	0	X	1	X	0	X
1	1	1	0	1	X	1	X	1	X

M	Q ₁ ^t	Q ₂ ^t	J ₁	K ₁	J ₂	K ₂
0	0	1	0	X	1	X
1	1	0	1	X	0	X
1	0	1	1	X	1	X
1	1	1	0	X	1	X

$$(Q_1^t Q_2^t) = M \bar{Q}_2 + \bar{M} Q_2$$

$$(Q_2^t) = M \oplus Q_2$$

M	Q ₁ ^t	Q ₂ ^t	J ₁	K ₁	J ₂	K ₂
0	0	1	0	X	1	X
1	1	0	1	X	0	X

$$J_2 = \bar{M} Q_1 + M Q_1 \\ = \bar{M} \oplus Q_1$$

$$K_2 = M \oplus Q_1$$

M	Q ₁ ^t	Q ₂ ^t	J ₁	K ₁	J ₂	K ₂
0	0	1	0	X	1	X
1	1	0	1	X	0	X

$$(Q_1^t) = \bar{M} \bar{Q}_2 + M Q_2$$

$$(Q_2^t) = \bar{M} \oplus Q_2$$

EXO B

(6)

100 LOAD 121
101 MUL 122
102 MUL 122
103 ADD 120
104 SUB 123
105 STORE 124
106 MUL 124
107 STORE 124

$$\begin{aligned} \text{Acc} &\leftarrow B \\ \text{Acc} &\leftarrow BC \\ \text{Acc} &\leftarrow BC^2 \\ \text{Acc} &\leftarrow BC^2 + A \\ \text{Acc} &\leftarrow BC^2 + A - D \\ \text{Acc} &\leftarrow BC^2 + A - D \\ 124 &\leftarrow BC^2 + A - D \\ \text{Acc} &\leftarrow (BC^2 + A - D)^2 \\ 124 &\leftarrow (BC^2 + A - D)^2 \end{aligned}$$

120	A
121	B
122	C
123	D
124	X

X SOUHIT

Faculté d'Electronique et d'Informatique

Département d'Informatique

Module : Structure Machine

1^{ère} annéc MI, Section 2

Deuxième épreuve de moyenne durée
(Durée 1h 30mn)

Exercice 1(6pts) :

1/ On dispose de RAM de 64 Kilo*16 bits, à partir desquels on souhaite construire une RAM 256 Kilo*32 bits.

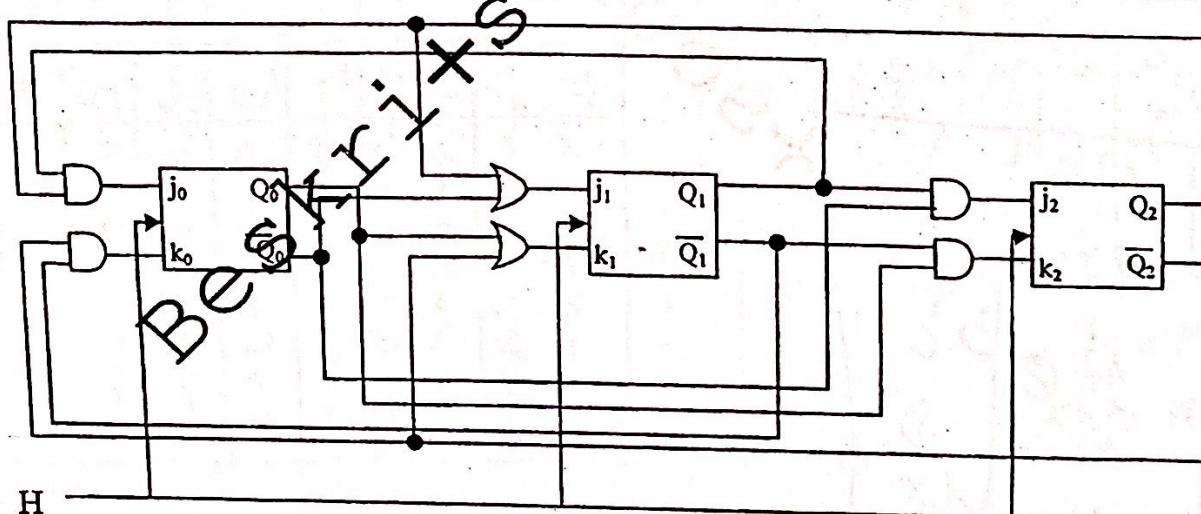
- Combien de blocs de RAM seront-ils nécessaires ?
- Quelle serait la capacité, en octets de cette nouvelle RAM ?
- Réaliser cette nouvelle RAM en explicitant les interconnexions entre blocs.

2/ Quels sont les principaux composants de l'unité de commande.

3/ Définir un cycle de recherche d'une instruction et donner le schéma explicatif correspondant.

Exercice 2(6pts) :

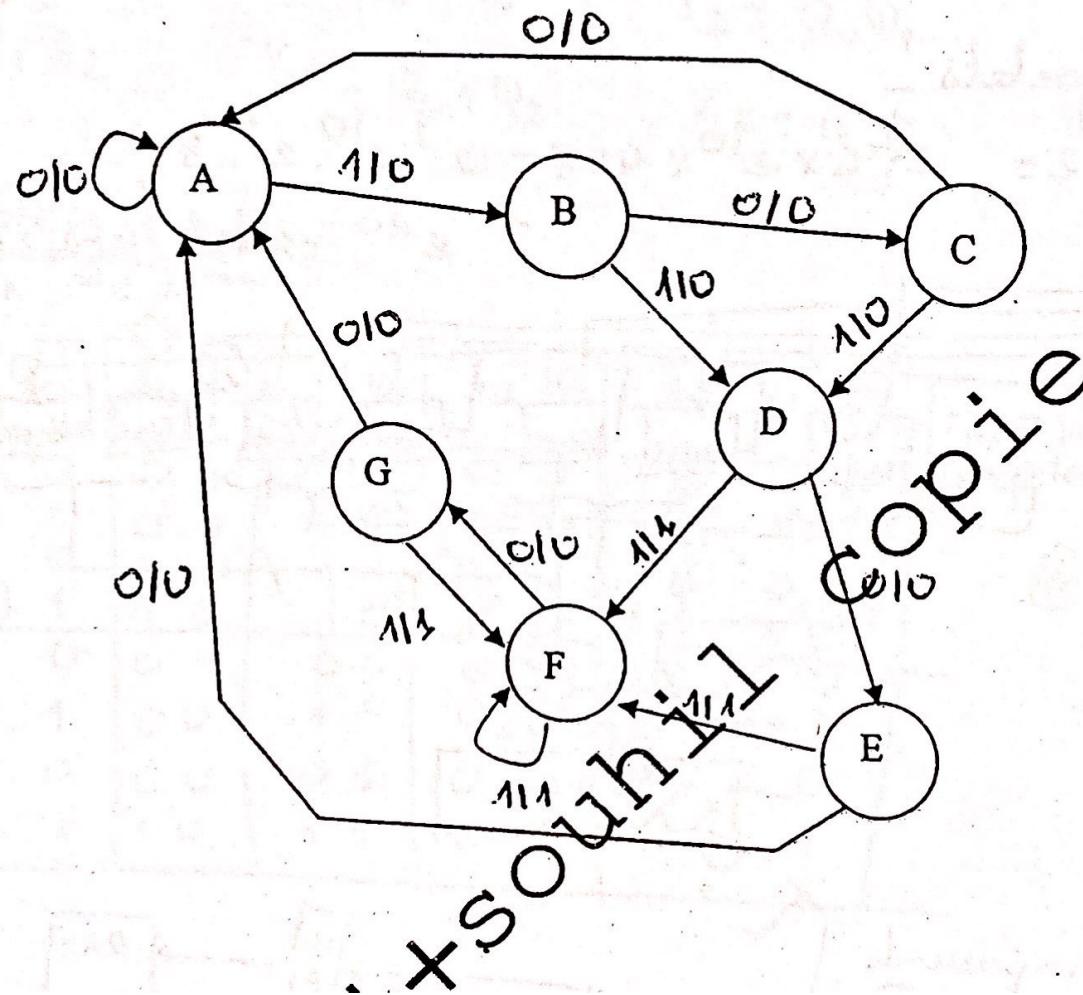
Soit le circuit représenté par la figure suivante :



Il est demandé d'analyser le fonctionnement de ce circuit en explicitant chaque étape.

Exercice 3 (8pts):

Faire la synthèse et dessiner le circuit décrit par l'automate suivant en utilisant des bascules T:



EMD 2

EXO1:

RAM ~~64x16~~ ?

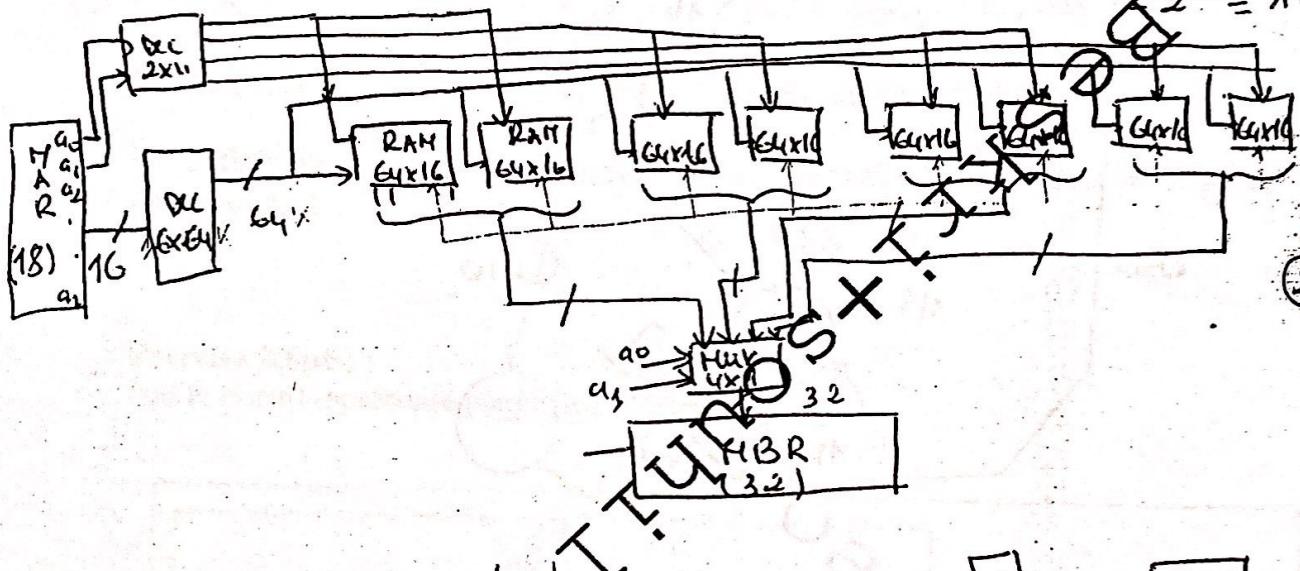
$$\text{RAM } 256 \times 32 = 4 \times 64 \times 16 \times 2 = 8 \times 64 \times 16 = 8 \text{ RAM } 64 \times 16$$

0,5

capacité en octets

$$C = 256 \times 1 \times 32 = 256 \times 2^{10} \times 4 \times 8 = 2^8 \cdot 2^{10} \cdot 2^2 \cdot 8$$

= 2^{20} octet = 1048576 octet
 $2^{20} = 1 \text{ mega octet}$

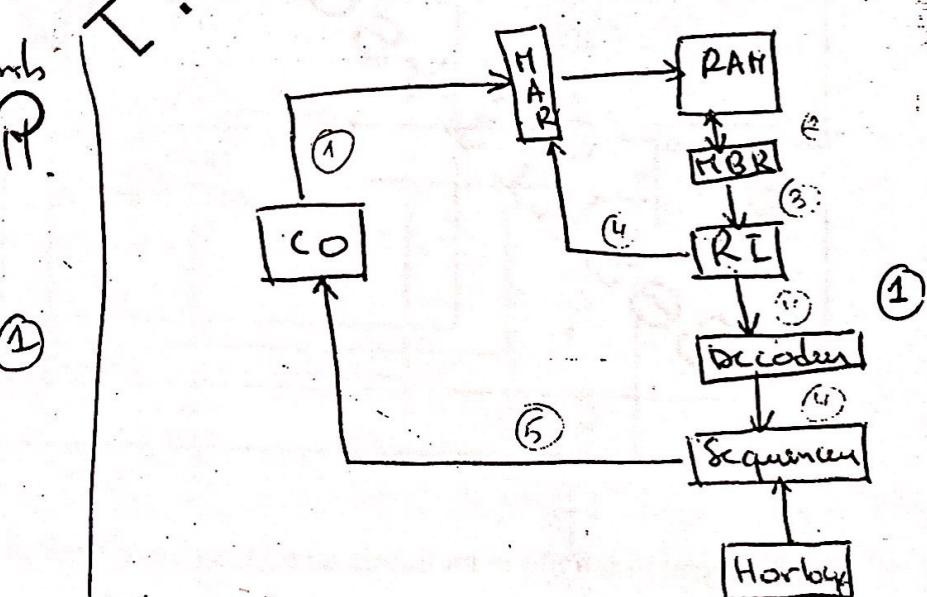


1 Principaux composants

- C.O (compteur ordinateur)
- RI (Reg instruction)
- Décodeur d'option
- Séquenceur
- Horloge.

1 cycle de recherche :

- Recherche en mémoire et le décodage d'une instruction. (1)



U.S. (6)

Équations caractéristiques

$$J_0 = Q_1 Q_2$$

$$K_0 = \bar{Q}_1 \bar{Q}_2$$

$$J_1 = \bar{Q}_0 + Q_2$$

$$K_1 = Q_0 + \bar{Q}_2$$

$$J_2 = \bar{Q}_0 Q_1$$

$$K_2 = Q_0 \bar{Q}_1$$

(3)

caractéristique

$Q_0 Q_1 Q_2$	$J_0 K_0$	$J_1 K_1$	$J_2 K_2$	$\bar{Q}_0^+ Q_1^+ Q_2^-$	$Q_0^- Q_1^- Q_2^+$	Y
0 0 0	0 1	1 1	0 0	0 1 0	0 1 1	0
0 0 1	0 0	1 0	0 0	0 0 0	0 0 1	1
0 1 0	0 0	1 1	1 0	0 0 0	1 1 0	0
0 1 1	1 0	1 0	1 0	1 1 1	1 1 1	1
1 0 0	0 1	0 1	0 1	0 0 0	0 0 0	0
1 0 1	0 0	1 1	0 1	1 1 0	1 1 0	0
1 1 0	0 0	0 1	0 0	1 0 0	1 0 0	0
1 1 1	1 0	1 1	0 0	1 0 1	1 0 1	1

compteur qui compte 0, 1, 2, 1, 3, 2, 5, 6, 4, 0... (1)

x03

E

tat P	x=0		x=1		S
	Etat F	S	Etat F	S	
A	A	0	B	0	
B	C	0	D	0	
C	A	0	D	0	
D	E	0	F	1	
E	A	0	F	1	
F	G	∅	F	X	
G	A	∅	F	X	

(3)

$E \Leftrightarrow G$ on elimine G

$D \Leftrightarrow F$ on elimine F

reste 5 etats A 000 E 010 E ~0100
B 001 D 011

L	Q ₀ Q ₁ Q ₂	Q ₀ Q ₁ Q ₂	S	T ₀ T ₁ T ₂
0	0 0 0	0 0 0	0	0 0 0
0	0 0 1	0 0 1	0	0 1 1
0	0 1 0	0 0 0	0	0 1 0
0	0 1 1	1 0 0	0	1 1 1
0	1 0 0	0 0 0	0	1 0 0
1	0 0 0	0 0 1	0	0 0 1
1	0 0 1	0 1 1	0	0 1 0
1	0 1 0	0 1 1	0	0 0 1
1	0 1 1	0 1 1	1	0 0 0
1	1 0 0	0 1 1	1	1 1 1

(2)

circuit 3 p

TK 2 At

0,

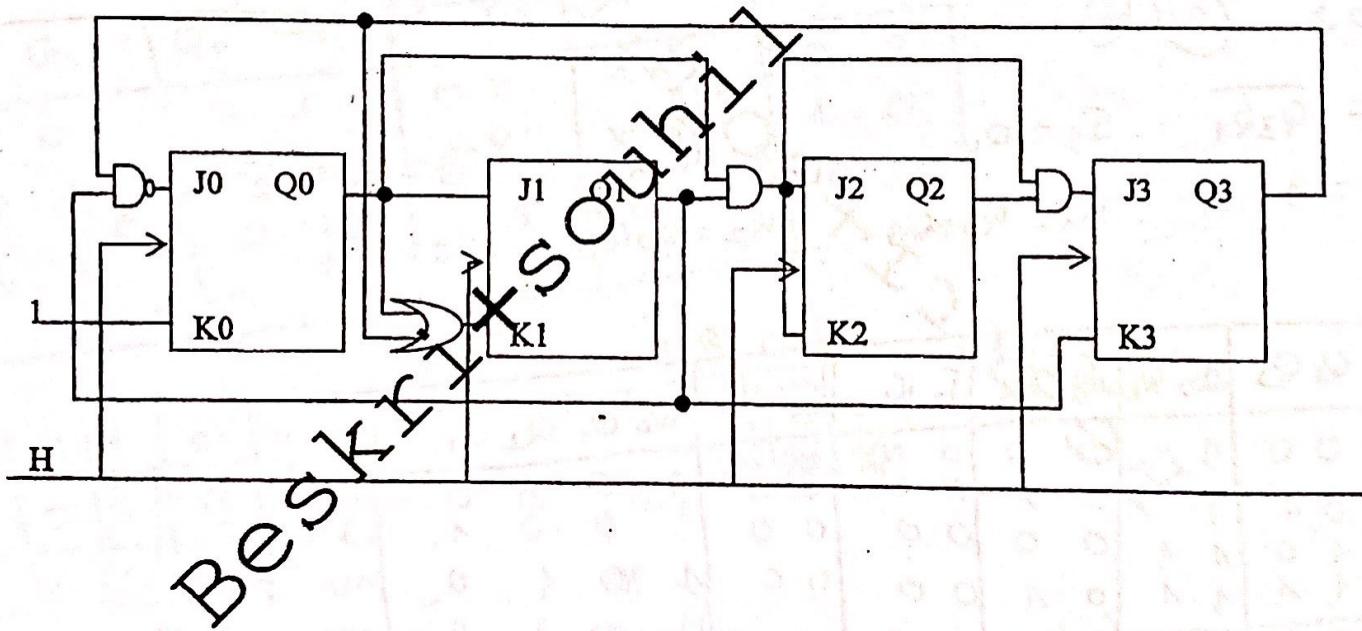
Epreuve de Rattrapage
(Durée 1h 30mn)**Exercice 1(6pts)**

1- Etablir la table de vérité d'un additionneur complet à 2 bits.

2- Réaliser le circuit d'un additionneur complet à 2 bits à l'aide d'une ROM.

Exercice 2 (7pts)

Analyser le fonctionnement du circuit suivant en explicitant chaque étape :

**Exercice 2(7pts)**

On utilise des bascules pour concevoir un circuit pouvant contrôler l'allumage des feux d'un carrefour. Pour simplifier le problème, on ne s'intéresse qu'à la commande d'une seule voie (sans tenir compte des autres voies). On rappelle que les lampes s'allument dans l'ordre VERT (V), ORANGE (O), ROUGE(R), VERT...

Effectuer la synthèse de ce circuit en utilisant des bascules JK puis des bascules D :

- 1- Combien de bascules sont nécessaires ?
- 2- Etablir la table d'excitation du circuit en utilisant les bascules JK et D.
- 3- De quel type de circuit s'agit-il ?
- 4- Dessiner le circuit correspondant en utilisant des bascules JK.

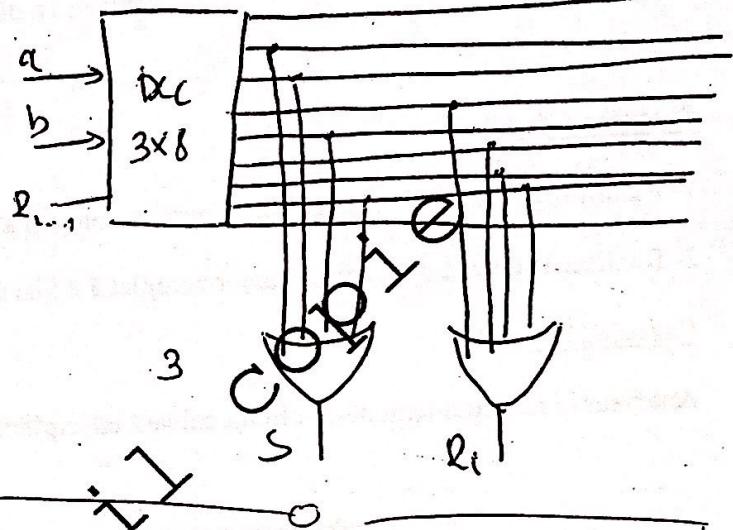
x_0, t

(6)

V

a	b	R_{in}	S	R_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

3



x_0, t

(7)

$$J_0 = \overline{Q_3 Q_1}$$

$$J_1 = Q_0$$

$$K_0 = 1$$

~~$$K_1 = Q_0 + Q_3$$~~

$$J_3 = Q_0 Q_1 Q_2$$

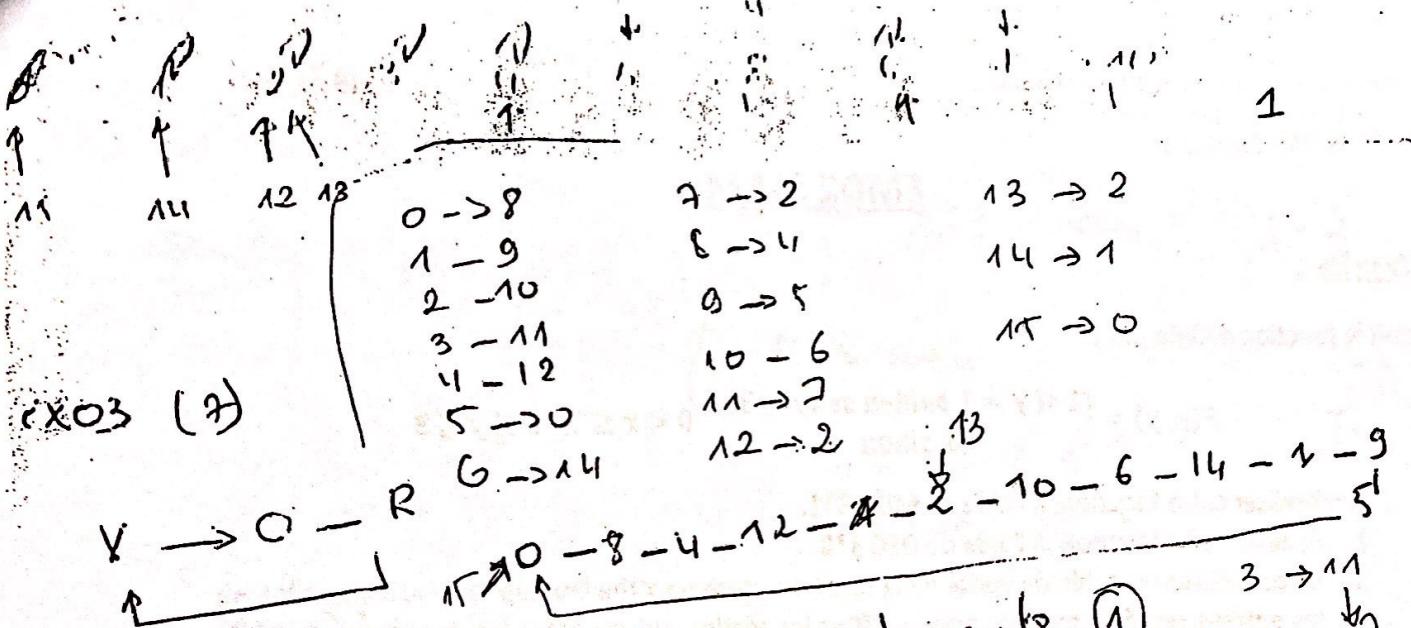
$$Q_0 Q_1$$

$$K_2 = Q_0 Q_1$$

$$K_3 = Q_1$$

3

$Q_1 Q_2 Q_3$	$J_0^+ K_0 \bar{J}_1^+ K_1$	$J_2 K_2$	$J_3 K_3$	$Q_0^+ Q_1^+ Q_2^+ Q_3^+$	
0 0 0	1 1 0 0	0 0 0 0	0 0 0 0	1 0 0 0	8
0 0 1	1 0 0 1	0 0 0 0	0 0 0 0	1 0 0 1	9
0 1 0	1 1 0 0	0 0 0 0	0 0 0 0	1 0 1 0	10
0 1 1	1 1 0 1	0 0 0 0	0 0 0 0	1 0 1 1	11
1 0 0	1 1 0 0	0 0 0 0	0 1 0 0	1 1 0 0	12
1 0 1	0 1 0 1	0 0 0 0	0 1 0 0	1 1 0 0	13
1 1 0	1 1 0 0	0 0 0 0	0 1 0 0	1 1 0 0	14
1 1 1	0 1 0 1	0 0 0 0	0 1 0 1	1 1 0 1	15
0 0 0	1 1 1 1	0 0 0 0	0 0 0 0	0 1 0 0	2
0 0 1	1 1 1 1	0 0 0 0	0 0 0 0	0 1 0 0	4
0 1 0	1 1 1 1	0 0 0 0	0 0 0 0	0 1 0 1	5
1 0 1 1	1 1 1 1	0 0 0 0	0 0 0 0	0 1 1 0	6
1 1 0 0	1 1 1 1	1 1 1 1	0 1 0 1	0 1 0 1	2
1 1 0 1	0 1 1 1	1 1 1 1	0 1 0 1	0 1 0 1	2
1 1 1 0	1 1 1 1	1 1 1 1	1 1 0 1	0 1 0 1	2



Nbre d'états $N = 3 \Rightarrow m = 2$ bascules ①

V → 00 R → 10

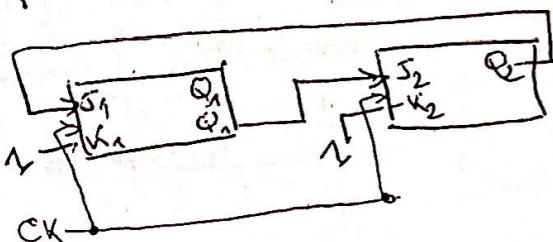
0 - 01

Q_1	Q_2	Q_1^+	Q_2^+	S_1	K_1	S_2	K_2	D_1	D_2
0 0	0 1	0 1	1 0	0 X	1 Y	1 X	0 X	0 1	1 0
0 1	1 0	1 0	0 0	1 Y	X Z	X Y	1 X	1 0	0 0
1 0	0 0	0 0	X Z	X Y	0 X	0 X	0 0	0 0	0 0

$Q_1 Q_2$	0 1	0 1	1 1	1 1
0 0	0	1	1	0
1 0	1	X	X	0

$$\begin{aligned}
 S_1 &= Q_2 \\
 K_1 &= 1 \\
 S_2 &= \bar{Q}_1 \\
 K_2 &= 1 \\
 D_1 &= \bar{Q}_2 \\
 D_2 &= \bar{Q}_1 \bar{Q}_2
 \end{aligned}$$

3/ Compteur synchronisé 0,5



0,5

EMD2 STRM

Exercice 1

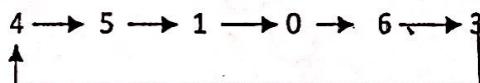
Soit la fonction définie par :

$$F(x, y) = \begin{cases} 1 & \text{si } y = 1 \text{ ou bien si } xy = 3 \\ 0 & \text{sinon} \end{cases} \quad 0 < x \leq 3; \quad 0 \leq y \leq 3$$

1. Réaliser cette fonction à l'aide de MUX 8*1.
2. Réaliser cette fonction à l'aide de DEC 3*8.
3. En considérant la table de vérité de la fonction, comme « the look-up table », d'une ROM, où les entrées représentent les entrées @ et les sorties comme étant les données de la ROM, réaliser cette fonction en ROM et donner les caractéristiques de cette dernière.

Exercice 2

Réaliser un compteur à base de bascules D, dont la séquence est la suivante :

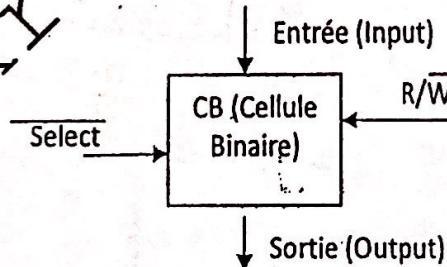


1. Donner la table ps/ns de ce compteur
2. Donner les équations d'entrée de bascules
3. Dessiner le circuit.

Rq : Ne pas faire l'étape de vérification.

Exercice 3

1. Sachant que, dans la mémoire RAM, une cellule binaire est représentée par la figure suivante :



Réaliser cette cellule à l'aide d'une bascule JK.

2. Donner la taille d'une mémoire dont le MAR et le MBR sont constitués respectivement de 32 et 16 bits.
3. Expliquer les processus de lecture et d'écriture dans une RAM en précisant la tâche de ces deux registres.
4. Donner le schéma d'extension de mémoires de 1K vers une mémoire 4K*16bits.

Bon Courage

Corrige:

Exo 1:

$$f(x, y) = \begin{cases} 1 & \text{si } y \neq 1, \text{ ou bien si } xy = 3; \\ 0 & \text{sinon.} \end{cases}$$

$$\begin{aligned} & 0 \leq x \leq 3 \quad J_{0,3} \\ & 0 \leq y \leq 3 \quad I \end{aligned}$$

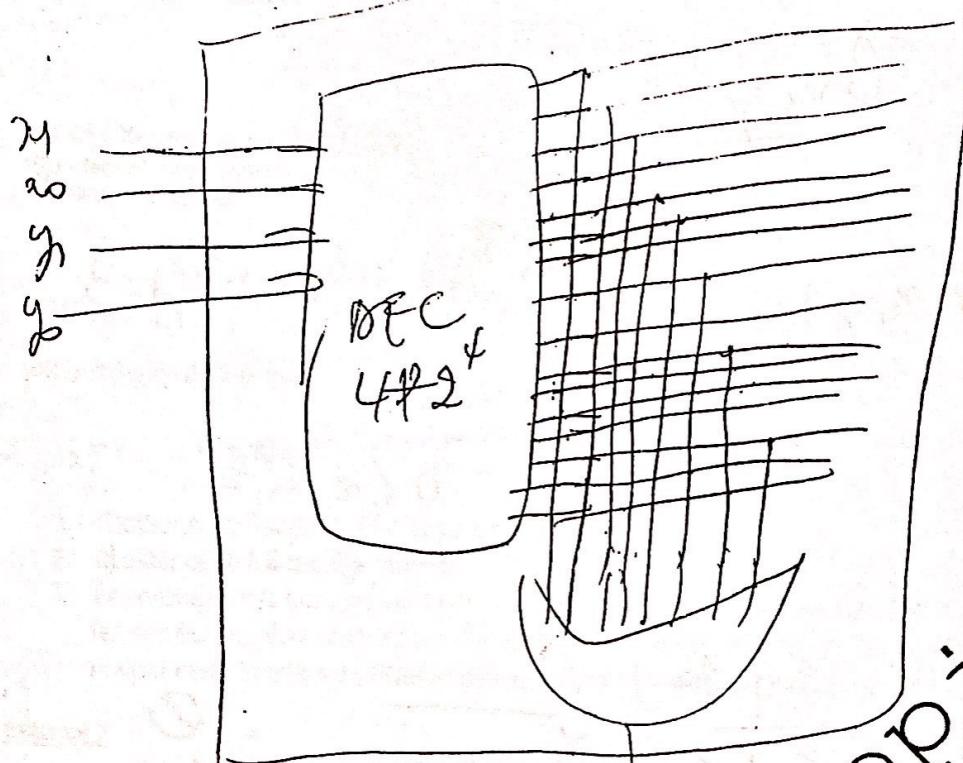
1) T.T.

x_1	x_0	y_1	y_0	f
0	0	0	0	X
0	0	0	1	X
0	0	1	0	X
0	0	1	1	X
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	X
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

Copie

\bar{x}_1	\bar{x}_0	\bar{y}_1	\bar{y}_0	f
00	00	00	00	X
01	01	XX	11	11
11	11	XX	11	11
10	10	X		

$$F = \bar{y}_1 y_0 + \bar{y}_0 y_1$$



forme $2^4 \times 16$ bits

Exo 2: $4 \rightarrow 5 \rightarrow 3 \rightarrow 0 \rightarrow 6 \rightarrow 3$

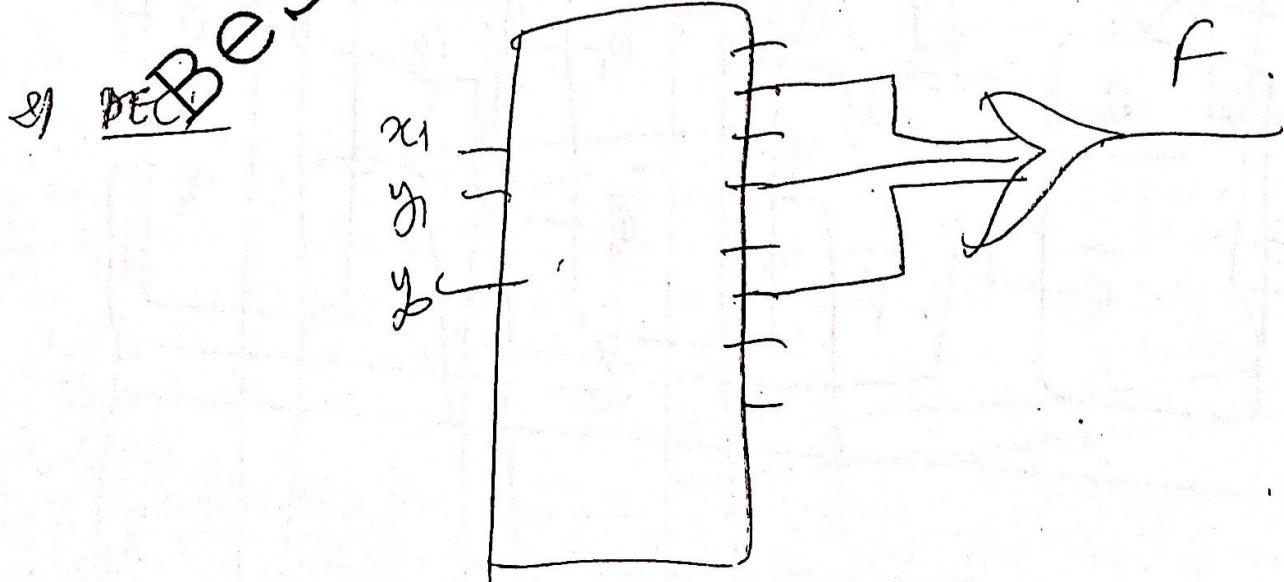
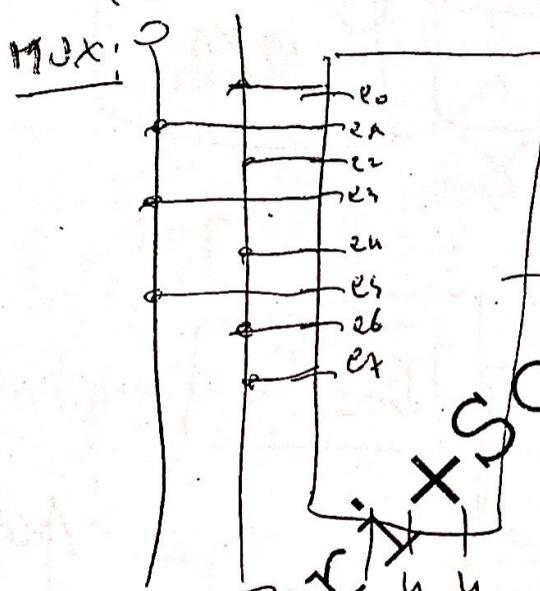
$1100 \rightarrow 1101 \rightarrow 001 \rightarrow 000 \rightarrow 110 \rightarrow 011$

» Table de vérité

	00	01	11	10
0	110	X	011	101
1	000	100	X	101

(3)

x_1	y_1	y_2	f
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0



Exercice 21 de l'escalier

$$D_1 =$$

$\bar{Q}_2 Q_1$	00	01	11	b
0	1	X	1	
1			X	

$$D_1 = \bar{Q}_2 \bar{Q}_1 + Q_1 \bar{Q}_0$$
$$= \bar{Q}_0 (\bar{Q}_2 + Q_1)$$

$$D_2 =$$

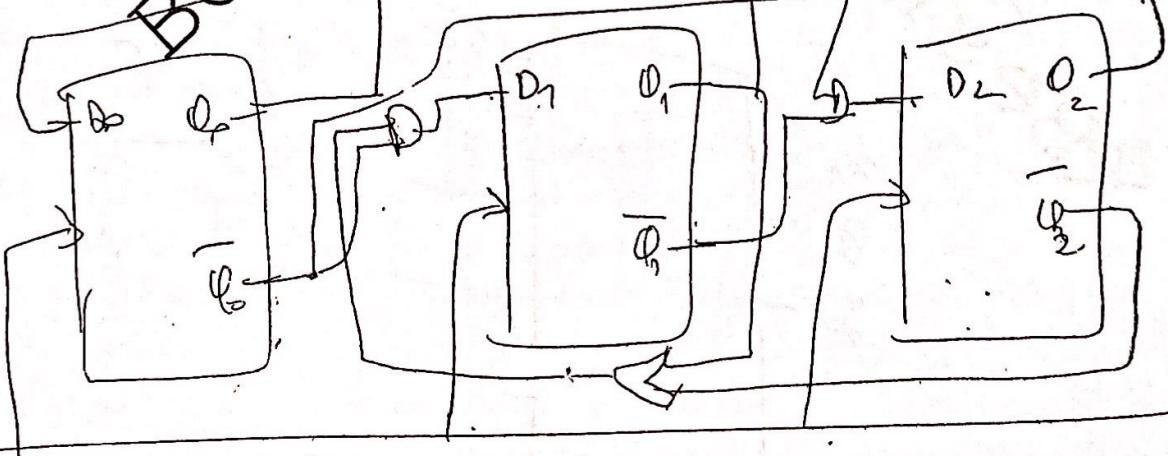
$\bar{Q}_2 Q_1$	00	01	11	10	e
0	1	X		1	
1		1	X		

$$D_2 = \bar{Q}_0 \bar{Q}_1 + Q_1 \bar{Q}_0$$
$$= Q_1 Q_0$$

$$D_0 =$$

$\bar{Q}_2 Q_1$	00	01	10	11	b
0		X	1	1	
1		X	1	1	

$$D_0 = \bar{Q}_2$$



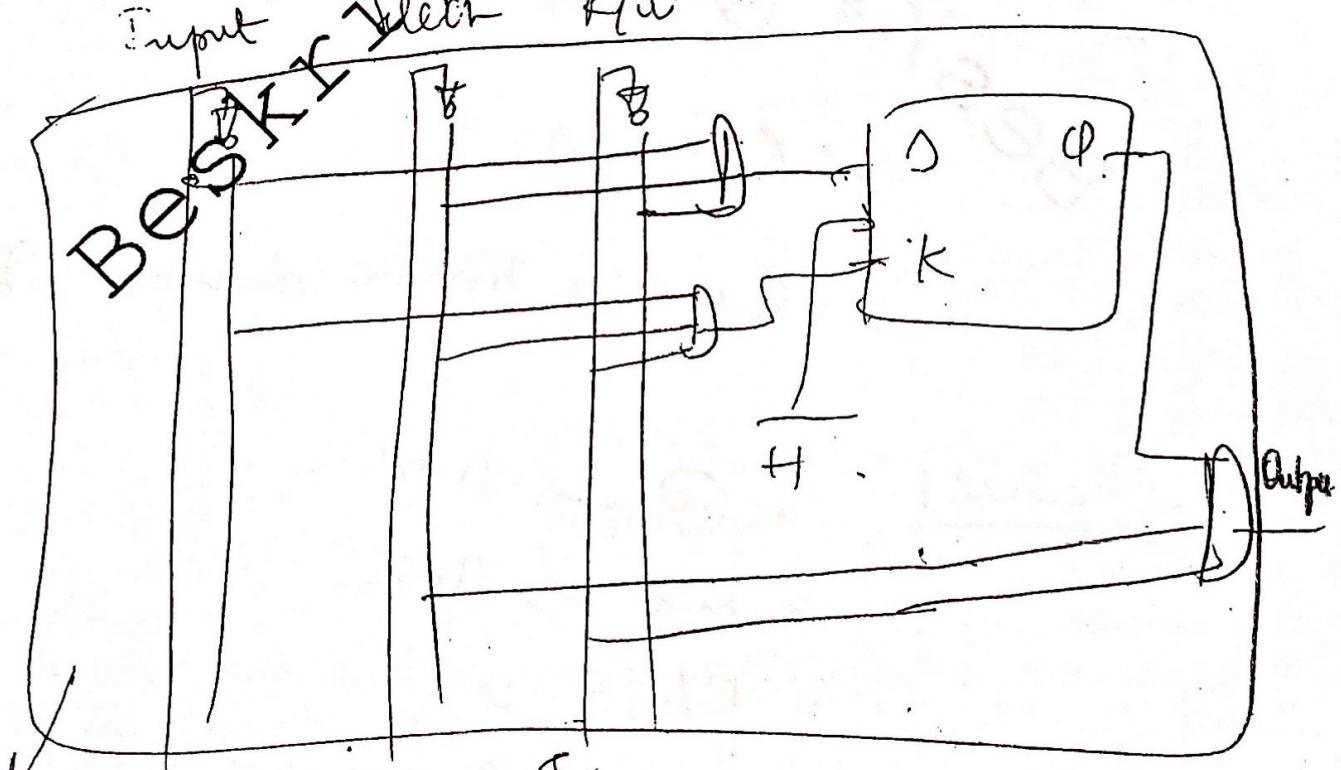
(4)

Select	R/W	J	K	Output	Opération
0	1.	0	0	Q.	lecture
0	0	Input	$\overline{\text{Input}}$	0.	écrivure
1	X.	0	0	0	pas d'op

$$J = \overline{\text{Input}} \cdot \overline{\text{Select}} \cdot \overline{R/W}$$

$$K = \overline{\text{Input}} \cdot \overline{\text{Select}} \cdot R/W$$

$$\text{Output} = \overline{\text{Select}} \cdot \overline{R/W} \cdot Q$$



Celle de binant

$$1) \text{ MAE} \rightarrow 32 \rightarrow \text{nbre/mot} = 2^{\frac{32}{3}} = 2^8 \cdot 2^{\frac{30}{3}} = 256 \cdot 2^{10} = 256 \text{ Go}$$

$$\text{MBR} = 16 \rightarrow \text{nbre/bloc/mot} = 16$$

$$M = 4 \cdot 2^{\frac{32}{3}} = 16 \text{ blocs}$$

$$M = 64 \text{ Go}$$

Copie

3) MAE : Memory $\xrightarrow{\text{register}}$ \textcircled{a}

MBR : Memory $\xrightarrow{\text{buffer register}}$ mot.

- lecture $\xrightarrow{\text{register}}$ \textcircled{a} \rightarrow MAE

$$\text{BESK} \quad R/W = 1$$

• le mot se trouve dans le MBR

- Ensuite $\textcircled{a} \rightarrow$ MAE

• mot \rightarrow MBR

$$R/W = 0$$

• le mot à transférer = \textcircled{a} du MAE

(B)

$$m = 1K \phi = 2^{10} \cdot 8 = 2^{13}$$

$$m_2 = 4K \cdot 16 = 4 \cdot 2^{10} \cdot 16 = 2^{16}$$

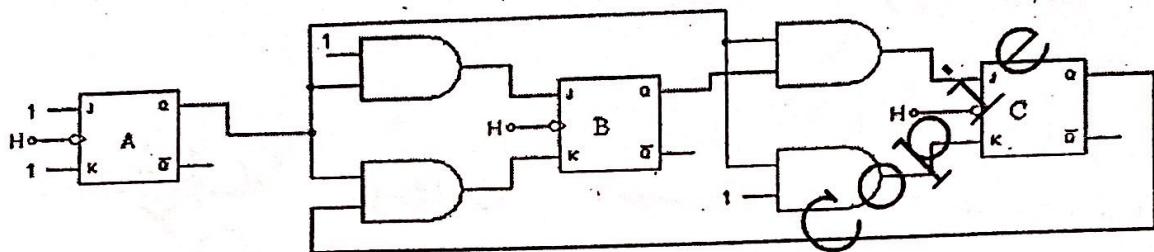
$$\frac{m_2}{m_1} = 2^3 = 8$$

~~1K \rightarrow 4K \rightarrow tension verticale de niveau 4 COP~~

~~8 \rightarrow 16 lbs/m \rightarrow tension horizontale sur l'ordre 2.~~

Rattrapage STRM

Exercice 1D (6 pts)



1. Donnez les équations des entrées J et K des 3 bascules (1.5pt).

2: Analyser le fonctionnement de ce système à l'aide à la table caractéristique. On suppose que le compteur part de l'état $Q_C Q_B Q_A = 000$ et sachant que Q_A est la bascule de poids faible (2pts).

3. Déterminez la séquence et le modulo de ce compteur (1pt).

4. Tracez les chronogrammes de l'horloge H et des sorties Q_A , Q_B et Q_C (1.5 pts)

Exercice 2 (8 pts)

Nous disposons d'une mémoire de 8 MO avec des mots de 02 Octets

- 1) Donnez le nombre de bits nécessaires à son adressage. (1pt)

Nous voulons réaliser cette mémoire avec des RAM de 1 M x 16.

- 2) Donnez le nombre de blocs nécessaires. (1pt)

- 3) Donnez le schéma global de cette mémoire. (3pts)

- 4) Donnez la plage des adresses en Hexadécimal pour chaque bloc. (2pts)

Nous utilisons une machine avec un bus d'adresse de 23 bits et un bus de données 16 bits

- 5) Combien de blocs de 1 M x 16 peut-on ajouter. (1pt)

Exercice 3 (6 pts)

Un commerçant doit déduire un ensemble de taxes sur le chiffre d'affaire. Pour cela, on écrit un programme qui réalise les opérations suivantes :

1. Lire le montant du chiffre d'affaire (adresse CA);
2. Calculer la taxe 1 de l'ordre de 10% du chiffre d'affaire (adresse T1);
3. Afficher le montant de cette taxe;
4. Calculer la taxe 2 de l'ordre de 25% de la taxe 1 (adresse T2);
5. Multiplier (Taxe 1 + Taxe 2) par 0.33 (adresse M1);
6. Afficher le montant de M1

Donner le programme assembleur complet en ne rajoutant aucune autre adresse et en montrant le contenu final de l'accumulateur après l'achèvement de chaque instruction.

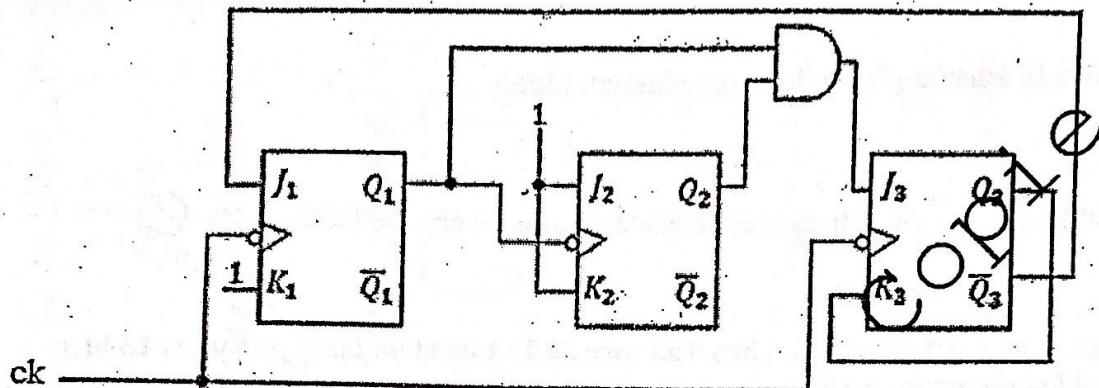
BES

Bon courage

EMD2 STRM

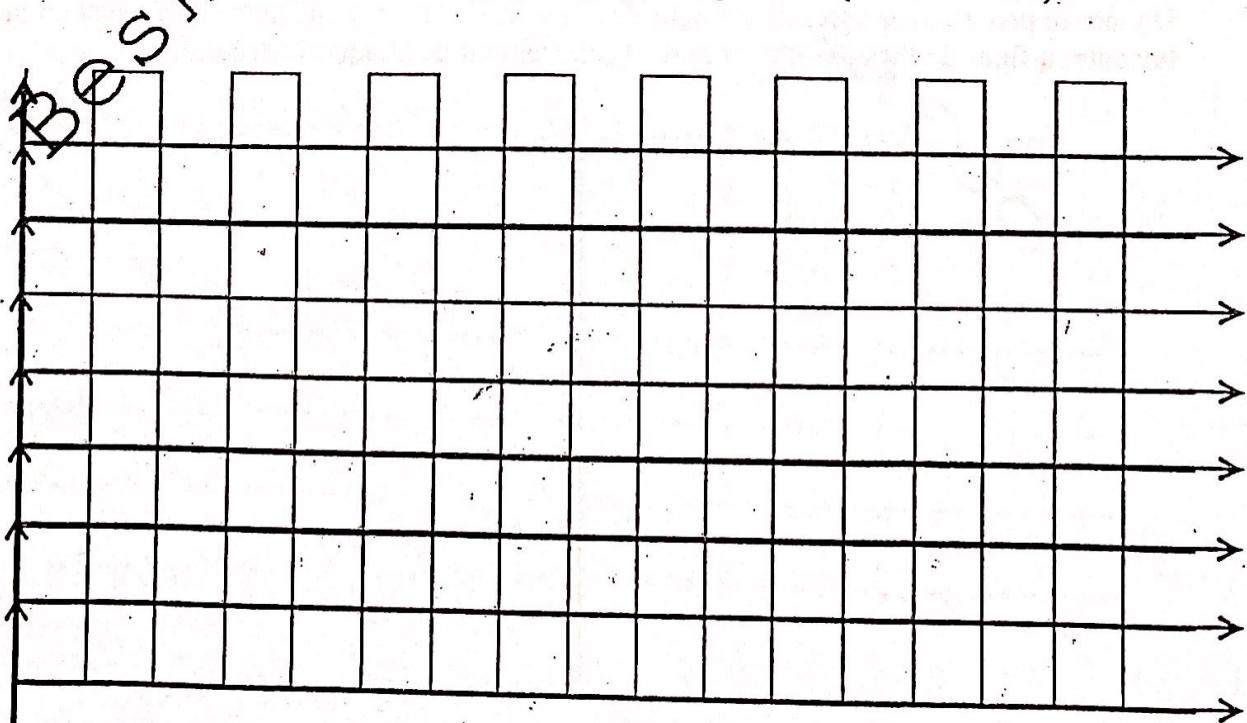
Exercice 1 : (6pts)

Soit le circuit asynchrone suivant :



1. Déterminer les expressions des ck_i , J_i et K_i pour chaque bascule.

2. Tracer le chronogramme des sorties Q_1 , Q_2 et Q_3 pour 8 périodes (état initial 000).



3. Si on prend Q_3 comme sortie de bascule de poids fort, donner la séquence réalisée par ce circuit.

4. On veut refaire le circuit avec 3 bascules D et un fonctionnement synchrone :
- Dresser la table d'excitation

- Trouver les équations simplifiées d'entrée des bascules D.

- Dessiner le nouveau circuit.

Exercice 2 : (7 pts)

On désire réaliser une ROM2 de 16 Kbits avec des mots de 8 bits, à l'aide de plusieurs ROM1 de 4 Kbits ayant des mots de 4 bits.

- Donnez le nombre de bits du MAR de la ROM1.

~~X~~

- Donnez le nombre de bits du MAR de la ROM2.

- Combien de mémoires doit-on assembler pour concevoir la ROM2 ?

- Dessiner le schéma global de la ROM2

- Quelles sont les plages d'adressage des différents blocs ROM ?

- Quelles sont les blocs de mémoire ROM actifs lors de l'accès en lecture à l'adresse $(4B5)_{16}$?

Exercice 3 : (7pts)

I. Soient A, B et F des variables stockées en mémoire.

1/ Si A=2 et B=5, donnez le contenu de l'accumulateur après chaque instruction

CO	Instructions	Signification	ACC
100	READ		
101	STORE A, D		
102	READ		
103	STORE B, D		
104	LOAD B, D		
105	MUL B, D		
106	STORE Z, D		
107	LOAD A, D		
108	MUL 3, IMM		
109	STORE R, D		
110	LOAD Z, D		
111	DIV 5, IMM		
112	STORE Z, D		
113	LOAD R, D		
114	DIV 2, IMM		
115	STORE R, D		
116	LOAD Z, D		
117	SUB R, D		
118	ADD 6, IMM		
119	STORE F, D		
120	LOAD F, D		
121	WRITE		

2/ Quelle est l'expression de F calculée par ce programme ?

$$F = \dots$$

3/ Quelle est la valeur affichée sur le port de sortie ?

La valeur affichée sur le port de sortie est :

II. Écrire un nouveau programme assembleur avec un minimum d'instructions qui calcule l'expression trouvée dans la première partie. Utiliser les 4 modes d'adressage étudiés en cours, de la façon suivante : le mode d'adressage direct pour accéder à la variable A ; le mode d'adressage indirect pour accéder à la variable B ; le mode d'adressage indexé pour accéder à la variable F.

Adresses	Contenu
201	B
202	F
XR1	1

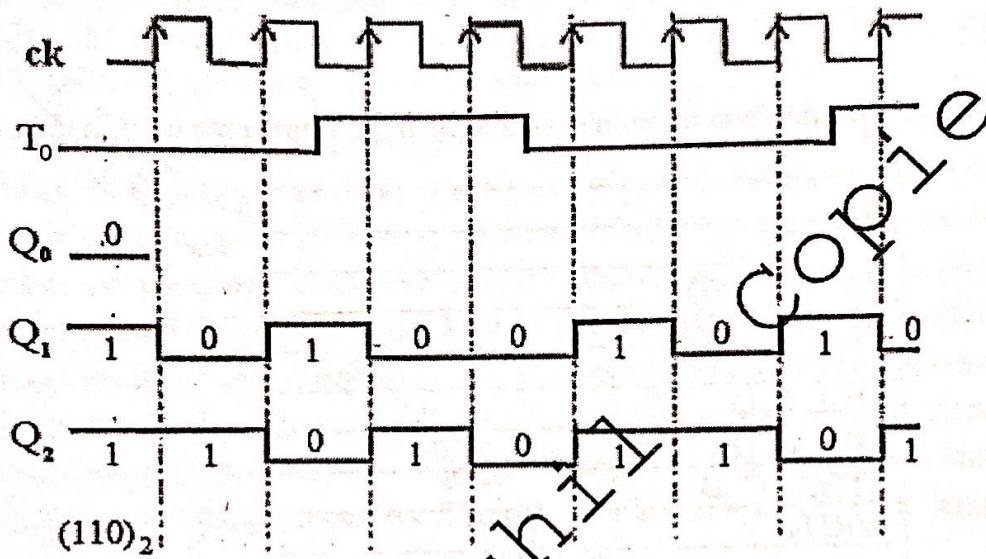
LOAD : chargement	IMM : @ immédiat
STORE : rangement	D : @ direct
DIV : division	IND : @ indirect
ADD : addition	XRI : @ indexé
MUL : multiplication	
SUB : soustraction	

Bon courage

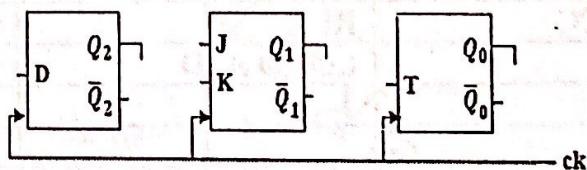
EMD2 STRM

Exercice 1

Soit le système synchrone décrit par le chronogramme suivant :



- 1) A partir du signal T_0 , compléter le signal Q_0 (état initial $Q_0=0$)
- 2) Quelle est la séquence (cycle) réalisée par ce circuit ? avec Q_2 le signal de poids fort.
- 3) On veut réaliser ce circuit avec 3 bascules (D, JK, T), avec D : la bascule de poids fort, T : la bascule de poids faible.
 - 3.1) Dresser la table d'excitation correspondante à cette séquence.
 - 3.2) Déterminer les équations simplifiées des entrées des bascules.
- 4) En ajoutant une variable de contrôle X à ce circuit :
 - 4.1) Donner les équations des entrées des bascules pour $X=1$.
 - 4.2) Déterminer les équations générales des entrées des bascules.



X	Fonctionnement du circuit
0	La séquence trouvée précédemment (question 2)
1	Chargement de l'information $(110)_2$

Exercice 2

Nous voulons réaliser une mémoire M de capacité $4 M\emptyset$ (structurée en des mots de 02 Octets) avec des blocs de RAM de $1 M \times 8$.

- 1) Donnez le nombre de blocs nécessaires à la réalisation de M.
- 2) Donnez le schéma global de cette mémoire
- 3) Sachant que nous utilisons une machine avec un bus d'adresse de 22 bits et un bus de données de 16 bits,
Donnez la plage des adresses en Hexadécimal pour chaque RAM.
- 4) Combien de blocs de $1 M \times 8$ peut-on ajouter.

Exercice 3

Soit une vue sur une partie de la mémoire où chaque ligne représente un mot mémoire de 2 octets :

(AF10A) ₁₆	LOAD A, D
(AF10B) ₁₆	ADD 10, IMM
(AF10C) ₁₆	STORE C, D
(AF10D) ₁₆	LOAD B, D
(AF10E) ₁₆	MUL B, D
(AF10F) ₁₆	MUL C, D
(AF110) ₁₆	STORE C, D
(AF111) ₁₆	WRITE
...	

Où, A et B contiennent respectivement les valeurs 7 et 11

- 1/ Donner les différentes valeurs de l'accumulateur, du registre RI et du CO après l'exécution de chaque instruction en utilisant le tableau suivant :

ACC	RI	CO
-	LOAD A, D	

- 2/ Quelle est la taille du MAR de cette mémoire (en bits) ?
- 3/ Quelle est la taille totale de cette mémoire (en bits et en $M\emptyset$) ?
- 4/ Quelle est la taille du MBR (en bits) ?

Bon courage

Rattrapage STRM

Exercice 1

On veut construire un circuit séquentiel qui simule le fonctionnement d'un robot. Le robot peut avancer, reculer, tourner ou être au repos. Il est relié à deux fils X et Y. X est utilisé pour recevoir des ordres et Y pour allumer ou éteindre une lampe.

Le fonctionnement de ce robot est le suivant :

- Si le robot est au repos et qu'il reçoit sur X un '1' alors il avance et allume la lampe.
- Si le robot est au repos et qu'il reçoit sur X un '0' alors il recule et allume la lampe.
- Si le robot avance et qu'il reçoit sur X un '1' alors il tourne et allume la lampe.
- Si le robot avance et qu'il reçoit sur X un '0' alors il se met au repos et éteint la lampe.
- Si le robot recule et qu'il reçoit sur X un '1' alors il tourne et allume la lampe.
- Si le robot recule et qu'il reçoit sur X un '0' alors il se met au repos et éteint la lampe.
- Si le robot tourne et qu'il reçoit sur X un '1' alors il avance et allume la lampe.
- Si le robot tourne et qu'il reçoit sur X un '0' alors il recule et allume la lampe.

Pour vous aider, prenez le codage suivant :

Etats X	Sortie
A : repos	Lampe : 1 allumée
B : avance	0 éteinte
C : recule	
D : retourne	

Faire la synthèse de ce circuit à l'aide de bascules D :

1. Dresser la table de transition.
2. Réduire le nombre des états.
3. Dessiner le nouveau graphe des états.
4. Coder les états avec le code binaire dans l'ordre croissant des variables alphabétiques.
5. Dresser la table d'excitation en utilisant des bascules D.
6. Donner l'équation simplifiée d'entrée de chaque bascule.
7. Dessiner le circuit.

Exercice 2

On dispose d'un circuit de microprocesseur doté d'un bus d'adresses de 14 bits et d'un bus de données de 8 bits.

On se propose d'équiper ce circuit de mémoires RAM occupant l'espace mémoire $(0000)_{16} - (1FFF)_{16}$ et ROM située dans la zone mémoire $(3000)_{16} - (3FFF)_{16}$.

Nous disposons de boîtiers RAM de capacité 4K*octets et de boîtiers ROM de capacité 2K*octets.

Chaque boîtier possède une commande de sélection CS.

1. Déterminer le nombre de boîtiers RAM et de boîtiers ROM à utiliser.
2. Réaliser le branchement de cette mémoire.

Exercice 3

La formule chimique d'un produit pharmaceutique est donnée par :

$$q = a^2 + 2 * a * b + 3/4 * c$$

Ecrire le programme qui calcule et affiche la quantité de produit 'q' sachant que les données a, b et c sont lues en entrée. Utilisez uniquement les adressages immédiat et direct.

Le résultat doit être sauvegardé dans l'adresse q.

Sachant que la première adresse de ce programme soit à l'adresse 200, quelle est la valeur contenue dans le CO après son exécution.

Bon courage

USTHB 2014- 2015

Faculté d'Electronique et d'Informatique

Département Informatique

MI – L1 Module Structure Machine

Juin 2015

Rattrapage

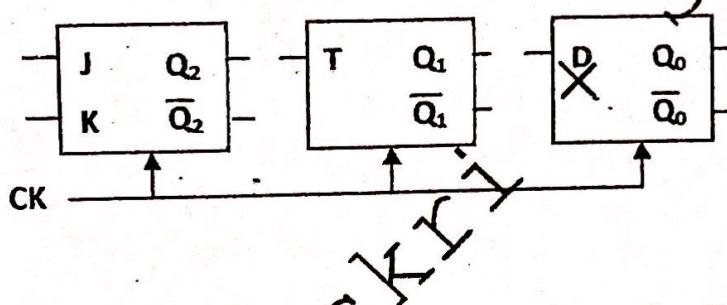
Exercice n°1 (7 points)

Un circuit séquentiel est constitué de 3 bascules, une bascule de type JK, une bascule de type T et une bascule de type D. La bascule JK représente le poids fort et la bascule D le poids faible

$$J = \bar{x} Q_1 + x Q_0 \quad K = \bar{\bar{x}} Q_1 + x Q_0$$

$$T = \bar{x} (Q_0 \oplus Q_1) + x (Q_1 \oplus Q_2)$$

$$D = \bar{x} Q_2 + x Q_1$$



1) Donner la table caractéristique de ce circuit (3 pts)

2) Déterminer les diagrammes des états pour $x = 0$ et pour $x = 1$ (état initial 001) (2 pts)

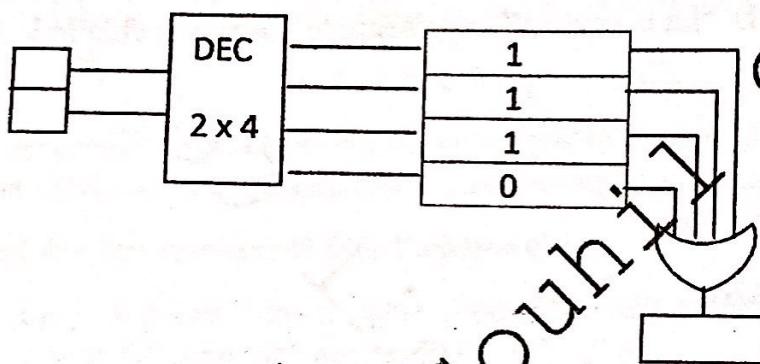
3) Quel est le rôle de x ? En déduire la fonction de ce circuit. (2 pts)

Exercice n°2 (7 points)

(Nous voulons construire une RAM 1024 x 8 bits à l'aide de RAM 256 x 4 bits

- 1) Quel est le nombre de bits du MAR de la RAM 1024 x 8 bits (1pt).
- 2) Si nous utilisons la moitié des bits du MAR de la RAM 1024 x 8, quelle est la plage des adresses accessibles en hexadécimal (1,5pt)
- 2) Donnez le schéma complet de la RAM 1024 x 8 bits construite à l'aide des RAM 256 x 4 bits. (1,5pt)

Supposons qu'on ait construit la mémoire 4 x 1 bits suivante:



Complétez le schéma en mettant la valeur circulant sur chaque fil, en supposant que l'adresse introduite soit (0 1). (1.5 pts)

- 3) Nous voulons construire la fonction $f(x) = 2^x$, $x \in \{0, 1, 2, 3, 4, 5, 6, 7\}$ à l'aide d'une ROM
 - a) Quelle est la taille du MAR de cette ROM (0.5 pt)
 - b) Quelle est la taille du MBR de cette ROM (0.5 pt)
 - c) Combien de bits contient cette ROM. (0.5 pt)
- BES

Exercice n°3 (6 points)

La figure ci-après représente un carré de côté C surmonté d'un demi cercle :

Donner la formule qui calcule la surface de cette figure.

Ecrire le Programme Assembleur correspondant

La valeur de PI (3.14) se trouve en mémoire centrale,

La valeur de C se trouve dans le périphérique d'entrée,

N'utiliser aucune variable autre que PI et C.

