

# Structure Machine

USTHB, le 02/02/2022

**1- Les circuits séquentiels**

**2- Les mémoires**

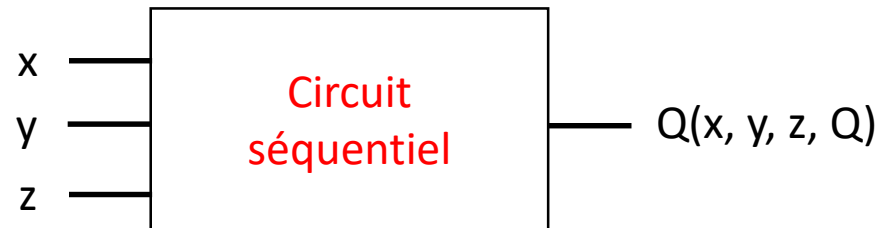
**3- Introduction sur les Machines pédagogiques (Structure et fonctionnement d'un ordinateur de base)**

By L.ABADA

# Les circuits séquentiels

## Introduction

Dans un circuit combinatoire, une sortie est uniquement fonction des entrées. Par contre, dans un circuit séquentiel, une sortie est une fonction des entrées mais aussi des sorties du circuit. Cela signifie qu'un circuit séquentiel garde la mémoire des états passés.



# Les circuits séquentiels

## Définitions

Une bascule est un circuit logique capable de mémoriser une information binaire. Cette information est représentée par la sortie Q de la bascule (état de la bascule).

$$Q_{t+1} = f(E_i, Q_t)$$

$$Q_{t+1} \quad Q^+ \quad Q$$

$$Q_t \quad Q \quad Q^-$$

$E_i$  : sont les entrées de la bascule.

$Q_t$  : est l'état de la bascule à l'instant t (ancien état)

$Q_{t+1}$  est l'état de la bascule l'instant t+1 (nouvel état)

Un circuit séquentiel est une interconnexion de bascules.

# Les circuits séquentiels

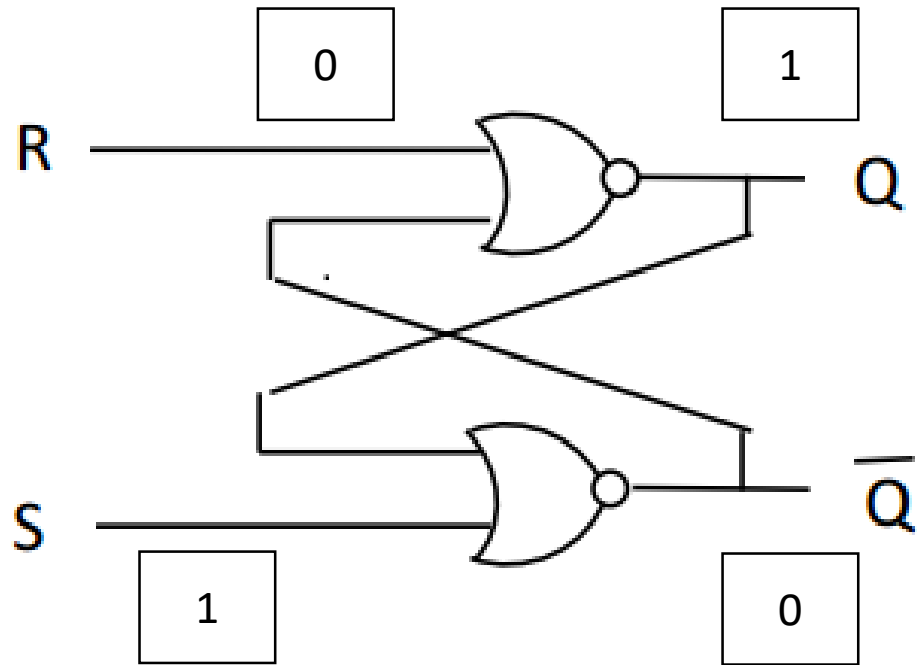
## Bascules usuelles

Il existe quatre types de bascules :

- 1. La bascule RS**
- 2. La bascule JK**
- 3. La bascule D**
- 4. La bascule T**

# Les circuits séquentiels

## 1. Bascule RS

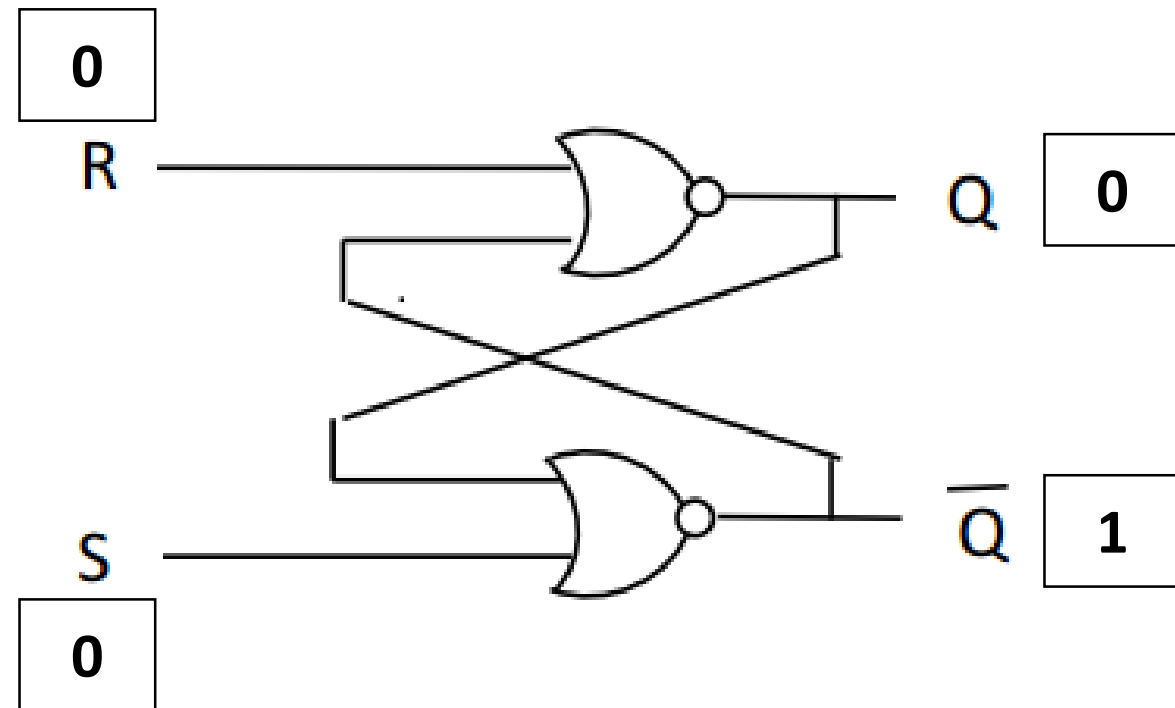


$$\begin{aligned} Q^+ &= \overline{R + \bar{Q}} \\ \bar{Q}^+ &= \overline{S + Q} \\ Q^+ &= R + \overline{S + Q} \\ Q^+ &= \bar{R} (S + Q) \\ Q^+ &= \bar{R} S + \bar{R} Q \end{aligned}$$

$$\begin{aligned} \bar{Q}^+ &= \overline{S + Q} \\ Q^+ &= \overline{R + \bar{Q}} \\ \bar{Q}^+ &= S + \overline{R + \bar{Q}} \\ \bar{Q}^+ &= \bar{S} (R + \bar{Q}) \\ \bar{Q}^+ &= \bar{S} R + \bar{S} \bar{Q} \end{aligned}$$

# Les circuits séquentiels

## 1. Bascule RS



$R$	$S$	$Q$	$Q^+$	$\overline{Q}^+$
0	0	0	0	1
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	0	0
1	1	1	0	0

# Les circuits séquentiels

La table caractéristique de la bascule RS est donc :

$R$	$S$	$Q^+$
0	0	$Q$
0	1	1
1	0	0
1	1	X

Mémorisation

Mise à 1 « Set »

Mise à 0 « Reset »

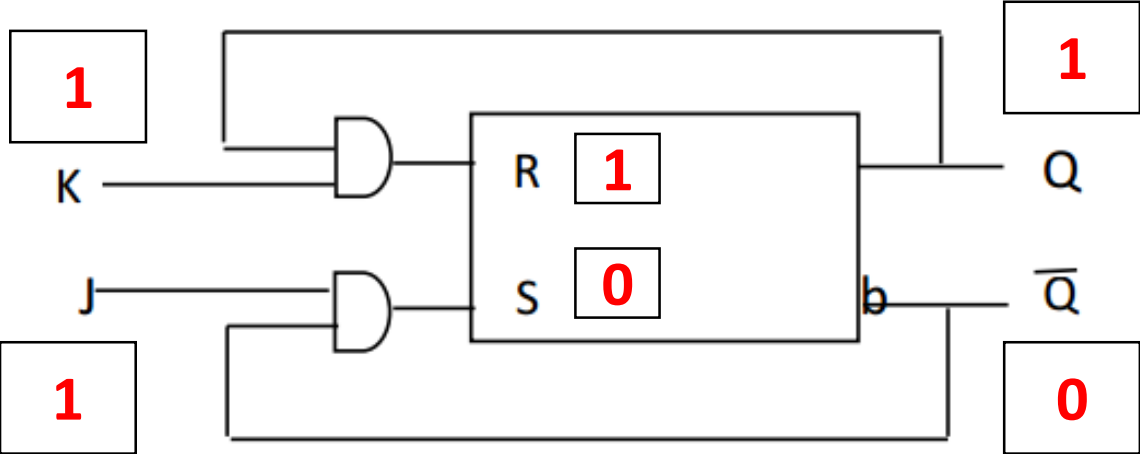
Indéterminé

$R$	$S$	$Q$	$Q^+$	$\overline{Q}^+$
0	0	0	0	1
0	0	1	1	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	1
1	0	1	0	1
1	1	0	X	X
1	1	1	X	X

Son équation de sortie est  $Q^+ = S + \bar{R}Q$

# Les circuits séquentiels

## 1. Bascule JK



<i>K</i>	<i>J</i>	<i>Q</i>	<i>Q</i> <sup>+</sup>
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

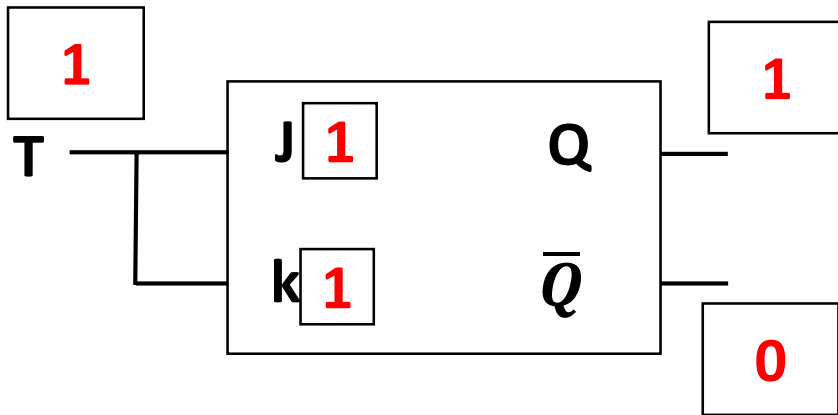
<i>K</i>	<i>J</i>	<i>Q</i> <sup>+</sup>
0	0	<i>Q</i>
0	1	1
1	0	0
1	1	$\bar{Q}$

Son équation de sortie vaut  $Q^+ = J \bar{Q} + \bar{K} Q$



# Les circuits séquentiels

## 1. Bascule T



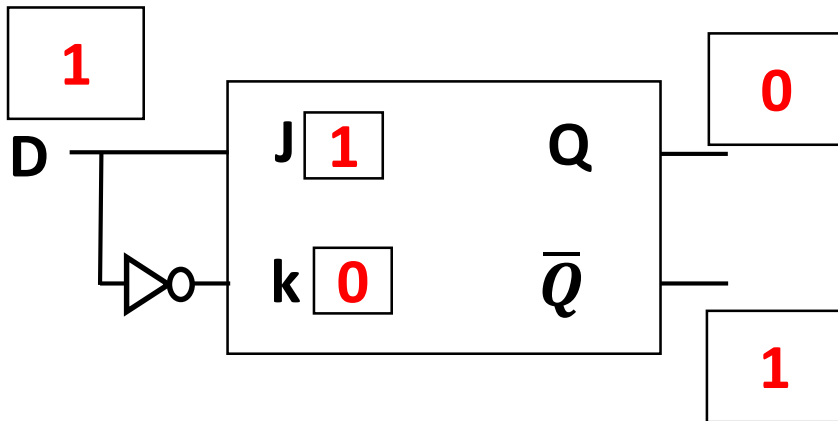
$T$	$Q$	$Q^+$
0	0	0
0	1	1
1	0	1
1	1	0

$T$	$Q^+$
0	$Q$
1	$\bar{Q}$

Son équation de sortie vaut  $Q^+ = T \oplus Q$

# Les circuits séquentiels

## 1. Bascule D



$D$	$Q$	$Q^+$
0	0	0
0	1	0
1	0	1
1	1	1

$D$	$Q^+$
0	0
1	1

Son équation de sortie vaut  $Q^+ = D$

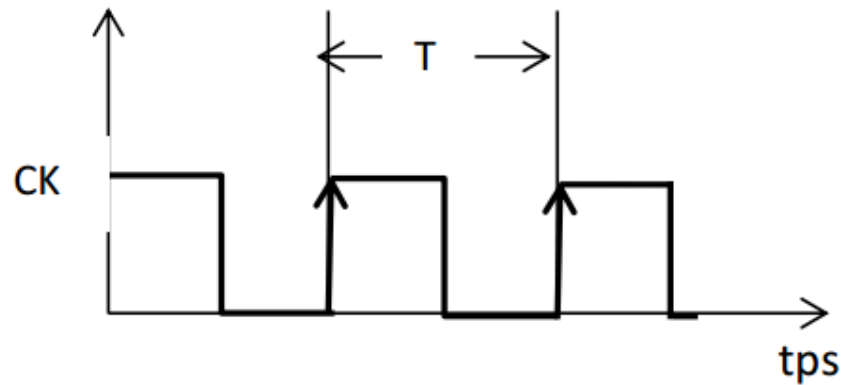
# Les circuits séquentiels

## Notion horloge

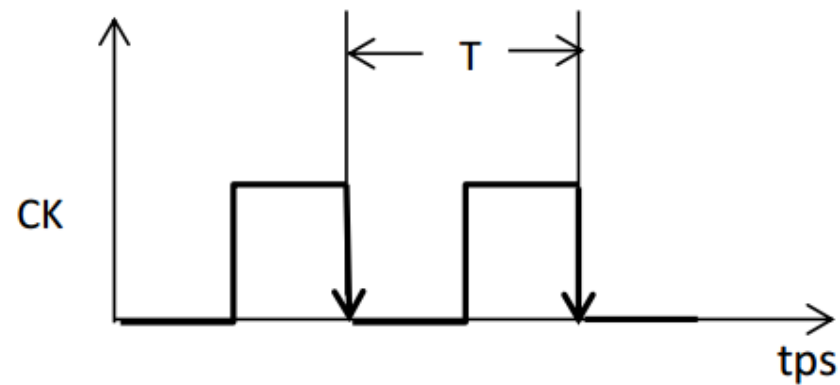
Une horloge est une variable logique qui passe successivement de 0 à 1 et de 1 à 0 d'une façon périodique.

Cette variable est utilisée souvent comme une entrée des circuits séquentiels, le circuit est dit alors synchrone.

L'horloge est notée généralement CK ( Clock) ou parfois H (Horloge)



Horloge active sur front montant



Horloge active sur front descendant

$T$  est la période calculée généralement en secondes.

$F = 1/T$  est la fréquence calculée en Hertz

# Les circuits séquentiels

## **Bascules asynchrones.**

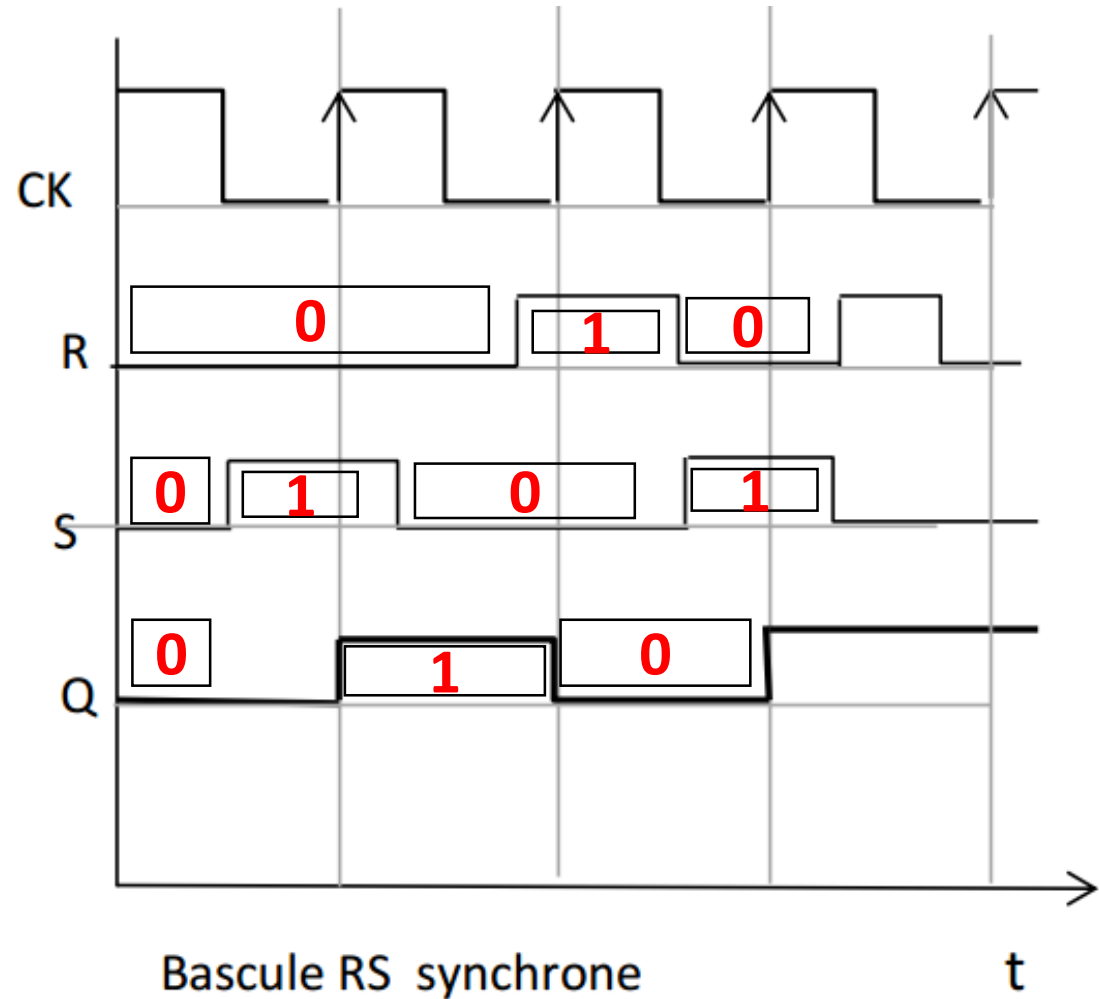
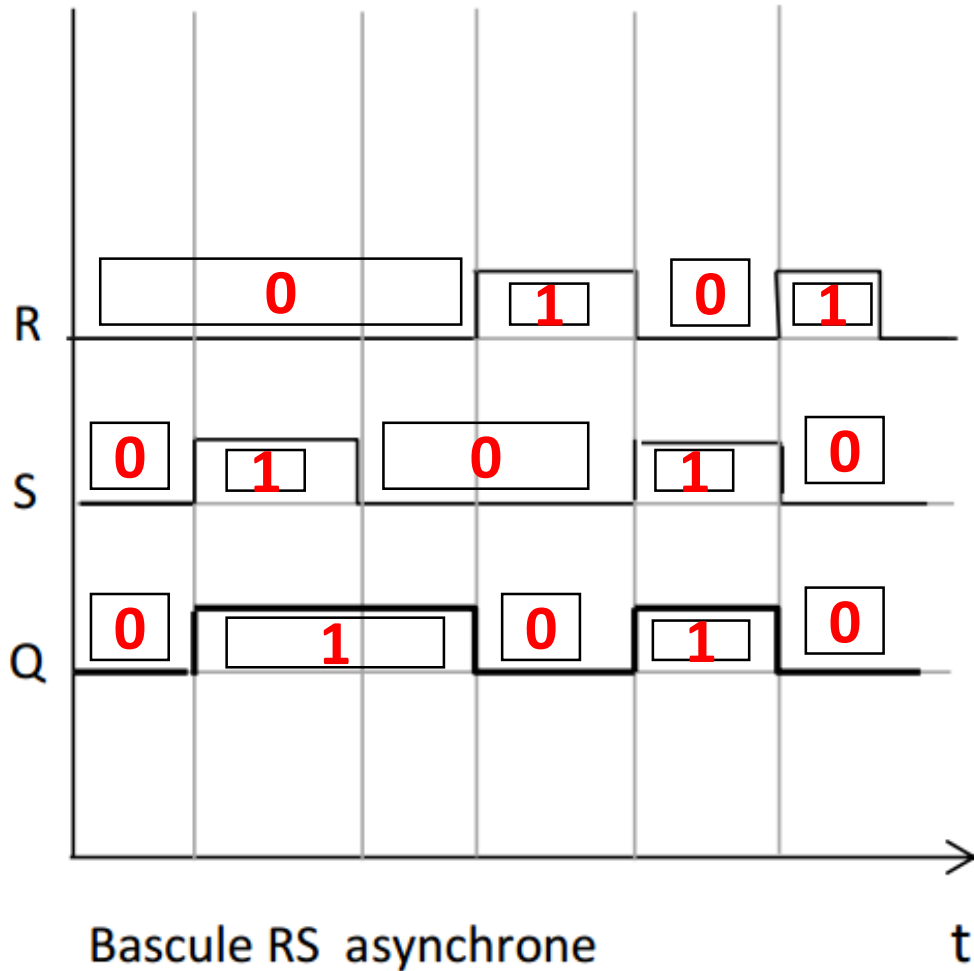
Les sorties des bascules asynchrones peuvent changer à tout moment dès qu'une ou plusieurs entrées changent.

## **Basculs synchrones.**

Le changement sur les sorties se produit après le **changement de l'horloge**. Les entrées servent à préparer le changement d'état, mais ne **provoquent pas** de changement des sorties. Tout changement d'état est synchronisé par l'horloge.

# Les circuits séquentiels

## Exemples de bascules synchrone et asynchrone



# Les circuits séquentiels

## Analyse d'un circuit séquentiel

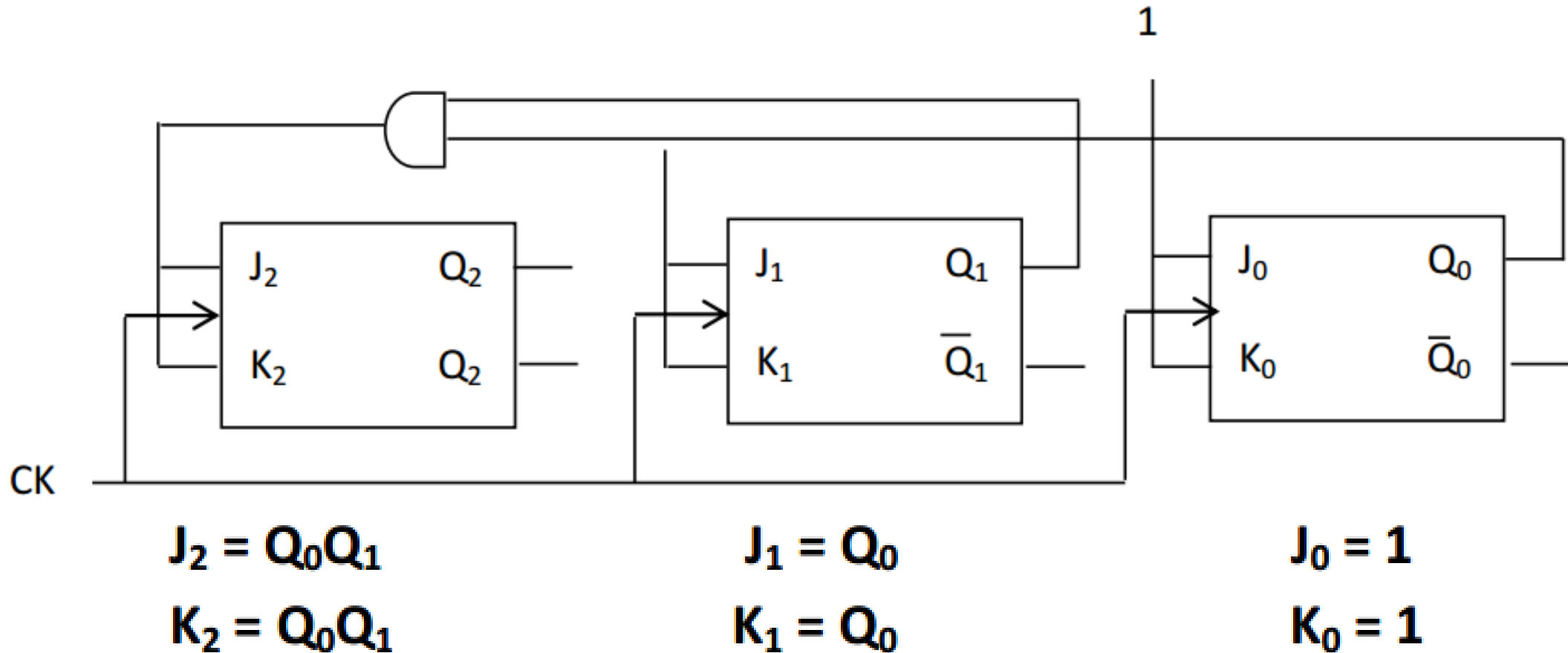
Pour analyser un circuit séquentiel, il faut :

- a) Etablir les équations d'entrée de chaque bascule
- b) Réaliser la Table de Vérité du circuit (le principe est de retrouver les  $Q_{i+}$  à partir des valeurs des équations d'entrée).
- c) En déduire le diagramme des états d'où le rôle du circuit.

Le diagramme des états peut être constitué d'une ou plusieurs séquences

# Les circuits séquentiels

### Example :



# Les circuits séquentiels

Exemple :

$$J_2 = Q_0 Q_1$$

$$K_2 = Q_0 Q_1$$

$$J_1 = Q_0$$

$$K_1 = Q_0$$

$$J_0 = 1$$

$$K_0 = 1$$

$K$	$J$	$Q^+$
0	0	$Q$
0	1	1
1	0	0
1	1	$\bar{Q}$

Table de Vérité

$Q_2$ $Q_1$ $Q_0$	$J_2$ $K_2$	$J_1$ $K_1$	$J_0$ $K_0$	$Q_2^+$ $Q_1^+$ $Q_0^+$
0 0 0	0 0	0 0	1 1	0 0 1
0 0 1	0 0	1 1	1 1	0 1 0
0 1 0	0 0	0 0	1 1	0 1 1
0 1 1	1 1	1 1	1 1	1 0 0
1 0 0	0 0	0 0	1 1	1 0 1
1 0 1	0 0	1 1	1 1	1 1 0
1 1 0	0 0	0 0	1 1	1 1 1
1 1 1	1 1	1 1	1 1	0 0 0



# Les circuits séquentiels

Diagramme des états

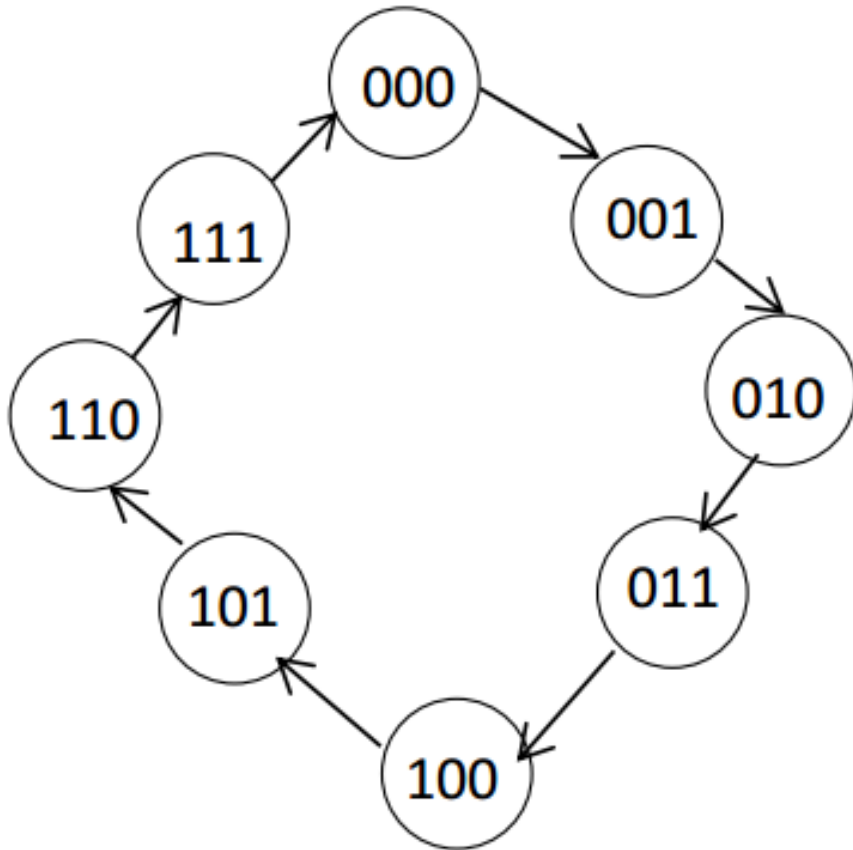


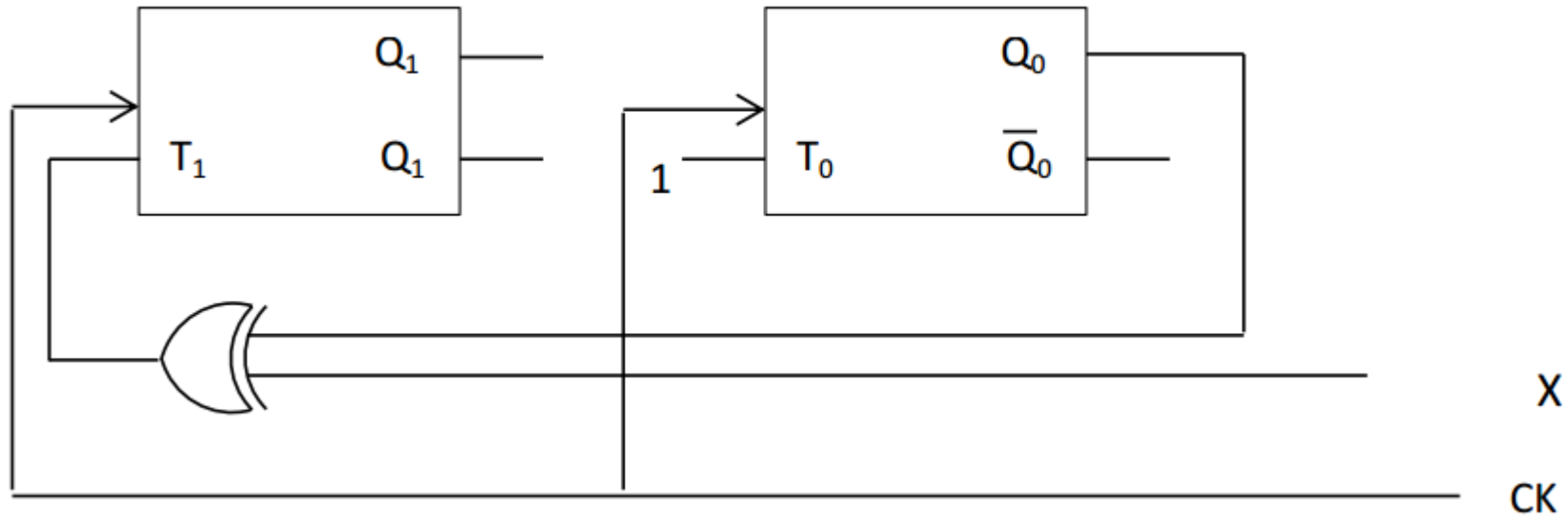
Table de Vérité

$Q_2$ $Q_1$ $Q_0$	$J_2$ $K_2$	$J_1$ $K_1$	$J_0$ $K_0$	$Q_2^+$ $Q_1^+$ $Q_0^+$
0 0 0	0 0	0 0	1 1	0 0 1
0 0 1	0 0	1 1	1 1	0 1 0
0 1 0	0 0	0 0	1 1	0 1 1
0 1 1	1 1	1 1	1 1	1 0 0
1 0 0	0 0	0 0	1 1	1 0 1
1 0 1	0 0	1 1	1 1	1 1 0
1 1 0	0 0	0 0	1 1	1 1 1
1 1 1	1 1	1 1	1 1	0 0 0

Ce circuit représente **un compteur binaire modulo 8**, il compte de 0 à 7

# Les circuits séquentiels

## Exemple 2 :



$T_1 = Q_0 \oplus X$	$T_0 = 1$	<u>Si <math>x = 0</math></u>	<u>Si <math>x = 1</math></u>	
		$T_1 = Q_0$	$T_0 = 1$	$T_1 = \overline{Q_0}$
				$T_0 = 1$

# Les circuits séquentiels

Exemple 2 :

	X	Q <sub>1</sub>	Q <sub>0</sub>	T <sub>1</sub>	T <sub>0</sub>	Q <sub>1</sub> <sup>+</sup> Q <sub>0</sub> <sup>+</sup>
X=0	0	0	0	0	1	0 1
	0	0	1	1	1	1 0
	0	1	0	0	1	1 1
	0	1	1	1	1	0 0
X=1	1	0	0	1	1	1 1
	1	0	1	0	1	0 0
	1	1	0	1	1	0 1
	1	1	1	0	1	1 0

T	Q <sup>+</sup>
0	Q
1	$\bar{Q}$

$$T_1 = Q_0 \oplus X \quad T_0 = 1$$

Si x = 0

$$T_1 = Q_0 \quad T_0 = 1$$

Si x = 1

$$T_1 = \bar{Q}_0 \quad T_0 = 1$$

# Les circuits séquentiels

## Exemple 2 :

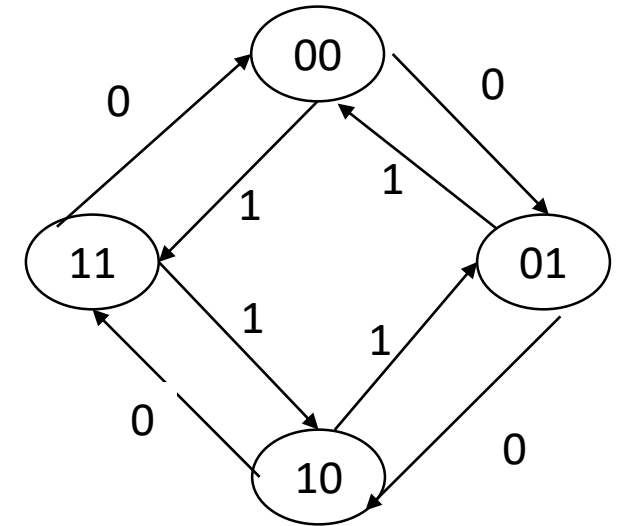
$X = 0$

00 → 01 → 10 → 11  
 ↑

$X = 1$

00 → 11 → 10 → 01  
 ↑

	X	$Q_1 Q_0$		$T_1$	$T_0$	$Q_1^+ Q_0^+$	
X=0	0	0	0	0	1	0	1
	0	0	1	1	1	1	0
	0	1	0	0	1	1	1
	0	1	1	1	1	0	0
X=1	1	0	0	1	1	1	1
	1	0	1	0	1	0	0
	1	1	0	1	1	0	1
	1	1	1	0	1	1	0



Pour  $X = 0$  ce circuit est **un compteur modulo 4** et pour  $X = 1$  c'est **un décompteur modulo 4**

# Les circuits séquentiels

## **Tables d'excitation des bascules**

Une table d'excitation (ou table de transition) consiste à retrouver les valeurs d'entrée d'une bascule selon la variation des états de sortie de cette bascule.

# Les circuits séquentiels

## 1. Bascule RS

$R$	$S$	$Q$	$Q^+$	
0	0	0	0	$R=0\ S=0$
0	0	1	1	$R=0\ S=0$
0	1	0	1	$R=0\ S=1$
0	1	1	1	$R=0\ S=1$
1	0	0	0	$R=1\ S=0$
1	0	1	0	$R=1\ S=0$
1	1	0	X	
1	1	1	X	

Table d'excitation (R S)

$Q$	$Q^+$	$R$	$S$
0	0	X	0
0	1	0	1
1	0	1	0
1	1	0	X

# Les circuits séquentiels

## 1. Bascule JK

$K$	$J$	$Q$	$Q^+$	
0	0	0	0	
0	0	1	1	$J = 0 \ K=0$
0	1	0	1	
0	1	1	1	$J = 1 \ K=0$
1	0	0	0	
1	0	1	0	
1	1	0	1	
1	1	1	0	

Table d'excitation ( $J \ K$ )

$Q$	$Q^+$	$J$	$K$
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

# Les circuits séquentiels

## 1. Bascule T

$T$	$Q$	$Q^+$
0	0	0
0	1	1
1	0	1
1	1	0

Table d'excitation (T)

$Q$	$Q^+$	$T$
0	0	0
0	1	1
1	0	1
1	1	0



# Les circuits séquentiels

## 1. Bascule D

$D$	$Q$	$Q^+$
0	0	0
0	1	0
1	0	1
1	1	1

Table d'excitation (D)

$Q$	$Q^+$	$D$
0	0	0
0	1	1
1	0	0
1	1	1

# Les circuits séquentiels

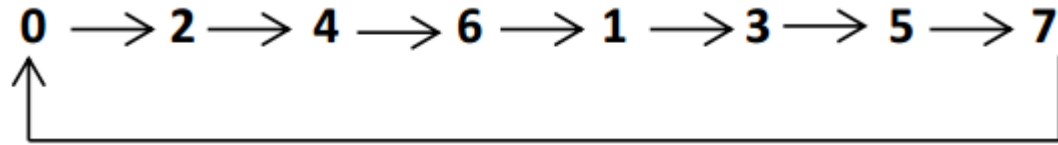
## Synthèse d'un circuit séquentiel

La synthèse d'un circuit séquentiel consiste à retrouver les fonctions d'entrée de ce circuit à partir d'un diagramme d'états (séquence). Pour cela il faut :

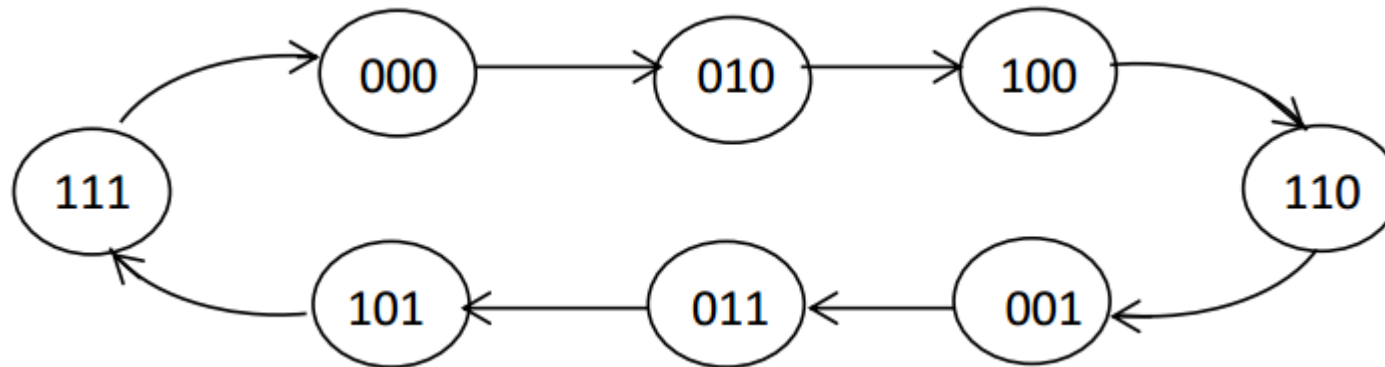
- a) Etablir le diagramme des états (ou séquence) et donner le nombre de bascules nécessaires.
- b) Réaliser **la table de transition**
- c) En déduire les équations d'entrée aux bascules
- d) Réaliser le circuit correspondant

# Les circuits séquentiels

Exemple :

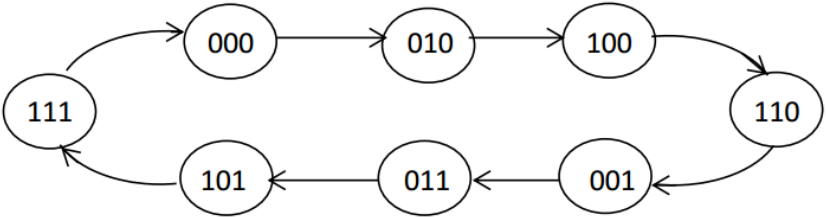


Séquence



# Les circuits séquentiels

Table de transition



$Q$	$Q^+$	$J$	$K$
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

$Q_2$ $Q_1$ $Q_0$	$Q_2^+$ $Q_1^+$ $Q_0^+$	$J_2$ $K_2$	$J_1$ $K_1$	$J_0$ $K_0$
0 0 0	0 1 0	0 X	1 X	0 X
0 0 1	0 1 1	0 X	1 X	X 0
0 1 0	1 0 0	1 X	X 1	0 X
0 1 1	1 0 1	1 X	X 1	X 0
1 0 0	1 1 0	X 0	1 X	0 X
1 0 1	1 1 1	X 0	1 X	X 0
1 1 0	0 0 1	X 1	X 1	1 X
1 1 1	0 0 0	X 1	X 1	X 1

Table de transition

$Q_2\ Q_1\ Q_0$	$Q_2^+\ Q_1^+\ Q_0^+$	$J_2\ K_2$	$J_1\ K_1$	$J_0\ K_0$
0 0 0	0 1 0	0 X	1 X	0 X
0 0 1	0 1 1	0 X	1 X	X 0
0 1 0	1 0 0	1 X	X 1	0 X
0 1 1	1 0 1	1 X	X 1	X 0
1 0 0	1 1 0	X 0	1 X	0 X
1 0 1	1 1 1	X 0	1 X	X 0
1 1 0	0 0 1	X 1	X 1	1 X
1 1 1	0 0 0	X 1	X 1	X 1

$J_2 = Q_1$  $J_1 = 1$  $J_0 = Q_2Q_1$

$K_2 = Q_1$  $K_1 = 1$  $K_0 = Q_2Q_1$

$Q_1Q_0 \backslash Q_2$	0 0	0 1	1 1	1 0
0	0	0	1	1
1	X	X	X	X

$J_2 = Q_1$

$Q_1Q_0 \backslash Q_2$	0 0	0 1	1 1	1 0
0	X	X	X	X
1	0	0	1	1

$K_2 = Q_1$

$Q_1Q_0 \backslash Q_2$	0 0	0 1	1 1	1 0
0	0	X	0	X
1	0	X	X	1

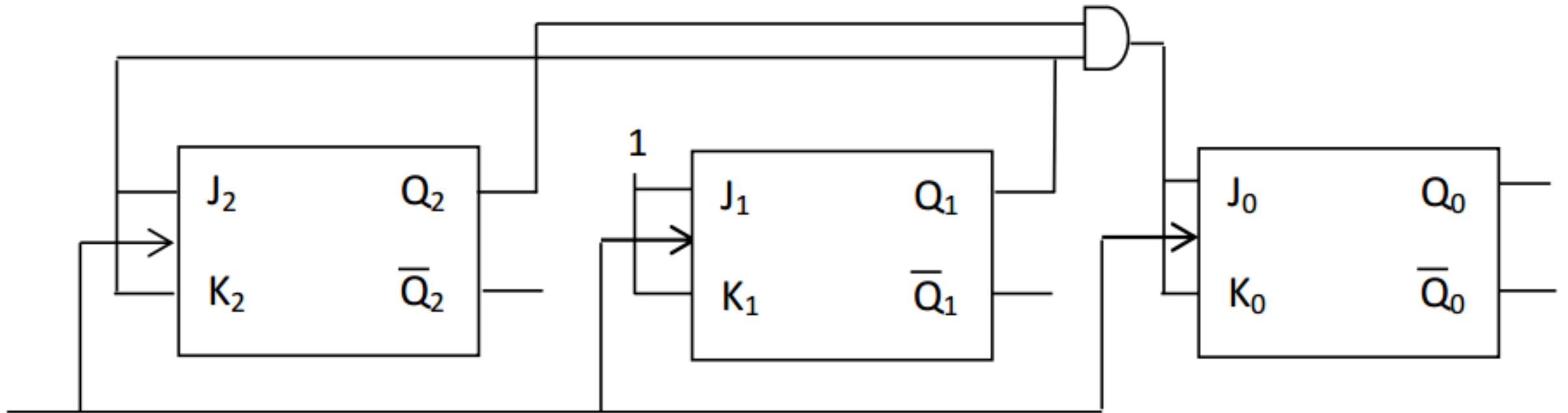
$J_0 = Q_2Q_1$

$Q_1Q_0 \backslash Q_2$	0 0	0 1	1 1	1 0
0	X	0	0	X
1	X	0	1	X

$K_0 = Q_2Q_1$

# Les circuits séquentiels

Circuit :



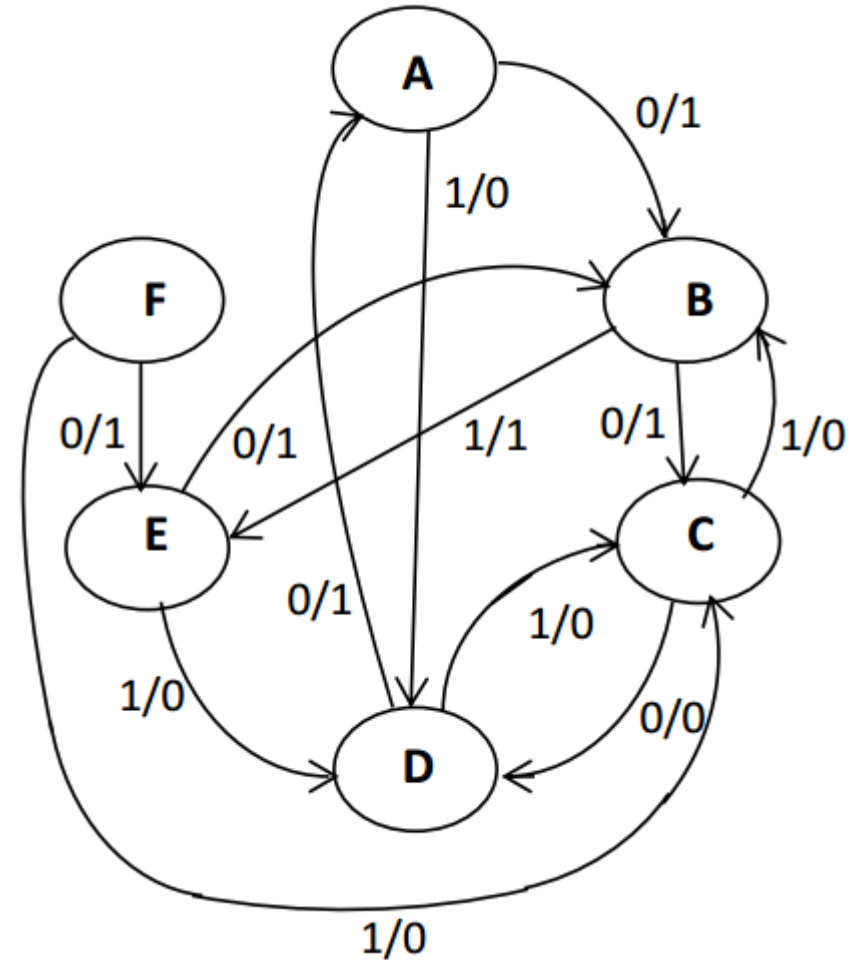
# Les circuits séquentiels

## Exemple 2 (Diagramme avec états équivalents)

Dans un diagramme d'états, il arrive parfois que deux ou plusieurs états soient équivalents, dans ce cas il faut le simplifier. Deux états à l'instant (t) sont équivalents s'ils ont le même état suivant (t+1) avec les mêmes variables de contrôle (entrée et sortie)

Pour simplifier le diagramme, on le représente sous forme tabulaire

Diagramme des états initial



# Les circuits séquentie

Représentation sous forme tabulaire

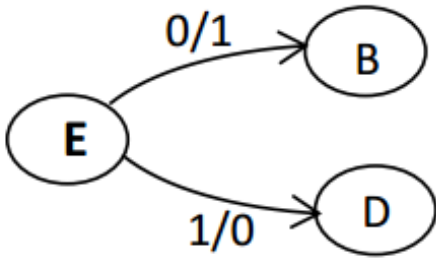
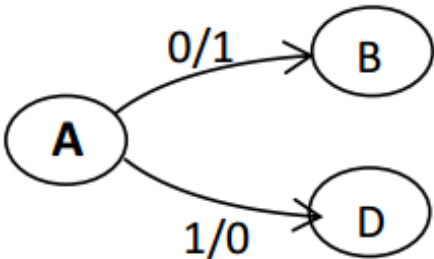
## Exemple 2 (Diagramme avec états équivalents)

Pour simplifier le diagramme, on le représente sous forme tabulaire

On voit que pour les mêmes variables d'entrée/sortie A et E ont les mêmes états suivants donc ils sont équivalents ; Il faut alors supprimer un des 2.

Dans cet exemple on supprime E et on remplace tous les E du tableau par A

Etat (t)	X	Y	Etat (t+1)
A	0	1	B
A	1	0	D
E	0	1	B
E	1	0	D



Etat (t)	X	Y	Etat (t+1)
A	0	1	B
A	1	0	D
B	0	1	C
B	1	1	<del>E</del> A
C	0	0	D
C	1	0	B
D	0	1	A
D	1	0	C
E	0	1	B
E	1	0	D
F	0	1	<del>E</del> A
F	1	0	C



# Les circuits séquentiels

## Exemple 2 (Diagramme avec états équivalents)

On a également les états **D** et **F** qui sont équivalents, on supprime donc **F** et on obtient un nouveau tableau et un nouveau diagramme

Etat (t)	X	Y	Etat (t+1)
A	0	1	B
A	1	0	D
B	0	1	C
B	1	1	A
C	0	0	D
C	1	0	B
D	0	1	A
D	1	0	C

Tableau simplifié

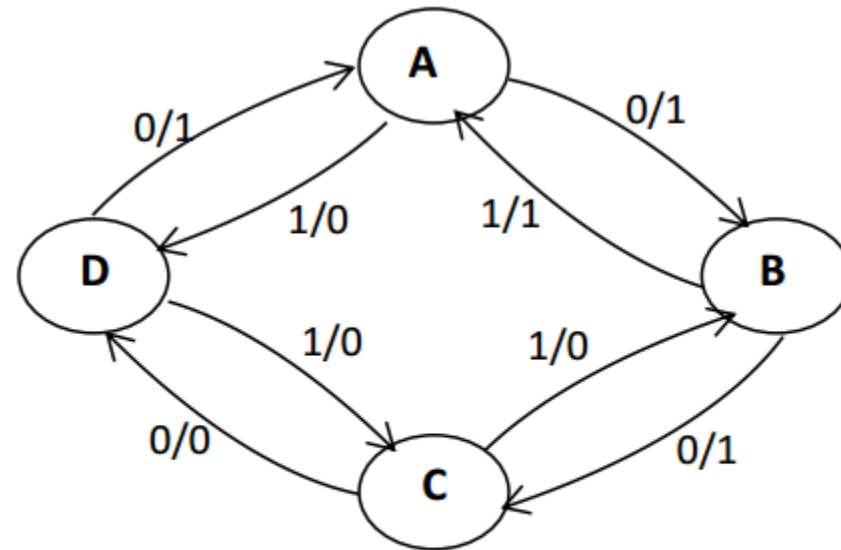


Diagramme des états simplifié

# Les circuits séquentiels

## Exemple 2 (Diagramme avec états équivalents)

Pour réaliser le circuit il faut codifier les états. Généralement on utilise des codes binaires croissant selon l'ordre alphabétique.

A = 00 B = 01 C = 10 D = 11

Max (A,B,C,D) = D = 11

La plus grande valeur s'écrit sur 2 bits donc il faut 2 bascules pour réaliser ce circuit.

# Les circuits séquentiels

## Exemple 2 (Diagramme avec états équivalents)

Table de transition :

X	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>1</sub> <sup>+</sup>	Q <sub>0</sub> <sup>+</sup>	T <sub>1</sub>	T <sub>0</sub>	Y
0	0	0	0	1	0	1	1
0	0	1	1	0	1	1	1
0	1	0	1	1	0	1	0
0	1	1	0	0	1	1	1
1	0	0	1	1	1	1	0
1	0	1	0	0	0	1	1
1	1	0	0	1	1	1	0
1	1	1	1	0	0	1	0

Q <sub>1</sub> Q <sub>0</sub> X	00	01	11	10
0	0	1	1	0
1	1	0	0	1

$$T_1 = X \oplus Q_0$$

$$T_0 = 1$$

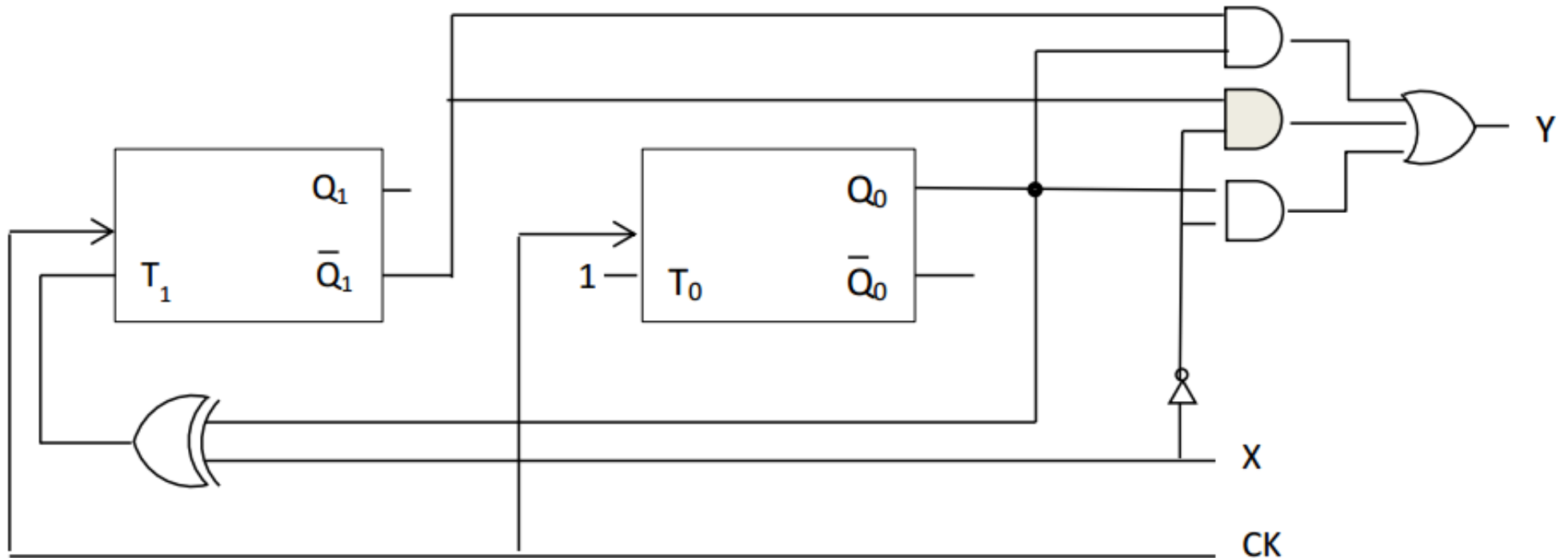
Q <sub>1</sub> Q <sub>0</sub> X	00	01	11	10
0	1	1	1	0
1	0	1	0	0

$$Y = \bar{X} \bar{Q}_1 + X Q_0 + Q_1 Q_0$$

# Les circuits séquentiels

## Exemple 2 (Diagramme avec états équivalents)

Circuit correspondant :



# Chronogrammes

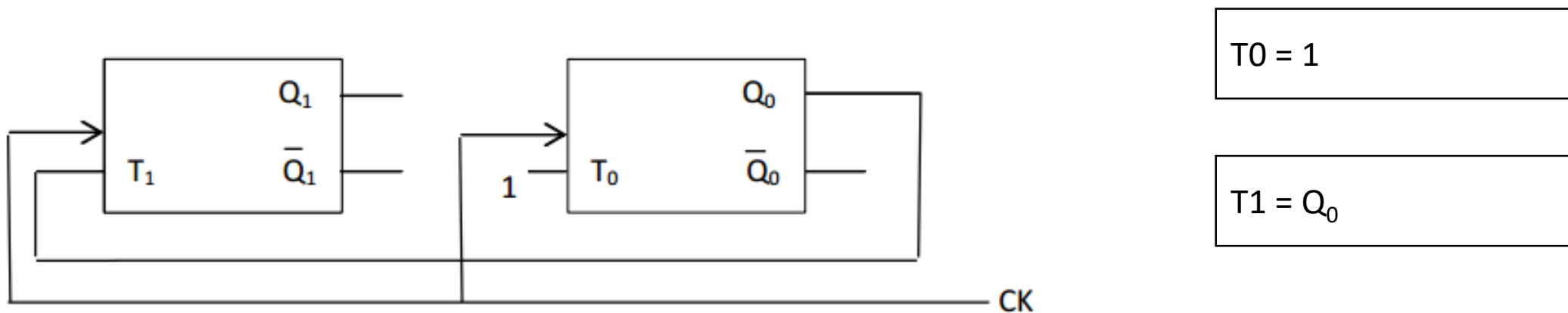
**Le chronogramme** est une représentation graphique de l'évolution de l'état d'un circuit dans le temps. Il utilise une horloge de période  $T$ .

Il existe deux types de circuits séquentiels, les circuits synchrones et les circuits asynchrones :

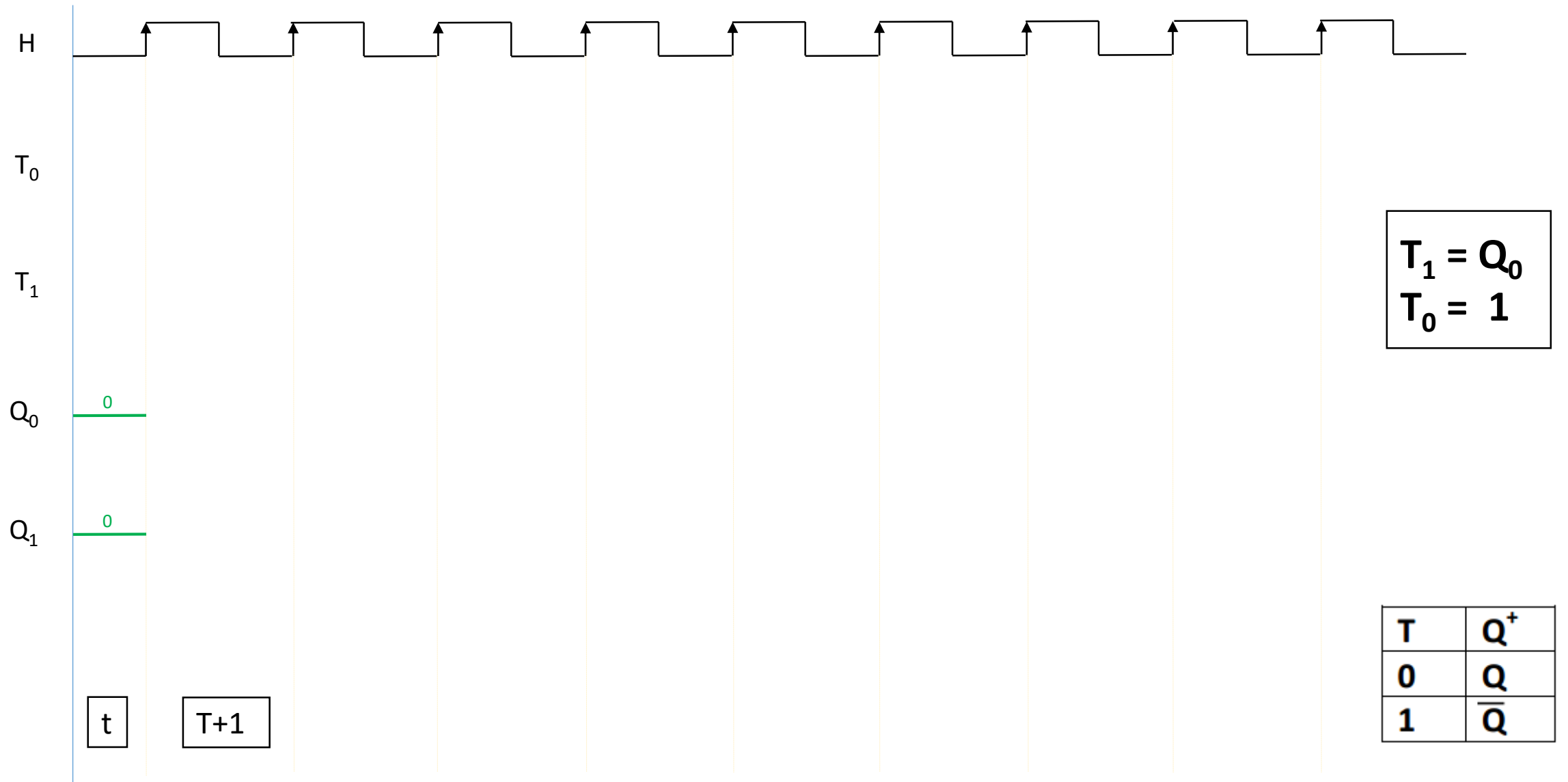
- **Dans un circuit synchrone**, toutes les bascules sont reliées à la même horloge.
  - **Dans un circuit asynchrone**, les bascules n'ont pas la même horloge.
- 
- Généralement on retrouve la séquence d'un circuit à l'aide d'une table de vérité
  - mais on peut aussi retrouver directement celle – ci à l'aide d'un **chronogramme**.

# Chronogrammes

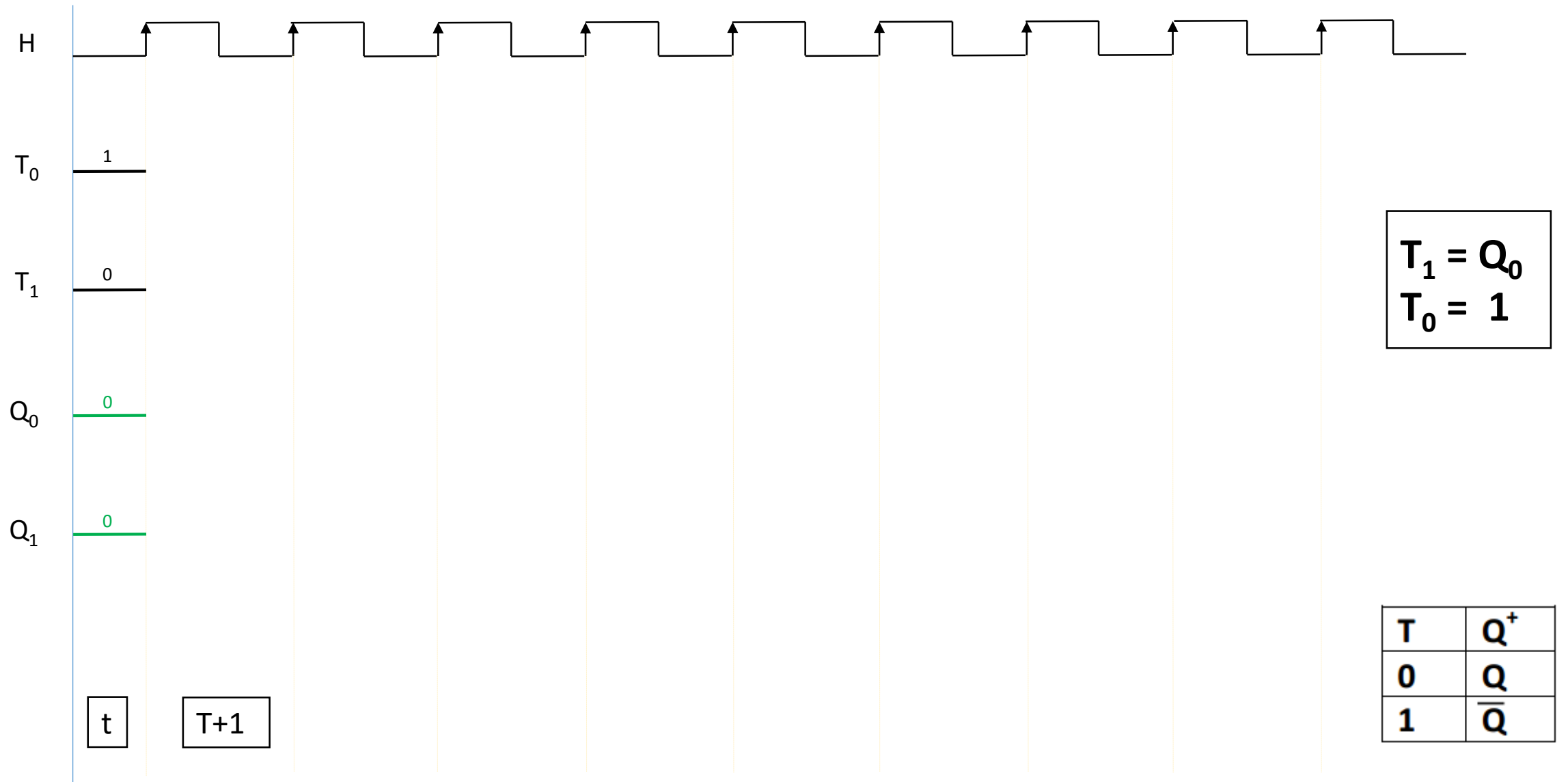
- Pour réaliser le chronogramme d'un circuit il faut :
  - a) Donner l'état initial de chaque bascule à l'instant (t)
  - b) En déduire les valeurs des entrées pour chaque bascule à l'instant (t)
  - c) A partir de ces entrées, retrouver l'état de chaque bascule à l'instant (t+1)
  - d) (t+1) devient (t) et on recommence jusqu'à ce qu'on retrouve l'état initial
- **Exemple 1 :**    **circuit synchrone**



# Example 1

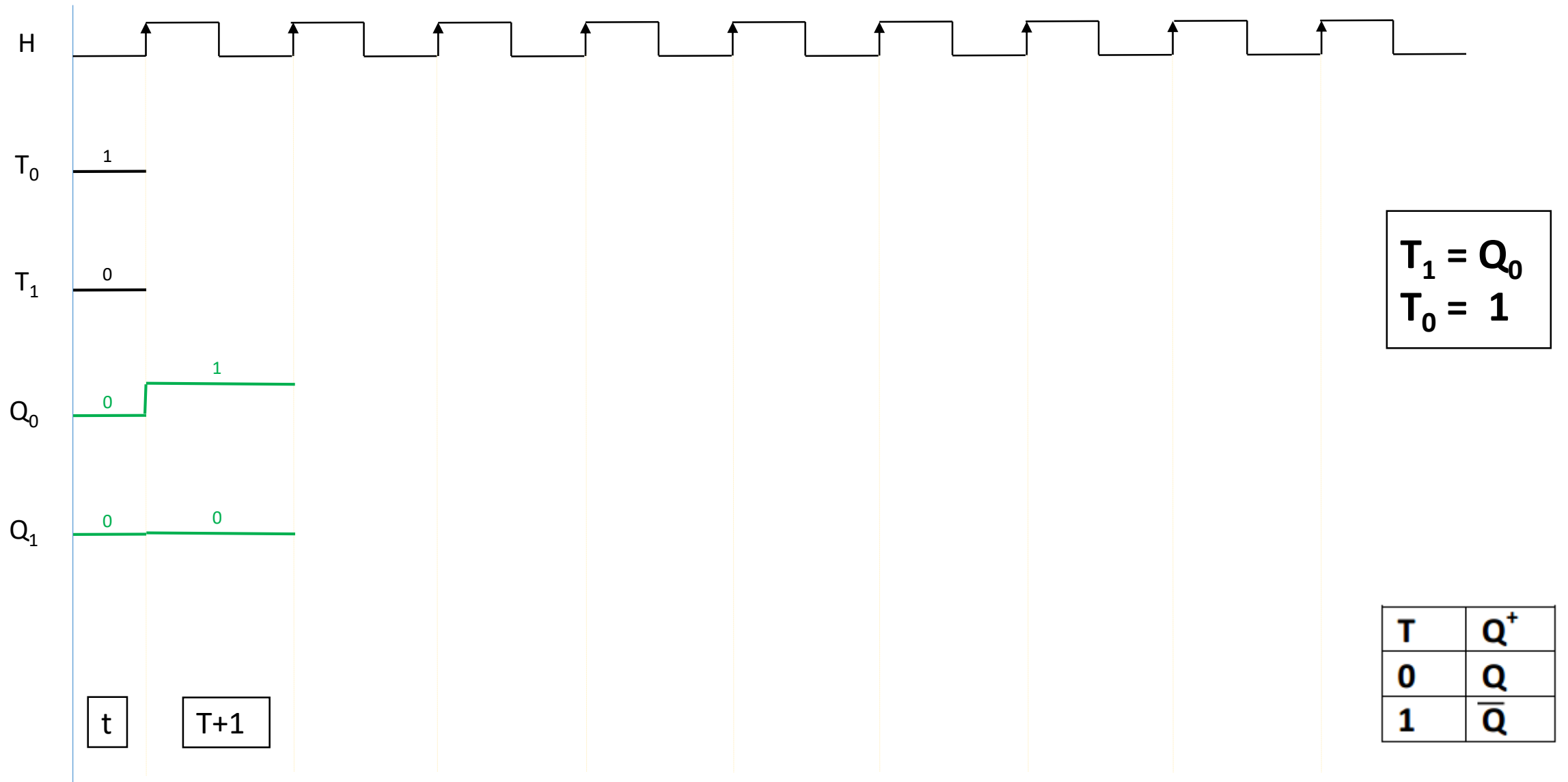


# Example 1

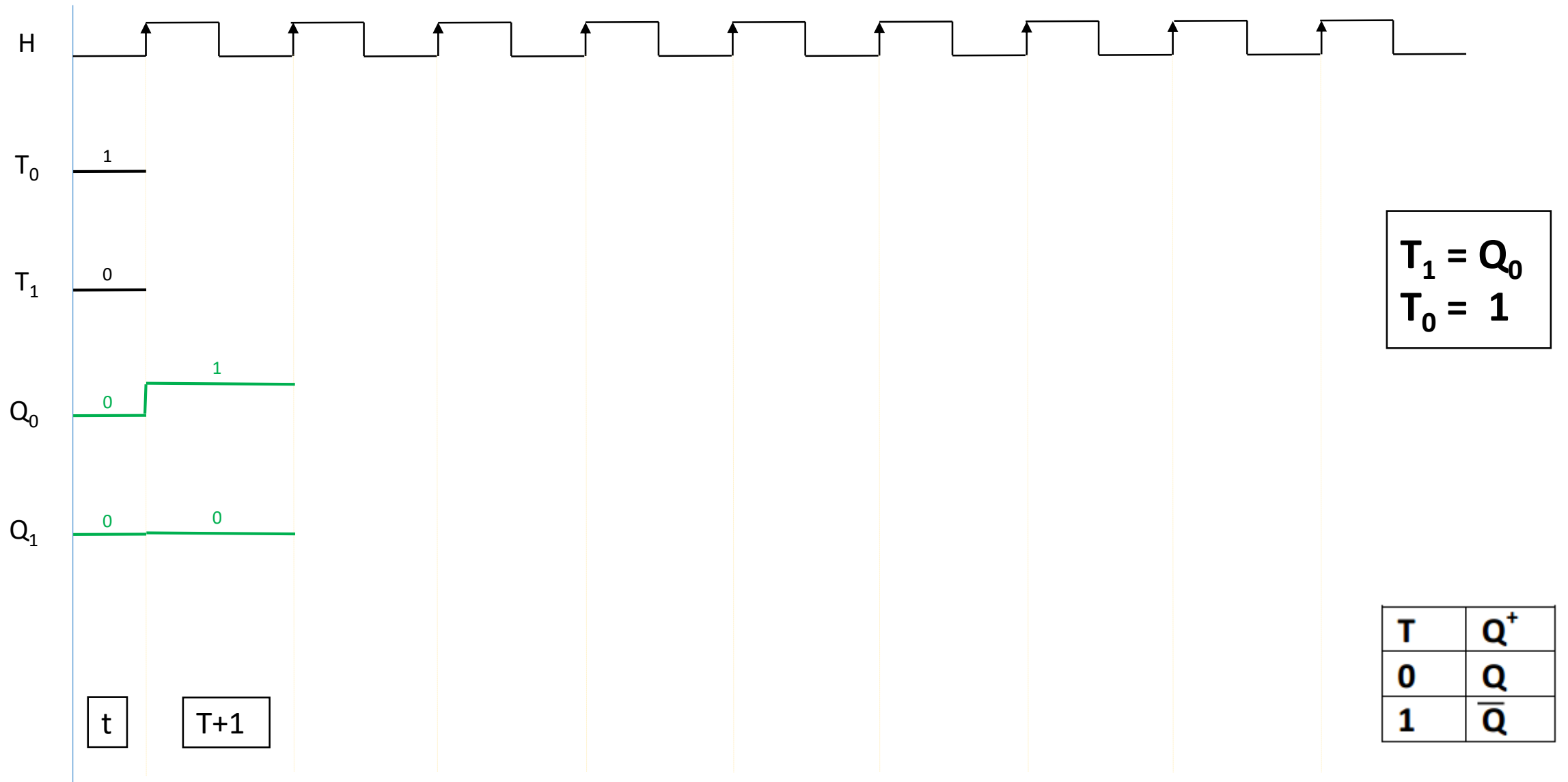




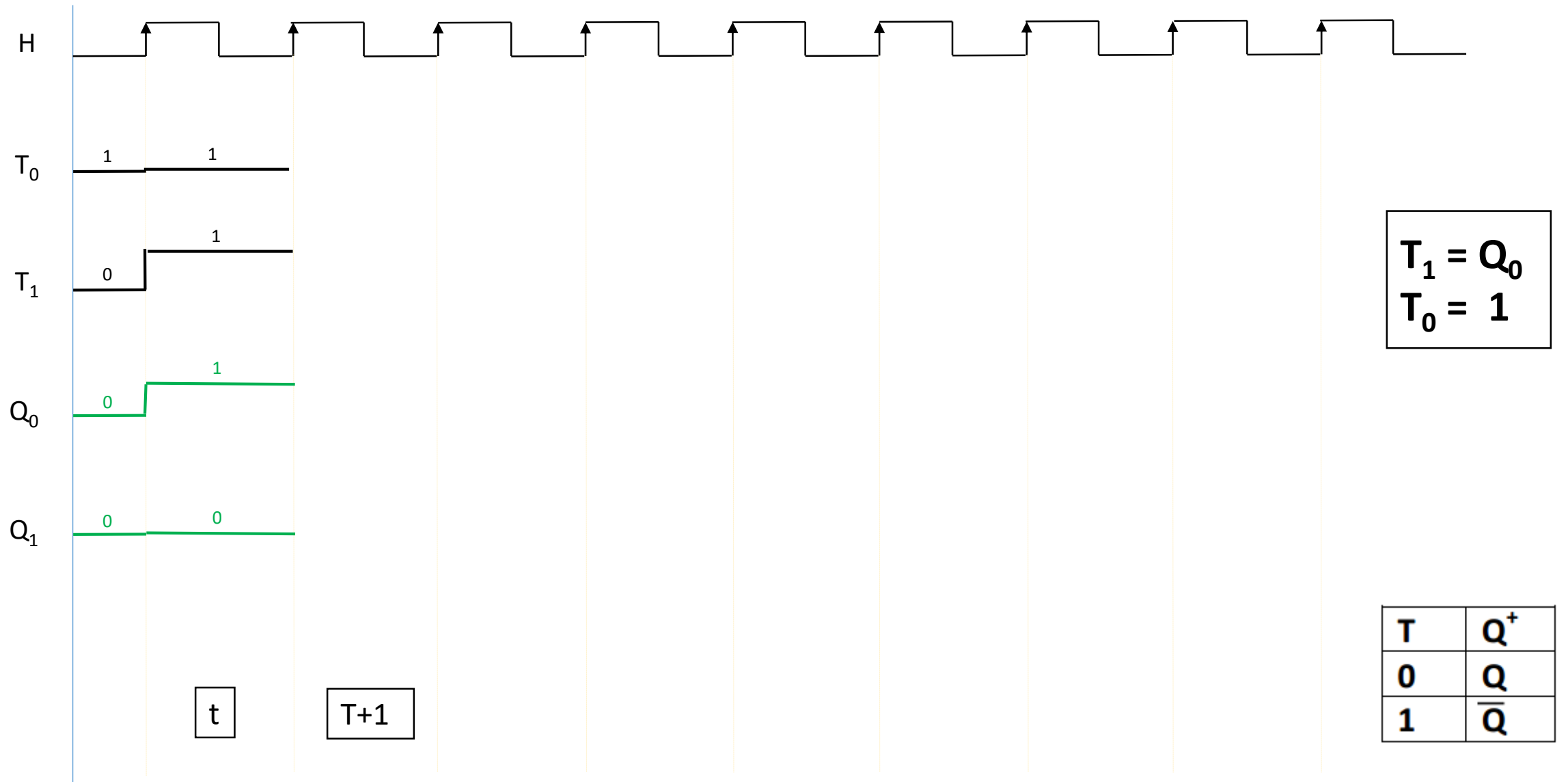
# Example 1



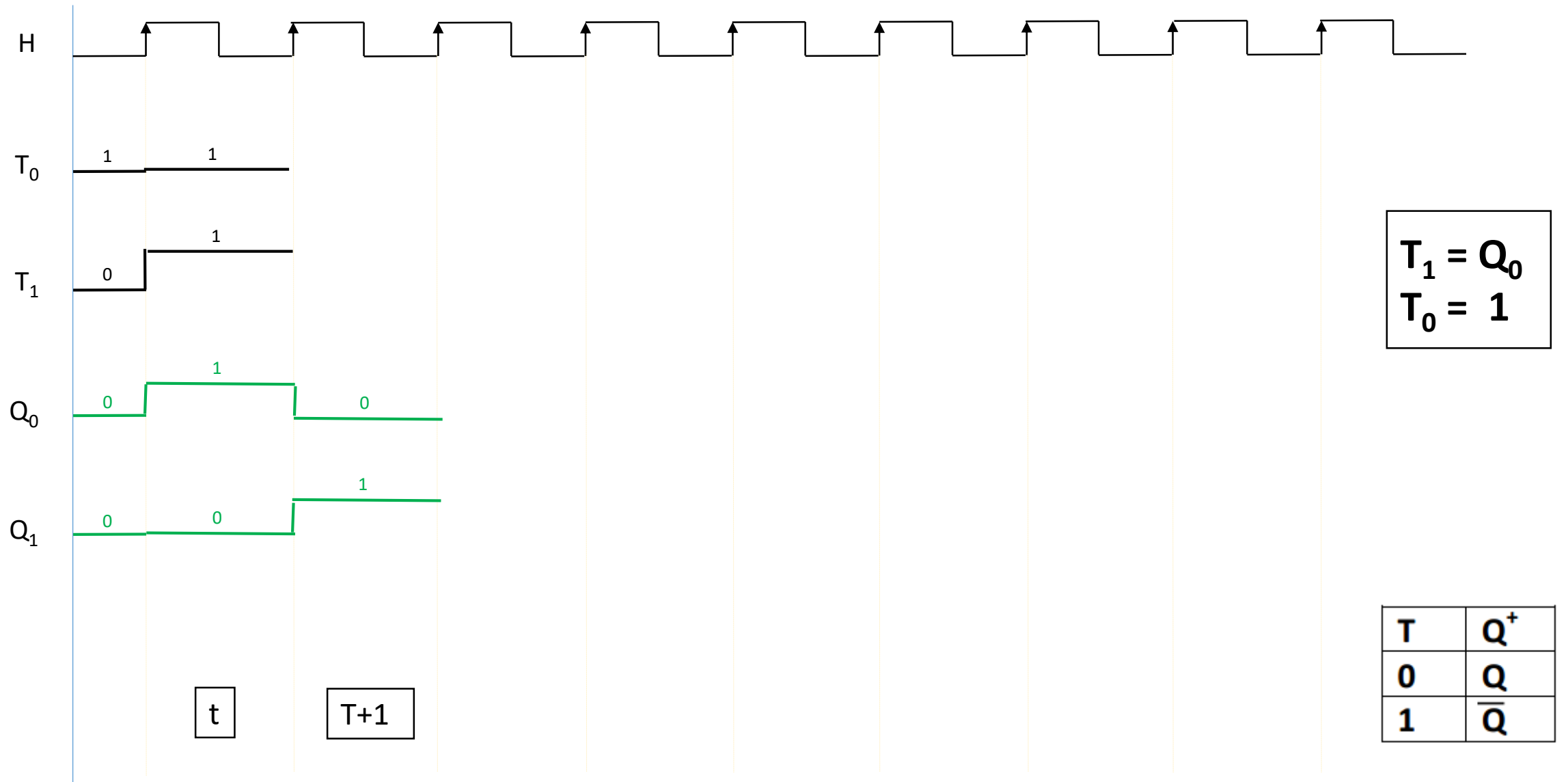
# Example 1



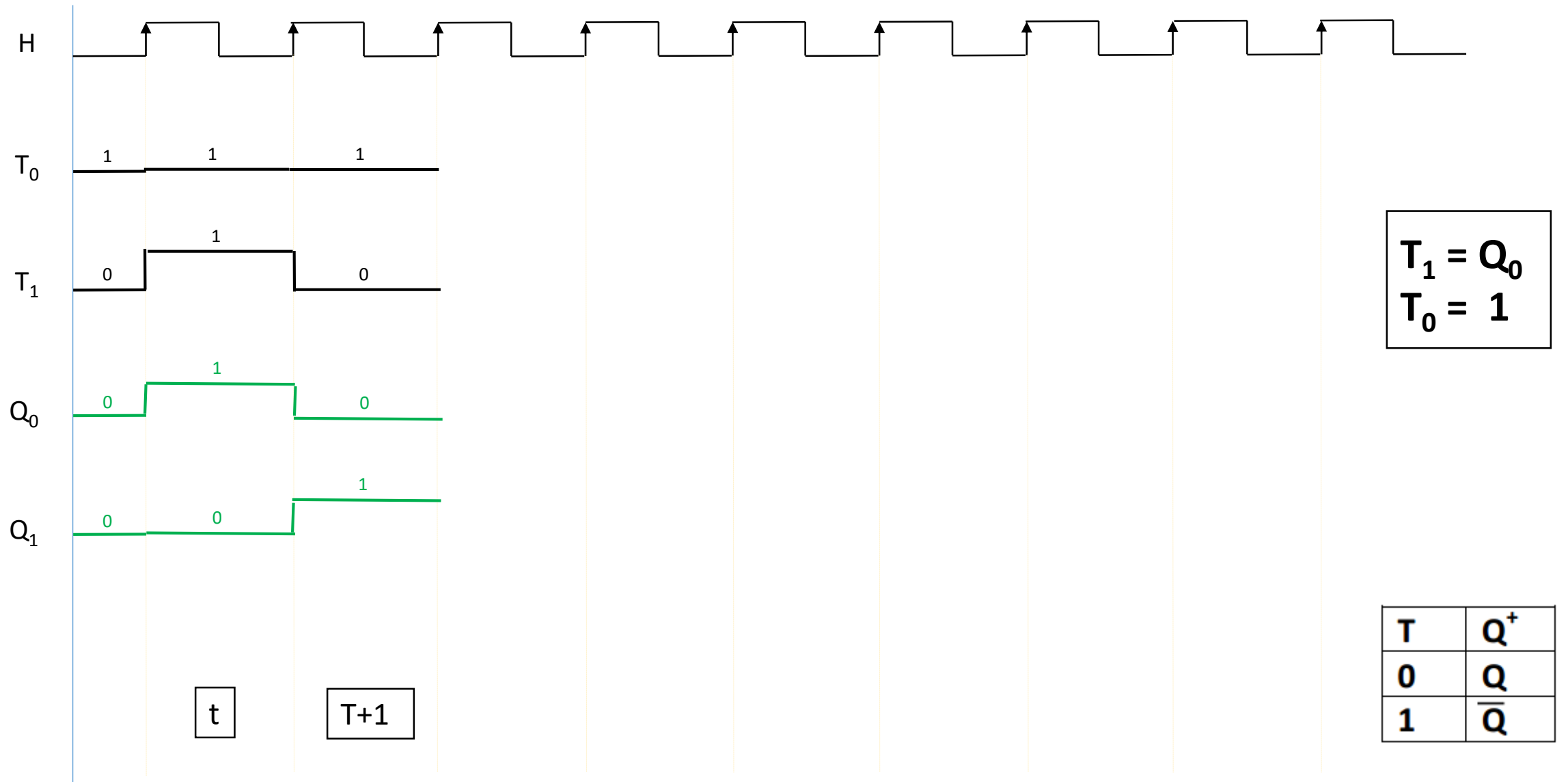
# Example 1



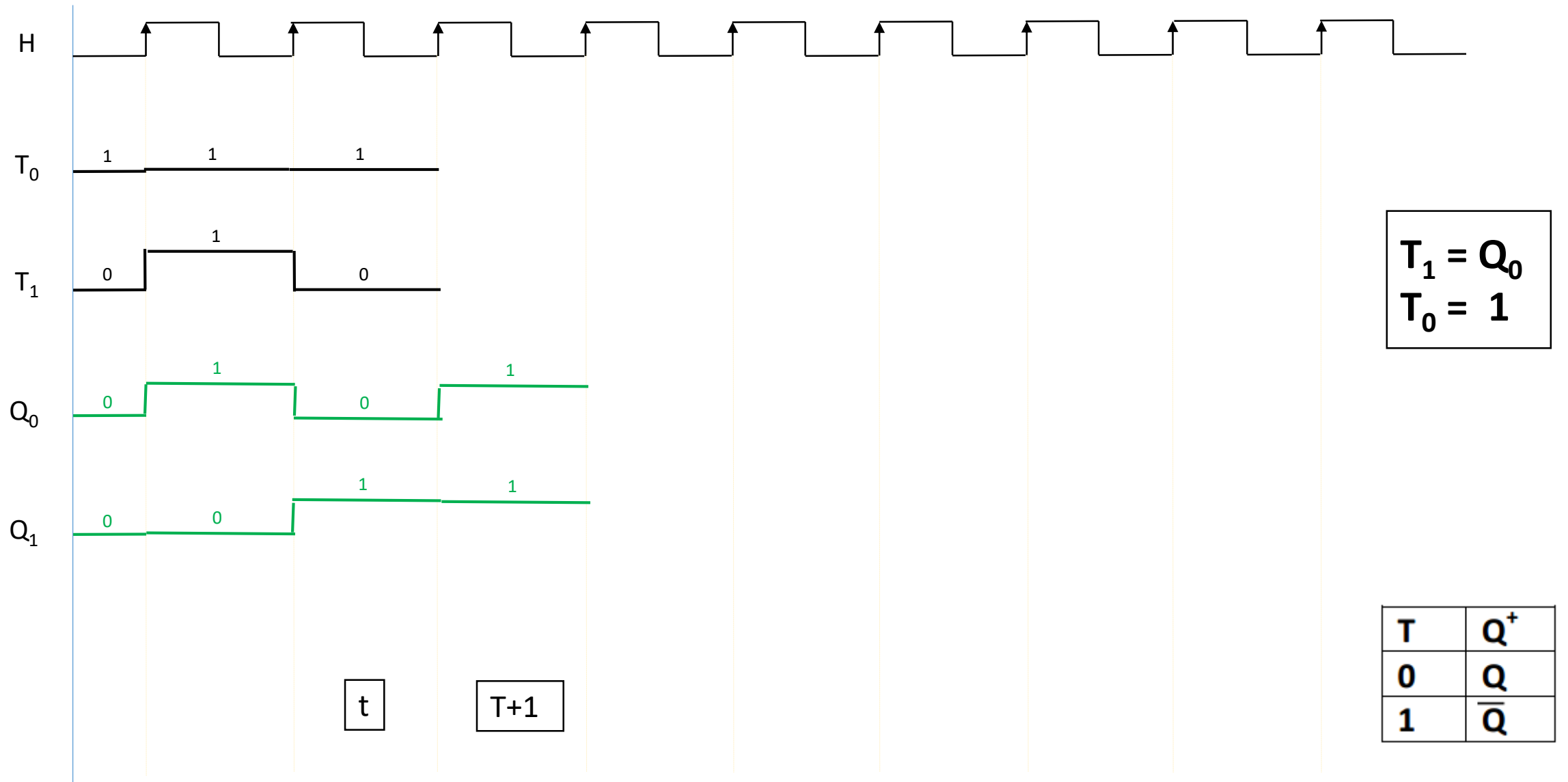
# Example 1



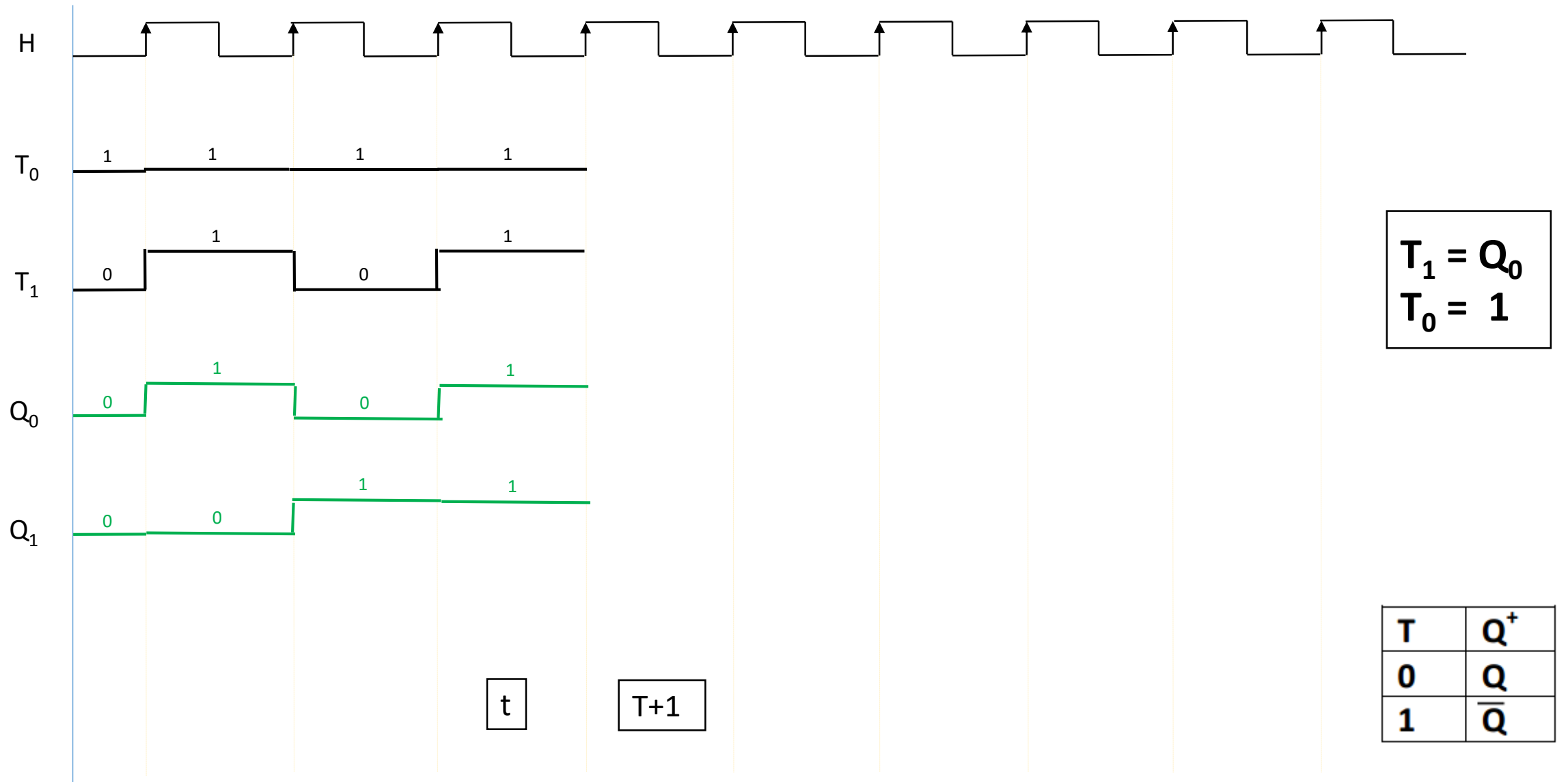
# Example 1



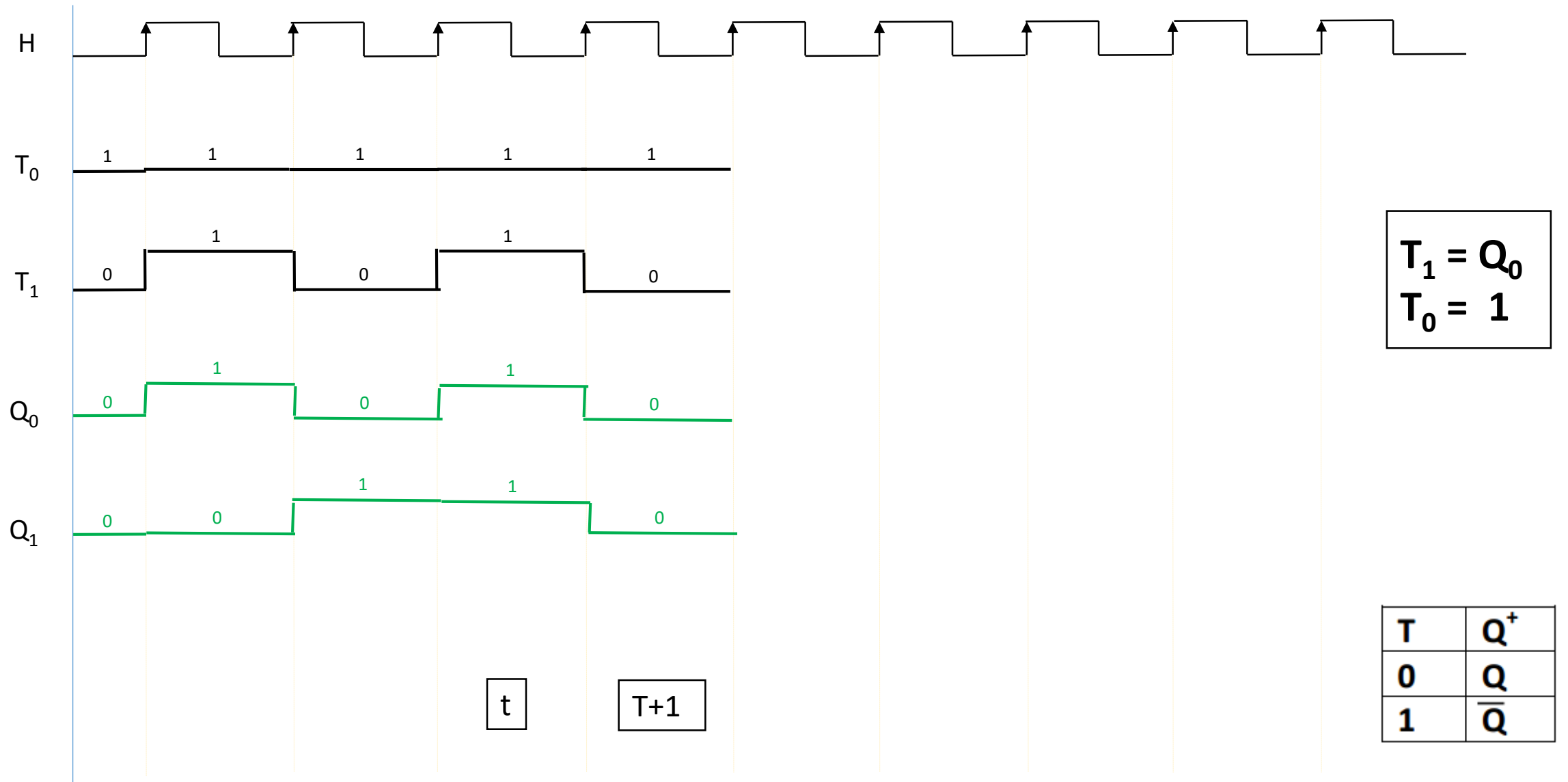
# Example 1



# Example 1

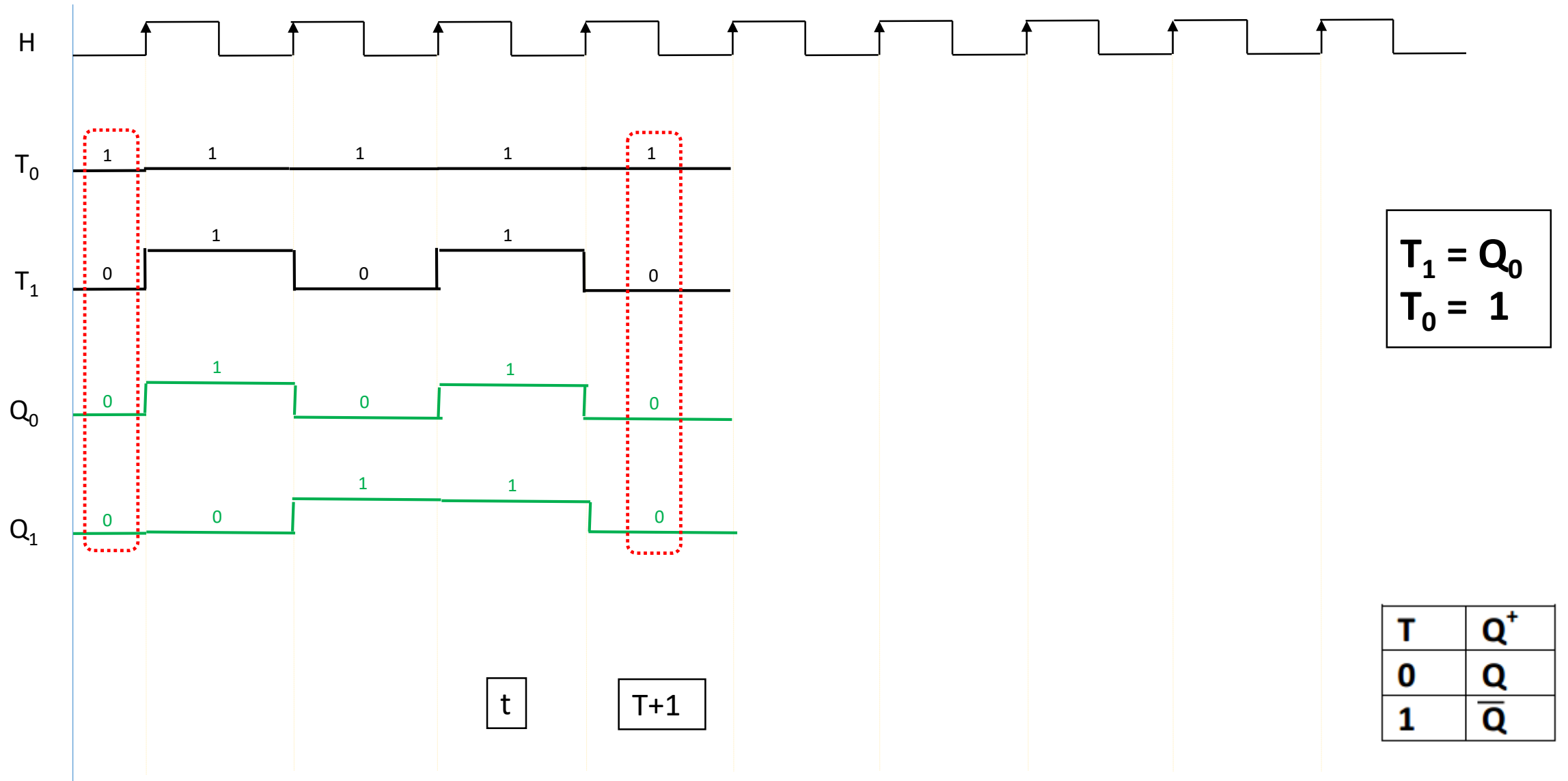


# Example 1

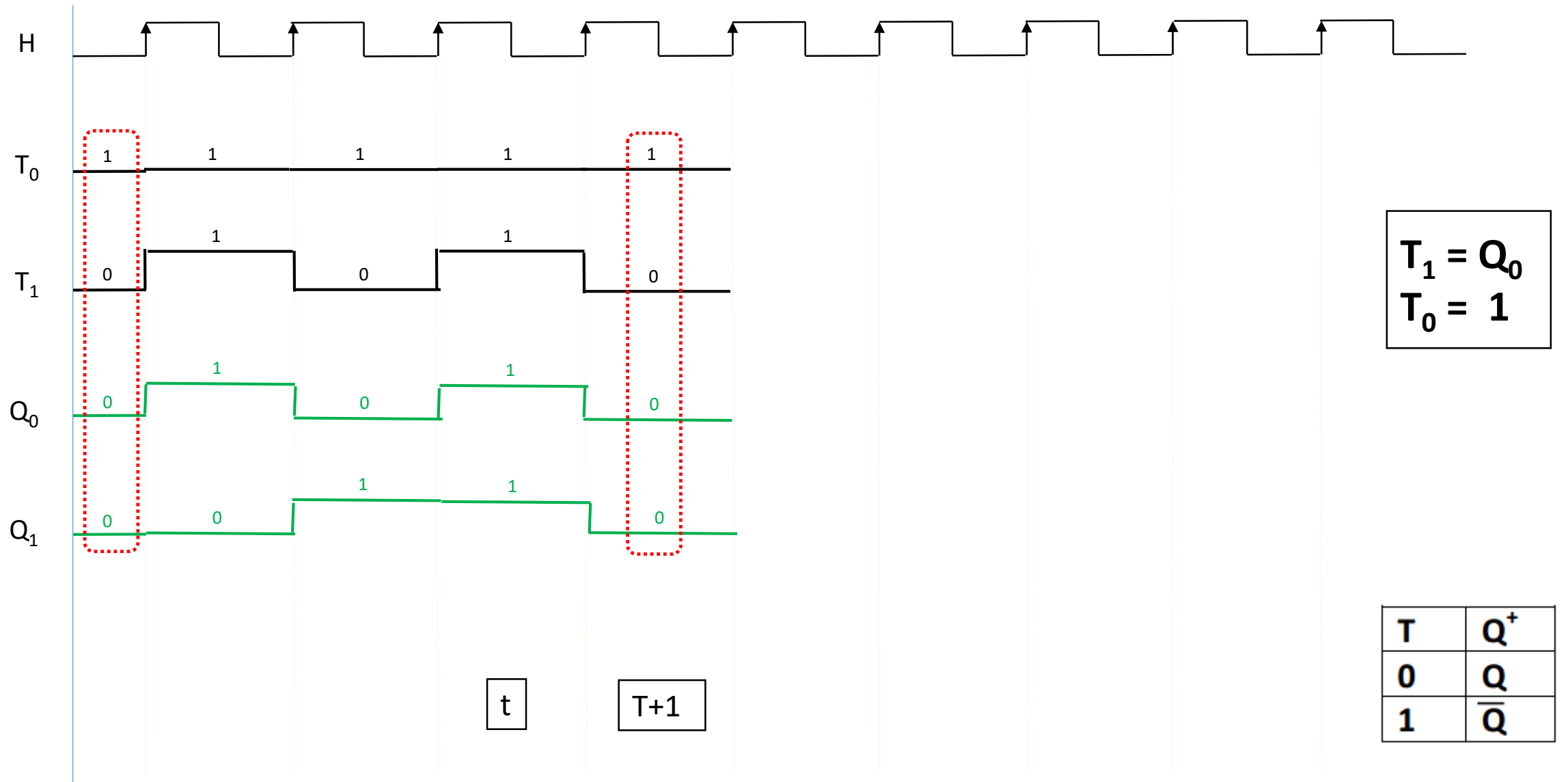




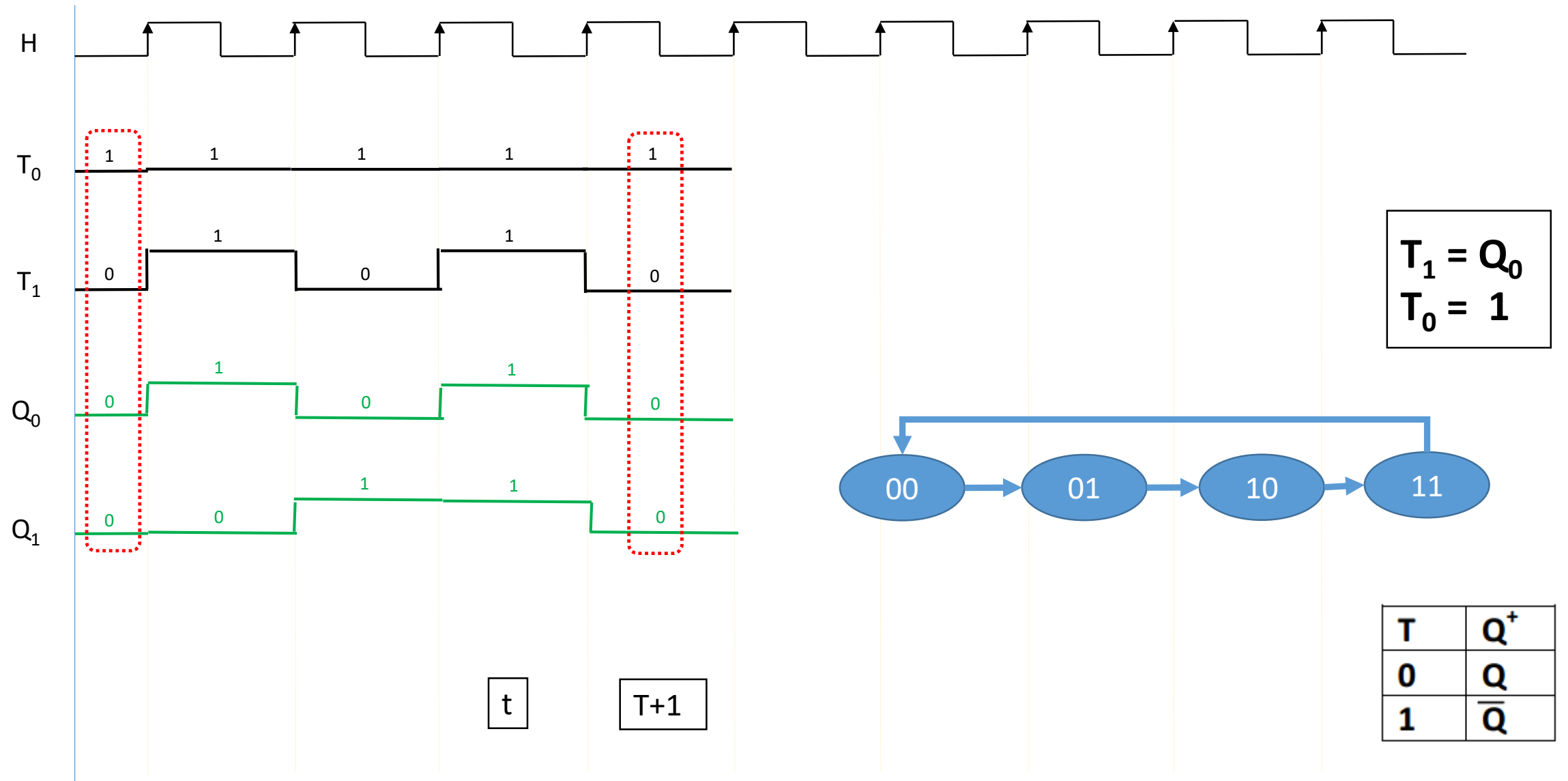
# Example 1



# Example 1

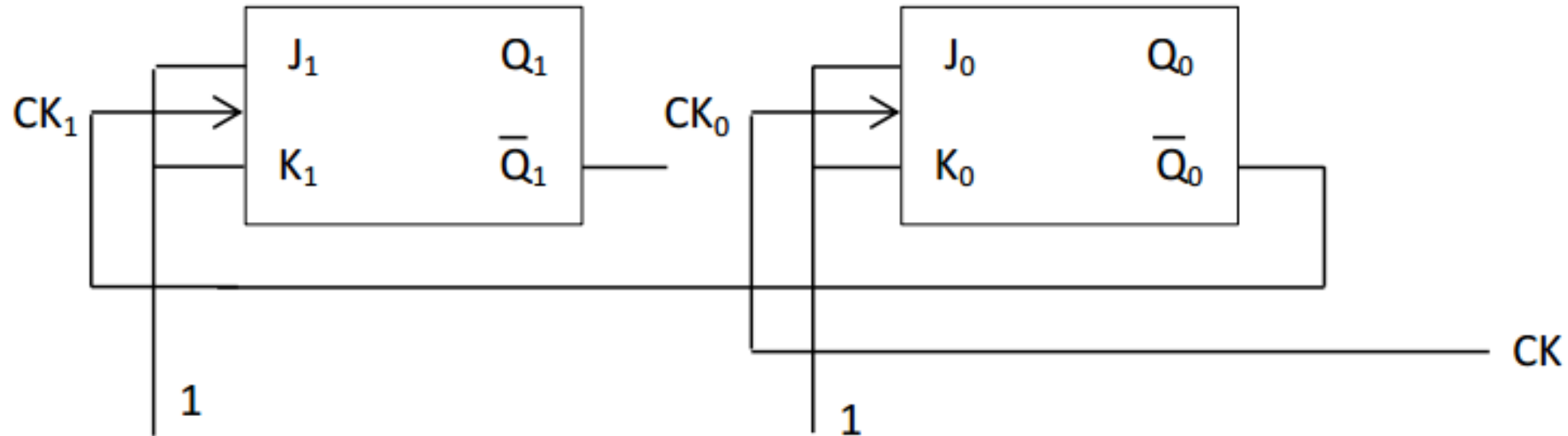


# Example 1



# Chronogrammes

- Exemple 2 : **Circuit asynchrone**



$J_0 = 1$

$K_0 = 1$

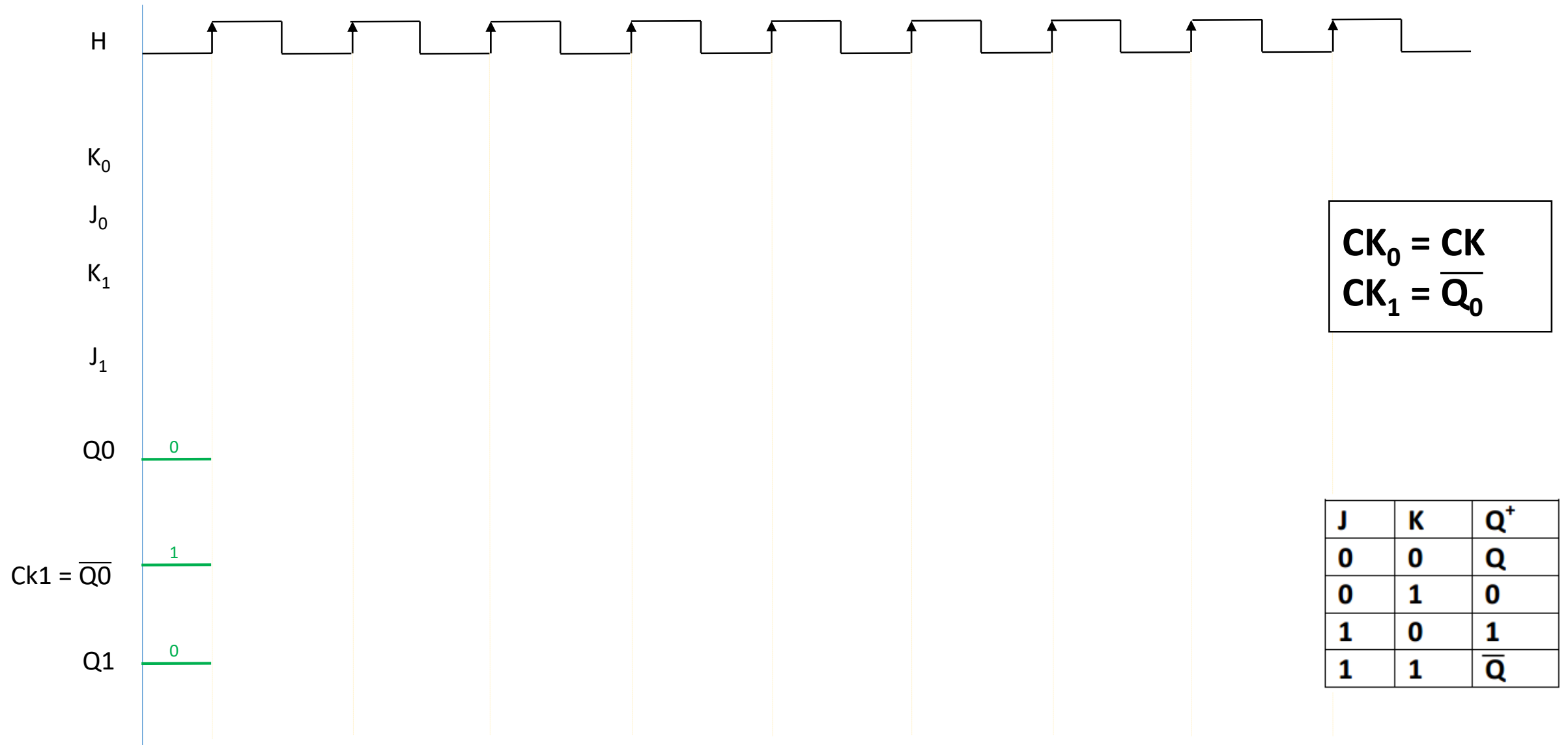
$J_1 = 1$

$J_1 = 1$

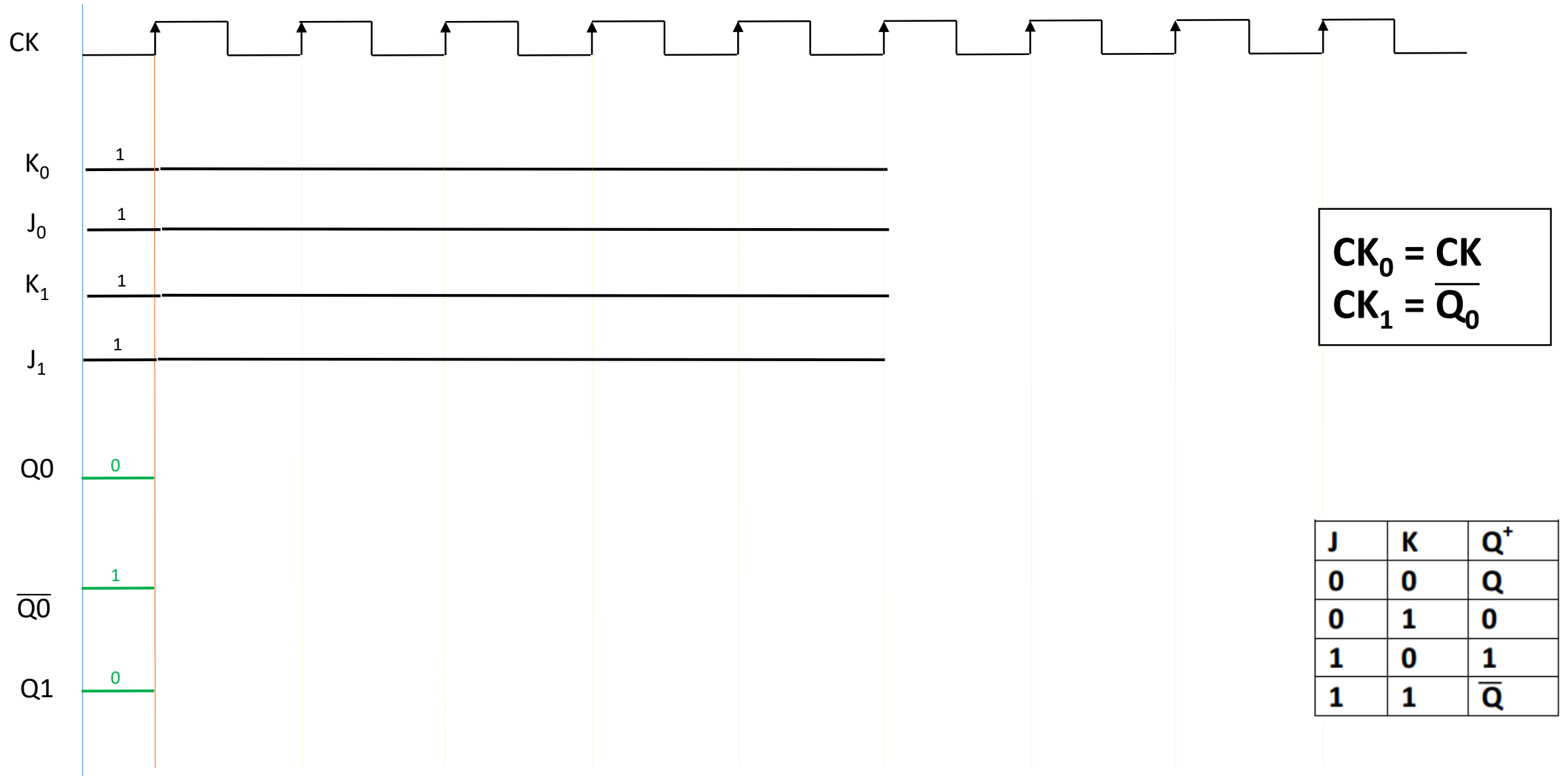
$CK_0 = CK$

$CK_1 = \bar{Q}_0$

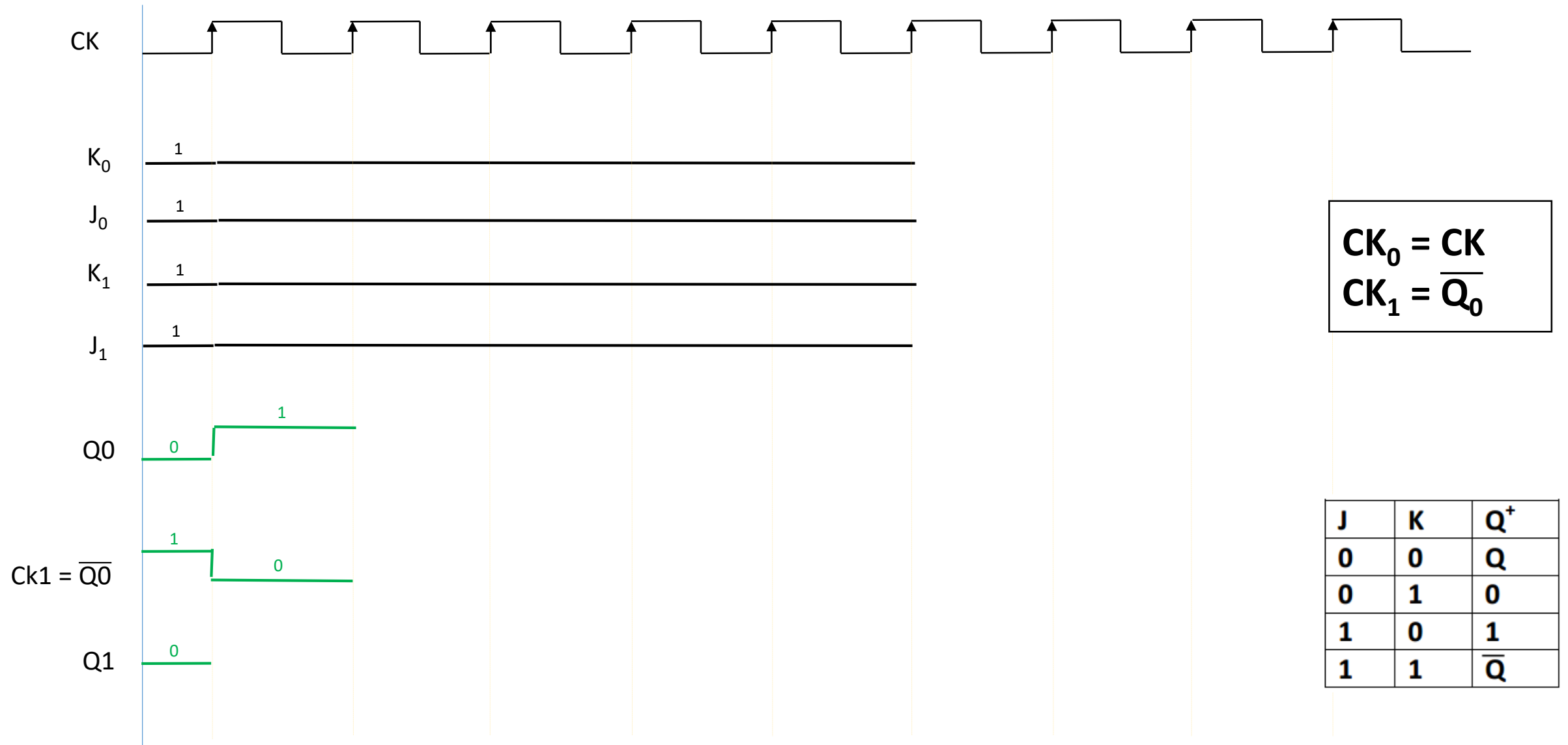
# Exemple 2



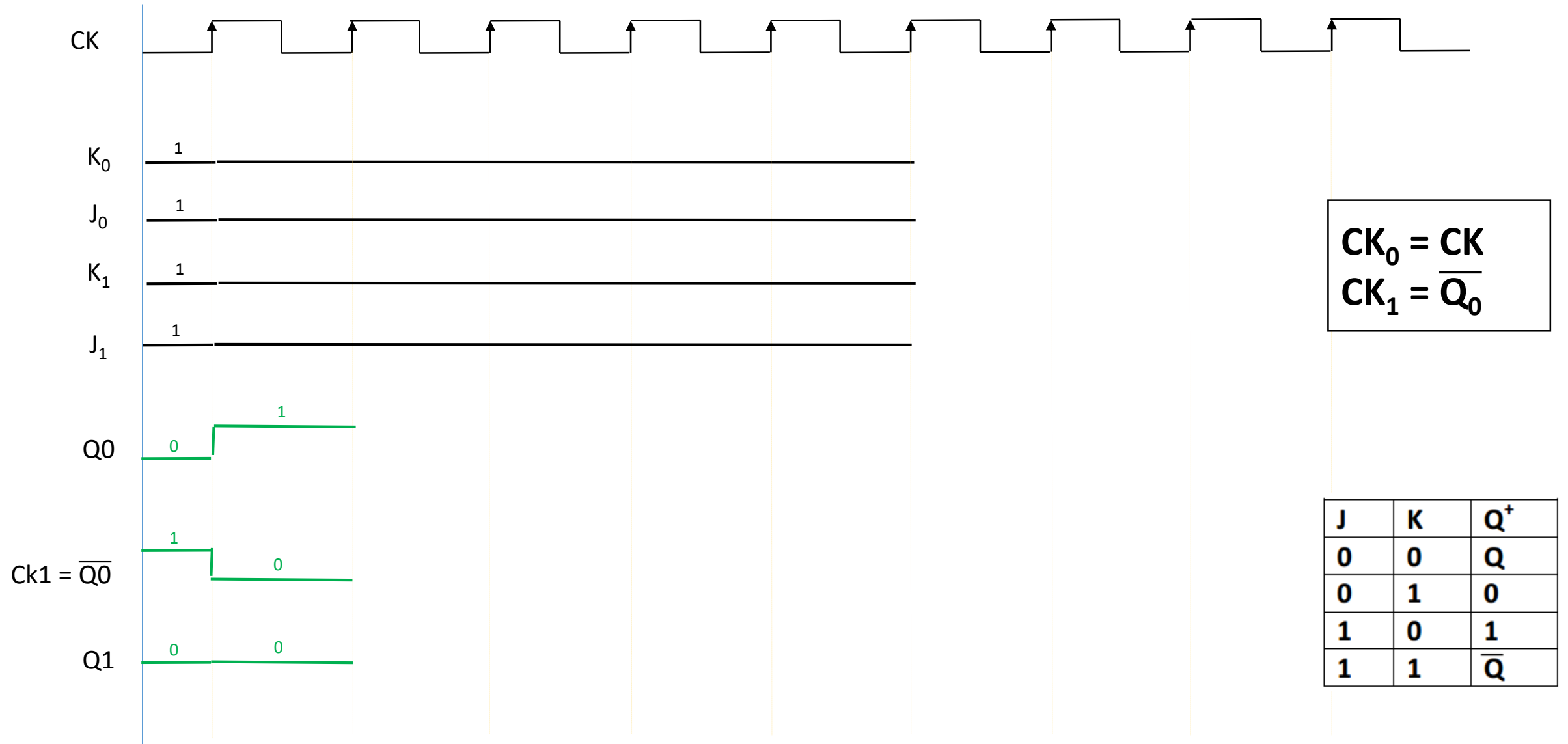
## Example 2



# Example 2



# Example 2

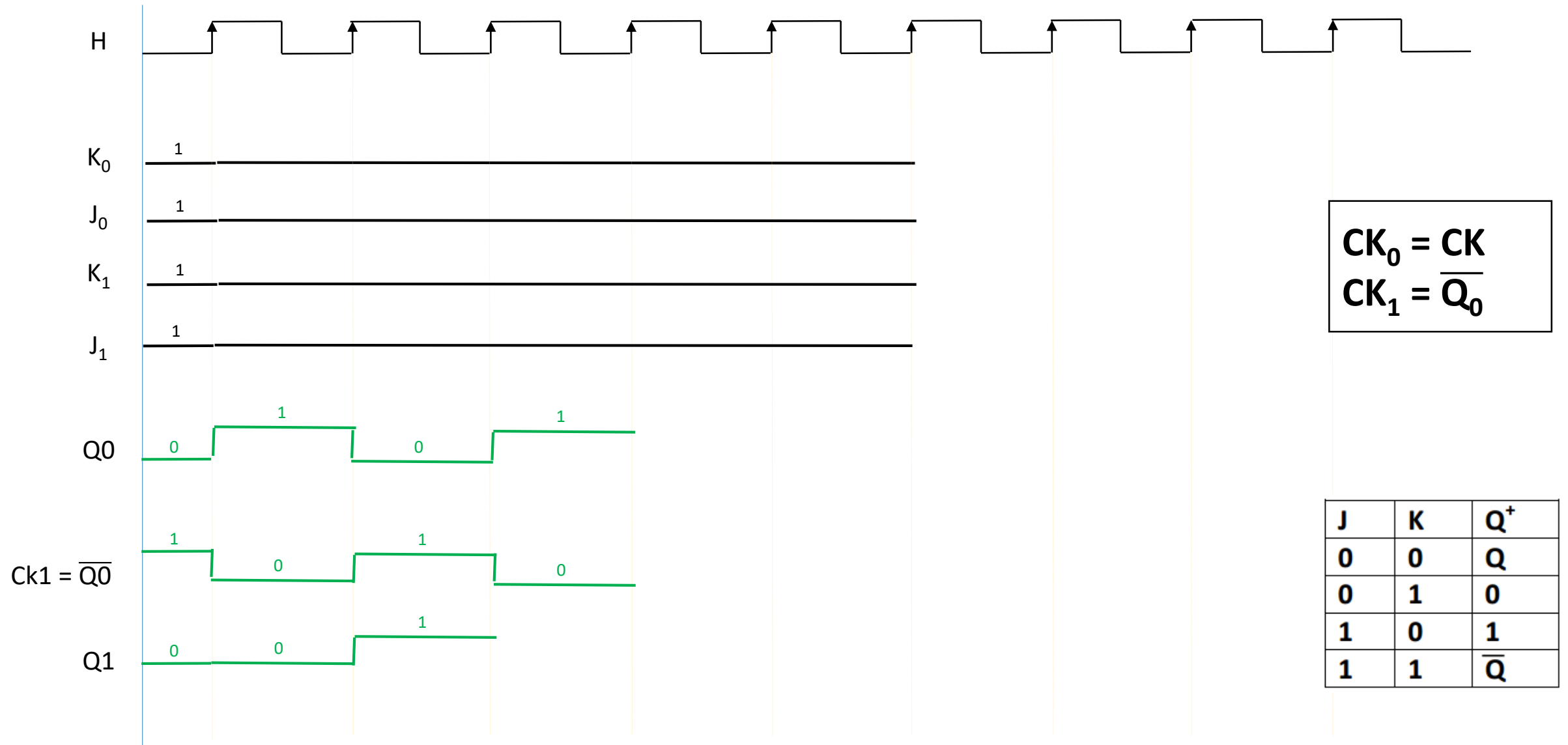




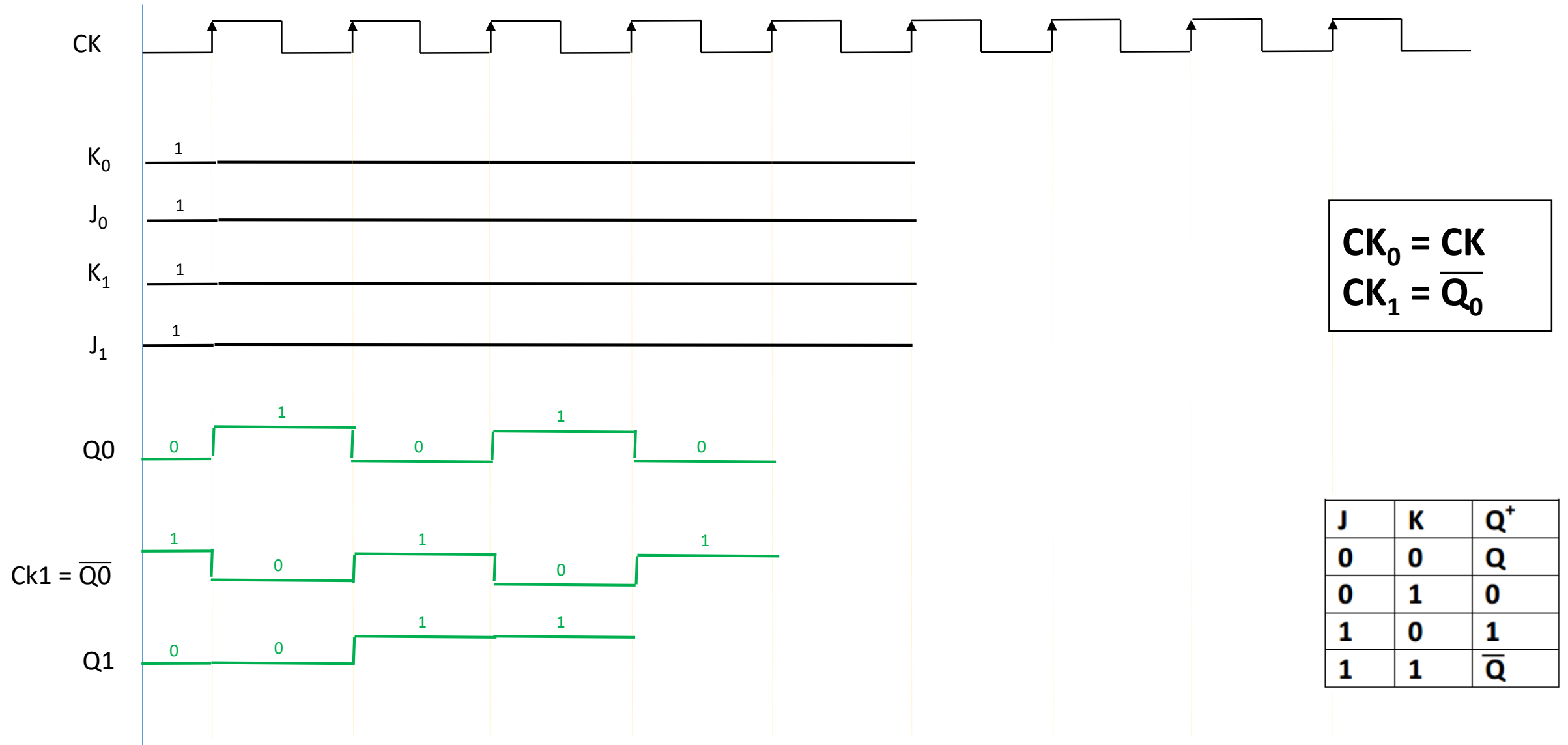
## Example 2



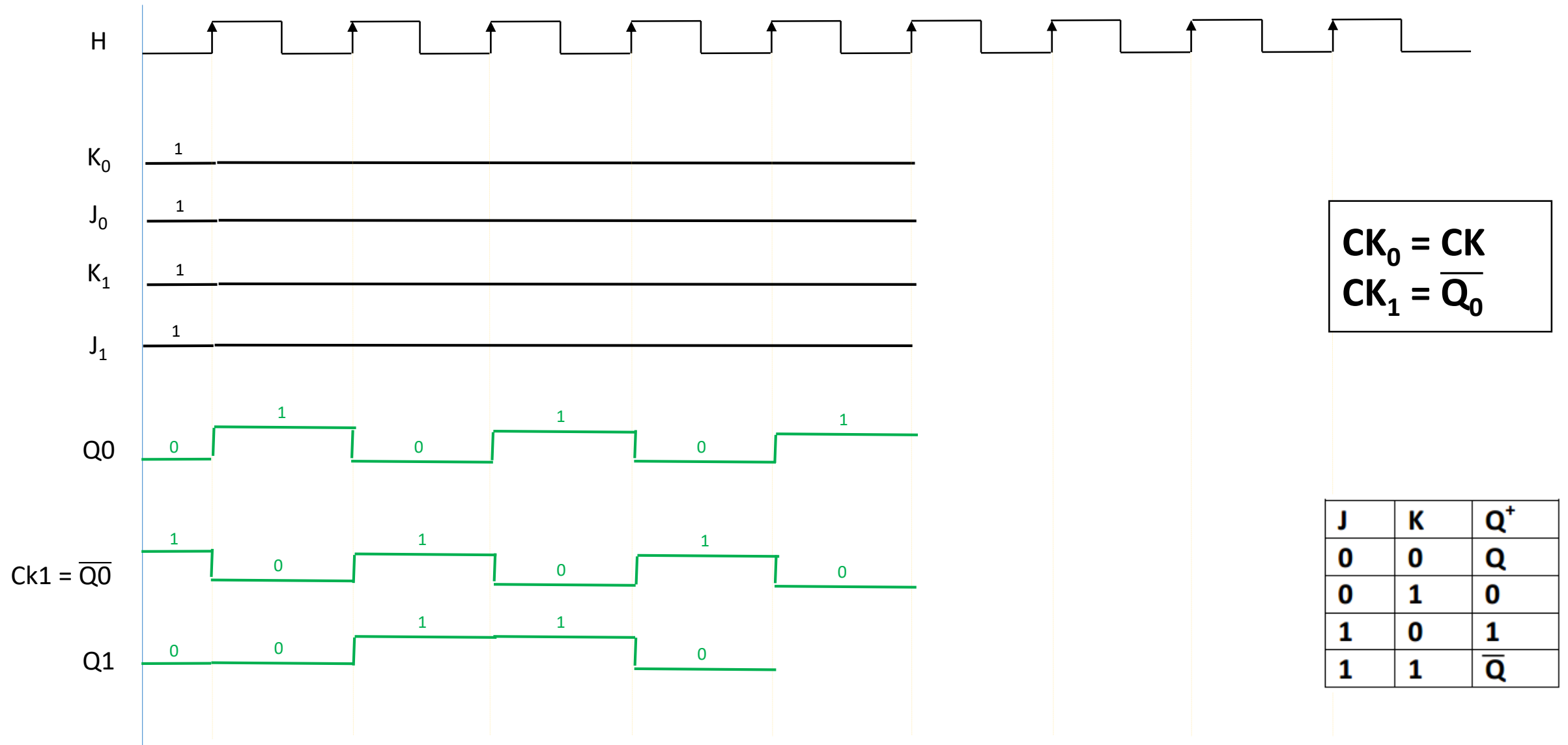
# Example 2



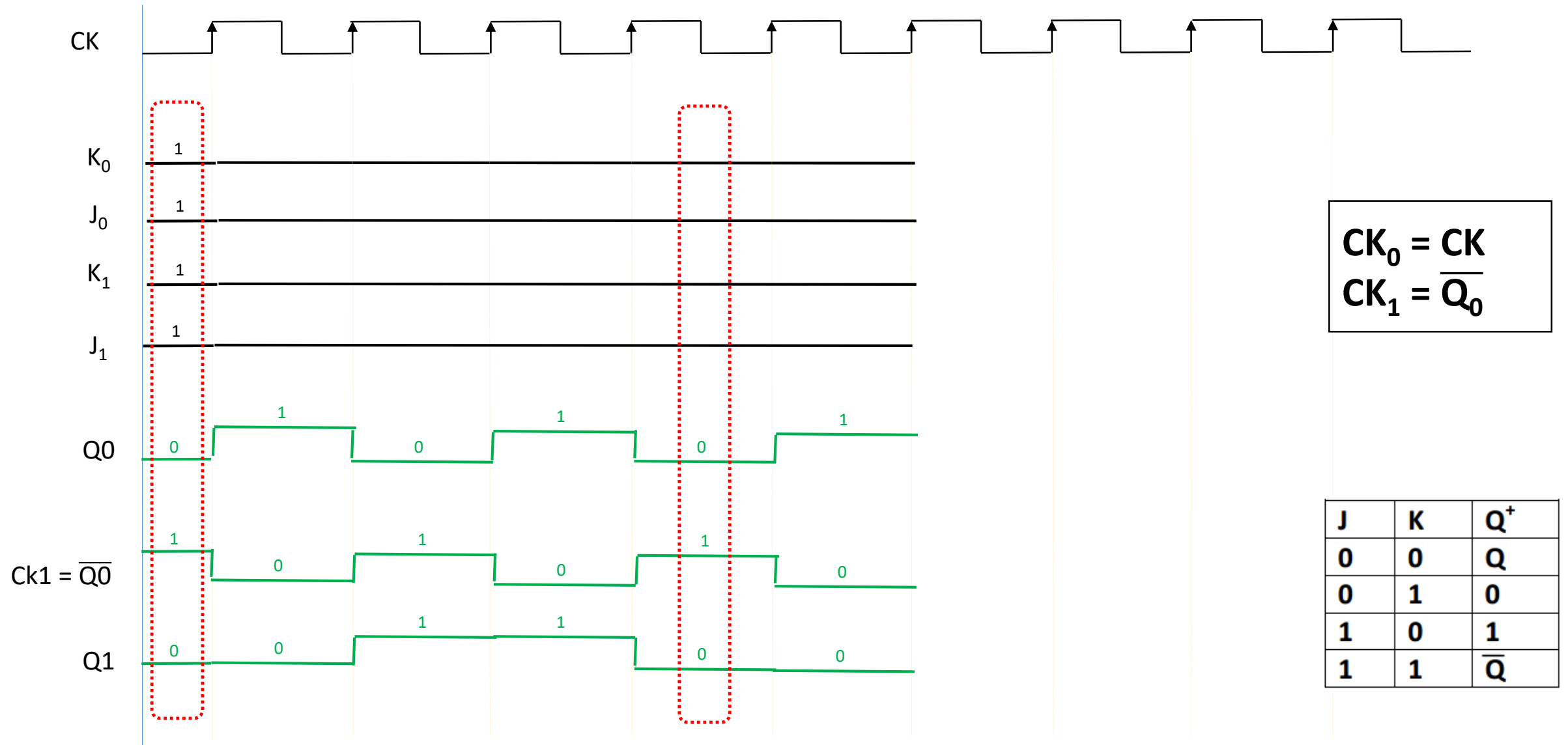
## Example 2



## Example 2



## Example 2



# Fonctions de forçage Clear et Preset

- Fonction Clear :
- Clear est une fonction logique qui permet de mettre à zéro une bascule à n'importe quel moment quelque soient son état, ses entrées ou son horloge.
- **Dans un circuit séquentiel** lorsque la fonction Clear est activée, toutes les bascules affichent instantanément zéro sans tenir compte des autres entrées.
- C'est la remise à zéro du circuit

# Fonctions de forçage Clear et Preset

- Fonction Preset

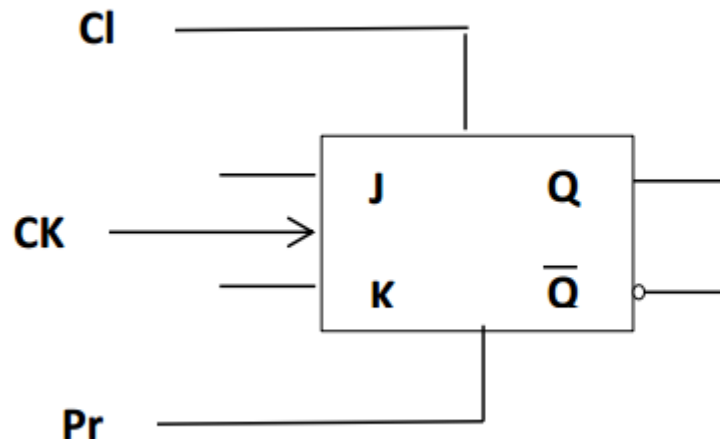
- Preset est une fonction logique qui permet de mettre à 1 une bascule à n'importe quel moment quelque soient son état, ses entrées ou son horloge.
- **Dans un circuit séquentiel** lorsque la fonction Preset est activée, toutes les bascules affichent instantanément 1 sans tenir compte des autres entrées.

C'est la mise à 1 du circuit

# Fonctions de forçage Clear et Preset

- Exemple pour une bascule JK

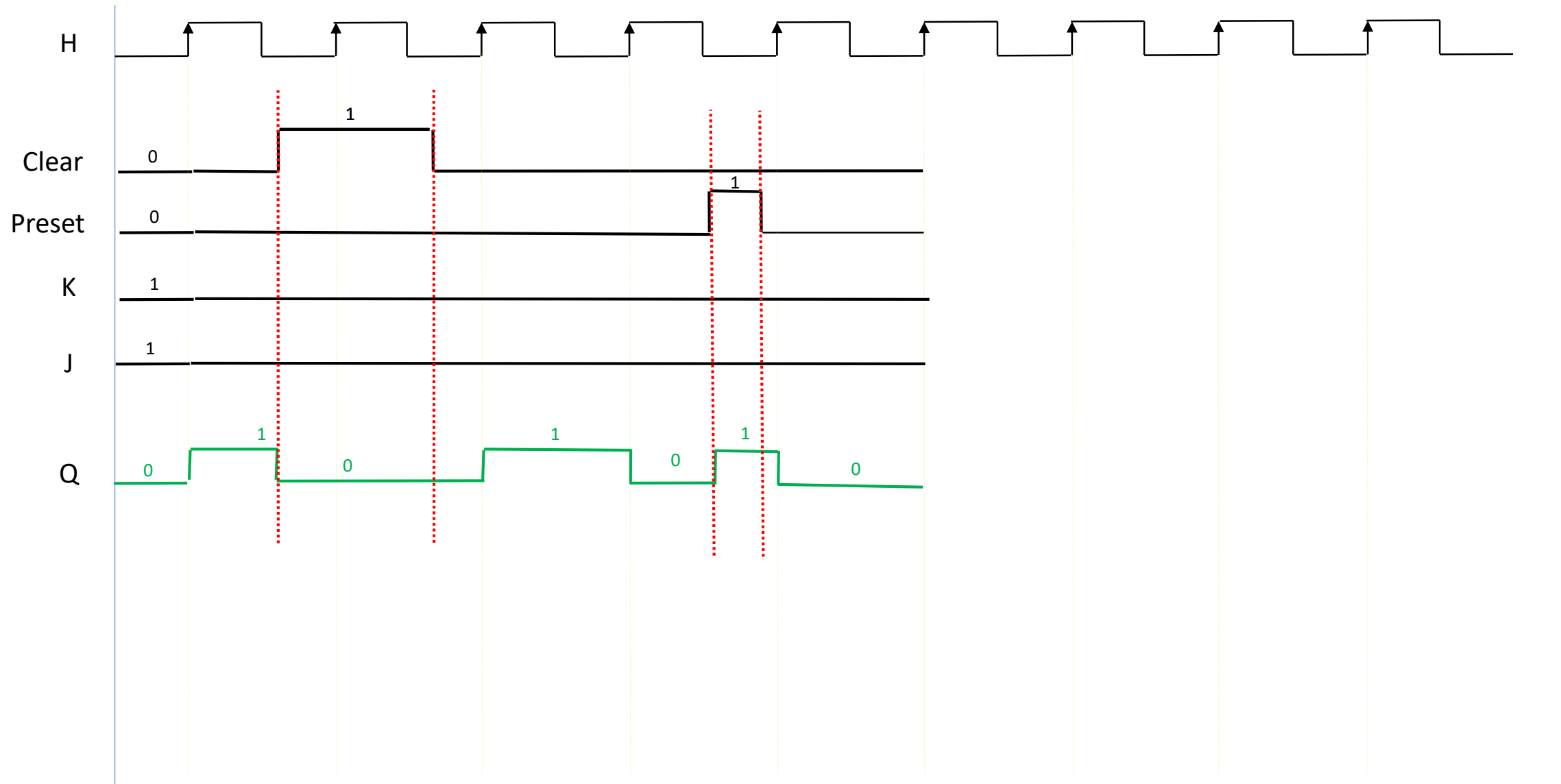
- Les entrées Clear et Preset forcent la bascule à se mettre à 0 ou à 1 sans tenir compte des valeurs des entrées J et K ni de l'horloge CK .



<u>Clear</u>	<u>Preset</u>	$Q_{t+1}$
0	0	Dépend de (J K) et CK
0	1	Mise à 1 $\forall$ (J K) et CK
1	0	Mise à 0 $\forall$ (J K) et CK
1	1	Interdit



## Example 2



# Ch1. La première partie

## Circuits séquentiels

### Analyse

#### Table de vérité :

- a) Etablir les équations d'entrée de chaque bascule
- b) Réaliser la Table de Vérité du circuit (le principe est de retrouver les  $Q_{i+}$  à partir des valeurs des équations d'entrée).
- c) En déduire le diagramme des états d'où le rôle du circuit.

Circuits synchrones

#### Chronogramme :

- a) Donner l'état initial de chaque bascule à l'instant (t)
- b) En déduire les valeurs des entrées pour chaque bascule à l'instant (t)
- c) A partir de ces entrées, retrouver l'état de chaque bascule à l'instant (t+1)
- d) (t+1) devient (t) et on recommence jusqu'à ce qu'on retrouve l'état initial

Circuits synchrones  
et asynchrones

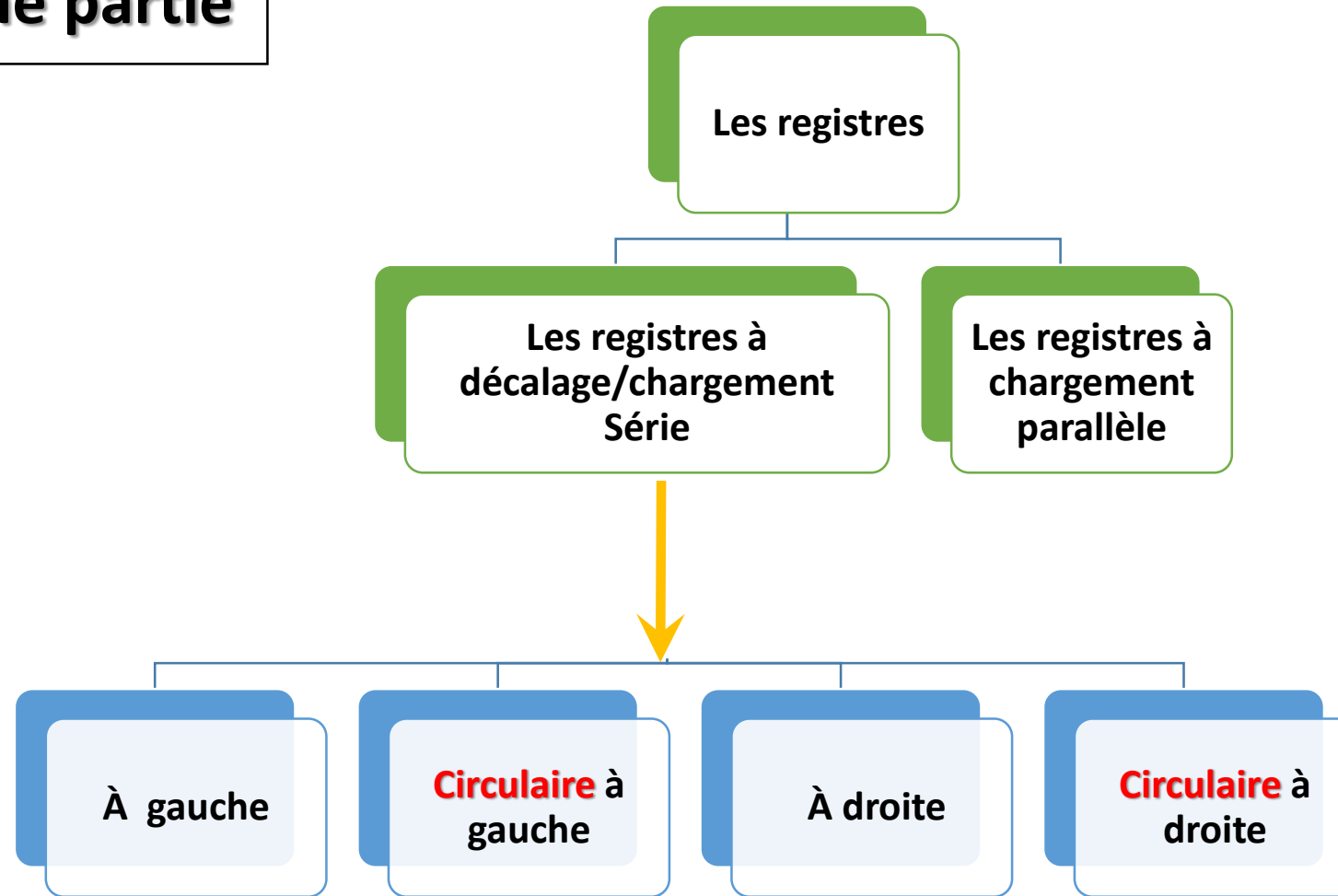
### Synthèse

#### Table de transition :

- a) Etablir le diagramme des états (ou séquence) et donner le nombre de bascules nécessaires.
- b) Réaliser la table de transition
- c) En déduire les équations d'entrée aux bascules
- d) Réaliser le circuit correspondant

Circuits synchrones

# Ch1. La deuxième partie



# Ch1. La troisième partie

## Compteurs / Décompteur

```
graph TD; A[Compteurs / Décompteur] --> B[Synchrones]; A --> C[Asynchrones]; B --> D[à cycle complet]; B --> E[à cycle incomplet]; C --> F[à cycle complet]; C --> G[à cycle incomplet];
```

**Synchrones**

**à cycle  
complet**

**à cycle  
incomplet**

**Asynchrones**

**à cycle  
complet**

**à cycle  
incomplet**

## Les registres

**Registres** : Un registre est un ensemble ordonné de **n bascules** qui permet de mémoriser une information sur **n** bits.

**Registres à chargement série (décalage)** : Les registres à chargement série ou décalage sont des registres à entrées série et sortie série

A gauche

gauche

A droite

droite

décalage/chargement  
Série

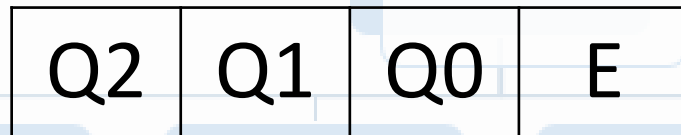
chargement  
parallèle

**bascules D (Décalage)**

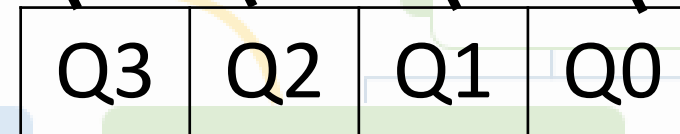
D	$Q^+$
0	0
1	1

# Les registres

a) Registre à décalage à gauche (Registres à chargement série à gauche) :

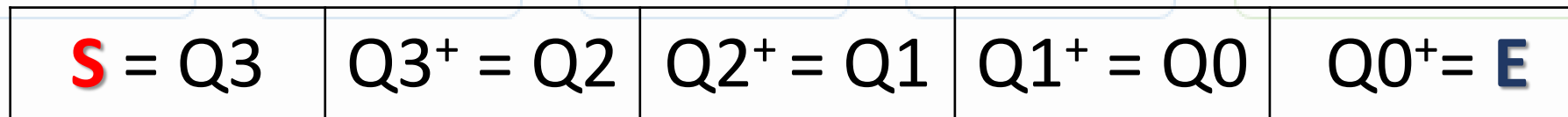


**S**



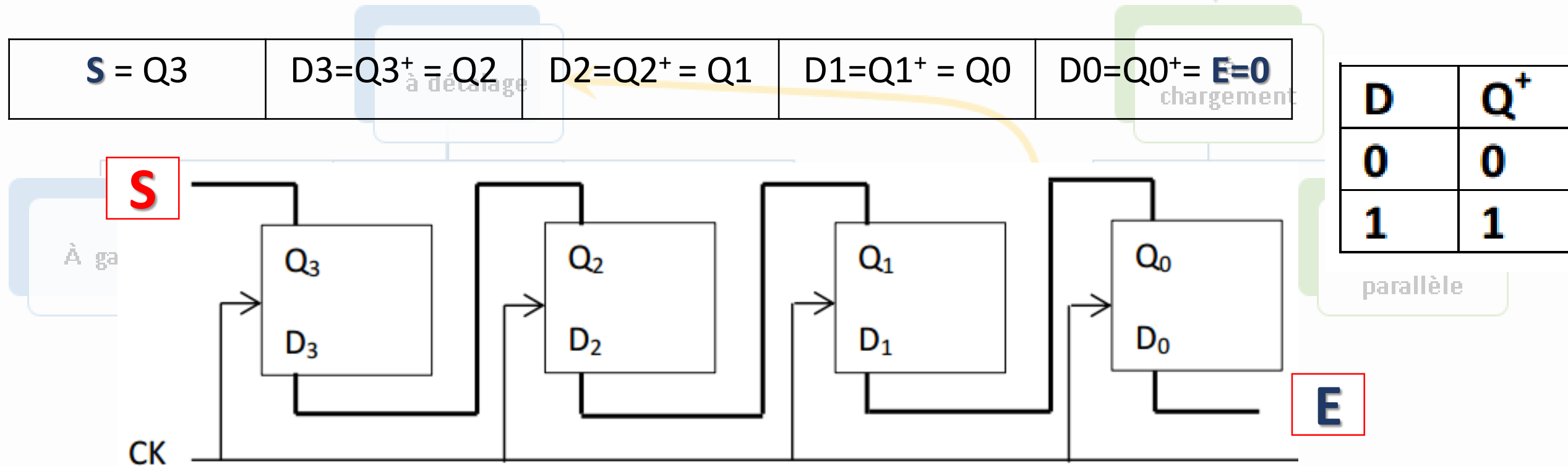
**E**

L'ensemble du registre est décalé d'une position vers la gauche :



# Les registres

a) Registre à décalage à gauche (Registres à chargement série à gauche) :



Plus généralement pour un registre de **n** bascules on a :

$$D_0 = E, \quad D_i = Q_{i-1} \quad \text{et} \quad S = Q_{n-1}$$

# Les registres

a) Registre à décalage à gauche (Registres à chargement série à gauche) :

$S = Q_3$     $Q_3^+ = Q_2$     $Q_2^+ = Q_1$     $Q_1^+ = Q_0$     $Q_0^+ = E = 0$

à  
chargement

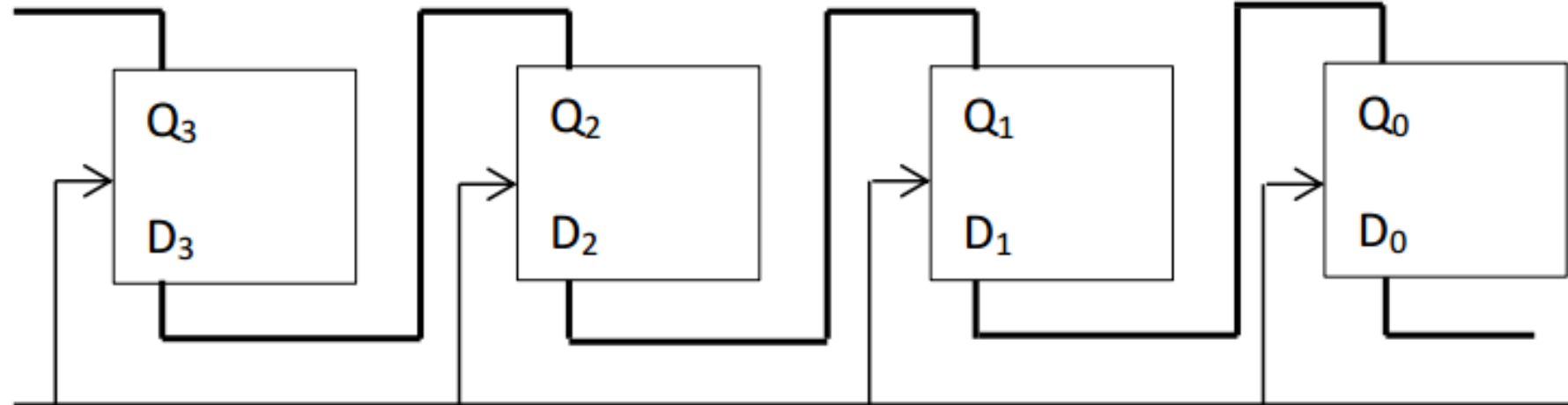
Les registres à  
chargement  
parallèle

$E = 0$

**S**

À ga

CK

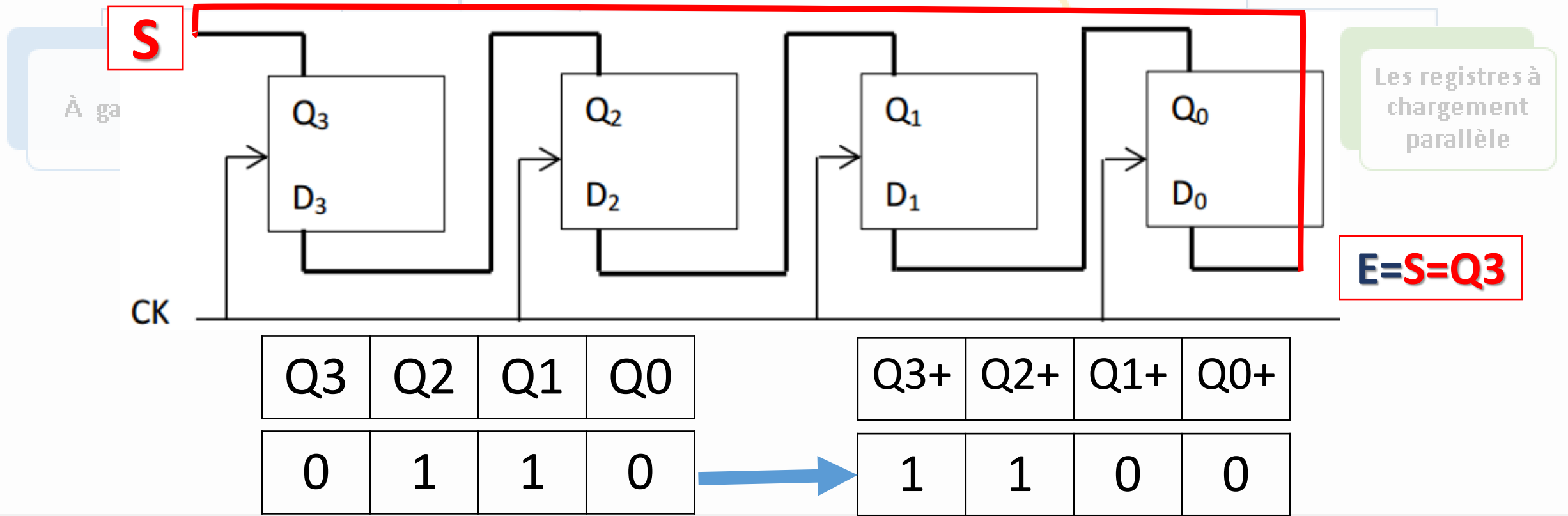




# Les registres

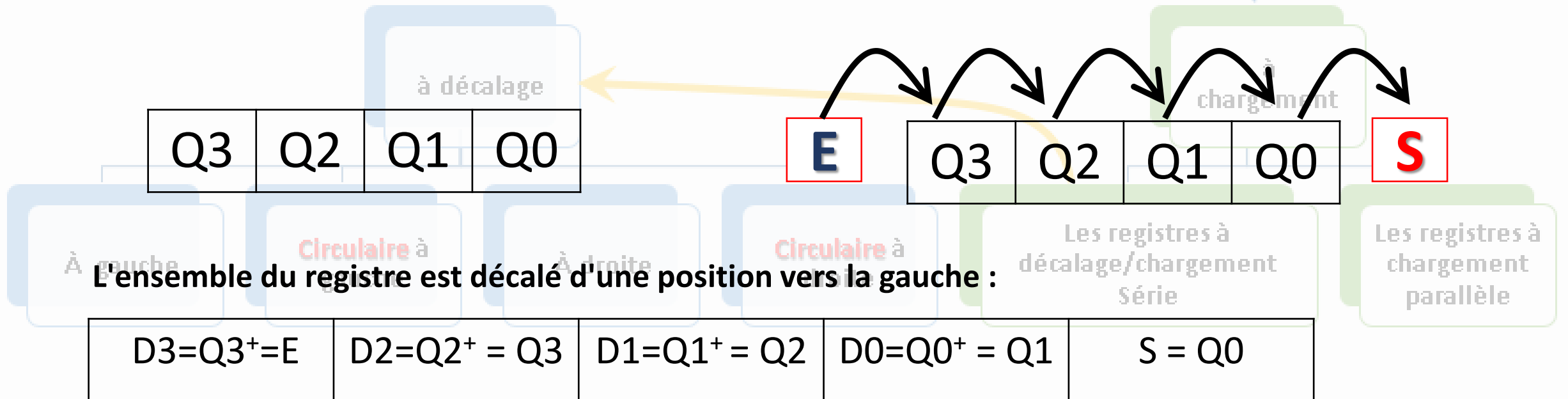
a) Registre à décalage **circulaire** à gauche :

$$D3=Q3^+ = Q2 \quad D2=Q2^+ = Q1 \quad D1=Q1^+ = Q0 \quad D0=Q0^+=\mathbf{Q3=S}$$



# Les registres

## a) Registre à décalage à droite (Registres à chargement série à droite) :



Plus généralement pour un registre de **n** bascules on a :

$$D_{n-1} = \mathbf{E}, \quad D_{i-1} = Q_i \quad \text{et} \quad \mathbf{S} = D_0$$

D	Q <sup>+</sup>
0	0
1	1

# Les registres

## Les registres à chargement parallèle

Le chargement d'une information donnée sur un registre consiste à donner à ce registre la valeur de cette information quelque soit son état précédent.

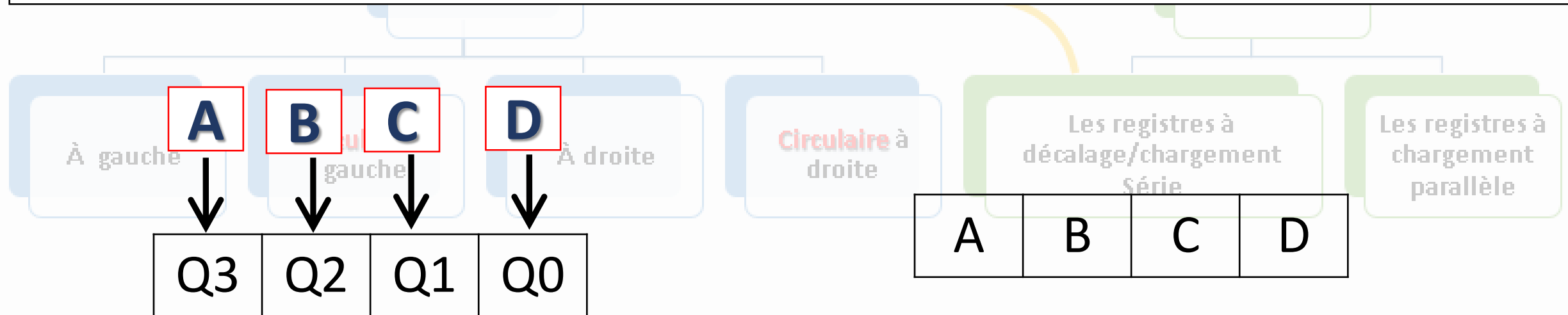
Le registre à chargement parallèle peut charger une information sur n bits en **même temps**.

Chaque bascule prend la valeur de l'information contenue dans le bit correspondant

# Les registres

## Les registres à chargement parallèle

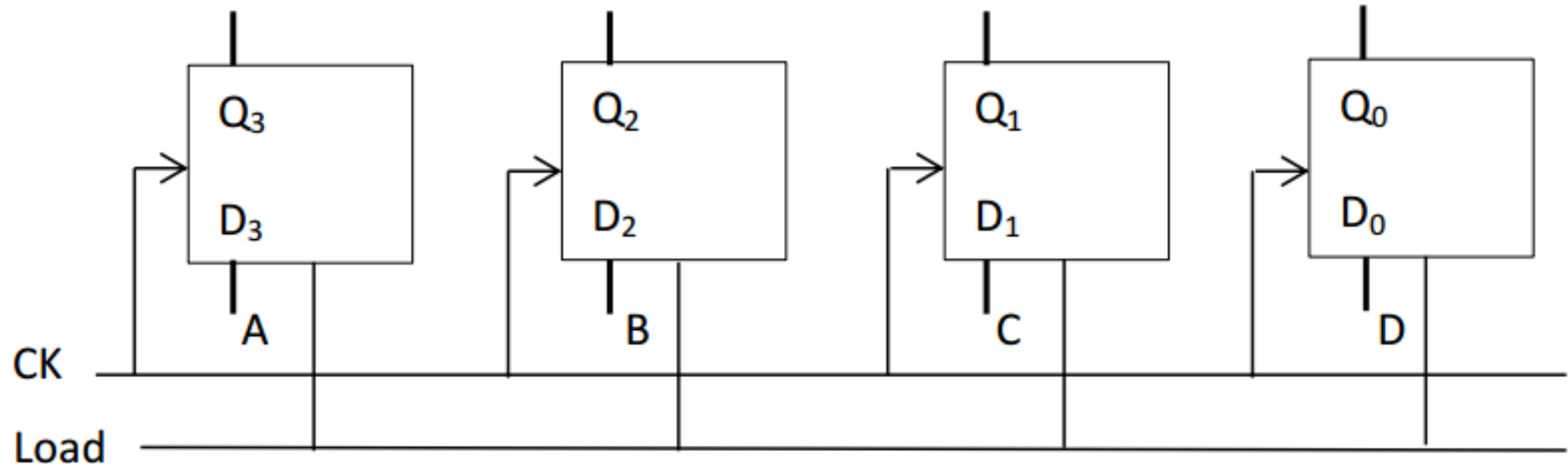
Si on veut charger par exemple l'information **A B C D** sur un registre de **4 bits**, quelque soit l'état de ce registre à l'instant **t**, il affichera **A B C D** à l'instant **t+1**



$Q3^+ = A$	$Q2^+ = B$	$Q1^+ = C$	$Q0^+ = D$
------------	------------	------------	------------

# Les registres

## Les registres à chargement parallèle

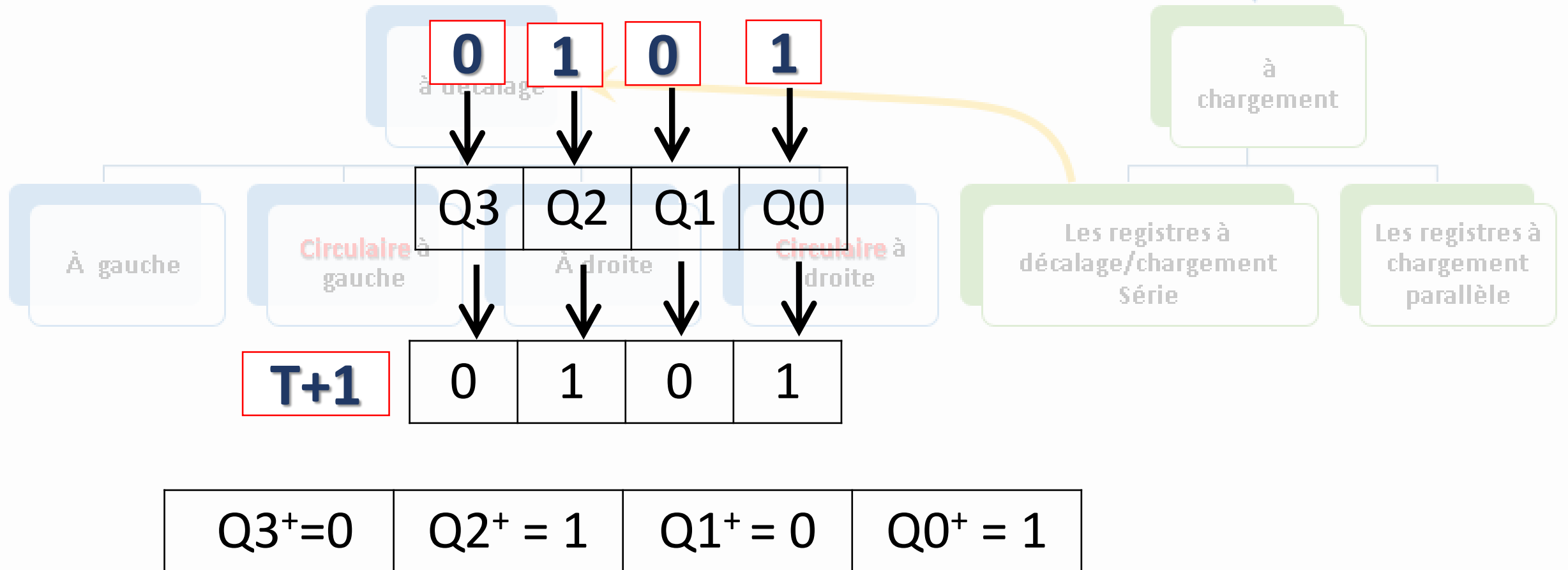


Si Load = 0 pas de changement

Si Load = 1 chargement de l'information

# Les registres

## Les registres à chargement parallèle



# Compteurs / Décompteur

```
graph TD; A[Compteurs / Décompteur] --> B[Synchrones]; A --> C[Asynchrones]; B --> D[à cycle complet]; B --> E[à cycle incomplet]; C --> F[à cycle complet]; C --> G[à cycle incomplet];
```

**Synchrones**

**à cycle  
complet**

**à cycle  
incomplet**

**Asynchrones**

**à cycle  
complet**

**à cycle  
incomplet**

## Les compteurs

Un compteur est un circuit séquentiel qui possède  $n$  états  $(0, 1, 2, \dots, n-1)$ .  
A chaque impulsion d'horloge il passe de l'état  $i$  à l'état  $i+1$  et revient toujours à l'état initial.

Le modulo d'un compteur est le nombre d'états de celui-ci.

Un compteur modulo 8 par exemple est un compteur à 8 états  $(0, 1, 2, \dots, 7)$ .

Il existe deux types de compteurs, les compteurs synchrones et les compteurs asynchrones.



# Les compteurs

## Les compteurs synchrones

Un compteur synchrone est un compteur où toutes les bascules possèdent la même horloge.

Le nombre de bascules d'un compteur modulo  $n$  est égal à  $p$  si  $2^{p-1} < n \leq 2^p$

$P$  est la puissance de 2 qui est immédiatement supérieure à  $n$

Par exemple le nombre de bascules d'un compteur modulo 6 est **3** car  $2^2 < 6 \leq 2^3$

## Les compteurs

### Compteur synchrone à cycle complet

Un compteur à cycle complet est un compteur modulo  $n$  tel que  $n = 2^p$

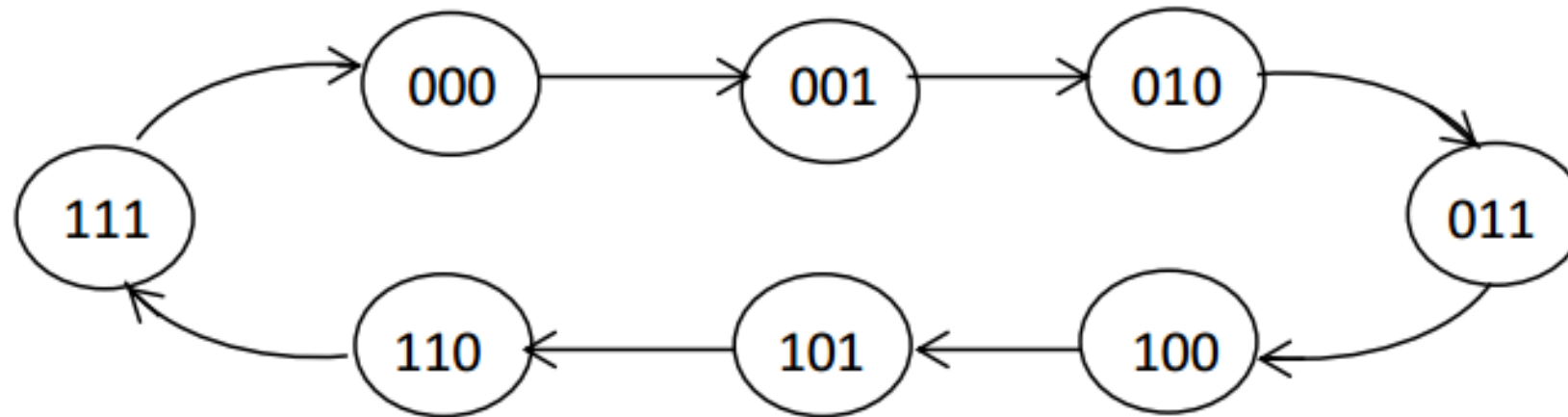
Par exemple le **compteur modulo 8** et le **compteur modulo 16** sont des compteurs à cycle complet.  $8 = 2^3$

Exemple : Réalisation d'un compteur modulo 8 à l'aide de bascules JK

## Les compteurs

Exemple : Réalisation d'un compteur modulo 8 à l'aide de bascules JK

$$N=8 \rightarrow 8 = 2^3$$



# Les compteurs

Table de transition

Equations d'entrée :

$Q_2$ $Q_1$ $Q_0$	$Q_2^+$ $Q_1^+$ $Q_0^+$	$J_2$ $K_2$	$J_1$ $K_1$	$J_0$ $K_0$
0 0 0	0 0 1	0 X	0 X	1 X
0 0 1	0 1 0	0 X	1 X	X 1
0 1 0	0 1 1	0 X	X 0	1 X
0 1 1	1 0 0	1 X	X 1	X 1
1 0 0	1 0 1	X 0	0 X	1 X
1 0 1	1 1 0	X 0	1 X	X 1
1 1 0	1 1 1	X 0	X 0	1 X
1 1 1	0 0 0	X 1	X 1	X 1

$$J_0 = 1$$

$$K_0 = 1$$

$$J_1 = Q_0$$

$$K_1 = Q_0$$

$$J_2 = Q_0 Q_1$$

$$K_2 = Q_0 Q_1$$

e  
let

## Les compteurs

## Compteurs / Décompteur

**Circuit**

The circuit consists of three J-K flip-flops labeled  $J_2, Q_2$ ,  $J_1, \bar{Q}_1$ , and  $J_0, \bar{Q}_0$ . The clock input CK is connected to the clock inputs of all three flip-flops. The output  $\bar{Q}_1$  is connected to the K input of the first flip-flop ( $K_2$ ). The output  $Q_2$  is connected to the J input of the second flip-flop ( $J_1$ ) and the K input of the third flip-flop ( $K_0$ ). The output  $Q_1$  is connected to the J input of the third flip-flop ( $J_0$ ). A constant logic 1 is connected to the K input of the first flip-flop ( $K_2$ ) and the K input of the second flip-flop ( $K_1$ ). The outputs are  $Q_2, Q_1,$  and  $\bar{Q}_0$ .

complet      incomplet      complet      incomplet

**complet**

**complet**

incomplet

**complet**

**incomplet**

# Les compteurs

Dans un cas plus général on aura :

$$J_0 = 1$$

$$K_0 = 1$$

$$J_i = Q_0 Q_1 \dots Q_{i-1}$$

$$K_i = Q_0 Q_1 \dots Q_{i-1}$$

$$\begin{aligned} J_0 &= 1 \quad K_0 = 1 \\ J_1 &= Q_0 \quad K_1 = Q_0 \\ J_2 &= K_2 = Q_0 Q_1 \\ J_3 &= K_3 = Q_0 Q_1 Q_2 \\ J_4 &= K_4 = Q_0 Q_1 Q_2 Q_3 \end{aligned}$$

à cycle  
complet

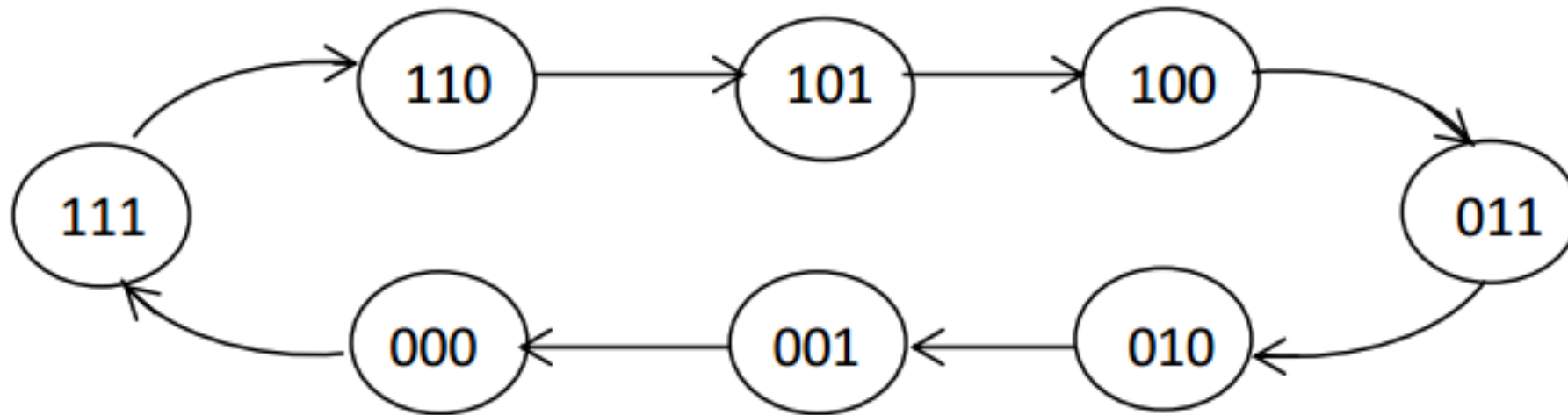
à cycle  
incomplet

## Les compteurs

### Décompteur synchrone à cycle complet

Un **décompteur** à **cycle complet** est un décompteur modulo  $n$  tel que  $n = 2^p$ , il passe de l'état  $i$  à l'état  $i-1$  et revient toujours à l'état  $n-1$ .

Exemple : Réalisation d'un décompteur modulo 8 à l'aide de bascules JK



# Les compteurs

Table de transition

$Q_2$ $Q_1$ $Q_0$	$Q_2^+$ $Q_1^+$ $Q_0^+$	$J_2$ $K_2$	$J_1$ $K_1$	$J_0$ $K_0$
0 0 0	1 1 1	1 X	1 X	1 X
0 0 1	0 0 0	0 X	0 X	X 1
0 1 0	0 0 1	0 X	X 1	1 X
0 1 1	0 1 0	0 X	X 0	X 1
1 0 0	0 1 1	X 1	1 X	1 X
1 0 1	1 0 0	X 0	0 X	X 1
1 1 0	1 0 1	X 0	X 1	1 X
1 1 1	1 1 0	X 0	X 0	X 1

Equations d'entrée

$$J_0 = 1$$

$$K_0 = 1$$

$$J_1 = \overline{Q_0}$$

$$K_1 = \overline{Q_0}$$

--

$$J_2 = \overline{Q_0} \overline{Q_1}$$

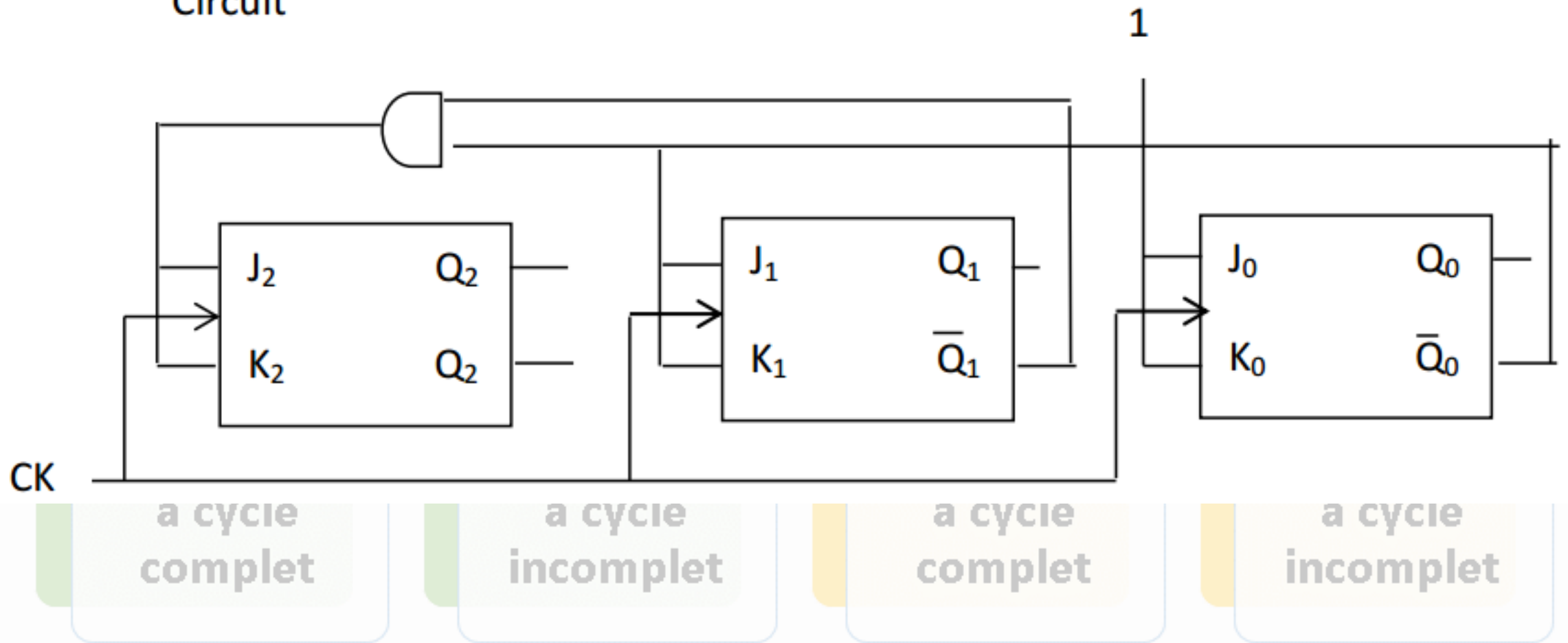
$$K_2 = \overline{Q_0} \overline{Q_1}$$

et



# Les compteurs

Circuit



# Les compteurs

Compteurs / Décompteur

Dans un cas plus général on aura :

$$J_0 = 1$$

$$K_0 = 1$$

$$J_i = \overline{Q_0} \overline{Q_1} \dots \overline{Q_{i-1}}$$

$$K_i = \overline{Q_0} \overline{Q_1} \dots \overline{Q_{i-1}}$$

$$J_0 = 1 \quad K_0 = 1$$

$$J_1 = \overline{Q_0} \quad K_1 = \overline{Q_0}$$

$$J_2 K_2 = \overline{Q_0} \overline{Q_1}$$

$$J_3 K_3 = \overline{Q_0} \overline{Q_1} \overline{Q_2}$$

$$J_5 = K_5 = \overline{Q_0} \overline{Q_1} \overline{Q_2} \overline{Q_3} \overline{Q_4}$$

à cycle  
complet

à cycle  
incomplet

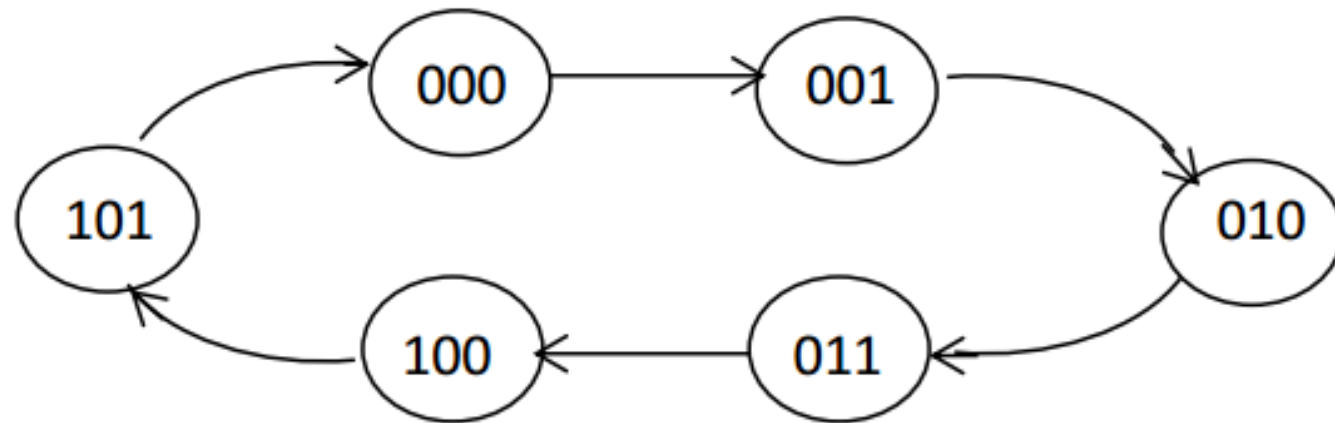
## Les compteurs

### Compteur synchrone à cycle incomplet

Un compteur à cycle incomplet est un compteur à  $n$  états tel que  $2^{p-1} < n < 2^p$  ( $n$  n'est pas une puissance de 2).

Le nombre de bascules de ce compteur est égal à  $p$

Exemple : Le compteur modulo 6 :  $4=2^2 < 6 < 8=2^3$



# Les compteurs

Table de transition

$Q_2 \ Q_1 \ Q_0$	$Q_2^+ \ Q_1^+ \ Q_0^+$	$J_2 \ K_2$	$J_1 \ K_1$	$J_0 \ K_0$
0 0 0	0 0 1	0 X	0 X	1 X
0 0 1	0 1 0	0 X	1 X	X 1
0 1 0	0 1 1	0 X	X 0	1 X
0 1 1	1 0 0	1 X	X 1	X 1
1 0 0	1 0 1	X 0	0 X	1 X
1 0 1	0 0 0	X 1	0 X	X 1
1 1 0	X X X	X X	X X	X X
1 1 1	X X X	X X	X X	X X

Equations d'entrée :

$$J_0 = 1$$

$$K_0 = 1$$

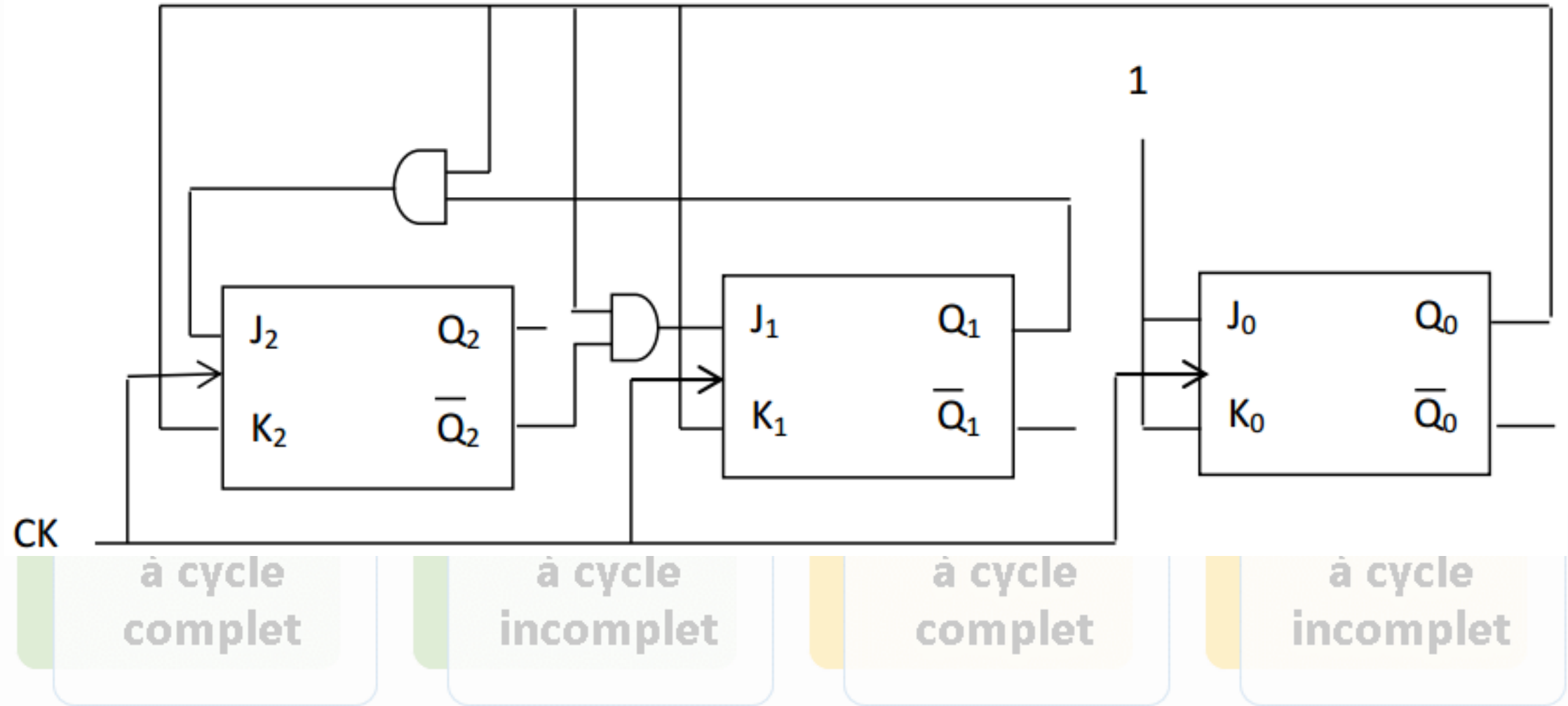
$$J_1 = \overline{Q_2} Q_0$$

$$K_1 = Q_0$$

$$J_2 = Q_1 Q_0$$

$$K_2 = Q_0$$

## Les compteurs



# Les compteurs

## Les compteurs asynchrones

Un compteur asynchrone est un circuit séquentiel où toutes les bascules n'ont pas la même horloge.

L'horloge de chaque bascule dépend de la sortie de la bascule qui la précède.

Les entrées des bascules sont conçues de telle sorte que leurs sorties soient inversées à chaque impulsion d'horloge ;

par exemple pour les bascules JK on prendra  $J = 1$  et  $K = 1$  ( $Q_{t+1} = \overline{Q_t}$ )

Pour réaliser le circuit d'un compteur asynchrone, on trace son chronnogramme puis on en déduit le circuit

## Les compteurs

### Compteur asynchrone à cycle complet

Comme le compteur synchrone, le compteur asynchrone à cycle complet est un compteur modulo  $n$  tel que  $n = 2^p$

Exemple : compteur asynchrone modulo 8 avec horloge à front montant.  
Pour un compteur modulo 8 on a besoin de 3 bascules car  $8 = 2^3$

Le compteur est asynchrone donc on a :

$$J_2 = K_2 = 1 \quad J_1 = K_1 = 1 \quad J_0 = K_0 = 1$$

000 -> 001 -> 010 -> 011 -> 100 -> 101 -> 110 -> 111 -> 000

## Les compteurs

### Réalisation du chronogramme

1) Tracer les fonctions  $Q_0$   $Q_1$   $Q_2$  qui réalisent la séquence du compteur.

2) Déterminer les horloges de chaque fonction  $Q_i$

- Le changement d'état de  $Q_0$  se fait à chaque impulsion d'horloge donc  $CK_0 = CK$

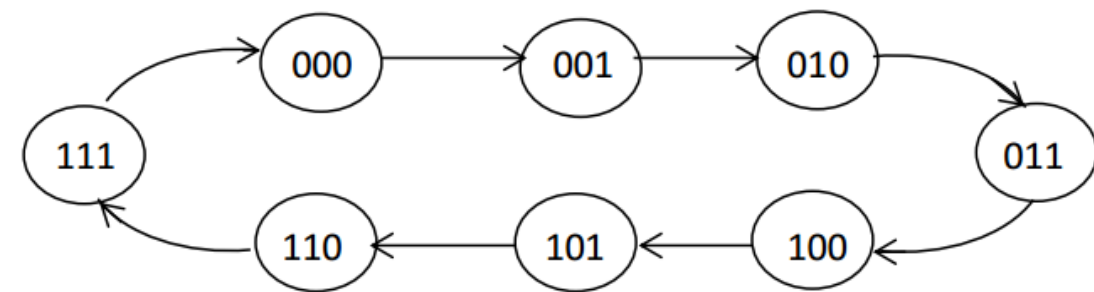
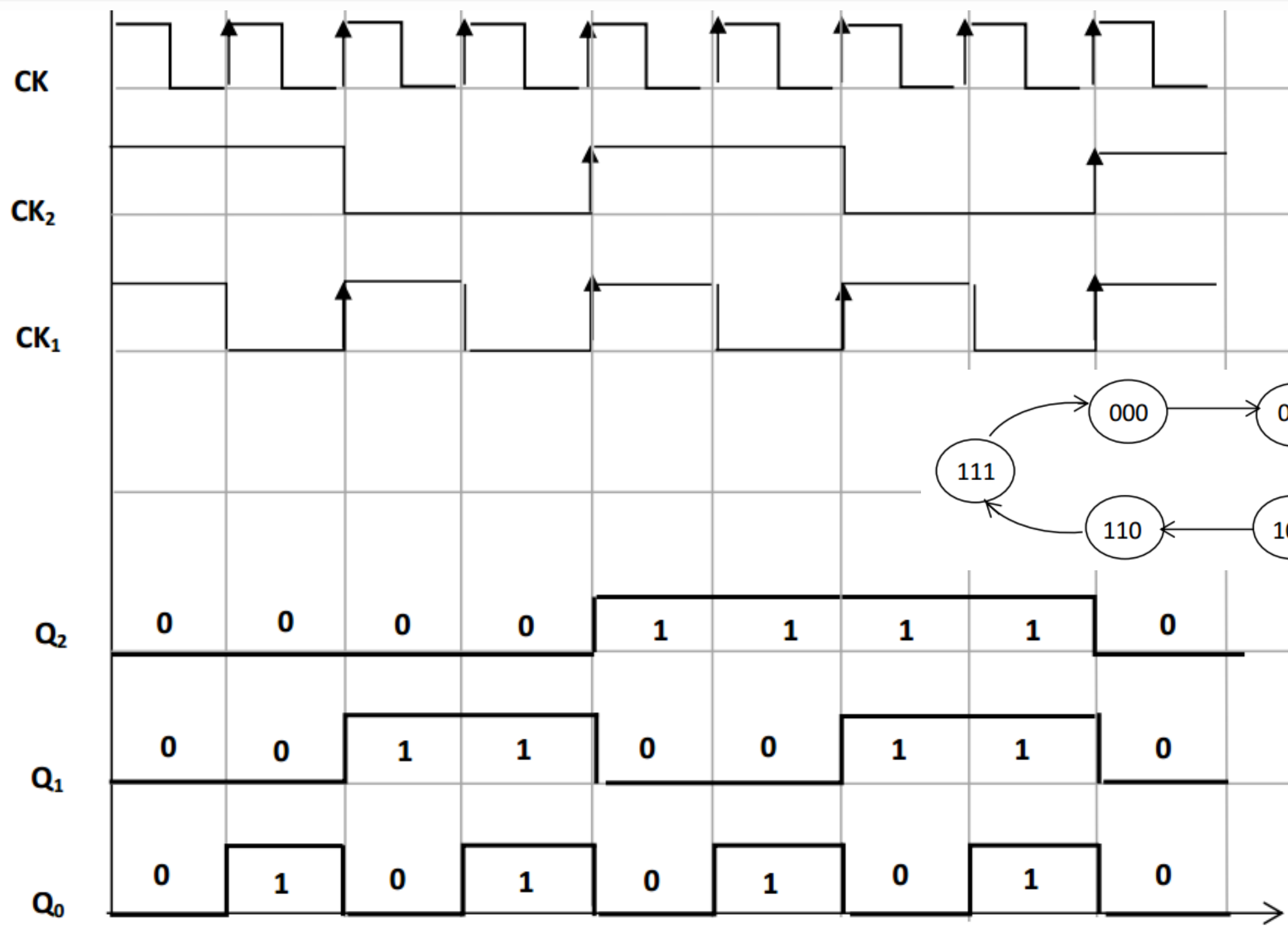
- Le changement d'état de  $Q_1$  se fait toutes les 2 périodes donc on aura un front montant d'horloge toutes les 2 périodes ; cette horloge correspond à  $Q_0$  donc  $CK_1 = Q_0$

- Le changement d'état de  $Q_2$  se fait toutes les 4 périodes donc on aura un front montant d'horloge toutes les 4 périodes ; cette horloge correspond à  $Q_1$  donc  $CK_2 = Q_1$

Pour un compteur asynchrone modulo 8 on aura donc :

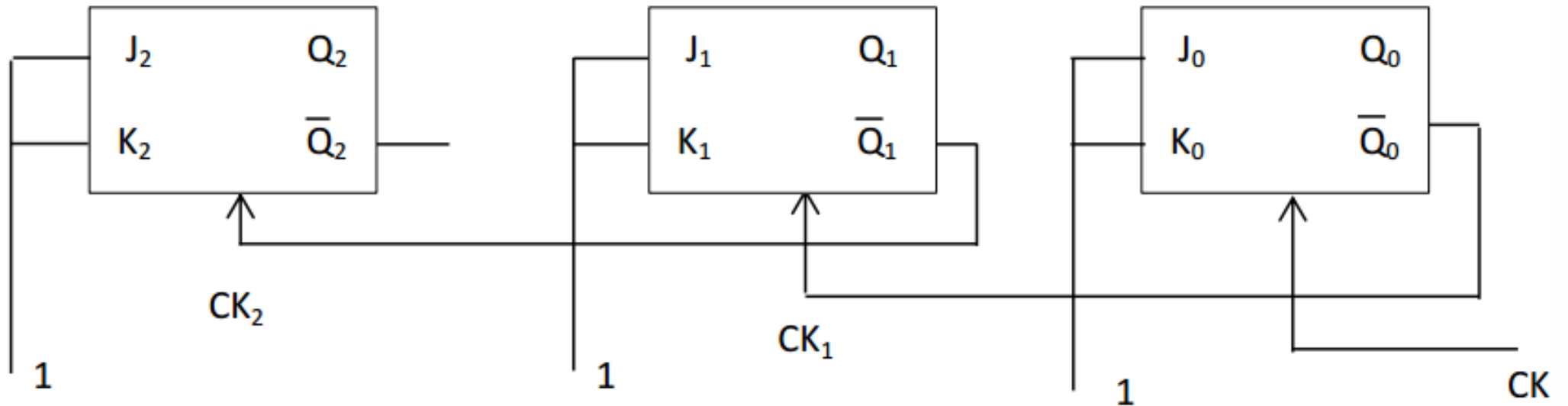
$$CK_0 = CK \quad CK_1 = \overline{Q_0} \quad CK_2 = \overline{Q_1}$$





à cycle complet

## Circuit



Pour un compteur asynchrone de N bascules avec horloge à front montant on aura :

$$CK_0 = CK \text{ et } CK_i = \overline{Q_{i-1}}$$

## Les compteurs

### Décompteur asynchrone à cycle complet

On utilise la même méthode que pour le compteur.

Pour un décompteur asynchrone de N bascules avec horloge à front montant

on aura :

$$CK_0 = CK \text{ et } CK_i = Q_i$$

à cycle  
complet

à cycle  
incomplet

à cycle  
complet

à cycle  
incomplet

## Les compteurs

### Compteur asynchrone à cycle incomplet

Un compteur à cycle incomplet est un compteur à  $n$  états tel que  $2^{p-1} < n < 2^p$  ( $n$  n'est pas une puissance de 2).

Le nombre de bascules de ce compteur est égal à  $p$

Le principe consiste à remettre le compteur à zéro dès qu'il arrive à  $n-1$

Exemple : Le compteur modulo 6 ( $0 \rightarrow 5$ )  $4=2^2 < 6 < 8=2^3$

Le compteur est doté d'une fonction Clear qui le remet à zéro dès qu'il arrive à 5

## Les compteurs

$Q_2$ $Q_1$ $Q_0$	$Q_2^+$ $Q_1^+$ $Q_0^+$	Clear
0 0 0	0 0 1	0
0 0 1	0 1 0	0
0 1 0	0 1 1	0
0 1 1	1 0 0	0
1 0 0	1 0 1	0
<b>1 0 1</b>	<b>0 0 0</b>	<b>1</b>
1 1 0	X X X	0
1 1 1	X X X	0

Le compteur se remet à zéro lorsqu'il arrive à 5.

La fonction Clear est donc activée lorsque le compteur arrive à 5.

L'équation de la fonction Clear est donnée par la table de vérité :

$$\text{Clear} = Q_2 \overline{Q_1} Q_0$$

# Les compteurs

Circuit :

