

## Ciss - IEC 国际标准

对于 Ciss 的测试，IEC 60747-9 2019 文件中推荐的测试电路如图 1 所示。

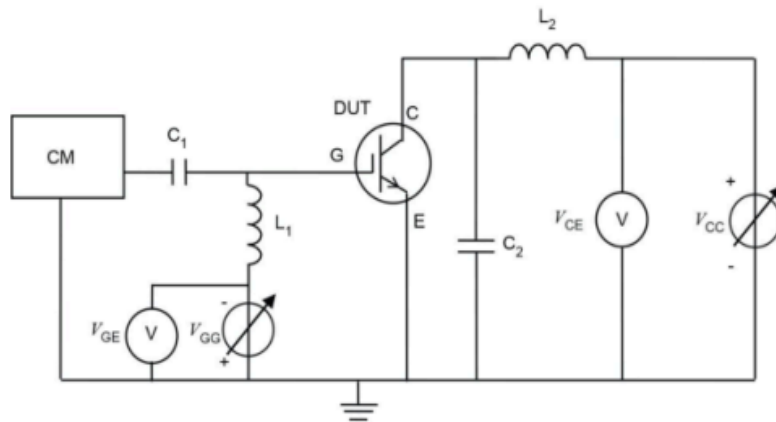


图 1 IEC 推荐 Ciss 测试电路

在图 1 中，CM 是一个电容测量器，VCE 与 VGE 为可调节的 DC 电压源，在测量过程中 C1 与 C2 在高频信号下保持短路状态。电感 L1 与 L2 是为了去耦合来自 DC 电压源的测量信号。

具体测量步骤为：CM 设定在指定测量频率，VGE 与 VCE 被设定为指定需要值，Ciss 即可被 CM 测量工具读取到。则具体需要的参数为：VGE 与 VCE 值，测量频率 f。

## Ciss - SPEA

如图 2 所示，即为 SPEA 提供的 Ciss 测试流程图。

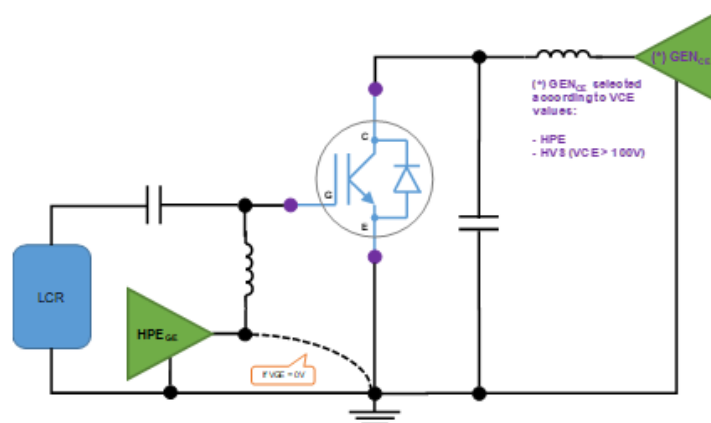


图 2 Ciss 测试流程图

Ciss 测试主要是将 LCR 表的 HP、HC 接入到 Gate 端，LP、LC 接入到 Emitter 端，

与 Rg 测试不同的是，Ciss 需要一个 VCE 直流电压，其余电压、电流及电信号控制方式基本一致。由于需要一个较大的 VCE 直流电压，因此本质上  $C_{iss} = C_{gs} + C_{gc}$ ，但统一还是将 Ciss 称为门极与发射级之间的杂散电容。如图 3 所示，即为 Ciss 测试参数表。如图 4 即为，Ciss 测试结构简图。

VCE	(VCE VF)	50	[V]
ICE	(ICE IF)	0.001	[A]
VGE	(VGE)	0	[V]
IGE	(IGE)	0.001	[A]
LCR Frequency	(Freq)	100000	[Hz]
LCR Voltage	(V AC)	0.03	[Vrms]
Acquisition Time (Acq Time)		1	

图 3 SPEA\_Ciss 测试参数表

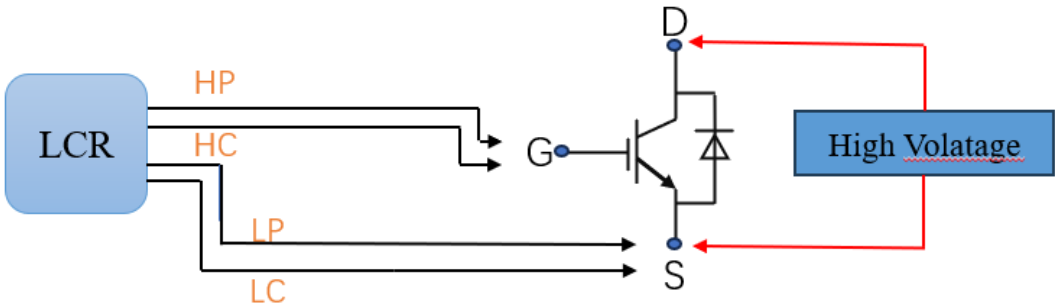


图 4 Ciss 测试结构简图

以测量半桥产品的 Phase X，即 U 单相的产品为例。如图 5 所示，共需使用到三张电路图。LCR 母版图、LCR 子板图以及夹具电路图。

Z115100-LCR.pdf

×

Z115100-MTX.pdf

×

Z108700R2 (1).pdf

编辑    转换    电子签名

LCR母版图

LCR子板电路图

夹具电路图

图 5 LCR 原理使用电路图

Z115100-LCR.pdf

Z115100-MTX.pdf

Z108700R2 (1).pdf

测试过程中，夹具上的 HP、HC、LP、LC 通过夹具电路连接到 LCR 母板，LCR 母板板卡再将信号分流到 G、D、S 端，但此时信号还未最终到达产品，还需要 LCR 子板进行分流到上下桥的 G、D、S 端。如图 6 和图 7 所示，即为 LCR\_Ciss 的 LCR 母板测试回路图。如图 8 所示，即为 LCR\_MTX 板的测试回路图。

按照测试回路来说，总的测试控制继电器命令即上桥为 CMD47、CMD48、CMD22、CMD51、CMD37、CMD42、CMD53，（CMD35）下桥为 CDM47、CMD48、CMD22、CMD51、CMD38、CMD42、CMD53。（CMD35）CMD42 需要开启的原因在于，HVS 或 HPE 需要给产品的 D、S 施加 50V 电压。在某些电路图中，CMD35 需要施加的原因在于需要将下桥的 Negative 端接地。另外还值得注意的是，CMD53 即 D、S 端的并联电容也需要加上。

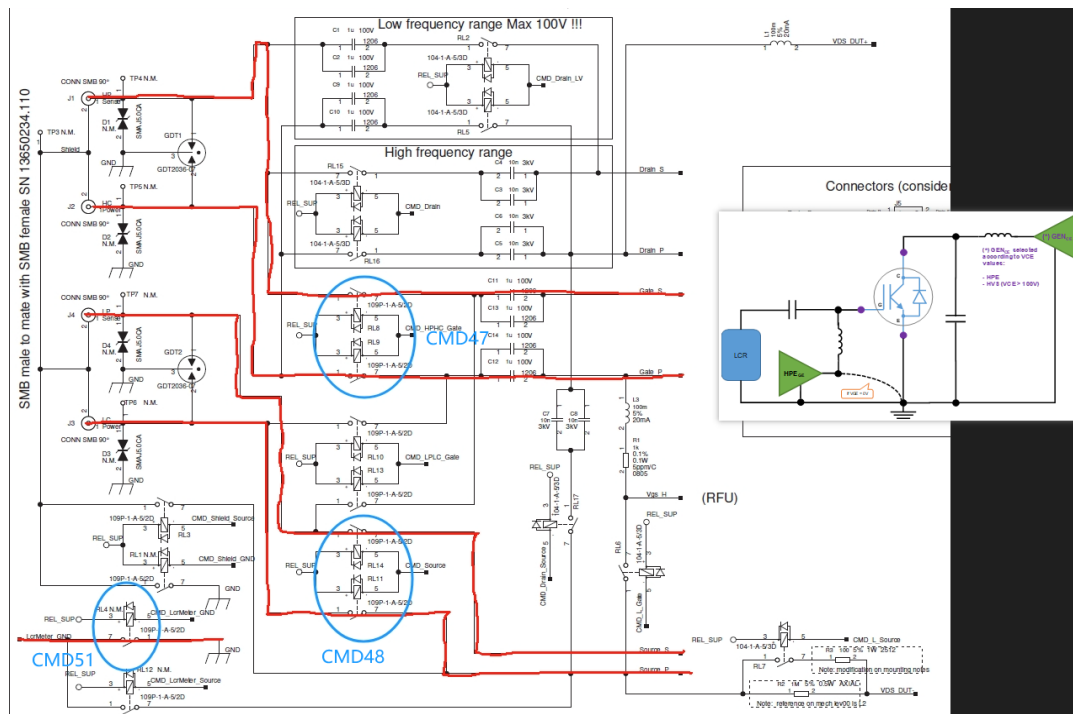


图 6 LCR 母板测试流程图左侧连接

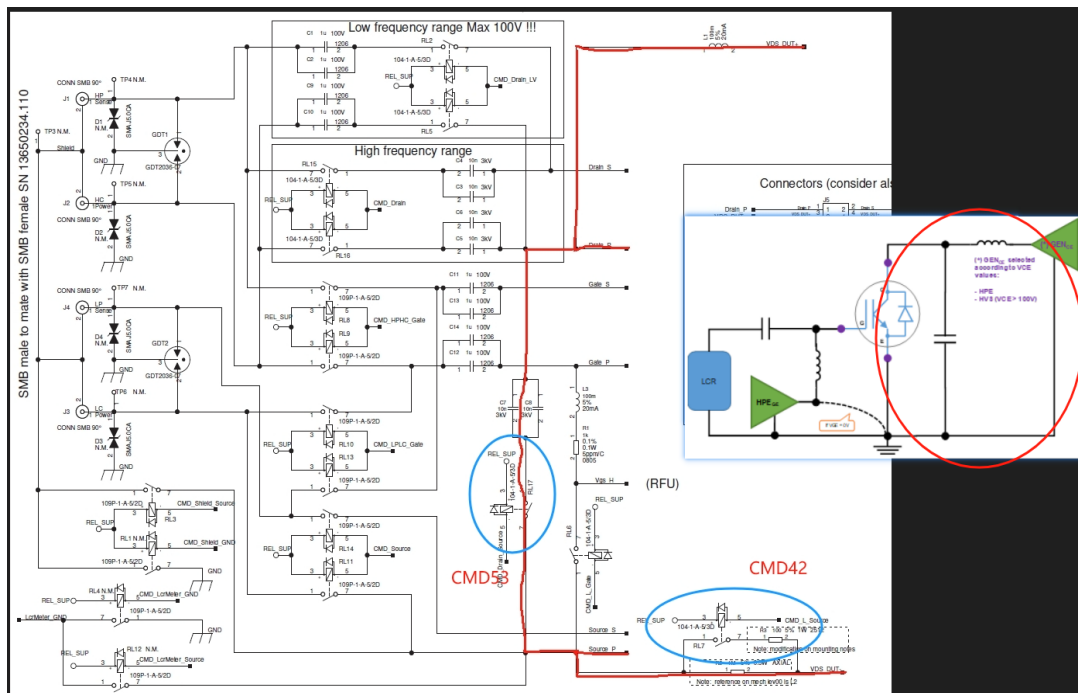


图 7 LCR 母板测试流程图右侧侧连接

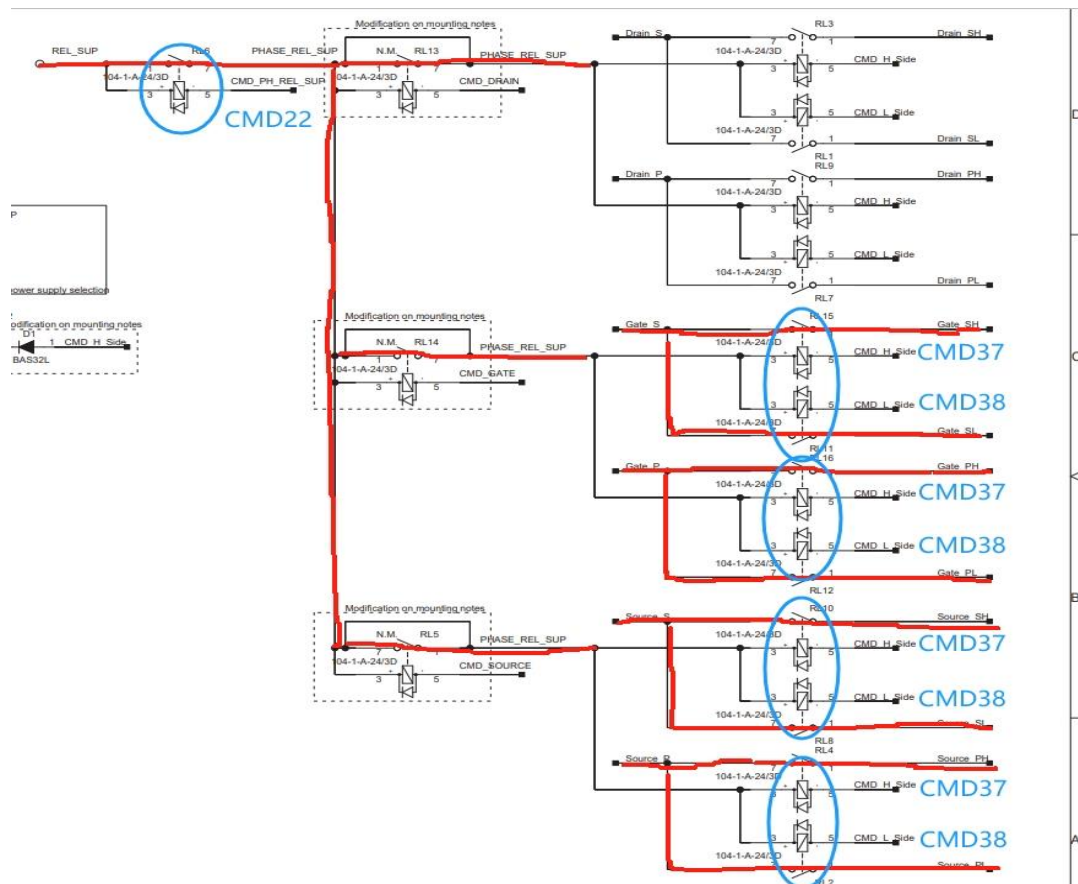


图 8 LCR\_MTX 继电器控制回路

从夹具电路图中，也可以知道，HVS 或者 HPE 通过 VCE\_DUT+ 与 VCE\_DUT- 接入到产品的 P 和 N 端，实现高压施加。另外 LCR 母板通过 J1、J2、J4、J5 接口连接到夹具上，J3 一般不连接或者接地连接。

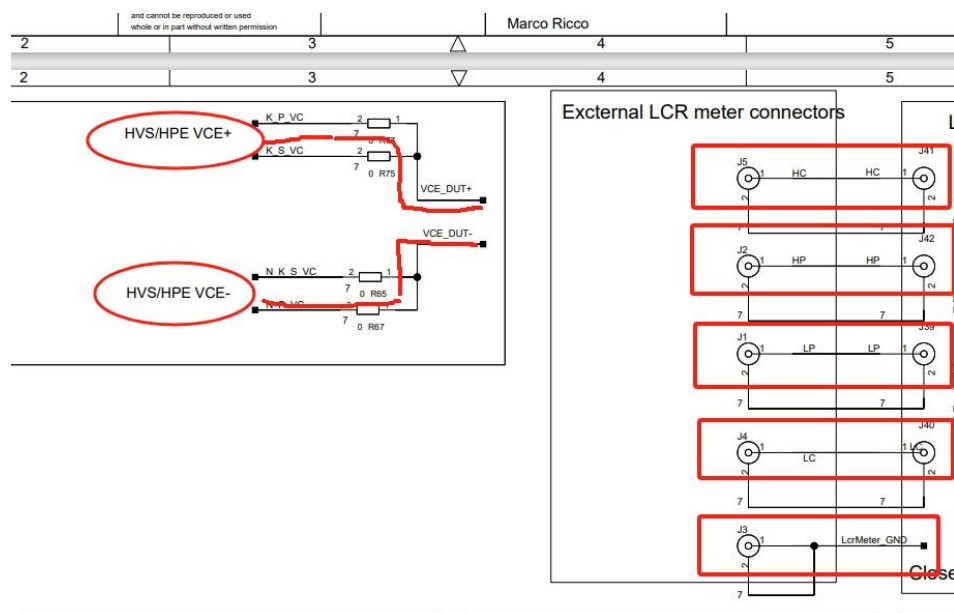


图 8 D、S 端供大电压的方式，以及 LCR 表的连接。

另外，对于 SPEA 测量回路中有些许疑惑，不过符合逻辑的是，SPEA 在产品 D、S 的测量和施加回路确实加了电感，但是门级施加 0V 的回路中，并没有使用电感，所以在硬件电路中显示的为 RFU（保留引脚不使用），这个电感猜测并没有使用到。从图 9 和图 10 联合看是这样的。

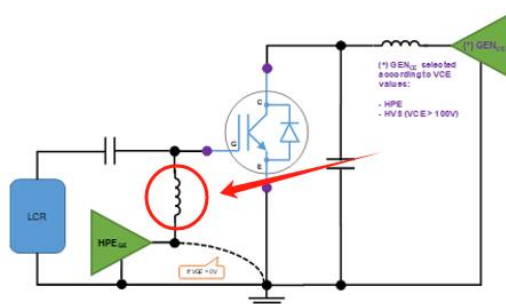


图 9 LCR 测试中门级回路施加的电感



